الكترونيات (٢)

وقل رب زدني علما
جامعة دمشق
Damascus University

السّنـــــة : الثالثة .

الاختصاص :هندسة الطاقة الكهربائية .

المقـــــرّر : الكترونيات (٢) .

وقل رب زدني علما
جامعة دمشق
Damascus University

منشورات جامعة دمشق
كلية الهندسة الميكانيكية والكهربائية

الكترونيات (٢)

الدكتور المهندس
عبد الرزاق البدوية
أستاذ النظم الإلكترونية

الدكتور المهندس
حسين طياوي بحبوح
مدرس الدارات المتكاملة

جامعة دمشق
١٤٢٥ - ١٤٢٦ هـ
٢٠٠٤ - ٢٠٠٥ م


وقل رب زدني علما
جامعة دمشق
Damascus University

فهرس الكتاب

الموضوع	رقم الصفحة
الفهرس	٥
مقدمة الكتاب	١١
الفصل الأول – المكبرات باستخدام الترانزيستورات (BJT , FET)	١٣
1-1) مقدّمة :-	١٥
1-2) أشكال الموجات لدخل جيبي	١٦
1-3) التحليل الخطي لدارات الترانزيستور	٢١
1-4) مكبر الباعث المشترك	٢٤
1-5) التابع الباعثي	٣٠
1-6) مكبر القاعدة المشتركة	٣٤
1-7) مقارنة بين التشكيلات	٣٥
1-8) مكبر الباعث المشترك مع مقاومة باعث	٣٦
1-9) مراحل المكبر FET	٤٣
1-10) مكبرات الـ BJT المتتالية	٥١
1-11) مراحل الـ FET المتتالية	٥٦
1-12) المراحل الترانزيستورية المركبة	٥٧
1-13) المكبر التفاضلي	٦٠

الموضوع	رقم الصفحة
1-14) تحليل المكبرات التفاضلية	٦٤
1-15) مكبرات الـ FET التفاضلية	٧٢
1-16) خواص الاستجابة الترددية	٧٦
1-17) كسب تيار الدارة القصيرة لمرحلة باعث مشترك	٨٥
1-18) الاستجابة الترددية العالية لمرحلة الباعث مشترك	٩٠
1-19) الاستجابة الترددية العالية لمرحلة المنبع المشترك	٩٢
1-20) تأثير مكثفات الربط والتمرير في الترددات المنخفضة	٩٣
1-21) الاستجابة الترددية المنخفضة الكاملة	٩٦
1-22) مكبرات الاستطاعة	١٠٤
الفصل الثاني — مكبر العمليات	١٢٣
2-1) مقدمة :-	١٢٥
2-2) مكبر العمليات المثالي	١٢٥
2-3) نظرية التغذية الخلفية	١٣٦
2-4) الاستجابة الترددية	١٥١
2-5) معدل التباطؤ	١٦٠
2-6) تيارات وجهود الانزياح	١٧٠
2-7) مواصفات مكبر العمليات	١٧٧

الموضوع	رقم الصفحة
2-8) تطبيقات مكبرات العمليات	١٧٥
2-8-1) الجمع	١٧٥
2-8-2) الطرح	١٨٠
2-8-3) التكامل	١٨٥
2-8-4) التفاضل	١٨٧
2-8-5) مكبرات القياسات	٢٠٨
2-8-6) مقارنات الجهد	٢١٤
2-8-7) فادحات شميت	٢٢٠
2-8-8) دارات تقويم دقيقة	٢٢٦
الفصل الثالث — وحدات التغذية ومنظمات الجهد	٢٣٣
3-1) مقدمة :-	٢٣٥
3-2) المرشحات	٢٣٧
3-3) مضاعفات الجهد	٢٤٥
3-4) تنظيم الجهد	٢٥٠
3-5) وحدات تغذية تستخدم مكوّنات مفردة	٢٥٥
3-5-1) المنظمات التسلسلية	٢٥٩
3-5-2) المنظمات التفرعية	٢٧٤

الموضوع	رقم الصفحة
3-6) منظمات الجهد المتكاملة	٢٧٦
3-6-1) الدارات المتكاملة ذات الثلاث نهايات	٢٧٦
3-6-2) الدارات المتكاملة القابلة للتعديل	٢٧٩
3-6-3) تطبيقات منظمات الجهد المتكاملة ذات الثلاث نهايات	٢٨٦
3-6-4) المنظمات غير الخطية (المقطّعة)	٢٩٤
الفصل الرابع – مولّدات الإشارة الجيبية وغير الجيبية	٣١٣
4-1) مقدمة :-	٣١٥
4-2) المهتزات الجيبية	٣١٥
4-3) مهتز مزيح الطور	٣١٩
4-4) مهتز جسر وابن	٣٢٥
4-5) الشكل العام لتشكيلة مهتز	٣٢٩
4-6) المهتزات الكريستالية	٣٣٧
4-7) متعدّدات الاهتزاز	٣٤٠
4-7-1) أحادي الاستقرار	٣٤٢
4-7-2) عديم الاستقرار	٣٤٨
4-8) المقارنات	٣٥٥
4-9) توليد موجة مربعة بدءاً من موجة جيبية	٣٥٩

الموضوع	رقم الصفحة
4-10) المقارن المتراكم (قادح شميت)	٣٦١
4-11) مولدات الموجة المربعة والمثلثية	٣٦٧
4-12) مولدات النبضات وإزاحتها	٣٧٦
4-13) المؤقت الزمني IC555	٣٨١
4-14) مولّدات جهد القاعدة الزمنية	٣٨٦
4-15) مولّدات الخطوة (الموجة الدرجية)	٣٩١
الفصل الخامس – القواطع الإلكترونية باستخدام الترانزيستورات FET و BJT	
5-1) مقدمة :-	٤٠٥
5-2) الترانزيستور BJT	٤٠٥
5-3) الترانزيستور JFET كقاطع تمثيلي	٤٣٣
5-4) العواكس	٤٣٨
5-5) دارات CMOS	٤٥١
5-6) قاطع الاستطاعة IGBT	٤٥٨
معجم المصطلحات الهندسية الإلكترونية	٤٨١
أسماء المراجع	٥٠٧
ملحقات	٥١١
أ – مختصر لبعض نظريات الشبكة	٥١٣

الموضوع	رقم الصفحة
II – تحويل لابلاس	٥٣٧
III – موجز في صيغ برمجة SPICE	٥٥٧
IV – نشرات فنية	٥٧٧

Damascus University

مقدمة الكتاب

هذا الكتاب /إلكترونيات ٢ / هو مخصص لطلاب السنة الثالثة في قسم هندسة الطاقة الكهربائية حسب الخطة الدراسية الجديدة للكلية .

يتألف الكتاب من خمسة فصول تهدف إلى إعطاء الطلاب فكرة جيدة عن تصميم وتحليل الدارات الإلكترونية المفردة Discrete بعنصريها الأساسيين (BJT , FET) ، والمتكاملة (Integrated Circuits) في مجال المعالجة التمثيلية Analog Processing للإشارة بشكل خاص ، ومن ثم دراسة الترانزيستورات كعناصر في الدارات الرقمية Digital Circuits .

يبحث الفصل الأول في دارات المكبرات الأساسية باستخدام الترانزيستورات (BJT) و (FET) واستجابتها الترددية الأساسية ، بينما يبحث الفصل الثاني بمكبرات العمليات المثالية وبعض تطبيقاتها الأساسية في الدارات الإلكترونية .

يتطرق الفصل الثالث لدراسة منظمات الجهد المفردة والمتكاملة ، بعد أن يقدّم فكرة موجزة ومعقولة عن عملية التقويم والترشيح بهدف الإحاطة بوحدات التغذية بشكل متكامل ، كما يتطرق هذا الفصل لوحدات التغذية غير الخطية والتي تسمى أحياناً المقطّعة Switching والمستخدمة بكثرة في التطبيقات الصناعية .

يدرس الفصل الرابع مولّدات الإشارة الجيبية بمجال الترددات السمعية Audio والعالية HF ، بالإضافة إلى مولّدات الاسترخاء Relaxations لتوليد إشارات نبضية ، مربعة ، مثلثية ... باستخدام الترانزيستورات والدارات المتكاملة مثل الدارة المتكاملة المشهورة (IC555) . يتعرّض الفصل الخامس والأخير إلى دراسة الترانزيستورات (BJT , FET) كوسائل قطع ووصل لتكون هذه الدراسة الأساس الذي تبنى عليه دراسة وتحليل الدارات الرقمية Digital التي تعتمد في تركيبها على هذه الوسائل .

ينتهي الكتاب بملحقات هامة تفيد في التوضيح والتوسع لبعض الأفكار التي وردت في الفصول الرئيسة للكتاب ، بالإضافة إلى مجموعة من المصطلحات العلمية باللغة الإنكليزية والعربية .

دمشق في ٢٠٠٤/٦/١ المؤلفان

Damascus University

الفصل الأول
المكبرات باستخدام الترانزيستورات (BJT , FET)
Basic Amplifiers

١ ـ مكبرات الترانزيستور ثنائي القطبية BJT
٢ ـ مكبرات الترانزيستور ذي التأثير الحقلي FET
٣ ـ المراحل المتتالية والمراحل المركبة
٤ ـ الاستجابة الترددية
٥ ـ مكبرات الاستطاعة

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

1-1) مقدّمة :

بعد دراسة مقرر إلكترونيات(١) لموضوع خصائص وسلوك واشتياز الترانزيستورين ثنائي القطبية (BJT) وذي التأثير الحقلي (FET) ، سنقوم في هذا الفصل باستخدام هذه الخصائص لدراسة إنجاز مراحل المكبر (BJT) و (FET) الأساسية من الناحية المتناوبة .

مثالياً ، يجب على إشارة خرج مكبر أن تعيد موجة الدخل نفسها . تملك الوسائل الإلكترونية الحقيقية حدوداً ملازمة لها تجعلها تمتاز عن السلوك المثالي المطلوب . يدعى مجال مطالات الدخل الذي يمكن للمكبر معالجته بشكل فعال بالمجال الديناميكي Dynamic Range وهو مقيّد بعدة عوامل . إنّ التشويه Distortion الحاصل على الإشارة في المكبر (والذي يعني عدم تجانس إشارة الخرج مع الدخل) هو أحد نتائج تحديدات المجال الديناميكي .

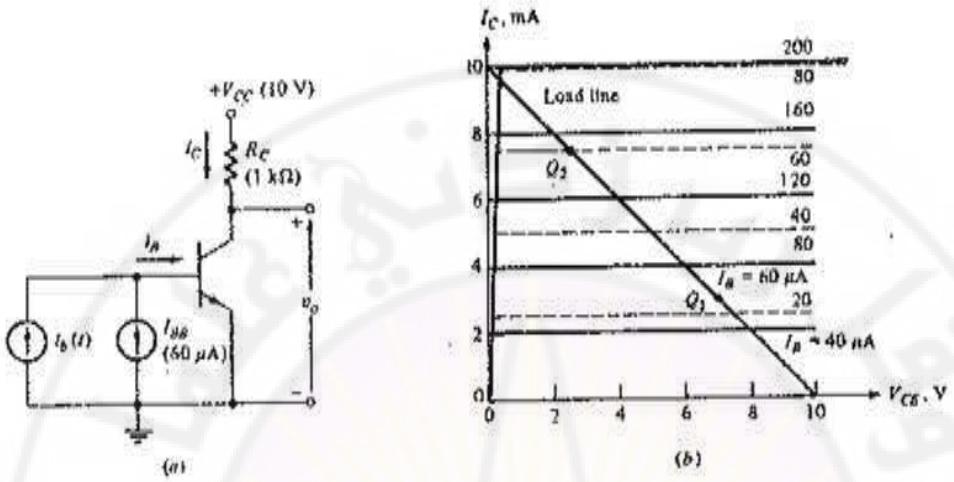
بما أن الترانزيستورات ليست منابع محكومة مثالية كما هو متوقع من دارتها المكافئة ، فإن لذلك يوجد قيوداً على كلّ من الكسب gain الذي يمكن تحقيقه والمجال الترددي Frequency Range الذي يمكن الحصول من خلاله على الربح أو التكبير اللازم .

تعتمد قيم المعاملات المستخدمة في الدارات المكافئة والمجال الديناميكي على المستويات الساكنة للترانزيستور أو ما يسمى بنقطة العمل . من جهة أخرى ، فإن الانجاز الديناميكي يعتبر عاملاً في اختيار نقطة العمل . بشكل آخر ، يجب التحكم بموقع نقطة العمل بسبب أنّ خصائص الوسيلة الفعالة تتغير مع التسامحات التقنية للترانزيستور وتغيّرات الجوّ المحيط كدرجة الحرارة .

تستخدم في أغلب الأحيان عدداً من المراحل الترانزيستورية على التتالي ؛ لتكبير إشارة ما من منبع معين لتكون مناسبة لعمل نظام معين .

1-2) أشكال الموجات لدخل جيبي :

Waveforms for a Sinusoidal input

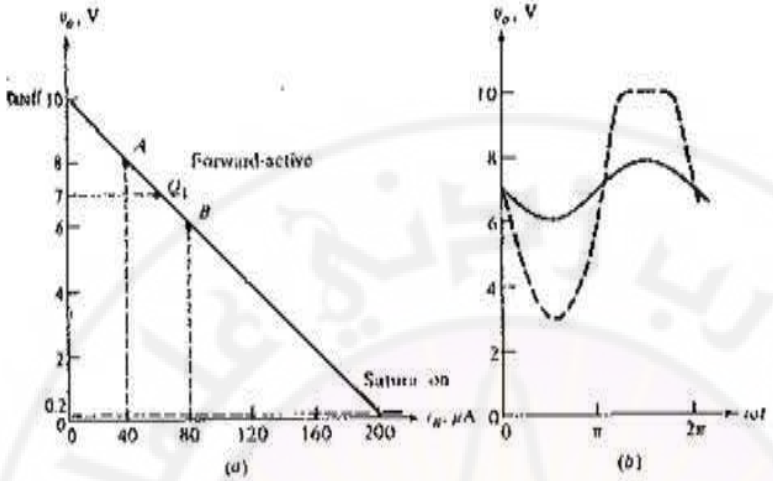


شكل (1-1)

لنفرض لدينا مرحلة باعث مشترك الأساسية المبينة بالشكل (1-1a) ، حيث نجد أنّ الـتابع (I_{BB},V_{CC}) تقـدّم الانحـياز اللازم ، ومنبع التيار $I_b(t)$ هي إشارة الدخل المرغوب تكبيرها . تمّ رسم في الشكل (1-1b) مجموعتين من خواص المجمّع ، الخواص الغامقة لأجل $\beta_F = 50$ والمقطّعة لأجل $\beta_F = 125$.

نـرى نقطتي العمل (Q1) لأجل $\beta_F = 50$ و (Q2) لأجل $\beta_F = 125$ ، وهما مبينتان على خط الحمل ، وموافقتان لـ $V_{CC} = 10V$ و $R_C = 1k\Omega$.

لنفرض لدينا الوضع حيث : $\beta_F = 50$ ، عندها نجد خواص التحويل التقريبي للـدارة شكل (1-1a) حيث فيه $V_O = V_C\ (V_{IB})$ ، نجد هذه الخواص مبينة بالشكل (1-2a) .



شكل (2-1)

نلاحـــظ أن (Q1) تقـــع على الجزء الخطي من الخواص بين القطع والإشباع . لأجل إشارة مواصفاتها :

$$ib(t) = Ibm \sin wt = \sqrt{2}Ib \sin wt = 20 \sin wt, \mu A$$

فإن تيار القاعدة الآني :

$$i_B = I_{BB} + i_b$$

يتغير جيبياً حول (Q1) و : $40 \le i_B \le 80\mu A$ (بين النقطتين B و A على خواص التحويل) . كما نرى من الشكل في الشكل (1-2a) ، فإن الوسيلة (BJT) تبقى في المنطقة الأمامية الفعالة بالنسبة لكامل التأرجح حول (Q1) والناتج عن $i_b(t)$. لذلك فإن موجة الخرج الناتجة تكون تماثلاً أميناً لموجة الدخل الجيبية كما مبين بالمنحني الغامق المبين بالشكل (1-2b) .

في الشكل (1-1a) ، يلزم من قانون كيرشوف للجهد (KVL) أن يكون :

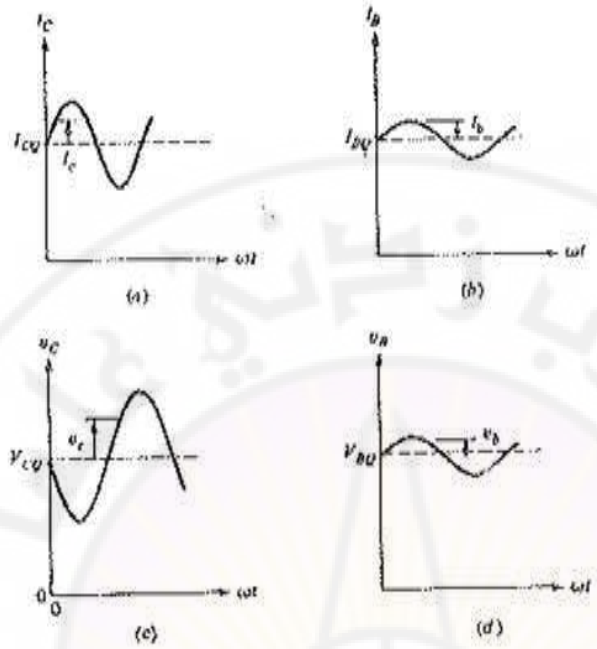
$$v_C = -i_C R_C + V_{CC}$$

أو

$$i_C = \frac{V_{CC} - v_C}{R_C}$$

ويشير بذلك إلى أن (i_C) تشتمل على مركبتين مستمرة (dc) ومتغيرة مع الزمن (ac) . بشكل مماثل ، فإن كل تيار وجهد في الوسيلة (BJT) تحتوي على مركبة (dc) ومركبة متغيرة مع الزمن (ac) . عندما ينحصر العمل في الجزء الخطي من خواص التحويل المبينة في الشكـــل (1-2a) ، فإن الترانزيستور يسلك عندها بشكل خطي . يبين الشكل (1-3) أشكالاً لموجات جهود وتيارات الترانزيستور (BJT) لإشارة دخل جيبية وبفرض عمل الوسيلة الخطي .

لتجنب الخلط بين الرموز تمّ تخصيص رموز واصطلاحات قياسية لمركبات الجهد والتيار وذلك من قبل معهد المهندسين الكهربائيين والإلكترونيين (IEEE) . تمّ رصد هذه الرموز في الجدول (1-1) للترانزيستورات (BJT) وفي الجدول (1-2) للترانزيستورات (FET) .



شكل (1-3)

Bipolar Transistor Voltage and Current Symbols

Item	*Supply*	*Quiescent (static)*	*AC or time-varying component*		*Total (dc + ac)*	
			Inst.	*RMS*	*Inst.*	*Avg.*
Collector voltage	V_{cc}	V_{CQ}	v_c	V_c	v_C	V_C
Collector current	I_{cc}	I_{CQ}	i_c	I_c	i_C	I_C
Base voltage	V_{BB}	V_{BQ}	v_b	V_b	v_B	V_B
Base current	I_{BB}	I_{BQ}	i_b	I_b	i_B	I_B
Emitter voltage	V_{EE}	V_{EQ}	v_e	V_e	v_E	V_E
Emitter current	I_{EE}	I_{EQ}	i_e	I_e	i_E	I_E

جدول (1-1)

FET Voltage and Current Symbols

Item	Supply	Quiescent (static)	AC or time-varying component		Total (dc + ac)	
			Inst.	RMS	Inst.	Avg.
Drain voltage	V_{DD}	V_{DQ}	v_d	V_d	v_D	V_D
Drain current	I_{DD}	I_{DQ}	i_d	I_d	i_D	I_D
Gate voltage	V_{GG}	V_{GQ}	v_g	V_g	v_G	V_G
Gate current	I_{GG}	I_{GQ}	i_g	I_g	i_G	I_G
Source voltage	V_{SS}	V_{SQ}	v_s	V_s	v_S	V_S
Source current	I_{SS}	I_{SQ}	i_s	I_s	i_S	I_S

جدول (2-1)

في هذه الرموز والاصطلاحات نبين الملاحظات التالية :

١ – تشير الأحرف الصغيرة Lowercase (i , v) للتيار والجهد الآني .

٢ – تشير الأحرف الكبيرة Uppercase (I , V) للقيم الفعالة rms (أو العظمى Peak) للمركبات المتناوبة أو للقيم المتوسطة (dc) للكميات الكلية .

٣ – تستخدم الأدلّة Subscripts ذات الأحرف الصغيرة فقط للمركبات المتغيرة ، مع الزمن للجهد والتيار .

٤ – تشير الأدلّة ذات الأحرف الكبيرة للكميّات الكلّية total أو للكميات المستمرة (dc) .

٥ – يشير تكرار الأدلّة إلى قيم وحدات التغذية Supply .

٦ – تؤخذ التيارات موجبة عندما تدخل إلى النهاية من الدارة الخارجية .

٧ – تؤخذ الجهود موجبة عندما تقاس بالنسبة للعقدة المرجعية (التي تكون عادةً عقدة الأرض) . بالنسبة للجهود المقاسة بين زوج من النهايات (باستثناء المرجع) ، فإنه يضاف عادةً دليل إضافي . لذلك مثلاً ، يكون الرمز v_{GS} هو القيمة الآنية للكمون

بين المجمّع والباعث .

٨ - يضاف دليل إضافي (Q) إلى متغيرات الدارة للدلالة على القيم الساكنة .

دعنا نأخذ جهد المجمّع كمثال لشرط مسألة الرموز هذه . إن الكمية الكلية لهذا الجهد هو عبارة عن مجموع المركبتين (dc) و (ac) والذي يمكن أن يعبر عنه كما يلي:

$$v_C = V_C + v_c \quad \text{.....(1-1)}$$

والذي يكون بالنسبة للشكل (1-3c) كما يلي :

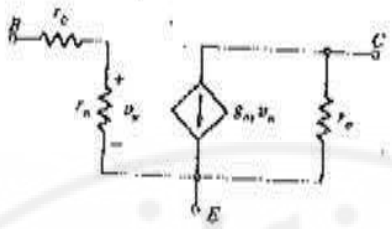
$$v_C = V_{CQ} + \sqrt{2} \cdot V_c \cdot \sin wt \quad \text{.....(1-2)}$$

نلاحظ أن المركبة المستمرة المبينة بالشكل (1-3c) هي الجهد الساكن (V_{CQ}) حيث القيمة المتوسطة للإشارة الجيبية على دور واحد يساوي الصفر . إنّ هذا نتيجة لافتراضنا بخطية العمل . لو أن الإشارة الآنية تشوّهت كما في المنحني المنقط المبين في الشكل (1-2b) ، فإنّ القيمة المتوسطة (v_C) لن تساوي (V_{CQ}) بسبب السلوك غير الخطي للترانزيستور عندها .

1-3) التحليل الخطي لدارات الترانزيستور :

Linear Analysis of Transistor Circuits

بعد أن درسنا في مقرر إلكترونيات(١) إنحياز الترانزيستور بشكل سليم لإنجاز نقطة عمل مستقرة ، سندرس الآن استجابة دارات الترانزيستور للإشارات المتغيرة مع الزمن . بشكل خاص ، سنعالج عمل الإشارة الصغيرة الذي من خلالها نفرض أن الترانزيستورات تسلك بشكل خطي . تحت هذه الظروف ، سنستخدم دارات مكافئة للإشارة الصغيرة بالنسبة للوسائل BJT و FET .



شكل (1-4)

يبين الشكل (1-4) الدارة المكافئة في حالة الإشارة الصغيرة للترانزيستور ثنائي القطبية BJT . لنذكر هنا المعاملات الأساسية لهذه الدارة المكافئة :

$$\beta_0 = \left.\frac{\Delta i_C}{\Delta i_B}\right|_{v_{CE}=ct} \approx \left.\frac{i_C}{i_b}\right|_{v_{CE}=0} \quad \text{.....(1-3)}$$

$$\beta_0 = g_m \cdot r_\pi \quad \text{or} \quad r_\pi = \frac{\beta_0}{g_m} \quad \text{.....(1-4)}$$

$$gm = \frac{|I_{CQ}|}{V_T} \approx \frac{|I_{CQ}|(mA)}{25} \text{ " at room temperature" .....(1-5)}$$

$$r_0 = \frac{V_A}{|I_{CQ}|} \quad \text{.....(1-6)}$$

حيث (V_A) جهد إيرلي وهو عبارة عن قيمة (V_{CE}) على منحني الخواص (I_C , V_{CE}) التي تلتقي عندها الخطوط المقاربة لمنحنيات الخواص .

r_b : هي مقاومة انتشار القاعدة (Base-Spreading resistance) وهي تأخذ بعين الاعتبار هبوط الجهد في المسار بين اتصال القاعدة base contact ومنطقة القاعدة الفعالة (بين b و e) الموجودة تحت الباعث .

نلاحظ في هذه المعادلات أنّ معاملات الإشارة الصغيرة تعتمد على I_{CQ} . لذلك يجب إنجاز الانحياز وحساباته قبل تحليل الإشارة الصغيرة . تزود الشركات

الصانعة للوسائل نصف الناقلة معلومات أساسية حول (β_0) ومقاومة الدخل للترانزيستور (R_i) عند نقطة عمل معينة . بالنسبة لتشكيلة الباعث المشترك (CE) ، تذكّر غالباً (β_0) على أنها (hfe) و (R_i) على أنها (hie) ، وذلك في النشرات الفنية للترانزيستورات (BJT) ، حيث يستخدم الصانعون عادةً معاملات الدارة المكافئة الهايبرد (h) رباعية الأقطاب في توصيف الترانزيستور (BJT) عند الترددات المنخفضة .

يجب الانتباه في حالة التصميم الدقيق ، أنه لو كان التصميم للدارة أنجز عند ظروف ساكنة مختلفة ، يجب عندها تغيير قيم معادلات الدارة المكافئة المذكورة في النشرة الفنية .

إذا كانت الدارة التي نحن بصدد تحليلها أكثر تعقيداً من تشكيلة باعث مشترك (CE) وتحتوي على أكثر من ترانزيستور ، عند ذلك يمكن أن نقوم بالتحليل وفقاً للقواعد البسيطة التالية :

١ — رسم المخطط الكهربائي الفعلي للدارة بشكل مرتّب وواضح .

٢ — تحديد نقاط القاعدة (B) والمجمع (C) والباعث (E) على مخطط الدارة . توضع هذه النقاط كبداية للدارة المكافئة . المحافظة على نفس الأوضاع النسبية كما للدارة الأصلية .

٣ — استبدال كل ترانزيستور بدارته المكافئة model .

٤ — نقل كل المركبات (مقاومات ، مكثفات ، منابع إشارة) من الشبكة إلى الدارة المكافئة .

٥ — بما أننا سنهتم فقط بتغيرات القيم الساكنة ، لذلك نستبدل كل منبع مستمر (dc) مستقل بمقاومته الداخلية . يستبدل منبع الجهد المثالي بدارة قصيرة ، ومنبع التيار المثالي بدارة مفتوحة . إن هذا يتضمن العمل الخطي الذي من خلاله نستطيع استخدام مبدأ التراكم .

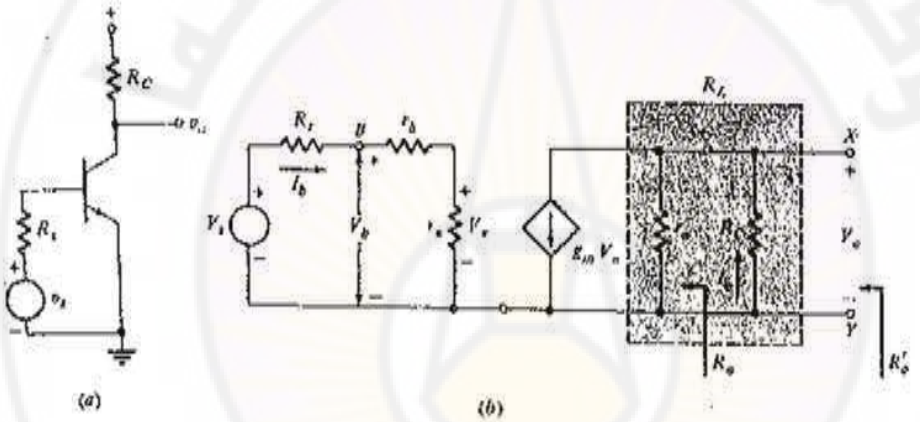
٦ — حلّ الدارة الخطية الناتجة لتيارات الحلقات mesh (أو الفروع branches)

وجهود العقد بتطبيق قوانين كيرشوف للتيار والجهد .

تجب الإشارة إلى أن هذه الطريقة في التحليل ليست مقتصرة فقط على الترددات المنخفضة ، كما أنها مطبقة أيضاً على دارات الترانزيستورات ذات التأثير الحقلي FET .

1-4) مكبر الباعث المشترك :

The Common-Emitter Amplifier



شكل (1-5)

يبين الشكل (1-5a) تشكيلة مكبر باعث مشترك ، حيث تمّ تجاهل مقاومات انحياز القاعدة ومكثفات الربط والتمرير (إذا استخدمت) للتبسيط . يبين الشكل (1-5b) الدارة المكافئة لهذا المكبر . سنفترض (وهو الغالب) أنّ الجهود والتيارات تتغير جيبياً . سنقوم بحساب الكميات المتناوبة المهمة التالية لهذا المكبر : كسب التيار ، مقاومة الدخل ، كسب الجهد ومقاومة الخرج .

1-4-1) كسب أو تكبير التيار A_I :

The Current Gain or Current Amplification , A_I

يعرّف A_I بالنسبة لمكبر الـ BJT على أنه نسبة تيار الخرج إلى تيار الدخل أو :

$$A_I \equiv \frac{I_0}{I_b} \quad \text{.....(1-7)}$$

بالنسبة للدارة شكل (1-5) فنحن نرى بأن :

$$V_\pi = I_b \cdot r_\pi$$

$$I_0 = g_m V_\pi \frac{r_0}{r_0 + R_C}$$

بتركيب هاتين المعادلتين ومعرفة أنّ :

$$g_m r_\pi = \beta_0 \; ; \quad R_L = R_C \parallel r_0$$

نجد أنّ :

$$A_I = \frac{I_0}{I_b} = \frac{g_m V_\pi \dfrac{r_0}{r_0 + r_C}}{V_\pi / r_\pi} = g_m \frac{r_\pi r_0}{r_0 + r_C} = \beta_0 \frac{r_0}{r_0 + r_C} = \beta_0 \frac{R_L}{R_C} \quad \text{..(1-8)}$$

في حال كون : $r_0 >> R_C$ (وهو الغالب عملياً) نجد أنّ :

$$A_I = \beta_0 \quad \text{ومنه} \quad R_L = R_C$$

أيّ نتيجةً لذلك يصبح A_I مساوياً لكسب تيار الدارة القصيرة (short-circuit current gain) (β_0) للترانزيستور BJT وهو مستقل عن الحمل (R_C) .

1-4-2) مقاومة الدخل Ri :

The Input Resistance Ri

تمثل المقاومة (R_S) في الشكل (1-5) مقاومة منبع الإشارة ، إنّ مقاومة الدخل للمكبر هي المقاومة المنظورة من قبل نهايتي دخل الترانزيستور (B و E) وتساوي :

$$R_i = \frac{V_b}{I_b} = r_b + r_\pi \approx hie \quad \text{.....(1-9)}$$

لاحظ أن (Ri) هي مستقلة أيضاً عن الحمل وتساوي إلى مقاومة دخل الدارة القصيرة (hie) . لو كان $r_b << r_\pi$ (وهو الغالب عملياً) نجد أنّ :

$$R_i \approx r_\pi = hie$$

1-4-3) كسب أو تكبير الجهد Av :

The Voltage Gain or Voltage Amplification , Av

إنّ كسب الجهد لمرحلة ما هو نسبة جهد الخرج (Vo) إلى جهد الدخل (Vs) . بتعريف (R_L) على أنها التركيبة التفرعية لـ (R_C , r_O) نكتب :

$$A_V = \frac{V_O}{V_S} = -\frac{-g_m V_\pi R_L}{I_b(R_S + r_b + r_\pi)} \quad \text{.....(1-10)}$$

بتبديل $V_\pi = I_b r_\pi$ و $g_m r_\pi = \beta_0$ في المعادلة (1-10) نجد :

$$A_V = \frac{-g_m I_b r_\pi R_L}{I_b(R_S + r_b + r_\pi)} = \frac{-\beta_0 R_L}{R_S + r_b + r_\pi} \quad \text{.....(1-11)}$$

في حال كون : $r_O >> R_C$ يكون : $R_L \approx R_C$ ومنه نجد :

$$A_V = \frac{-\beta_0 R_C}{R_S + r_b + r_\pi} \quad \text{.....(1-12)}$$

يجب أن نلاحظ أن قيمة (Av) لا يمكنها أن تزيد بزيادة عشوائية لـ (R_C) ، لأنه عندها قد يصبح : $R_C >> r_O$ ، أي : $R_L \approx r_O$ وبذا يصبح (Av) :

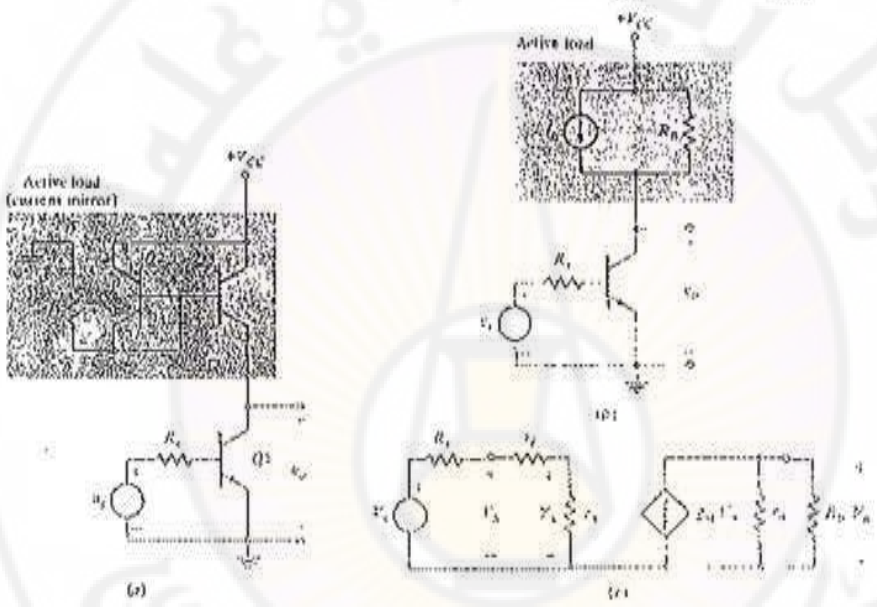
$$A_V = \frac{-\beta_0 r_O}{R_S + r_b + r_\pi} \approx -g_m r_O \quad \text{.....(1-13)}$$

حيث : $r_\pi >> R_S + r_b$ بتعويض المعادلتين (5 , 6-1) في المعادلة (1-13) نجد:

$$|A_V| \approx \frac{V_o}{V_i} \quad \text{.....(1-14)}$$

وهي أعظم قيمة ممكنة لكسب المرحلة .

في الواقـــع فإن الوضع الناتج عن المعادلة (1-13) يشاهد غالباً في مراحل المكبر المتكاملة IC Stages . كما نرى في الشكل (1-6a) ، تستخدم المراحل المتكاملة غالباً مـنابع تـيار (PnP) بدلاً من المقاومة (Rc) المذكورة في الشكل (1-5a) . إن عاكس التـيار Current Mirror (Q2,Q3) مـنحازان معاً ويقدمان مقاومة الحمل لـ (Q1) كما هو مبين بشكل أوضح في الدارة المبسطة (1-6b) :



شكل (1-6)

لـو أهملـنا التيار المار بالمقاومة (R_o) مقارنة مع (I_o) ، كما هو صحيح غالباً ، فسوف : $I_{c1} \approx I_o$ وتكون نقطة العمل لـ (Q1) مستقرة . يبين الشكل (1-6c) الدارة المكافئة للإشارة الصغيرة للشكل (1-6b) وهي مماثلة للشكل (1-5b) ، باستبدال (R_o) بـ (R_c) . بشكل واضح لو كان :

$R_0 >> r_0$ كمـــا هو الحال في معظم منابع التيار الجيدة (مثل منبع ويدلار ومنبع ويلســـون) عـــندها يكون كسب الجهد (Av) لهذه المرحلة هو نفسه المعطى بالعلاقة (1-13) .

يأتي الاصطلاح Active Load (حمل فعّال) من كون استخدام منبع التيار بديلاً لمقاومة الحمل المادّية غير الفعالة Rc .

يعرّف أحياناً V_0/V_b على أنه كسب الجهد للمكبر بدلاً من V_0/V_s (في بعض المـــراجع) . في الواقـــع فـــإن هذه الكمية هي نسبة تحويل الجهد من دخل إلى خرج الترانزيســـتور وغالـــباً ما يدعى بكسب التحويل . إنّ كسب التحويل Transducer Gain و Av و Ai يرتبطان مع بعضهما بالعلاقة التالية :

$$A_V = \frac{R_i}{R_i + R_S} \cdot \frac{V_O}{V_b} \quad \text{.....(1-15a)}$$

Or :

$$\frac{V_O}{V_b} = -A_i \frac{R_L}{R_i} \quad \text{.....(1-15b)}$$

بسبب أن كسب التحويل لا يشتمل على تأثير مقاومة منبع الإشارة (Rs) فهو بشكل عام أقل استخداماً في تصميم المكبرات العملية .

1-4-4) مقاومة الخرج:

The Output Resistance

بالنسبة للدارات ذات المرحلة الوحيدة ، فإن مقاومة الخرج (Ro) هي المقاومة المنظورة من قبل الحمل (Rc) . بالتعريف ، نحصل على (Ro) بوضع جهد المنبع (Vs) على الصفر و $R_L \to \infty$ ، وتطبيق منبع (V2) على نهايتي الخرج ، وقياس التيار الناتج (I2) . إذاً ، $R_O = \frac{V_O}{I_2}$. بوضع Vs=0 ، يكون Ib و V_π صفراً . لذلك : $I_2 = \frac{V_2}{r_0}$ ، أي :

$$R_O = \frac{V_2}{I_2} = r_O \quad \text{.....(1-16)}$$

تشتمل أنظمة التكبير عادةً على عدّة مراحل . لنفرض لدينا الحالة التي تكون فيها النهايتان (X,Y) في الشكل (1-5b) موصولتين إلى دخل مرحلة أخرى . هنا من المفيد معرفة مقاومة الخرج (R'_O) لمرحلة المكبر ، أي ، مقاومة الخرج التي تشتمل على تأثير (R_C) . من الواضح من الشكل (1-5b) أنّ R'_O هي التركيبة التفرعية لـــ (r_O) و (R_C) ، أي :

$$R'_O = \frac{r_O R_C}{r_O + R_C} = R_L \quad \text{.....(1-17)}$$

نلاحظ أنّه عادةً $r_O >> R_C$ ، أي : $R'_O = R_C$.

عملياً ، الحالة التي يكون فيها $r_O >> R_C$ عند تردد مقبول هو الفرض بشكل ملائم أنّ $r_O \to \infty$. بشكل مماثل ، فإن قيم (r_b) المعروفة عملياً تكون صغيرة بشكل كاف لتصوّر أن $r_b=0$ ولو أنّ هذا سيدخل بعض الخطأ البسيط الذي يمكن اهماله. هذه الفرضيات لـــ (r_O , r_b) تسهّل كثيراً الحسابات وتسمح للمصمم أن يحدّد بسرعة انجاز الدارة بشكل عام . عندما يكون المطلوب درجة عالية من الدقة ، عندها يجب استخدام برامج تحليل الدارات بمساعدة الحاسوب مثل برنامج SPICE (انظر ملحق كتاب دارات الكترونية (١) - ٢٠٠٣ للمؤلف) .

تمّ تلخيص نتائج تشكيلة الباعث المشترك في العمود الأول من الجدول (1-3A) ، حيث أخذت فرضية : $r_b=0$ و $r_O \to \infty$. في الجدول (1-3B) ، تمّ أخذ هذين العنصرين بعين الاعتبار مع فرضية فقط أنّ :

$$\beta_0 r_O >> r_b + r_\pi + R_S$$

Approximate Amplifier-Stage Equations ($r_o = \infty$, $r_b = 0$)

Quantity*	Configuration			
	CE	CE with R_E	CC	CB
A_i	$\beta_o = h_{fe}$	β_o	$-(1 + \beta_o)$	$-\frac{\beta_o}{1 + \beta_o} \approx -1$
R_i	$r_\pi = h_{ie}$	$r_\pi + (\beta_o + 1)R_E$	$r_\pi + (\beta_o + 1)R_L$	$\frac{r_\pi}{1 + \beta_o} \approx \frac{1}{g_m}$
A_v	$\frac{-\beta_o R_C}{R_s + r_\pi}$	$\frac{-\beta_o R_C}{R_s + R_i}$	$\frac{(\beta_o + 1)R_E}{R_s + R_i}$	$-A_i \frac{R_C}{R_L + R_i} \approx \frac{R_C}{R_s}$
R_o	∞	∞	$\frac{R_s + r_\pi}{1 + \beta_o}$	∞
R_i	R_C	R_C	$R_E \| R_L$	R_E

جدول (1-3A)

Amplifier-Stage Equations

Quantity*	Configuration			
	CE	CE with R_E	CC	CB
A_i	$\frac{\beta_o r_o}{r_o + R_C} - \frac{\beta_o R_L}{R_C}$	$\frac{\beta_o r_o}{r_o + R_i + R_E}$	$\frac{-(\beta_o + 1)r_o}{r_o + R_E}$	$\frac{-\beta_o}{R_L + R_E/R_L}$
R_i	$r_b + r_\pi = h_{ie}$	$r_b + r_\pi + \frac{R_E[r_o(1 + \beta_o) + R_C]}{r_o + R_C + R_L}$	$r_b + r_\pi + R_E(1 + \beta_o)$	$\frac{R_E + r_\pi}{(\beta_o R_L/R_C) + 1}$
A_v	$\frac{-\beta_o R_L}{R_s + r_b + r_\pi}$	$\frac{-\beta_o R_C}{R_s + r_b + r_\pi + R_E(1 + \beta_o R_L/R_C)}$	$\frac{(1 + \beta_o)R_E}{R_s + R_i}$	$\frac{+R_L}{R_s + R_E(1 + (\beta_o R_L/R_C)} \approx \frac{\beta_o}{R_s}$
R_o	r_o	$r_o\left[1 + \frac{\beta_o R_E}{R_s + r_b + r_\pi + R_E}\right]$	$r_o\left[\frac{R_s + r_b + r_\pi}{1 + \beta_o}\right]$	$r_o\left[1 + \frac{\beta_o R_L}{R_s + r_b + r_\pi}\right]$
R_i	$R_B = r_1 \| R_2$	$R_B \| R_E$	$R_B \| R_L$	$R_E \| R_L$

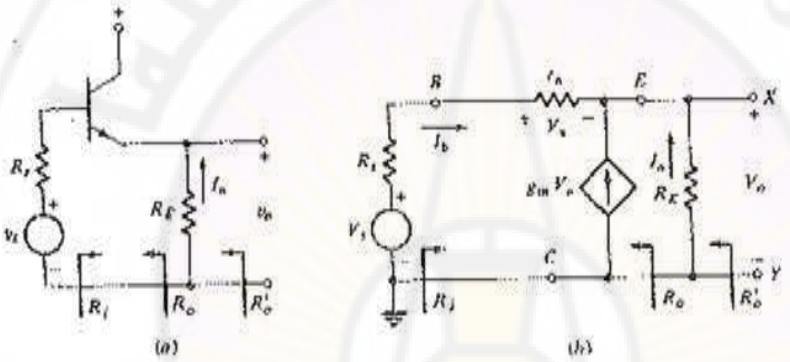
جدول (1-3B)

3-1 التابع الباعثي (مكبر الجمع المشترك):

The Emitter Follower (CC,RE)

يبين الشكل (1-7a) مخطط الدارة لمكبر الجمع المشترك (CC) . تدعى هذه الدارة أيضاً بالتابع الباعثي ، بسبب أن كسب الجهد قريب من قيمة الواحد (سنرى ذلك فيما بعد) ، وبالتالي التغير الحاصل في جهد القاعدة يظهر كتغير مساوٍ عبر الحمل عند غاية الباعث . بكلمات أخرى ، يتبع Follows الباعث إشارة الدخل ، يتبين من

الشكل أن مقاومة الدخل (R_i) لتابع باعثي هي عالية جداً (مئات الكيلو أوم) ، بينما مقاومة الخرج (R_o) هي منخفضة جداً (عشرات الأوم) . لذلك فإن الاستخدام الأكثر شيوعاً لدارة المجمع المشترك (CC) يكون كمرحلة عزل buffer stage حيث تنجز وظيفة تحويل المقاومة (من مقاومة عالية إلى منخفضة) على مجال واسع من الترددات ، بكسب جهد يقترب من الواحد (أي بدون تغير ملموس في مطال إشارة الدخل) . بالإضافة إلى ذلك ، يعمل التابع الباعثي على زيادة مستوى الاستطاعة للإشارة ، أي يقدّم ، كسب استطاعة لا بأس به .



شكل (1-7)

يبين الشكل (1-7b) الدارة المكافئة للتابع الباعثي . نلاحظ أن المجمّع يكون مؤرضاً بالنسبة للإشارة ، وذلك بسبب أنّ التغذية (V_{cc}) تستبدل بقصر دارة من الناحية المتناوبة .

1-5-1) كسب التيار:

The Current Gain

في الشكل (1-7b) ، يعطى تيار الخرج (I_o) باستخدام قانون كيرشوف KCL عند العقدة (E) كما يلي :

$$I_O = -I_b - g_m V_\pi \quad \text{.....(1-18)}$$

مع العلم أن :

$$V_\pi = I_b r_\pi$$

بتركيب هاتين المعادلتين مع بعض والتأكيد بأن $\beta_0 = g_m r_\pi$ وحلّ المسألة بالنسبة لـ $\frac{I_O}{I_b}$ نجد :

$$A_I = \frac{I_O}{I_b} = \frac{-I_b - g_m V_\pi}{I_b} = \frac{-V_\pi / r_\pi - g_m V_\pi}{V_\pi / r_\pi}$$

$$= -(1 + g_m r_\pi) = -(\beta_0 + 1) \quad \text{.....(1-19)}$$

1-5-2) مقاومة الدخل:

The input Resistance

تعطى مقاومة الدخل (R_i) بالنسبة V_b/I_b . فمن قانون كيرشوف KVL للحلقة الخارجية للشكل (1-7b) نحصل على :

$$V_b = I_b r_\pi - I_O R_E \quad \text{.....(1-20)}$$

بتعويض (I_O) من المعادلة (1-19) والتقسيم على (I_b) نجد :

$$V_b = I_b r_\pi + (\beta_0 + 1) R_E I_b$$

$$R_i = \frac{V_b}{I_b} = r_\pi + (1 + \beta_0) R_E \quad \text{.....(1-21)}$$

نلاحظ من المعادلة (1-21) أن مقاومة الدخل للتابع الباعثي أكبر بكثير منها بالنسبة لمرحلة الباعث المشترك ، حتى ولو كانت R_E صغيرة القيمة بسبب كون : $\beta 0 >> 1$.

1-5-3) كسب الجهد :

The Voltage Gain

إنّ جهد الخرج يساوي $V_o = -I_o \cdot R_E$. بسبب أنّ:

$V_S = I_b \cdot R_S + V_b$ ، فان استخدام المعادلتين (1-19,20) يسمح لنا بحساب كسب الجهد كما يلي:

$$A_V = \frac{V_o}{V_S} = \frac{-I_o \cdot R_E}{I_b \cdot R_S + V_b} = \frac{-I_o \cdot R_E}{I_b \cdot R_S + I_b \cdot r_\pi - I_o \cdot R_E}$$

$$= \frac{+I_b(\beta_o + 1)R_E}{I_b \cdot R_s + I_b \cdot r_\pi + I_b(\beta_o + 1)R_E} = \frac{(\beta_o + 1)R_E}{R_S + r_\pi + (\beta_o + 1)R_E}$$

$$= \frac{(\beta_o + 1)R_E}{R_S + R_i} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (1-22)$$

فإذا كان: $(\beta_o + 1)R_E >> R_S + r_\pi$ كما هو الحال عملياً ، فإن قيمة (A_V) تساوي تقريباً الواحد (لكن أقل بقليل).

1-5-4) مقاومة الخرج :

The Output Resistance

إن المقاومة (R'_o) هي مقاومة ثفنن المنظورة من خلال النهايتين ($X - Y$). إنّ جهد ثفنن هو ببساطة: $V_o = A_V \cdot V_S$ ، بتحديد تيار الدارة القصيرة (I_{SC}) فإن : $R'_o = \frac{V_o}{I_{SC}}$. نلاحظ أنّ $I_{SC} = -I_o$ ، و بوضع $R_E = 0$ (قصر دارة) ، فإنّه بالحلّ نحصل على :

$$R'_o = \frac{(R_S + r_\pi)R_E / (1 + \beta_o)}{[(R_S + r_\pi)/(1 + \beta_o)] + R_E} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (1-23)$$

تشير المعادلة $(1-23)$ إلى أنّ (R_o') هي تركيبة تفرعية لـ(R_E) والمقاومة $(R_S + r_\pi)/(1+\beta_o)$. في الشكل $(1-7b)$ نلاحظ أنّ: $R_o' = R_o \,//\, R_E$

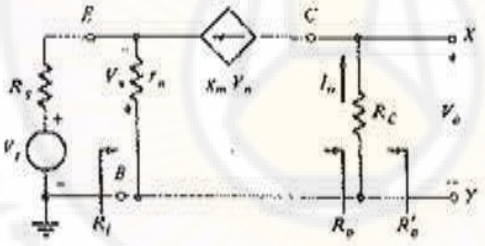
أي إنّ:

$$R_o = \frac{R_S + r_\pi}{1+\beta_o} \qquad \ldots\ldots(1-24)$$

نلاحظ أنّ مقاومة الخرج تابعة لمقاومة المنبع (R_S). بسبب أنّ: $\beta_o >> 1$ فإنّ مقاومة الخرج للتابع الباعثي هي صغيرة (بالأومات) مقارنة مع مقاومة الدخل له، الذي هو كبير (عشرات إلى مئات الكيلو أوم). تمّ وضع نتائج مرحلة الجمع المشترك في العمود الثالث من الجدول $(3-1)$.

1-6) مكبر القاعدة المشتركة :

The Common-Base Amplifier



شكل (1-8)

يبين الشكل (1-8) الدارة المكافئة لمكبر القاعدة المشتركة المأخوذ في مقرر إلكترونيات(١) ، حيث تمّ قصر التغذية (V_{cc}) و تطبيق منبع إشارة (V_S) ذي مقاومة داخلية (R_S). بالطبع في هذه الدارة المكافئة أو الدارات المكافئة السابقة لا فرق هنالك فيما إذا كان الترانزيستور من النوع (pnp) أو (npn). بتطبيق تعريفات كلٍ من: A_i, R_i, A_v, R_o المحدّدة في الفقرات السابقة على هذه الدارة فإننا نحصل

بسهولة على النتائج المذكورة في العمود الرابع من الجدول(3 – 1) (يترك للطالب استنتاج العلاقات المذكورة).

1-7) مقارنة بين تشكيلات المكبر BJT :

Comparison of BJT Amplifier Configurations

في الجدول (4 – 1) تمّ إعطاء قيماً عددية للمعاملات المتناوبة $(A_i, R_i, A_v, R_o, R'_o)$ لتشكيلات المكبر (BJT) الثلاثة، و ذلك بالنسبة للحالة التالية:

Comparison of BJT Configurations*

	CE				CC				CB			
Quantity	Approximate $r_o = \infty, r_o = \infty$	$r_o = 50\ \Omega$ $r_o = 50\ k\Omega$	$r_o = \infty$ $r_o = 50\ k\Omega$		Approximate $r_o = 0, r_o = \infty$	$r_o = 50\ \Omega$ $r_o = \infty$	$r_o = \infty$ $r_o = 50\ k\Omega$		Approximate $r_o = \infty, r_o = \infty$	$r_o = 50\ \Omega$ $r_o = \infty$	$r_o = \infty$ $r_o = 50\ k\Omega$	
$\lvert A_i \rvert$	High	100	100	97.1	High	101	101	98.1	Low	0.990	0.990	0.990
R_i	Medium	1.00 kΩ	3.66 kΩ	3.00 kΩ	High	153 kΩ	153 kΩ	142 kΩ	Low	9.90 Ω	10.4 Ω	10.2 Ω
$\lvert A_v \rvert$	High	93.8	90.9	91.0	Low	0.995	0.995	0.995	Low	2.44	2.43	2.43
R_o	High	∞	∞	50 kΩ	Low	15.3 Ω	16.1 Ω	15.8 Ω	High	∞	∞	1.50 MΩ
R'_o	—	1.50 kΩ	1.50 kΩ	1.46 kΩ	—	15.6 Ω	16.1 Ω	15.6 Ω	—	1.50 kΩ	1.50 kΩ	1.50 kΩ

*Computed for $\beta = 100$, $r_e = 0.68\ \Omega$, $R_1 = 0.68\ k\Omega$, and $R_2 = R_3 = 1.5\ k\Omega$

جدول (1-4)

$R_C = R_E = 1.5k\Omega,\ R_S = 0.6k\Omega, \beta_o = 100, r_b = 50\Omega, g_m = 0.1s$

إنّ قيمة g_m المذكورة في هذه الحالة توافق انحياز للترانزيستور BJT عند $I_{CQ} = 2.5mA$ (معادلة شوكلي) . تمّ الحصول على قيمة $r_o = 50k\Omega$ من جهد إيرلي للترانزيستور $V_A = 125v$.

من خلال هذه القيم للمعاملات المتناوبة يتبين أنّ مكبر الباعث المشترك هو التشكيلة الوحيدة القادرة على إعطاء كسب جهد و كسب تيار أكبر من الواحد،

وبالتالي فهي الأكثر استخداماً من التشكيلات الثلاث. نلاحظ أيضاً أنّ قيم مقاومتي الدخل و الخرج (R_i , R_o) ذات قيم متوسطة بين التشكيلتين (CC) و (CB). بالنسبة لمرحلة المجمع المشترك، يكون ربح التيار (A_i) عالياً (يساوي تقريباً مثيله في تشكيلة الباعث المشترك)، بينما يكون كسب الجهد أقل من الواحد (و لكنه قريب من الواحد). تكون مقاومة الدخل (R_i) هي الأعلى، بينما مقاومة الخرج هي الأخفض بين التشكيلات الثلاث، لذلك تستخدم هذه التشكيلة كمرحلة عزل buffer stage بين منبع ذي ممانعة عالية و حمل ذي ممانعة منخفضة.

في حالة التشكيلة الثالثة (مكبر القاعدة المشتركة) فهي غالباً ما تستخدم بمفردها في التطبيقات العملية (أو كإحدى مراحل القاعدة المشتركة المتتالية) بسبب عدم التوافق الحاصل فيها بالنسبة لمقاومات الدخل والخرج. نلاحظ من الجدول (3 – 1) بأنّ $A_i < 1$ و هي دائماً حقيقية، بينما بالنسبة لكسب الجهد (A_v) فيمكنه أن يكون أيضاً أقلّ من الواحد فيما لو كانت (R_c) و (R_s) من المرحلة نفسها في القيمة. في حالة توصيل هذه التشكيلة مع مراحل أخرى (كتشكيلة $CE - CB$ المتتالية) ، فإنّ مرحلة القاعدة المشتركة عندها تستخدم بسبب مقاومة دخلها المنخفضة جداً و الذي يساعد على تحسين الاستجابة الترددية العالية للمراحل المركبة. من المهم، بالطبع، ملاحظة أنّ كسب التحويل V_o / V_s لمرحلة القاعدة المشتركة عالياً، لكن و بسبب من مقاومة الدخل المنخفضة جداً لها فإنّ كسب الجهد لها يكون منخفضاً.

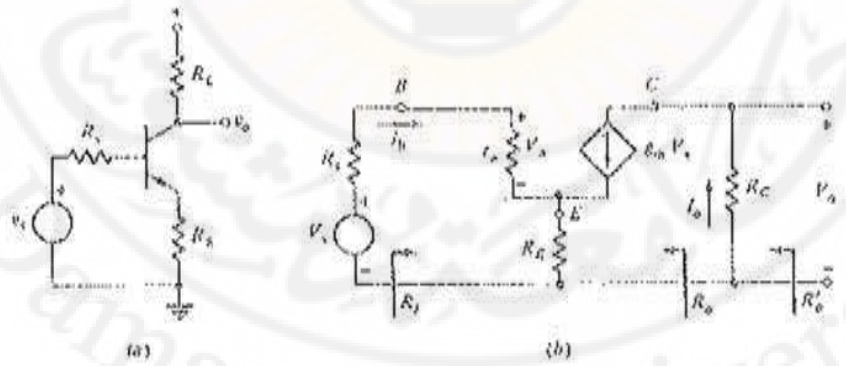
3-8) مكبر الباعث المشترك مع مقاومة باعث :

The Common-Emitter Amplifier with An Emitter Resistor

يعتمد كسب الجهد لمرحلة الباعث المشترك على (β_o) كما يبين ذلك الجدول (3 – 1). يعتمد هذا العامل للترانزيستور (BJT) بدوره على درجة الحرارة، قيم

العنصر، عمليات التصنيع المختلفة، و متغيرات أخرى و يظهر الدرجة نفسها من التغير كما هو حاصل لـ (β_f). نتيجة لذلك، من الضروري غالباً جعل كسب الجهد (A_v) للمرحلة غير حساس لتغيرات (β_o). (إنّ هذا مماثل لجعل I_C مستقلة عن β_f و استقرار نقطة العمل Q). الطريقة البسيطة و الفعالة للحصول على عدم تأثر كسب الجهد هي اضافة مقاومة باعث (R_E) لمرحلة الباعث المشترك (كما رأينا ذلك في بحث استقرار الانحياز في أسس الهندسة الإلكترونية) كما هو مبين بالشكل (1-9a). كما رأينا فأننا نحصل على انقاص حساسية المكبر نتيجة للتغذية الخلفية السالبة المزوّدة للمكبر بواسطة مقاومة الباعث R_E.

في هذه الفقرة سوف نرى أن (R_E) لها التأثيرات التالية على الإنحياز الديناميكي (الإنحياز المتناوب) لمرحلة المكبر: هي تسمح بإبقاء كسب التيار ثابتاً إلى حدّ كبير و تزيد من مقاومة الدخل بالمقدار $R_E(1+\beta_o)$؛ و لو أنها تعمل أيضاً على زيادة مقاومة الخرج. بالنسبة للحالة التي يكون فيها : $R_S + r_x \ll R_E(1+\beta_o)$، فإنّ كسب الجهد يكون مستقلاً إلى حدّ كبير عن (β_o) و يقترب من القيمة ($-R_C / R_E$).



شكل (1-9)

إنّ تحليل هذه الدارة في حالة الإشارة الصغيرة يمكن أن يتم بأستخدام الدارة المكافئة المبينة بالشكل (**1 – 9b**). من هذه الدارة نجد أنّ:

$$I_o = g_m \cdot V_\pi \quad \cdots\cdots (1-25)$$

$$V_o = -I_o \cdot R_C \quad \cdots\cdots (1-26)$$

$$V_\pi = I_b \cdot r_\pi \quad \cdots\cdots (1-27)$$

تعطي معادلة كيرشوف KVL لحلقة القاعدة:

$$-V_S + I_b(R_S + r_\pi) + (I_b + g_m \cdot V_\pi)R_E = 0 \quad \cdots\cdots (1-28)$$

أو:

$$V_b = I_b \cdot r_\pi + (I_b + g_m \cdot V_\pi)R_E \quad \cdots\cdots (1-29)$$

باستخدام العلاقتين (1-25,27) نجد:

$$A_I = \frac{I_o}{I_b} = \frac{g_m \cdot V_\pi}{V_\pi / r_\pi} = g_m \cdot r_\pi = \beta_o \quad \cdots\cdots (1-30)$$

بتعويض المعادلة (1-27) بالمعادلة (1-29) والتقسيم على (I_b) نجد:

$$R_i = \frac{V_b}{I_b} = \frac{I_b \cdot r_\pi + I_b \cdot R_E + g_m \cdot I_b \cdot r_\pi \cdot R_E}{I_b}$$

$$= r_\pi + R_E(1 + g_m \cdot r_\pi) = r_\pi + (1 + \beta_o)R_E \quad \cdots\cdots (1-31)$$

بحل المعادلات من (1-25 حتى 28) وإيجاد الحل بالنسبة لـ V_o / V_S نجد:

$$V_S = I_b(R_S + r_\pi + R_E) + g_m \cdot V_\pi \cdot R_E$$

$$= \frac{V_\pi}{r_\pi}(R_S + r_\pi + R_E) + g_m \cdot V_\pi \cdot R_E = \frac{V_\pi}{r_\pi}\left[R_S + r_\pi + R_E(1 + \beta_o)\right]$$

$$V_o = -I_o \cdot R_C = -g_m \cdot V_\pi \cdot R_C$$

$$A_V = \frac{V_o}{V_S} = \frac{-g_m \cdot V_\pi \cdot R_C}{\frac{V_\pi}{r_\pi}\left[R_S + r_\pi + R_E(1+\beta_o)\right]} = \frac{-\beta_o \cdot R_C}{R_S + r_\pi + R_E(1+\beta_o)} \quad \cdots\cdots(1-32)$$

بفرض أن : $(1+\beta_o)R_E >> R_S + r_\pi$ نجد:

$$A_V \approx \frac{-R_C}{R_E} \quad \cdots\cdots(1-33)$$

ونلاحظ أن علاقة كسب الجهد هذه مستقلة عن معاملات الترانزيستور (تقريباً).

إن الطريقة لجعل (A_V) مستقلة عن تغيرات (β_o) يعمل على إنقاص الكسب بشكل كبير نسبياً، مقارنةً مع ذلك الذي يمكن الحصول عليه من مرحلة باعث مشترك بسيطة.

إذا فرضنا إن $r_o \to \infty$ في الشكل (1-9a) فإن مقاومة الخرج (R_o) تؤول إلى (∞) و (R'_o) تؤول إلى (R_C). لكن إذا أخذنا (r_o) بعين الاعتبار، عند ذلك نجد قيم أخرى لمقاومة الخرج وهي مبينة بالجدول (1-3B) .

مسألة (1-1) محلولة :

يبين الشكل (1-10) مكبر بثلاث مراحل ($CE-CC-CE$) يستخدم ترانزيستورات (npn) معاملاتها: $\beta_o = 125$ و $V_{A(V)} = \infty$ منحازة عند $I_{CQ} = 2\ mA$. المطلوب:

حساب كسب الجهد الكلي للمكبر.

الحل :

$$g_m = \frac{I_{CQ}}{V_T} = \frac{2\ mA}{25\ mV} = 0.08\ S$$

$$r_\pi = \frac{\beta_o}{g_m} = \frac{125}{0.08} = 1.562\ k\Omega$$

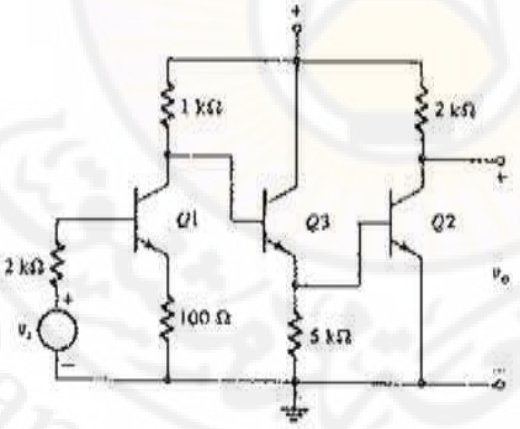
$$A_{V1} = \frac{-\beta_o \cdot R_{C3}}{R_S + r_\pi + (\beta_o + 1)R_{E1}} = \frac{-125 \times 1}{2 + 1.562 + 126 \times 0.1} = -7.73$$

$$A_{V2} = \frac{(\beta_o + 1)R_{E2}}{R_{C1} + r_\pi + (\beta_o + 1)R_{E2}} = \frac{126 \times 5}{1 + 1.562 + 126 \times 5} = 0.98$$

$$R'_{o2} = \frac{R_{C1} + r_\pi}{1 + \beta_o} // R_{E2} = \frac{1 + 1.562}{126} // 5 = 0.02\ K$$

$$A_{V3} = \frac{-\beta_o \cdot R_{C3}}{R'_{o2} + r_\pi} = \frac{-125 \times 2}{0.02 + 1.562} = -158$$

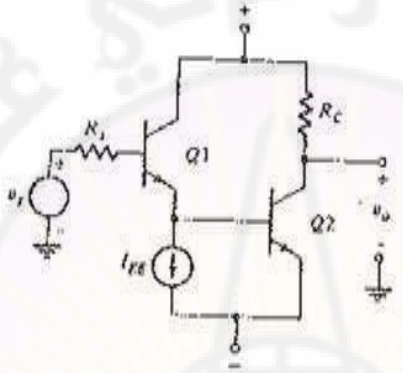
$$A_{V\,total} = A_{V1} \cdot A_{V2} \cdot A_{V3} = (-7.73)(0.98)(-158) = 1196.9$$



شكل (1-10)

مسألة (1-2) محلولة :

يبين الشكل (1-11) مكبراً مركباً $(CC-CE)$. يملك كلا الترانزيستورين (Q_1,Q_2) $\beta_f = 150$ ، $V_A = 130v$ و هما متحازان عند تيارين: $I_{CQ2} = I_{CQ1} = 100\ \mu A$ بفرض أنّ : $R_C = 250\ k\Omega, R_S = 50\ k\Omega$ حدّد كسب الجهد: $A_V = V_o / V_S$.



شكل (1-11)

الحل :

لنوجد معاملات الترانزيستورات كما يلي:

$$g_m = \frac{I_C}{V_T} = \frac{100\,\mu A}{25\,mV} = 4\,ms$$

$$r_o = \frac{V_A}{I_C} = \frac{130}{0.1} = 1.3\,M\Omega$$

$$r_\pi = \frac{\beta_o}{g_m} = \frac{150}{4} = 37.5\,k\Omega$$

يبين الشكل (1-12) دارة مكافئة لمرحلة (CC) من المكبر حيث فيها:

$R'_B = r_o = 1.3\ M\Omega$ و $R_B \to \infty$

نحسب لهذة المرحلة $(A_{V1}\ ,\ R_{o1})$ كما يلي:

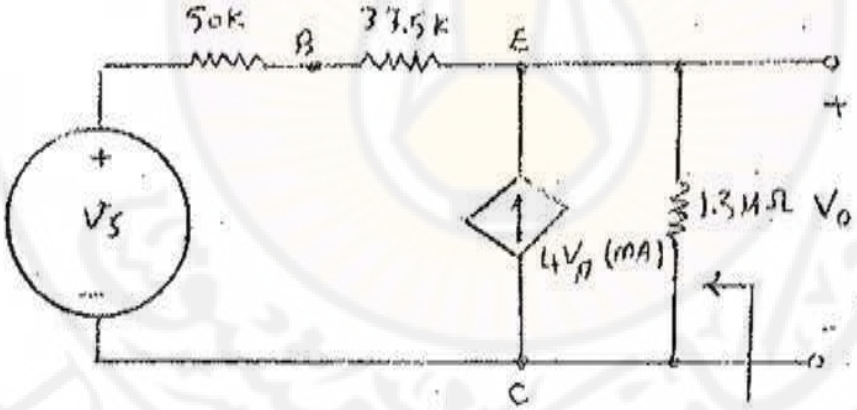
$$A_{V1}=\frac{(\beta_o+1)R'_E}{R_S+r_\pi+(\beta_o+1)R'_E}=\frac{(150+1)1300}{50+37.5+(150+1)\times 1300}\cong 1$$

$$R_{o1}=\frac{R_S+r_\pi}{\beta_o+1}\,//\,R_E=\frac{50+37.5}{151}\,//\,1300=0.579\ k\Omega$$

بالنسبة للمرحلة الثانية وهي مرحلة (CE) نجد:

$$A_{V2}=\frac{-\beta_o.R_C}{R_{o1}+r_\pi}=\frac{-150\times 250}{0.579+37.5}=-985$$

$$A_{V\,tot}=\frac{V_o}{V_S}=(A_{V1})(A_{V2})=(1)(-985)=-985$$



شكل (1-12)

مسألة (1-3) غير محلولة :

تمّ ربط مرحلتي قاعدة مشتركة $(CB-CB)$ على التتالي. فإذا كانت الترانزيستورات المستخدمة لها المعاملات: $\beta_o=200\ ,\ V_A=\infty$ **upn:**

ومنحازة عند تيار ساكن: $I_{CQ} = 0.5\ mA$. و إذا كانت الدارة مساقة من منبع إشارة (50Ω)، ومقاومتي المجمع هما: $R_{C1} = R_{C2} = 5\ k\Omega$ ، حدّد:

١- الكسب لكل مرحلة على حدة.

٢- الكسب الكلي للمرحلتين المتتاليتين.

Ans: -49.8 ; -0.985 ; 49

1-9) مراحل المكبر FET :

FET Amplifier Stages

إنّ مبدأ تشكيلات المكبر FET مماثلة لمراحل الـ BJT التي ناقشناها في الفقرات السابقة، يعتمد تحليل هذه المراحل على نموذج الدارة المكافئة التي رأيناها في أسس الهندسة الإلكترونية، وهو موازٍ للطريقة المستخدمة في تحليل دارات الـ BJT. سوف نركز في هذه الفقرة على تشكيلتي المنبع المشترك (*CS*) و المصرف المشترك (*CD*) و نستخدم الاصطلاحات بالنسبة للتيارات و الجهود المذكورة في الجدول (1-2) للترانزيستورات FET.

1-9-1) الدارات المكافئة في حالة الإشارة الصغيرة:

Small-Signal Equivalent Circuits

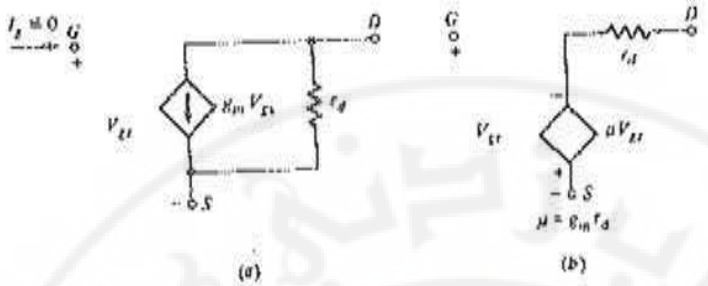
إنّ نموذج الإشارة الصغيرة عند الترددات المنخفضة صالح لكلا النوعين من الترانزيستورات JFET و MOSFET ، و الذي نبينه في الشكل (1-13A).

لنتعرف من جديد معاملات الدارة المكافئة (g_m , r_d) كما يلي:

$$g_m = \frac{2}{|V_P|}\sqrt{I_{DQ} \cdot I_{DSS}} \qquad For\ JFETS \quad \cdots\cdots\cdots\cdots (1-34a)$$

$$g_m = 2\sqrt{K\frac{W}{L} I_{DQ}} \qquad For\ MOSFET \quad \cdots\cdots\cdots\cdots (1-34b)$$

$$r_D \approx \frac{1}{\lambda \cdot I_{DQ}} = \frac{V_A}{I_{DQ}} \qquad \text{.....(1-35)}$$



شكل (1-13)

نلاحظ أنّ قيم كلا (g_m , r_d) تعتمد على الانحياز. بمقارنة الشكل (1-13a) مع نموذج الهايبريد للـ BJT نجد أنهما متكافئان لو كان:

$$r_b \approx 0 \quad \& \quad r_\pi \to \infty \ (\textit{Open Circuit})$$

لا تكون في الواقع العملي مقاومة المخرج (r_d) كبيرة جدّاً، لذلك لا يمكن اهمالها تماماً؛ كما كنا نميل إلى حد كبير (r_o) في نموذج دارة الـ BJT. نموذجياً، تكون قيمة (r_d) من درجة بضعة عشرات من الكيلوأوم بالنسبة للـ MOSFET؛ و بالنسبة للـ JFET يمكن لـ(r_d) أن تكون من درجة بضعة مئات من الكيلوأوم. تكون قيمة (g_m) بالنسبة لترانزيستور(FET) منحازاً عند (I_{DQ}) أخفض من قيمة (g_m) لترانزيستور (BJT) منحازاً عند القيمة نفسها . أي : $I_{CQ} = I_{DQ}$. لذلك، للوصول إلى كسب الجهد نفسه الذي يصله الـ (BJT) الذي له مقاومة مجمع (R_C)، فإنّ مرحلة الـ FET يلزمها مقاومة مصرف عادة $R_D > R_C$. بسبب كبر قيم (R_D) المستخدمة، فإنّ مقاومة المخرج (r_d) لا يمكن اهمالها في الدارة المكافئة. بسبب أنه يجب تضمين (r_d) في الدارة المكافئة عند تحليل المكبر FET، فإنه من الملائم أكثر

استخدام نموذج الدارة المكافئة المبين بالشكل (1-13b). تدعى الكمية (μ) بعامل التكبير amplification factor، ويُعطى:

$$\mu = g_m \cdot r_d \qquad \ldots\ldots(1-36)$$

إنّ الدارة المفتوحة بين البوابة والمنبع في الدارة المكافئة (بشكل تقريبي و صحيح إلى حدّ كبير) يجعل $I_g = 0$ بحيث لا معنى لأخذ (R_i , A_i) بعين الإعتبار بالنسبة لمراحل الـFET (التي لا تحوي على مقاومة R_G طبعاً). بالنسبة لأكثر دارات الـ FET فإنّ المعاملين الأكثر أهمية هما كسب الجهد (A_v) ومقاومة الخرج (R_o).

سوف نقوم بتحليل الدارة الأساسية المبينة بالشكل (1-14a). نلاحظ في هذة الدارة أنّه لو تمّ أخذ جهد الخرج من المصرف إلى الأرض (N)، عندها تدعى التشكيلة بمرحلة منبع مشترك بوجود مقاومة المنبع. لو كانت $R_S = 0$، عندها يكون لدينا مرحلة منبع مشترك (CS) الأساسية شكل (1-15a). بشكل مماثل، لو تمّ أخذ جهد الخرج من المنبع إلى الأرض، تدعى عندها التشكيلة مكبر المصرف المشترك (CD) أو التابع المنبعي (SF). لو كانت $R_D = 0$، عندها يكون لدينا مرحلة تابع منبعي (SF) الأساسية، و هي المبينة بالشكل (1-15b).

1-9-2) تحليل مرحلة مكبر FET العامة:

Analysis of the Generalized FET Amplifier Stage

يبين الشكل (1-14b) الدارة المكافئة لمرحلة FET العامّة (الأساسية) المبينة بالشكل (1-14a). نلاحظ أننا نستخدم الدارة المكافئة المأخوذة من الشكل (1-13b). بتطبيق قانون كيرشوف للجهد KVL على حلقة المصرف نجد بافتراض وجود تأرجح جيبي للإشارة:

$$I_d \cdot R_D + I_d \cdot r_d - \mu \cdot V_{gs} + I_d \cdot R_S = 0 \quad \ldots\ldots(1-37)$$

من الشكل (1-14b) نحسب جهد البوابة منبع كما يلي:

$$V_{gs} = V_i - I_d \cdot R_S \quad \ldots\ldots(1-38)$$

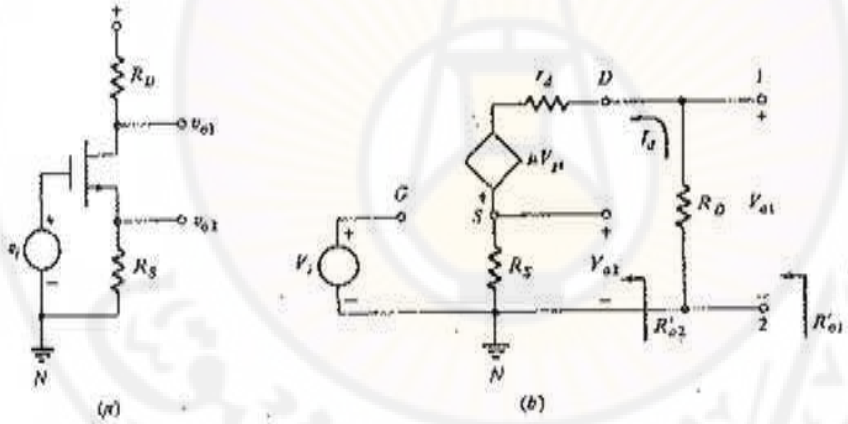
بتركيب المعادلتين (1-37, 38) معاً بالنسبة لـ (I_d) نجد:

$$I_d = \frac{\mu}{r_d + R_D + (1+\mu)R_S} V_i \quad \ldots\ldots(1-39)$$

يُعطى جهدي الخرج (V_{o1}, V_{o2}) المأخوذين من المصرف و المنبع كمايلي:

$$V_{o1} = -I_d \cdot R_D = \frac{-\mu \cdot R_D}{r_d + R_D + (1+\mu)R_S} V_i \quad \ldots\ldots(1-40)$$

$$V_{o2} = +I_d \cdot R_S = \frac{\mu \cdot R_S}{r_d + R_D + (1+\mu)R_S} V_i \quad \ldots\ldots(1-41)$$



شكل (1-14)

ومنه نجد كسب الجهد لمرحلة المنبع المشترك بوجود مقاومة المنبع:

$$A_{V1} = \frac{V_{o1}}{Vi} = \frac{-\mu \cdot R_D}{r_d + R_D + (1+\mu)R_S} \quad \ldots\ldots(1-42)$$

بفرض أنّ $\mu >> 1$ و استخدام المعادلة (36 – 1) ، يمكن أن نعيد كتابة (A_{V1}) كمايلي:

$$A_{V1} \approx \frac{-g_m \cdot R_L}{1 + g_m \cdot R_S \cdot R_L / R_D} \quad \cdots\cdots(1-43)$$

حيث: $R_L = r_d // R_D$

تحسب مقاومة الخرج (R'_{o1}) بأخذ مقاومة ثفنن المنظورة إلى النهايتين (2 ، 1).

يعبّر عن تيار الدارة القصيرة (I_{SC}) للخرج كما يلي:

$$-I_{SC} = I_d / R_{D\,(or\,R_L)=0} = \frac{\mu}{r_d + (1+\mu)R_S} V_i \quad \cdots\cdots(1-44)$$

إنّ جهد الدارة المفتوحة (V_{oP}) هو نفسه (V_{o1}) المبين على الشكل عندما تنتهي $R_L \to \infty$ أي: $V_{oP} = -I_D \cdot R_D$ و منه:

$$V_{oP} = V_{o1}\big|_{R_L \to \infty} = \frac{-\mu \cdot R_D}{r_d + R_D + (1+\mu)R_S} V_i$$

ومنه نجد:

$$R'_{o1} = \frac{V_{oP}}{I_{SC}} = \frac{R_D\left[r_d + R_S(1+\mu)\right]}{R_D + r_d + R_S(1+\mu)} = R_D // \left[r_d + R_S(1+\mu)\right] \quad \cdots(1-45)$$

إنّ: $R'_{o1} = R_{o1} // R_D$ و منه:

$$R_{o1} = r_d + R_S(1+\mu) \approx r_d + R_S \cdot \mu \approx r_d(1 + g_m \cdot R_S) \quad \cdots\cdots(1-46)$$

حيث وضعنا: $\mu >> 1$

ثمّ وضع نتائج مرحلة المنبع المشترك مع مقاومة منبع بالعمود الثاني من الجدول (1-5).

بطرقة مماثلة يمكننا أن نحصل على مقاومة ثفنين بين المنبع (S) والأرض (N) كمايلي:

$$R'_{o2} = \frac{V_{oP}}{I_{SC}} = \frac{R_S(r_d + R_D)}{R_D + r_d + (1+\mu)R_S} = R_S // \frac{R_D + r_d}{1+\mu} \quad \cdots\cdots(1-47)$$

مرّة أخرى نكتب : $R'_{o2} = R_{o2} \,//\, R_S$ ومنه نجد :

$$R_{o2} \cong \frac{R_D + r_d}{1+\mu} \qquad \text{.....(1-48)}$$

بفرض أنّ: $\mu >> 1 \quad , \quad r_d >> R_D$

نجد أنّ:

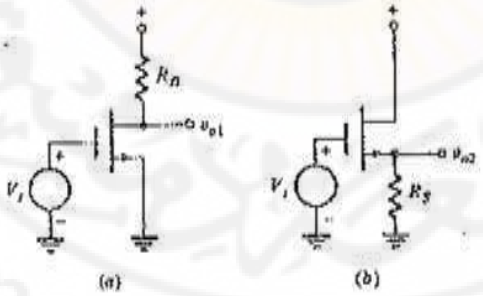
$$R_{o2} \approx \frac{1}{g_m} \qquad \text{.....(1-49)}$$

Equations for FET Stages

	Configuration		
Quantity	*CS*	*CS with source resistance*	*CD*
A_v	$\frac{-\mu R_D}{r_d + R_D} = \frac{-g_m R_D}{1 + R_D/r_d}$	$\frac{-\mu R_D}{r_d + R_D + (1+\mu)R_S} = \frac{-g_m R_D}{1 + g_m R_S + R_D/r_d} = \frac{-R_D R_L'}{1/g_m R_S + R_L'/R_S}$	$\frac{\mu R_S}{r_d + R_S(1+\mu)} = \frac{g_m R_S}{1 + g_m R_S}$
R_o	r_d	$r_d + R_S(1+\mu) \approx r_d(1+g_m R_S)$	$\frac{r_d}{1+\mu} = \frac{1}{g_m}$
R'_o	$R_D \| r_d$	$R_D \| r_d$	$R_S \| R_o$

*$R_L = r_d \| R_D$

جدول (1-5)



شكل (1-15)

1-9-3) مرحلة المنبع المشترك:

The Common-Source Stage

بوضع : $R_S = 0$ تؤول المعادلتين (1 – 42 , 46) إلى :

$$A_{V1} = \frac{V_{o1}}{V_i} = \frac{-\mu \cdot R_D}{r_d + R_D} = \frac{-g_m \cdot R_D}{1 + R_D / r_d} \quad \cdots\cdots(1-50)$$

$$R_{o1} = r_d \quad \cdots\cdots(1-51)$$

حيث نجد أنّ:

$$R'_{o1} = R_{o1} // R_D = r_d // R_D \cdots\cdots(1-52)$$

1-9-4) تشكيلة المصرف المشترك:

The Common-Drain Configuration

يمكننا أن نحصل على تشكيلة المصرف المشترك أو التابع المنبعي من الشكل (1-14) بجعل $R_D = 0$ واستخدام (V_{o2}) كخرج، وذلك كما هو مبين بالشكل (1 – 15b).

بأسلوب التشكيلة السابقة نفسها نجد من المعادلتين (1 – 41 , 47) مايلي:

$$A_{V2} = \frac{V_{o2}}{V_i}(With\ R_D = 0) = \frac{\mu \cdot R_S}{r_d + R_S(1+\mu)} \quad \cdots\cdots(1-44)$$

$$R'_{o2} = \frac{V_{oP}}{I_{SC}}(With\ R_D = 0) = \frac{\dfrac{\mu \cdot R_S}{r_d + (1+\mu)R_S}}{\dfrac{\mu}{r_d}}$$

$$= \frac{r_d \cdot R_S}{r_d + (1+\mu)R_S} = R_S // \frac{r_d}{1+\mu} \cdots\cdots(1-45)$$

بفرض أنّ: $\mu >> 1$ و $R_S >> \frac{1}{g_m}$ نجد:

$$A_{V2} = \frac{\mu \cdot R_S}{r_d + \mu \cdot R_S} = \frac{R_S}{\frac{1}{g_m} + R_S} \approx 1 \quad \ldots\ldots(1-46)$$

$$R'_{02} = R_S // \frac{r_d}{\mu} = R_S // \frac{1}{g_m} \approx \frac{1}{g_m} = R_{o2} \quad \ldots\ldots(1-47)$$

تبيّنا هذه النتائج بأنّ مكبر التابع المنبعي له كسب يساوي تقريباً الواحد مع مقاومة خرج منخفضة، و ذلك مماثل لمكبر التابع الباعثي الذي يستخدم الترانزيستور (BJT). تمّ وضع نتائج مرحلة المصرف المشترك في الجدول (1-5) من العمود الثالث. في الواقع يمكن الحصول على المعادلات الموجودة في الجدول (1-5) مباشرة من الجدول **(1-3B)** بسبب التشابه بين نموذجي الدارة المكافئة لمراحل الـ FET و الـ BJT . لإجراء ذلك نقوم بمايلي:

1) التحقّق من: $R_D \, , R_S \, , r_d \, , g_m$ لمرحلة الترانزيستور FET مقارنة مع:

$R_C \, , R_E \, , r_o \, , g_m$ لمرحلة الترانزيستور BJT المقابلة .

2) وضع $r_b = 0$ ، و بعد استخدام $\beta_o = g_m \cdot r_\pi$ نأخذ $r_\pi \to \infty$ ، فمثلاً، باستخدام قيمة (R_o) لتشكيلة المجمع المشترك (CC) في الجدول **(1-3B)**، فإنّ التحقّق من الخطوة (1) يعطي:

$$R_o = r_d // (R_S + r_b + r_\pi) / (1 + \beta_o)$$

باستخدام الخطوة (2) نجد:

$$R_o = r_d // (R_S + r_\pi) / (1 + g_m \cdot r_\pi$$

والذي بجعل $r_\pi \to \infty$ يصبح:

$$R_o = r_d // \frac{1}{g_m} = \frac{r_d}{1 + \mu}$$

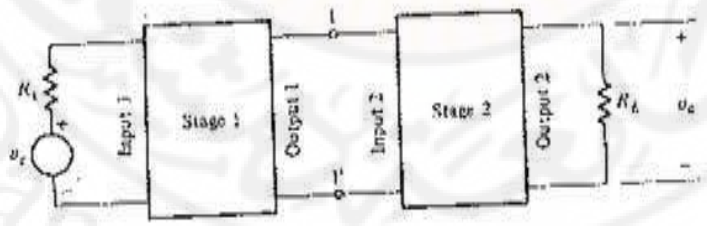
وهي القيمة نفسها لـ (R_o) المذكورة في الجدول (1-5) لمرحلة المصرف المشترك (CD).

بما أنّ هنالك تشابهاً كبيراً في دراسة الترانزيستورين FET و BJT فلا ضرورة لتكرار كل التفاصيل التي تمّت على الترانزيستور (BJT) مرّة ثانية على الترانزيستور FET.

1-10) مكبرات الـ BJT المتتالية:

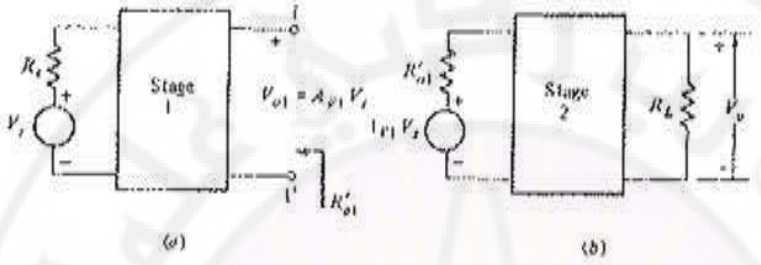
Cascaded BJT Amplifiers

نلاحظ في الجدول (1-3) أنّ كسب الجهد لمكبر وحيد المرحلة يعتمد على مقاومة الحمل للمرحلة (R_C بالنسبة لمرحلتي CE وCB ، و R_E بالنسبة لتشكيلة CC). لكن نحن نعلم أنه لا يمكن تعيين قيمة مقاومة الحمل بمعزل عن شروط الإنحياز. نتيجة لذلك، قد لا يكون الكسب المأخوذ من دارة ذات مرحلة وحيدة كافياً لتطبيقات معينة. إضافة إلى ذلك، قد لا تكون مقاومتا الدخل و الخرج ملائمة بالقيمة للتطبيق المنشود. للتغلّب على هذه الصعوبات، يمكننا وصل مرحلتين أو أكثر مع بعضهما على التتالي in cascade، بذلك يوصل خرج الأولى مع دخل المرحلة التالية كما هو مبين بالشكل (1-16).



شكل (1-16)

يعتمد تحليل التشكيلة المتتالية على النتائج التي حصلنا عليها للمراحل الوحيدة، وسنقوم الآن بهذا التحليل. نحصل أوّلاً على دارة ثفنن المكافئة للمرحلة الأولى عند النهايتين $(1, 1')$، أي، جزء من الدارة المبينة بالشكل (1-16)، و نعيد رسمه كما هو بالشكل $(1-17a)$.



شكل (1-17)

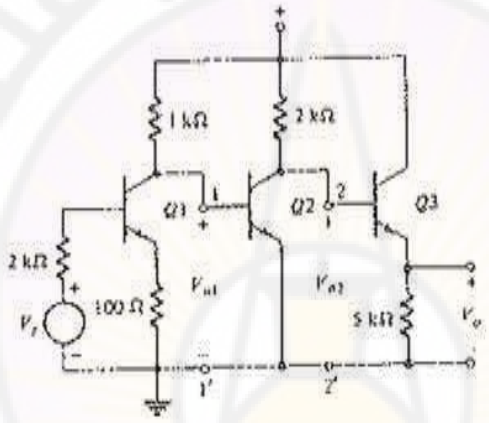
بالنسبة لهذا المكبر وحيد المرحلة، يكون جهد الخرج (منبع جهد ثفنن) مساوياً $A_{V1} \cdot V_S$ مع مقاومة خرج R'_{o1}. تعمل هذه التشكيلة كمنبع إشارة و مقاومة منبع للمرحلة الثانية كما هو مبين بالشكل $(1-17b)$، حيث يكون جهد الخرج أكبر بـ (A_{V2}) مرّة من جهد الدخل أو:

$$V_o = A_{V1} \cdot A_{V2} \cdot V_S \qquad \textit{and}$$

$$\frac{V_o}{V_S} = A_V = A_{V1} \cdot A_{V2} \qquad \ldots\ldots\ldots\

مسألة (1-4) محلولة :

يشتمل المكبر المتتالي Cascaded Amplifier المبين بالشكل (1-18) على مرحلتي باعث مشترك؛ واحدة منهما تحتوي على مقاومة باعث و مرحلة تجمع مشترك. نلاحظ عدم إظهار عناصر الإنحياز لتبسيط الحلّ المتناوب. للترانزيستور (Q_1) المعاملين: $\beta_o = 100 , r_x = 1\ K$ ، و للترانزيستورين (Q_2 , Q_3) المتماثلين المعاملين: $\beta_o = 100 , r_x = 0.5\ K$. حدّد الكسب الإجمالي للمكبر.



شكل (1-18)

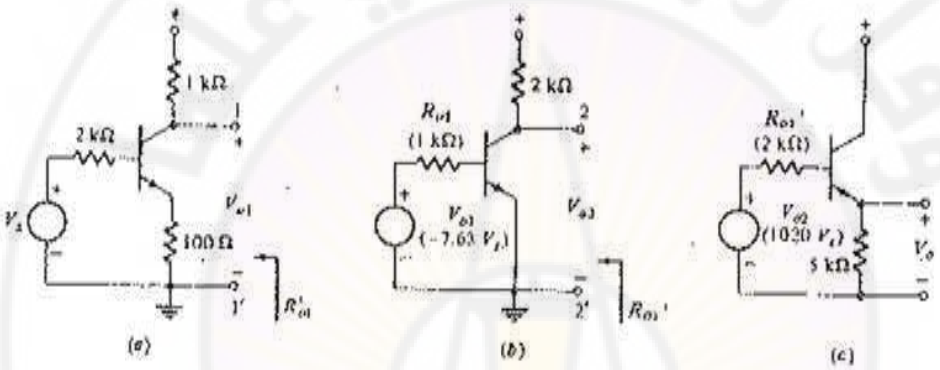
الحل :

نحصل أولاً على مكافئ ثفنن للمرحلة الأولى عند النهايتين (1 , 1'). هذه المرحلة هي باعث مشترك بمقاومة باعث حيث كسب الجهد ما من الجدول (1 – 3A) العمود الثاني هو كمايلي:

$$A_{V1} = \frac{-\beta_o \cdot R_C}{R_S + r_\pi + (\beta_o + 1)R_E}$$

$$= \frac{-100 \times 1}{2 + 1 + 101 \times 0.1} = -7.63$$

إنّ قيمة: $R'_{o1} = R_{C1} = 1k\Omega$ وهي مقاومة ثفنن للمرحلة الأولى، لنحصل الآن على مكافئ ثفنن للمرحلة الثانية عند النهايتين $(2\,,2')$.



شكل (1-19)

كما نرى من الشكل $(1-19b)$ فإنّ مكافئ ثفنن للمرحلة (1) هو منبع إشارة للمرحلة (2). يكون كسب الجهد لمرحلة الباعث المشترك هذه، من الجدول $(1-3A)$ العمودالأوّل كمايلي:

$$A_{V2} = \frac{-\beta_o \cdot R_C}{R_S + r_\pi} = \frac{-100 \times 2}{1 + 0.5} = -133$$

وبذلك فإنّ جهد الخرج للمرحلة الثانية هو:

$$A_{V1} \cdot A_{V2} \cdot V_S = (-7.63)(-133)V_S = 1020\,V_S$$

يقود هذا الجهد مرحلة التجميع المشترك الأخيرة بمقاومة منبع: $R'_{o2} = 2\ K$ كما هو مبين بالشكل $(1-19c)$.

بالنسبة للمرحلة الثالثة نحسب كسب الجهد حسب الجدول (3A-1) العمود الثالث كمايلي:

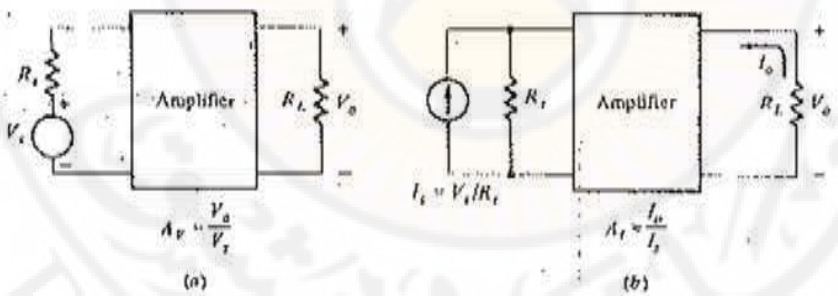
$$A_{V3} = \frac{(\beta_o + 1)R_E}{R_S + r_\pi + (\beta_o + 1)R_E}$$

$$= \frac{(100+1)\times 5}{2 + 0.5 + (100+1)\times 5} = 0.995$$

ومنه نجد أن الكسب الإجمالي لهذا المكبر المتتالي من المعادلة (48-1) هو:

$$A_V = A_{V1} \cdot A_{V2} \cdot A_{V3} = (-7.63)(-133)(0.995) = 1010$$

إنّ الكسب الإجمالي للتيار (A_I) لا يساوي حداء كسب التيار للمراحل المستقلّة بسبب أن تيار الخرج لمرحلة لا يساوي تيار الدخل لمرحلة تالية. في الشكل (18-1) بإمكاننا رؤية أنّ تيار خرج (Q_1) (المار بالمقاومة $1\,k\Omega$) لا يساوي تيار الدخل (تيار القاعدة) لـ (Q_2). إلاّ أنّه بالإمكان الحصول على (A_I) بدلالة كسب الجهد الإجمالي (A_V).



شكل (20-1)

لنفرض لدينا الشكل (20-1a) حيث يشتمل المكبر فيه عدداً من المراحل المتتالية. بالنسبة لهذه الدارة يكون:

$$A_V = V_o / V_S$$

لنحوّل الآن التركيبة التسلسلية (V_S, R_S) إلى مكافئها كمنبع تيار كما هو مبين بالشكل **(1 – 206)**. بالنسبة لهذه الدارة يكون:

$$A_I = \frac{I_o}{I_S}$$

إلا أننا نعلم أنّ : $I_o = -\frac{V_o}{R_L}$ ، و $I_S = \frac{V_S}{R_S}$ ، لذا:

$$A_I = \frac{I_o}{I_S} = \frac{-V_o / R_L}{V_S / R_S} = -\frac{R_S}{R_L}\frac{V_o}{V_S} = -\frac{R_S}{R_L} A_V \quad \cdots\cdots\cdots\cdots\cdots\cdots (1-49)$$

فبمعرفة (R_S, R_L) يمكننا دائماً الحصول على (A_I) من (A_V) أو بالعكس. تدعى المعادلة (1-49) أحياناً بمعادلة (الكسب– ممانعة) Gain-Impedance formula.

إنّ مقاومتي الدخل و الخرج للتشكيلة المتتالية هي ببساطة مقاومة الدخل للمرحلة الأولى ومقاومة الخرج للمرحلة الأخيرة. فبالنسبة للدارة المبينة بالشكل (1-18)، فإنّ مقاومة الدخل هي لمرحلة الباعث المشترك بوجود مقاومة الباعث. بالطبع تكون هذه المقاومة أكبر مما يمكن الحصول عليه من مرحلة باعث مشترك بسيطة. بشكل مماثل، تقدّم مرحلة الخرج كتشكيلة بمجمّع مشترك مقاومة خرج منخفضة جداً لهذا المكبر المتتالي. لذلك فهذا المكبر شكل (1-18) يملك مقاومة دخل عالية و مقاومة خرج منخفضة و كسب جهد حوالي (1000). نلاحظ من الجدول (1-4) أنه لا يمكن الحصول على هذه النتائج من أيّ تشكيلة مفردة موجودة في الجدول.

1-11) مراحل FET المتتالية :

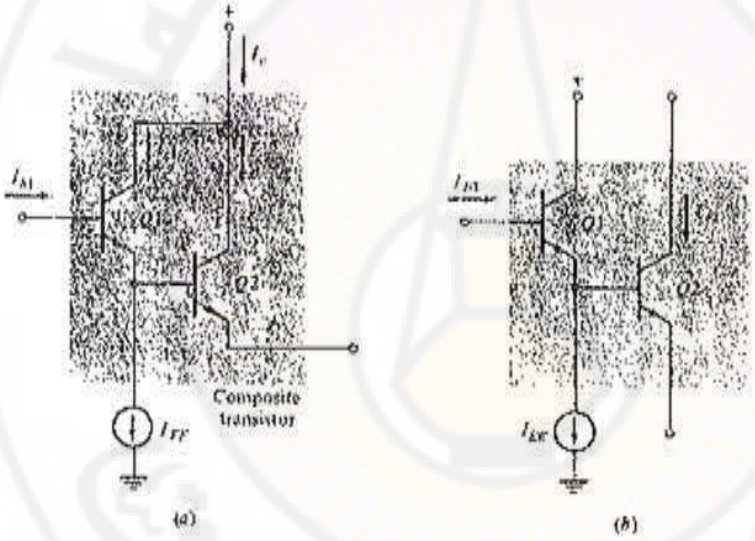
Cascaded FET Stages

يمكن أيضاً استخدام الترانزيستورات ذات التأثير الحقلي (FET) لإنشاء مكبر متتالٍ للوصول إلى كسب جهد أعلى مما يمكن الحصول عليه من مرحلة مفردة. العلاقة

نفسها (1-48) يمكن أن تستخدم للحصول على الكسب الإجمالي لمكبرات (FET) المتتالية حيث نجد (A_{V_t}) هو كسب الجهد للمراحل المستقلة (جدول 5-1). يمكن تركيب تشكيلات مماثلة لأكثر مكبرات الـ BJT المتتالية مثل: CS-CD , CS-CS كما في المسألة السابقة.

1-12) المراحل الترانزيستورية المركبة :

Compound (Composite) Transistor Stages



شكل (1-21)

بين الشكل (1-21a)، تتالياً لتشكيلتين (CC-CC) تدعى غالباً بزوج أو ترانزيستور دارلينغتون a Darlington transistor or pair. يستخدم منبع التيار (I_{EE}) لتقديم الانحياز اللازم للدارة. بالنسبة للترانزيستور المركب (المنطقة المظلّلة)، يكون (I_{b1}) هو تيار الدخل، ويكون تيار الخرج هو: $I_C = I_{C1} + I_{C2}$. نلاحظ أن

تيار إشارة دخل الترانزيستور (Q_2) هو تيار الباعث للترانزيستور (Q_1). لذلك نكتب:

$$I_{C2} = \beta_o \cdot I_{b2} = \beta_o(\beta_o + 1)I_{b1}$$

$$I_C = I_{C1} + I_{C2} = \beta_o \cdot I_{b1} + \beta_o(\beta_o + 1)I_{b1}$$

حيث نجد من هاتين العلاقتين أن كسب التيار للترانزيستور المركب (β_{oC}) يعطى كما يلي:

$$\beta_{oC} = \frac{I_C}{I_{b1}} = \beta_o(\beta_o + 2) \approx \beta_o^2 \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots(1-50)$$

فمثلاً إذا كان: $\beta_o = 100$ فإن $\beta_o^2 = 10^4$ ؛ حيث نرى بداهةً أن كسب التيار قد زاد بشكل كبير للترانزيستور المركب الجديد.

يستخدم ترانزيستور دارلينغتون غالباً كتابع باعثي بسبب (كما هو مبين بالجدول (1-3)) القيمة العالية جدّاً لـ (β_{oC}) الذي يجعل (A_V) قريباً جداً من الواحد، (R_i) عالية جداً، (R_o) صغيرة جداً.

1-12-1) توصيلة CC-CE :

The CC-CE Connection

إنّ الدارة المبينة بالشكل $(1-21b)$ هي توصيلة (CC-CE) وهي تملك خواص مشابهة لخواص زوج دارلينغتون. يساوي كسب التيار للترانزيستور المركب (β_o^2)، حيث تيار باعث (Q_1) هو تيار قاعدة (Q_2).

إنّ توصيلة (CC-CE) المركبة مفضلة عن تشكيلة (CC-CC) في إنشاء مراحل الباعث المشترك المكافئة. تنتج ميزة التشكيلة (CC-CE) من حقيقة أنّ مجمّعي (Q_1 , Q_2) ليسا موصلين كما في زوج دارلينغتون. من خلال توصيل المجمّعين (على

التوازي) ، فإنّ هذا يعمل على إنقاص مقاومة الخرج ($r_o < \infty$). كما أنّ الاستجابة الترددية لتوصيلة (CC-CE) هي أعلى من توصيلة (CC-CC).

1-12-2) توصيلة CE-CB (الكاسكود) :

The CE-CB (Cascode) Connection

إنّ الاستخدام الأساسي لدارة الكاسكود cascode circuit المبينة بالشكل (1-22) هو تقديم كسب جهد عالٍ على مجال عريض من الترددات و الذي يمكن التوصّل إليه بواسطة مرحلة باعث مشترك. أن التيار (I_{b1}) في الشكل (1-22) يكون بالنسبة لمرحلة الباعث المشترك مساوياً إلى:

$$I_{b1} = \frac{V_S}{R_S + R_i} = \frac{V_S}{R_S + r_{\pi 1}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-51)$$

نلاحظ أنّ:

$$\beta_{o1} \cdot I_{b1} = I_{C1} = -I_{e2}$$

فبالنسبة لـ $\beta_{o2} >> 1$ يكون كسب التيار لمرحلة القاعدة المشتركة مساوياً تقريباً الواحد. بإمكاننا الاستنتاج أنّ:

$$I_o = I_{C2} \approx I_{C1} = \beta_o \cdot I_{b1}$$

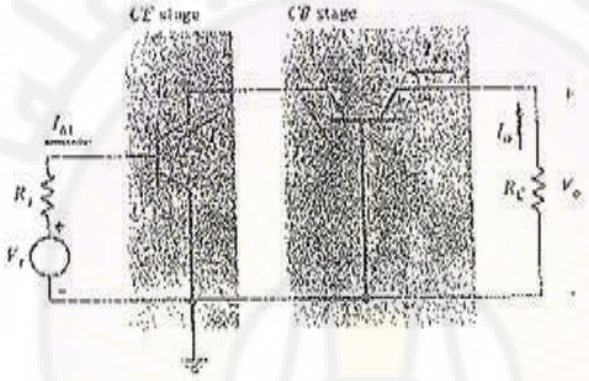
لذلك فإنّ كسب التيار الإجمالي يساوي:

$$A_I = \frac{I_o}{I_{b1}} = \beta_o$$

يمكننا الحصول على جهد الخرج: $V_o = -I_o \cdot R_C$ و باستخدام المعادلة (1-51) نجد:

$$A_V = \frac{V_o}{V_S} = \frac{-I_o \cdot R_C}{I_{b1}(R_S + r_{\pi 1})} = \frac{-\beta_o \cdot R_C}{R_S + r_{\pi 1}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-52)$$

إنّ قيمة (A_v) في هذه المعادلة هو نفسه بالنسبة لمرحلة باعث مشترك وحيدة بمقاومة حمل (R_c). من جهة أخرى، في دارة الكاسكود تكون مقاومة الحمل لمرحلة الباعث المشترك هي (R_i) لمرحلة القاعدة المشتركة. كما تمت الإشارة إليه في الجدول (1-4)، تكون قيمة (R_i) أصغر بكثير من قيمة (R_c) اللازمة للحصول على الكسب. إنّ مقاومة الحمل المنخفضة هذه لمرحلة الباعث المشترك هي التي تكسب دارة الكاسكود انحازاً ممتازاً في الترددات العالية.

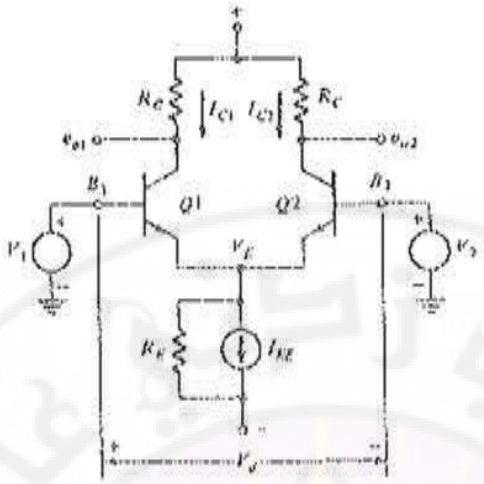


شكل (1-22)

1-13) المكبر التفاضلي :

The Differential Amplifier

إنّ المكبر التفاضلي أو الزوج المترابط بالباعث emitter-coupled pair أو الزوج التفاضلي differential pair هو صندوق البناء الأساسي لمكبرات العمليات الحديثة ذات الدارات المتكاملة.



شكل (1-23)

يبين الشكل (1-23) مثل هذه الدارة، حيث يجب أن تكون الترانزيستورات فيها (Q_1 , Q_2) متوافقة matched وعلى الرقاقة المتكاملة نفسها لعمل المكبر السليم. إنّ الجهد التفاضلي الصغير اللازم حتى يعمل المكبر بشكل خطي هو بحدود:

$V_d < 4V_T$ or $V_d < 100mV$ (at room temperature)

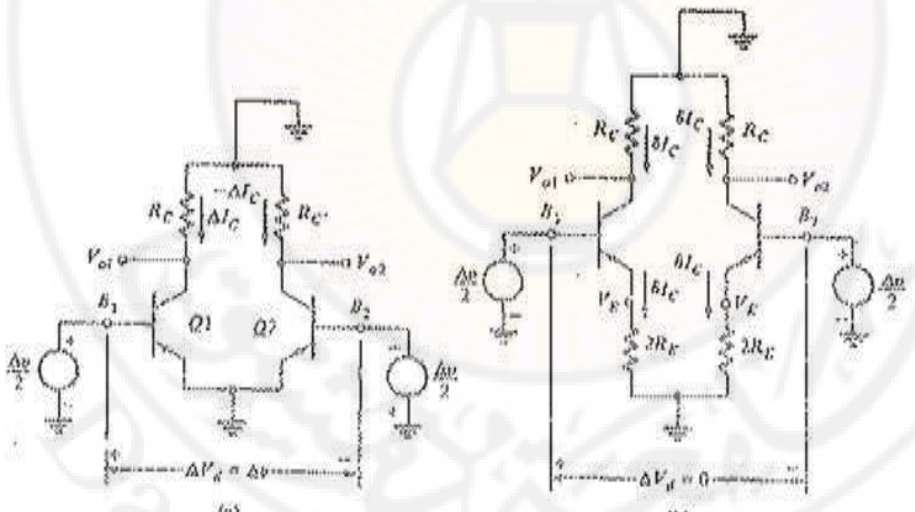
تعد المقاومة (R_E) في الشكل (1-23) هي مقاومة المخرج لمنبع تيار الإنحياز (I_{BIAS}). سوف نفرض أنّ مقاومة منبع الإشارة (R_S) تساوي الصفر كما أنّ مقاومة التيار القاعدة ($r_b = 0$) أيضاً، وذلك في التحليل الحالي للمكبر التفاضلي.

1-13-1) النمط التفاضلي :

The Differential Mode

في حالة $V_1 = V_2$ و بفرض أنّ: $1 + \beta_F$ ، فإنّ تياري المجمع و الباعث في كل مرحلة يكونان متساويين ($I_C = |I_E|$). عندئذ كل هذه التيارات قيمة تساوي ($\frac{I_{EE}}{2}$) (تقريبا) بسبب تناظر الدارة و التيار المهمل المار في R_E.

لنحاول أن نزيد (تدريجيا) (V_1) بمقدار $(\Delta v/2)$ و بالوقت نفسه انقاص (V_2) بمقدار $(\Delta v/2)$. في الواقع، نحن نحاول أن نطبق إشارة متزايدةً $(\Delta v/2)$ عند (B_1) و تطبيق إشارة $(-\Delta v/2)$ عند (B_2)، يزيد الجهد التفاضلي $V_d = V_1 - v_2$ بمقدار (Δv) في حالة $\Delta v < 4V_T$ فإنّ الدارة تسلك بشكل خطي. في هذه الحالة إذا فرضنا أنّ $R_E \to \infty$ (منبع تيار مثالي)، عندها يزيد (I_{C1}) بمقدار (ΔI_C) بينما ينقص (I_{C2}) بالمقدار نفسه $(-\Delta I_C)$. في حالة $I_C \approx |I_E|$ ، فإنّ التغير في (I_{C1}) و (I_{C2}) يظهر أيضاً عند الباعثين. نتيجة لذلك، يبقى التيار في (R_E) غير متغير (تزايد التيار في R_E صفراً)، مؤدياً بالجهد (V_R) إلى الثبات. لنتذكر أنه في تحليل الإشارة الصغيرة، نستبدل الكمونات الثابتة constant potentials بدارات قصيرة. لذلك، في نموذج دارتنا المكافئة يكون كل باعث مؤرّضاً.



شكل (1-24)

إنّ الوضع الآنف شرحه يدعى بالنمط التفاضلي differential mode بسبب أنّ إشارات الدخل $(\Delta v/2)$ المطبقة على (Q_1 , Q_2) هي متساوية و متعاكسة، و بذا يتواجد لدينا إشارة الفرق (V_d). في حالة النمط التفاضلي هذا، فإنّ الدارة (ac) يمكن أن ترسم كما في الشكل $(1-24a)$، بدون الدخول برسم الدارة المكافئة للترانزيستورين (Q_1 , Q_2) و لو أنها متضمنة بالشكل. بما أنّ كلا جانبي الدارة متماثلان، لذلك لا حاجة لأن نحلّ إلاّ جانباً واحداً فقط.

1-13-2) النمط المشترك :

The Common Mode

لنفرض أن كلا (V_1 , V_2) تزايد بمقدار $(\Delta v/2)$. يبقى لذلك جهد الفرق (V_d) صفراً، ويبقى التياران (I_{C1} , I_{C2}) متساويين. من جهة أخرى، بسبب وجود (R_E) بطرأ على (I_{C1} , I_{C2}) زيادة مقدارها (δI_C). مرّة أخرى، فإنّ التغيرات في (I_C) تظهر عند الباعث، ولذلك يتزايد التيار المارّ في (R_E) بمقدار $(2\delta I_C)$. لم يعد الآن الجهد (V_E) ثابتاً لكن يجب أن يزيد بمقدار $(2\delta I_C \cdot R_E)$. هذا الوضع الناتج عن تطبيق إشارات متساوية على (Q_1 , Q_2) يدعى بالنمط المشترك common mode. يبين الشكل $(1-24b)$ الدارة المكافئة المتناوبة، المتضمّنة عمل (Q_1 , Q_2) بنموذج الدارة المكافئة في حالة الاشارة الصغيرة.

يتبيّن بطرف كل باعث مقاومة $(2R_E)$ حيث الجهد عبر كلّ منها هو $(2\delta I_C \cdot R_E)$ ويساوي التغيرالمتزايد في (V_E)؛ لذلك فإن وجود كلا المقاومتين على التوازي يعطي $2R_E // 2R_E = R_E$. كما هو مبين من الشكل $(1-24b)$، فإنّ نصفي الدارة هما متناظران symmetrical وبذلك سوف نحلّل واحداً من النصفين فقط. هذه الدارة المكافئة في حالة النمط المشترك هي مرحلة باعث مشترك (CE) بوجود مقاومة باعث.

من الواضح حسب الشكل (24 – 1) أنه طبقاً لاشارة الدخل، يسلك المكبر التفاضلي، إمّا كمرحلة باعث مشترك بسيط أو كمرحلة باعث مشترك بوجود مقاومة باعث. لذلك، فإنّ كسب هذه المرحلة هو أعلى بشكل واضح بالنسبة لعمل النمط التفاضلي مقارنة مع عمل النمط المشترك. عادة، تصمّم المكبرات التفاضلية، ولأغراض عملية، بحيث تكبّر إشارات الفرق فقط.

من المعروف أنّ صناعة مكثفات كبيرة القيمة (مكثفات الربط و التمرير) لا يمكن انجازها على الشريحة السيليكونية للدارة المتكاملة، لذلك تعد المكبرات التفاضلية ذات الدارات المتكاملة عبارة عن دارات ذات ترابط مباشر (dc).

من الصعب أيضاً صناعة مقاومات عالية القيمة بتكنولوجيا الدارات المتكاملة، لذلك تكون المقاومة (R_c) المبينة بالشكل (1-23) منجزة عن طريق مقاومة الخرج لعاكس تيار Current mirror والذي يدعى في هذه الحالة بالحمل الفعال active load

1-14) تحليل المكبرات التفاضلية :

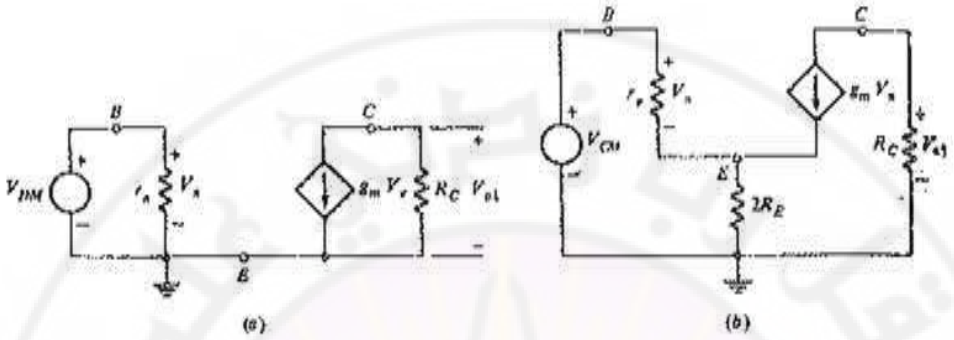
Analysis of Differential Amplifier

1-14-1) كسب النمط التفاضلي (ADM) :

Differentinl Mode Gain (ADM)

لنفرض لدينا إشارة (V_{DM}) مطبقة على قاعدة (Q_1) في الشكل (1-23) وإشارة ($-V_{DM}$) مطبقة على (B_2). ضمن هذا الظرف من العمل، تعد الدارة المكافئة شكل ($1-24a$) هي المطلوبة للتحليل (مع $\Delta v/2$ بدلاً من V_{DM}). باستخدام فكرة نصف الدارة half-circuit، أي تحليل فقط أحد نصفي الدارة، ينتج لدينا الدارة المكافئة المبينة بالشكل ($1-25a$). هذه الدارة المكافئة هي لمرحلة باعث مشترك

بسيطة مع: $R_s = r_b = 0$ ويؤخذ قانون (A_V) لها حسب العمود الأول من الجدول $(1-3A)$ كما يلي:



شكل (1-25)

$$A_{DM} = \frac{V_{o1}}{V_{DM}} = \frac{-\beta_o \cdot R_C}{r_\pi} = -g_m \cdot R_C \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-53)$$

في حالة V_{DM} موجبة يكون: $V_{o1} = A_{DM} \cdot V_{DM}$ ، وكما نرى من المعادلة (1-53)، فإن A_{DM} هي سالبة، لذلك يكون (V_{o1}) مزاح بالطور (180^0) عن (V_{DM}) (أي V_{o1} هو معكوس). بسبب أن (Q_2) مقادة من قبل $(-V_{DM})$ ، فإن: $V_{o2} = -A_{DM} \cdot V_{DM}$ ، لذلك يكون (V_{o2}) بالطور نفسه مع (V_{DM}) (أي V_{o2} هو ليس معكوساً).

1-14-2) كسب النمط المشترك (ACM) :

Common-Mode Gain (ACM)

عند تطبيق إشارة (V_{CM}) على كلا قاعدتي (Q_1, Q_2) في الشكل (1-23)، عند ذلك تكون الدارة المكافئة الأساسية المبينة بالشكل $(1-24b)$، هي الصحيحة

ويتبع لدينا الدارة المكافئة الكاملة في الشكل (1-25b). في هذه الدارة يكون كسب الطور (A_{CM}) حسب العمود الثاني من الجدول (1-3,4) كما يلي:

$$A_{CM} = \frac{V_o}{V_{CM}} = \frac{-\beta_o \cdot R_C}{2(\beta_o + 1)R_E + r_e} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(1-54)$$

إذا افترضنا أن $\beta_o >> 1$ وقسمنا البسط والمقام على (r_o) نجد:

$$A_{CM} = \frac{-g_m \cdot R_C}{1 + 2g_m \cdot R_E} \approx -\frac{R_C}{2R_E} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(1-55)$$

حيث إن: $2g_m \cdot R_E >> 1$.

بسبب أنه تمّ تطبيق الإشارة نفسها على (Q_1, Q_2)، فإن كلا (V_{o1}, V_{o2}) يكونان متزاحين بالطور (180°) عن (V_{CM}).

1-14-3) نسبة الرفض بالنمط المشترك (CMRR) :

The Common-Mode Rejection Ratio

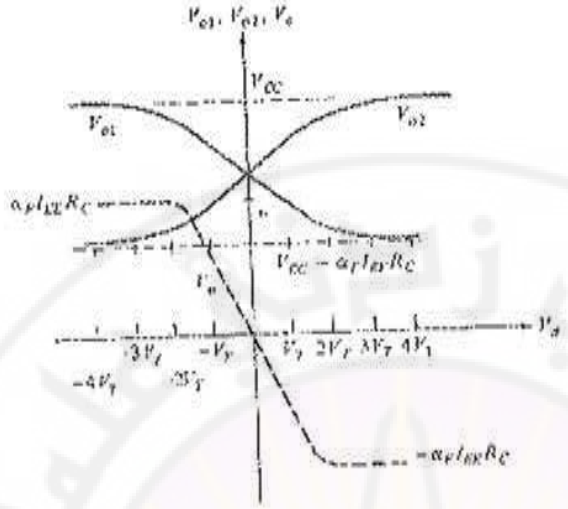
يصمّم المكبر التفاضلي بشكل أساسي ليكبر إشارات تفاضلية، لذلك يكون المطلوب منه $A_{DM} >> A_{CM}$. إن المقياس الملائم لإنجاز المكبر التفاضلي من هذه الناحية هو ما يدعى بنسبة الرفض بالنمط المشترك (CMRR)، و المعرّفة كما يلي:

$$CMRR = \frac{A_{DM}}{A_{CM}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(1-56)$$

بتركيب المعادلتين (1-53,55) نجد:

$$CMRR = \frac{A_{DM}}{A_{CM}} = 1 + 2g_m \cdot R_E \approx 2g_m \cdot R_E \quad \ldots\ldots\ldots\ldots\ldots(1-57)$$

كما نرى من هذه المعادلة، فإن القيم العالية لـ (CMRR) يلزمها قيم عالية لـ (R_E) وغالباً ما يتطلب ذلك استخدام منابع تيار لها مقاومات خرج عالية. نلاحظ أنه لو كانت: $R_E \to \infty$ فإن: $CMRR \to \infty$ و $A_{CM} = 0$ ، ولن تظهر مركبة النمط المشترك في الخرج. هذا الشرط هو الذي يبنى على أساسه منحني خواص التحويل للمكبر التفاضلي المبين بالشكل (1-26) بدون الدخول بالتفاصيل.



شكل (1-26)

في مناقشتنا السابقة افترضنا أنّه يوجد في المكبر إمّا إشارات نمط تفاضلي أو إشارات نمط مشترك، و الذي هو غير محقّق في الواقع العملي. عملياً يمكن لإشارات دخل احتياطية أن تحلّل إلى مركبتين واحدة للنمط المشترك وأخرى للنمط التفاضلي. نفرض أن لدينا إشارتين (V_1 , V_2) مطبقتين على الترانزيستورين (Q_1 , Q_2). يمكن لهذا الزوج من الإشارات أن يمثّل على أساس مجموع و فرق إشارتين أخريتين (V_{DM}) و (V_{CM}) (إنّ هذا مشابه لتحليل تابع إلى أجزائه الفردية odd و الزوجية even في حسابات سلاسل فوريه). أو أنّ :

$$V_1 = V_{CM} + V_{DM} \qquad V_2 = V_{CM} - V_{DM} \quad \ldots\ldots\ldots\ldots\ldots\ldots (1-38)$$

بحل المعادلتين بدلالة (V_{CM}) و (V_{DM}) نجد:

$$V_{DM} = \frac{V_1 - V_2}{2} = \frac{V_d}{2} \quad \ldots\ldots\ldots\

تبرهن العلاقة (1-60b) أهمية المعامل **CMRR** لو أردنا تكبير اشارات تفاضلية فقط. كلما كانت **CMRR** أكبر، كانت مركبة النمط المشترك في الخرج أقلّ.

يعبّر عن جهد الخرج (V_{o2}) كمايلي:

$$V_{o2} = -A_{DM} \cdot V_{DM} + A_{CM} \cdot V_{CM} \quad \ldots\ldots(1-61a)$$

$$= -A_{DM}\left(V_{DM} - \frac{V_{CM}}{CMRR}\right) \quad \ldots\ldots(1-61b)$$

بتعويض المعادلتين (1-59) في المعادلات (1-60,61) نحصل على:

$$V_{o1} = \frac{A_{DM}}{2}\left(V_d + \frac{V_1 + V_2}{CMRR}\right) \quad \ldots\ldots(1-62a)$$

$$V_{o2} = \frac{-A_{DM}}{2}\left(V_d - \frac{V_1+V_2}{CMRR}\right) \quad \ldots\ldots(1-62b)$$

في الواقع فإن المعادلتين (1-62) هما شكلان آخران لجهود الخرج التي يمكن أن تكتب للمكبر التفاضلي في مراجع أخرى. نلاحظ ظهور الإشارة التفاضلية (V_d) في المعادلات بشكل صريح و واضح.

مسألة (1-8) محلولة :

يصمم المكبر التفاضلي المبين بالشكل (1-23) بمقاومات:

$R_c = 100\,k\Omega$ و $R_E = 500\,k\Omega$. معاملات الترانزيستورات للإشارة الصغيرة هي: $\beta_o = 10^4$ ، $g_m = 5\,mS$. طبقت إشارة جيبية ذات مطال ($2-mV\ rms$) على (Q_1) و وصلت قاعدة (Q_2) إلى الأرض ($V_2 = 0$). المطلوب:

a) حدّد جهد الخرج (V_{o2}).

b) كرر الجزء (a) مفترضاً أنّ : $V_1 = 0$ و تطبيق إشارة على (Q_2).

الحل :

يجب أن نحسب أولاً (A_{DM}, A_{CM}) وتحليل إشارة الدخل إلى مركبتي النمط التفاضلي و المشترك. من المعادلتين (1-53,55)، نحصل على:

$$A_{DM} = -5 \times 100 = -500$$

$$A_{CM} = \frac{-5 \times 100}{1 + 2 \times 5 \times 500} = -0.1$$

a) $V_2 = 0$ ، نجد من المعادلة (1-59) أنّ:

$$V_{DM} = V_{CM} = \frac{V_1}{2} = \frac{2mV}{2} = 1mV$$

باستخدام المعادلة (1-61a) نجد:

$$V_{o2} = -A_{DM} \cdot V_{DM} + A_{CM} \cdot V_{CM}$$

$$= -(-500)10^{-3} + (-0.1)(10^{-3}) = 499\,mV \approx 500mV$$

b) $V_1 = 0$ ، نجد من المعادلة (59 – 1):

$$V_{DM} = -(V_2/2) = \frac{2mV}{2} = -1mV$$

$$V_{CM} = \frac{V_2}{2} = \frac{2mV}{2} = 1mV$$

مرة أخرى، باستخدام المعادلة نجد (1-61a):

$$V_{o2} = -(-500)(-10^{-3}) + (-0.1)(10^{-3}) = -500mV$$

من نتائج الجزأين (a,b) يظهر عملياً أنه تمّ تكبير إشارة النمط التفاضلي فقط. إن هذا نتيجة كون نسبة الرفض بالنمط المشترك كبيرة و تساوي:

$$CMRR = A_{DM} / A_{CM} = \frac{500}{0.1} = 5000$$

عادة يقدّم صانعو الدارات المتكاملة قيمة $CMRR$ في نشراتهم الفنية مقاسة بالديسبل (dB). فالنسبة لمسألتنا تكون:

$$dB = 20 \log 5000 = 74\ (dB)\ CMRR$$

إنّ الوضع الذي درسناه آنفاً بأخذ نهاية خرج واحدة فقط من المكبر التفاضلي يدعى بالخرج ذي النهاية المفردة single-ended output ، وهو الذي درسنا على أساسه المسألة السابقة (5-1)، والذي فيه أيضاً تمّ تطبيق إشارة دخل واحدة. لاحظنا من المسألة (5-1) أنّ طور الخرج بالنسبة للدخل يعتمد على أي من القاعدتين هي المطبق عليها الإشارة. عندما تطبق الإشارة على (B_2)، يكون (V_{o2}) مزاحاً بالطور (180°)، عن (V_i)، أي أنه معكوس inverted و تدعى عندها (B_2) بالدخل العاكس inverting input . تكون إشارات الدخل والخرج بالطور نفسه عندما تطبق الإشارة على (B_1)، بحيث نتيجة لذلك تدعى (B_1) بالدخل غير العاكس noninverting input.

إنّ القيم المستخدمة في المسألة (5-1) هي نموذجية بالنسبة للمراحل التفاضلية المنجزة في الدارات المتكاملة. يمكن بسهولة (على سبيل المثال) الحصول على قيمة $(\beta_o = 10^4)$ باستخدام تركيبة (CC-CE) شكل $(1-21b)$، كما يمكن الحصول بسهولة على مقاومة $(R_L = 100k\Omega)$ باستخدام حمل فعال.

بالنسبة لمقاومات الدخل و الخرج للمكبر التفاضلي يمكن أن نذكر مايلي:
تكون مقاومة خرج النمط التفاضلي $R'_{o(DM)}$ هي نفسها (R'_o) بالنسبة لمرحلة الباعث المشترك، والتي هي: R_c . إلاّ إنه يجب الانتباه إلى القضية التالية: بما أنّ (R_c) هي مساقة من حمل فعّال، لذلك لا يمكننا هذه الحالة اهمال مقاومة الخرج للـ.... BJT (r_o) و يجب ادخالها في الحساب حسب الجدول $(1-3B)$.

تكون مقاومة دخل النمط التفاضلي $R_{i(DM)}$ هي المقاومة المنظورة من قبل الإشارة التفاضلية (V_d)؛ أي هي المقاومة المقاسة بين قاعدة النهايتين (Q_1 , Q_2). بما أنّ كلا الباعثان مؤرضّان (بالدارة المتناوبة) في النمط التفاضلي، لذلك تكون مقاومة الدخل ببساطة عبارة عن مجموع مقاومتي الدخل لكل ترانزيستور، والتي هي:

$$R_{i(DM)} = 2r_\pi \quad \text{.....(1-63)}$$

1-15) مكبرات FET التفاضلية :

FET Differential Amplifiers

يبنى المكبر التفاضلي باستخدام ترانزيستورات MOSFET كما هو مبين بالشكل (1-28). (يمكن أيضاً استخدام ترانزيستورات JFET في المكبرات التفاضلية). إن البنية المتوازنة لهذا المكبر تؤدي إلى تحليل مماثل لذلك الذي أنجز للمكبر التفاضلي BJT المشروح في الفقرة (1-14). يكون كسب النمط التفاضلي (A_{DM}) هو كسب مرحلة المنبع المشترك نفسه (جدول 5-1)، و في حالة مرحلة المنبع المشترك بوجود مقاومة منبع، يطبق العمود الثاني من الجدول (1-5) لحساب كسب النمط المشترك (A_{CM}). تعرّف نسبة الرفض بالنمط المشترك ($CMRR$)، حسب المعادلة (1-56)، كما يلي:

$$CMRR = \frac{A_{DM}}{A_{CM}} = \frac{-\mu \cdot R_D / (r_d + R_D)}{-\mu \cdot R_D / [r_d + R_D + 2(\mu+1)R_S]}$$

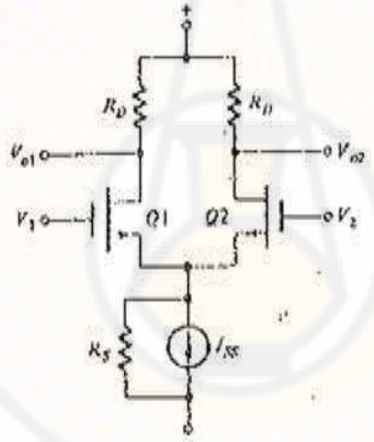
$$= 1 + \frac{2R_S(\mu+1)}{r_d + R_D} \quad \text{.....(1-64)}$$

في حالة كون: $r_d >> R_D$ و $\mu >> 1$ نجد:

$$CMRR = 1 + \frac{2R_S \cdot \mu}{r_d} \cong 1 + 2g_m \cdot R_S \cong 2g_m \cdot R_S \quad \text{.....(1-65)}$$

نلاحظ هنا أيضاً أنّ المقاومة $(2R_e)$ مساوية من فكرة نصف الدارة المستخدمة في وصف المكبر التفاضلي.

في مكبرات FET التفاضلية يستخدم أيضاً أحمال فعّالة لتحقيق المقاومة (R_D) في الشكل (28-1). في الواقع فإن معظم مكبرات الـ FET (JFET أو MOSFET) المصنوعة داخل الدارة المتكاملة تستخدم الأحمال الفعالة ليس فقط لتنفيذ المقاومات الكبيرة ؛ وإنّما أيضاً لتنفيذ المقاومات الصغيرة على السواء للاستفادة من صغر مساحة الترانزيستور مقارنة مع مساحة المقاومة (كما رأينا ذلك في أسس الهندسة الالكترونية).



شكل (28-1)

مسألة غير محلولة :

مسألة (6-1) :

يبين الشكل (29-1) مكبر يستخدم تركيبة (CC-CE). يملك كلا الترانزيستورين (Q_1, Q_2) المعاملين: $\beta_F = 150$ و $V_A = 130$ ومتحازان عند

نقطتي عمل: $I_{CQ1} = 100\mu A$ و $I_{CQ2} = 100\mu A$. في حالة كون: $R_S = 50K$ و $R_L = 250K$ ، احسب كسب الجهد $A_V = \frac{V_o}{V_S}$ لهذا المكبر.

مسألة (1-7) :

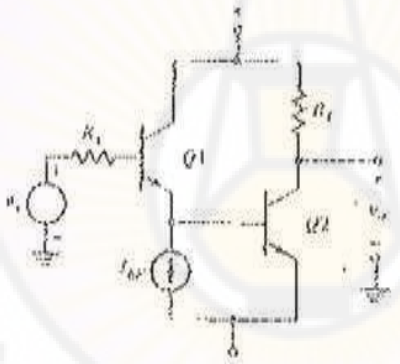
يبين الشكل (1-30) مكبر BJT تفاضلي بترانزيستورين (Q_1, Q_2) متماثلين لهما: $\beta_o = 200$ و $V_A = \infty$ ، المطلوب:

a) بعدم وجود اشارات دخل أي: $v_1 = v_2 = 0$ ، احسب تيارات الانحياز (I_{CQ}, I_{BQ}).

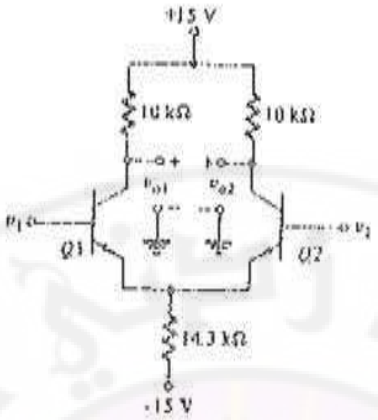
b) حسب الفقرة (a) أوجد (v_{o1}, v_{o2})

c) احسب: $CMRR$ ، A_{CM} ، A_{DM} .

d) احسب (R_{id}) و (R_o).



شكل (1-29)



شكل (1-30)

مسألة (1-8) :

مكبر JFET تفاضلي مترابط بالمنبع له: $g_m = 1mS$ ، $r_d = 80\,k\Omega$.
الترانزيستوران متحازان من قبل منبع تيار له مقاومة خرج $(40\,k\Omega)$. مقاومة المصرف $R_D = 30\,k\Omega$. حدّد كلاً من: $CMRR$ ، A_{CM} ، A_{DM} .

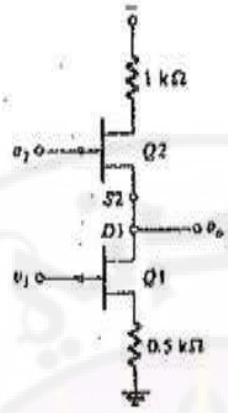
مسألة (1-9) :

في الدارة شكل (1-31) للترانزيستور (Q_1) المعاملات: $r_{d1} = 10K$ ، $g_{m1} = 3mS$ و (Q_2) المعاملات : $r_{d2} = 15K$ ، $g_{m2} = 2mS$.

a) أوجد الكسب V_o/V_2 في حالة : $V_1 = 0$.

b) أوجد الكسب V_o/V_1 في حالة: $V_2 = 0$.

c) أوجد جهد الخرج v_o في حالة: $v_1 = 5\sin wt$ ، $v_2 = -2.5\sin wt$.



شكل (1-31)

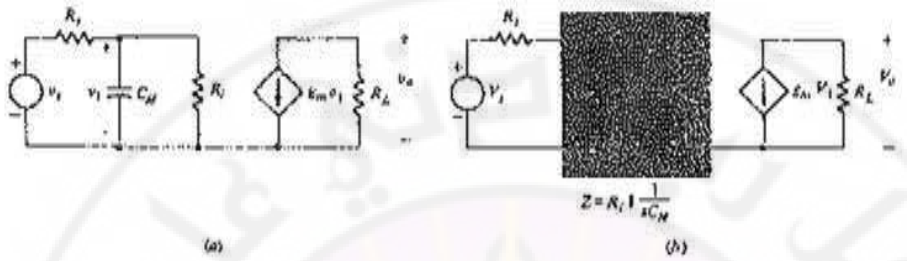
1-16) خواص الاستجابة الترددية :

Frequency-Response Characteristics

إنّ تطبيق إشارة جيبيّة ذات مستوى منخفض على دخل مكبر ينتج موجة خرج جيبية . بالنسبة لتطبيق إشارة غير جيبية، فإنّ شكل موجة الخرج لا تكون مطابقة تماماً لإشارة الدخل ؛ بسبب أنّ عناصر الدخل عند ترددات مختلفة تكبّر بشكل مختلف غير متساو. عندما تملك المكثفات الداخلية للوسيلة الفعّالة أو الدارة الخارجية (مكثفات الربط أو ممانعات الحمل) مركبة مفاعلة reactive، فإنّ الكسب: $A = A\angle\theta$ يكون عدداً مركباً complex. يعتمد في هذه الحالة كلا المطال (A) و زاوية الطور (θ) على تردد الإشارة المطبقة . تكون خواص الاستجابة الترددية لمكبر عبارة عن مخططات plots للكسب والطور مع التردد. يستخدم مخطط بود Bode بشكل واسع لاظهار الاستجابة الترددية. يعد مخطط بود التقريبي (المقارب) asymptotic Bode diagram طريقة ملائمة لهذه الخواص.

1-16-1) الاستجابة الترددية العالية :

High-Frequency Response



شكل (1-32)

لنفرض لدينا الدارة المبينة بالشكل $(1-32a)$. إن المكثفة (C_M) هي تأثير المكثفات الداخلية لوسيلة التكبير (C_μ، C_π للـ BJT و C_{ss}، C_{gd} للـ FET). إن التمثيل اللابلاسي (S-plane) للدارة $(1-32a)$ مبين بالدارة $(1-32b)$.

من الشكل $(1-32b)$ نجد:

$$Z = R_i \,//\, \frac{1}{SC_M} = R_i \,/\, (1 + S R_i C_M)$$

ومن علاقة مجزئ الجهد نجد:

$$V_i = \frac{Z}{R_S + Z} V_S = \frac{R_i}{R_S + R_i + SC_M R_i R_S} V_S \quad \ldots\ldots\ldots\ldots\ldots\ldots (1-66)$$

بما أنّ: $V_o = -g_m \cdot R_L \cdot V_i$، فبالتعويض في المعادلة (1-66) نجد:

$$\frac{V_o}{V_S} = A_{VH(S)} = \frac{-g_m \cdot R_i \cdot R_L}{R_S + R_i + SC_M R_i R_S} \quad \ldots\ldots\ldots\ldots\ldots\ldots (1-67)$$

بتقسيم البسط و المقام على $(R_S + R_i)$ نجد:

$$A_{VH(S)} = \frac{-g_m \cdot R_L \cdot R_i / (R_S + R_i)}{1 + SC_M R_S R_i / (R_S + R_i)} = \frac{|A_{Vo}|}{1 + S/\omega_H} \quad \ldots\ldots\ldots\ldots (1-68)$$

حيث: A_{Vo} هو كسب الدارة عند $S = j\omega = 0$: حيث تكون في هذه الحالة إعاقة (C_M) لا نهائية (دارة مفتوحة)، أو هو كسب الدارة عند الترددات المنخفضة (أو المتوسطة بالنسبة لمخطط بود).

ω_H التردد الزاوي وهو مقلوب الثابت الزمني لدارة الدخل عندما تكون $R_m = R_S // R_i = R_S \cdot R_i / (R_S + R_i$ هي المقاومة المكافئة المنظورة من قبل المكثفة C_M.

بالنسبة لـ: $S = j\omega$، فإن المطال و الطور لـ: $A_{VH(j\omega)} = A_{VH} \angle \theta_H$ هما:

$$A_{VH} = \frac{|A_{Vo}|}{\sqrt{1 + \left(\frac{F}{F_H}\right)^2}} \quad ; \quad \theta_H = -\tan^{-1} \frac{F}{F_H} \quad \ldots\ldots\ldots\ldots (1-69)$$

نلاحظ من المعادلة (1-69) أن زيادة تردد الاشارة المطبقة (F) يؤدي إلى تناقص (A_{VH}) بحيث عندما : $F \to \infty$ ينتهي $A_{VH} \to 0$. بشكل مماثل تظهر (θ_H) تزايداً باستمرار الطور phase lag عند تزايد التردد عند ($F = F_H$, $A_{VH} = A_{Vo} / \sqrt{2} = 0.707 A_{Vo}$) . إذا عبرنا عن الكسب بالديسبل فإن هذا يوافق نقصاناً في الكسب (A_{VH}) مقداره ($3dB$) عن قيمة (A_{Vo})، و يدعى عند ذلك (F_H) بتردد القطع العالي high, or upper 3-dB frequency. كما أن الاستطاعة تتناسب مع مربع الجهد فإن: $A_{VH} = A_{Vo} / \sqrt{2}$ يوافق مستوى استطاعة (عند $F = F_H$) مساوياً لنصف الاستطاعة عند $F = 0$. لذلك يدعى (F_H) أيضاً بتردد نصف الاستطاعة العالي Upper (high) half-power frequency. إن خواص

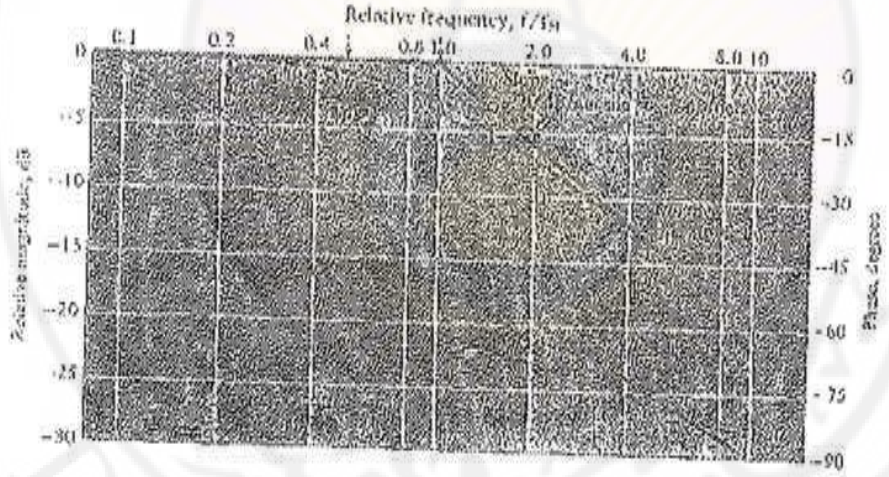
الاستجابة الترددية المعطاة بالمعادلة (1-69) رسمت في مخطط بود المبين بالشكل (1-33).

تشير المنحنيات المنقطة إلى القيم الفعلية، والمنحنيات المتصلة إلى مخطط بود التقاربي. نلاحظ أن محور التردد هو قياسي normalized إلى (F / F_H) والكسب قياسي إلى (A_{VH} / A_{VO}). تسلك الدارة كأنها نظام تمرير ترددات منخفضة Low-pass system ، حيث نلاحظ انتقال الترددات تحت تردد القطع F_H بتضخيم بسيط بينما الترددات تخمد بشكل واضح ما فوق تردد القطع F_H.

بأخذ بعض القيم العملية لعاملات الدارة نجد:

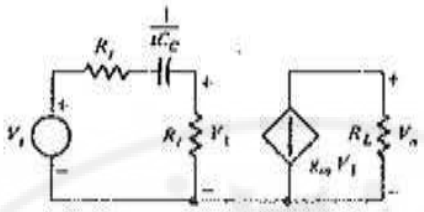
$$C_M = 40\,PF \quad , \quad R_i = R_S = 1K\Omega \Rightarrow F_H \approx 8MHz$$

من الواضح أنه بزيادة (أو نقصان) R_i و R_S (أو C_M) ينقص (أو يزداد) تردد القطع F_H.



شكل (1-33)

1-16-2) الاستجابة الترددية المنخفضة :



شكل (1-34)

يمثل الشكل (1-34) مرحلة مكبر حيث تمثل الإعاقة $\frac{1}{SC_C}$ ممانعة مكثفة الربط Coupling capacitor الخارجية. في هذا الشكل نجد:

$$V_i = \frac{R_i}{R_S + R_i + 1/SC_C} V_S \qquad ; \quad V_o = -g_m \cdot R_L \cdot V_i$$

$$A_{VL(S)} = \frac{V_o}{V_S} = \frac{-g_m \cdot R_L \cdot R_i}{R_i + R_S + 1/SC_C} \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-70)$$

بتقسيم البسط و المقام على $(R_S + R_i)$ نجد:

$$A_{VL(S)} = \frac{-g_m \cdot R_L \cdot R_i/(R_S + R_i)}{1 + 1/SC_C(R_S + R_i)}$$

$$= \frac{|A_{Vo}|}{1 + \omega_L/S} = |A_{Vo}| \frac{S/\omega_L}{1 + S/\omega_L} \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-71)$$

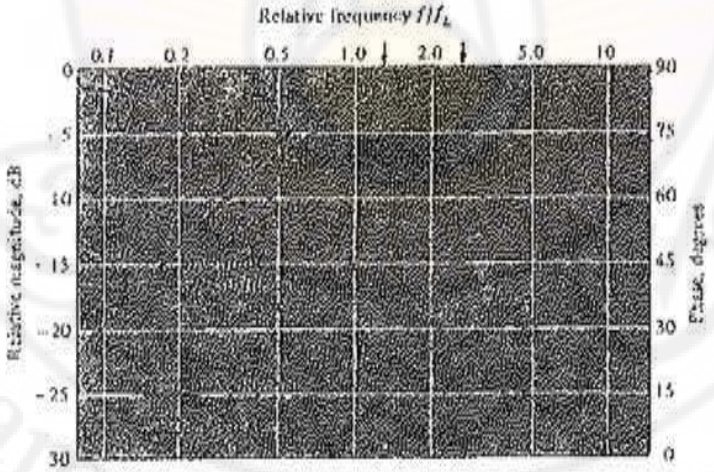
حيث: A_{Vo}: هو كسب الدارة عندما $S = J\omega = \infty$ حيث تكون في هذه الحالة إعاقة (C_C) صفراً (دارة مقصورة)، أو هو كسب الدارة عند الترددات العالية (أو المتوسطة بالنسبة لمخطط بود).

ω_L: التردد الزاوي وهو مقلوب الثابت الزمني لدارة الدخل عندما تكون: $R_{th} = R_S + R_I$ هي المقاومة المكافئة المنظورة من قبل مكثفة الربط (C_C).

بالنسبة لـ: $S = J\omega$ فإن المطال و الطور: $A_{VL(J\omega)} = A_{VL}\angle\theta_L$ هما:

$$A_{VL} = \frac{|A_{Vo}|}{\sqrt{1+(F_L/F)^2}} \quad ; \quad \theta_L = \tan^{-1}\frac{F_L}{F} \qquad \ldots\ldots\ldots\ldots(1-72)$$

نلاحظ من المعادلة (1-72) أنّ: $A_{VL} \to 0$ عندما $F \to 0$ و الذي يشير إلى التخميد عند الترددات المنخفضة. يعد هذا النوع من الاستجابة نظام تمرير ترددات عالية high-pass system كما يلاحظ ذلك من مخطط بود المبين في الشكل (1-35).



شكل (1-35)

يعرّف التردد (F_L) بأنه تردد القطع المنخفض أو تردد الـ $3-dB$ المنخفض أو تردد نصف الاستطاعة المنخفض، $3-dB$ or Lower half power frequency. Lower

بأخذ بعض القيم العملية لعاملات الدارة نجد:

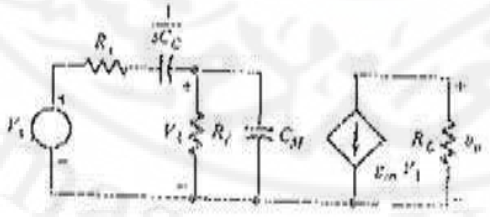
$$C_C = 1\,\mu F \quad ; \quad R_S = R_i = 1k\Omega \rightarrow \omega_L = 500\,rad/s \rightarrow F_L = 80Hz$$

يلاحظ هنا أن زيادة (نقصان) سكثفة الربط (C_C) يؤدي إلى نقصان (أو زيادة) في تردد القطع المنخفض (F_L).

1-16-3) الاستجابة الكلية :

Total Response

يبين الشكل (1-36) دارة تحتوي على كلا مكثفة الوسيلة الفعالة الداخلية (C_M) ومكثفة الربط (C_C). من البديهي من خلال المناقشة السابقة أنّ الاستجابة لهذه الدارة هي محدودة عند الترددات المنخفضة (C_C) وعند الترددات العالية (C_M). إلا أنه، يكون عادة (F_L) و (F_H) بعيدين عن بعضهما، كما بينت ذلك القيم النموذجية السابقة. نتيجة لذلك، تكون الترددات التي تؤثر عندها (C_M ،C_C) فيها على المكثر عريضة نسبياً. يبين الجدول (1-6) لائحة بإعاقة (C_M ،C_C) عند ترددات مختلفة على أساس القيم العددية المذكورة سابقاً.



شكل (1-36)

Reactance of C_c and C_M at Various Frequencies

Angular frequency (rad/s)	500	5×10^3	5×10^6	50×10^6
Reactance of $C_c = 1\ \mu F$ (Ω)	2K	200	0.20	0.02
Reactance of $C_M = 40$ pF (Ω)	50M	5M	5K	500

جدول (6-1)

إنّ المقاومة الموجودة على التسلسل حول (C_c) هي: $R_s + R_i = 2\,K\Omega$، كما هو مبين بالجدول (6-1)، فلأجل: $\omega \geq 10\,\omega_L = 5\times10^3\ rad/s$، تكون إعاقة (C_c) مهملة مقارنة مع الـ $(2K)$. (لتتذكر أنّ : $2000 + j200 \approx 2000$). لذلك، فإنه لأجل: $\omega \geq 5\times10^3\ rad/s$ فإنّ تأثير (C_c) يمكن أن يهمل بشكل مماثل، لأجل :

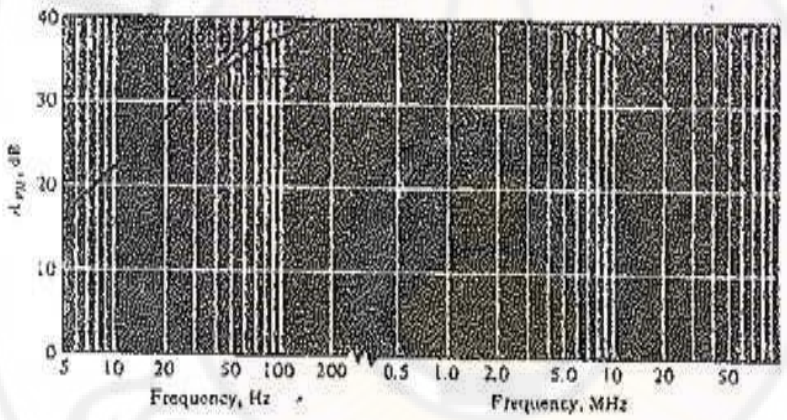
$\omega \leq \omega_H / 10 = 5\,Mrad/s$، تكون إعاقة (C_M) أكبر بكثير من المقاومة التفرّعية الموجودة حول (C_M) و التي هي: $R_s // R_i = 500\,\Omega$. لذلك يمكن أن نعد تأثير (C_M) مهملاً بالنسبة لترددات: $\omega \leq 5\,Mrad/s$. إنّ أهمية ما ذكر في السطور أعلاه هو أننا نستطيع تقسيم الإستجابة الكلية بشكل ملائم عملياً إلى ثلاثة مجالات: الترددات المتوسطة midband ، الترددات المنخفضة low و الترددات العالية High .

في هذه المجالات الثلاثة نجد تأثيرات (C_M, C_c) معدومة في المجال المتوسط من الترددات حيث يكون الكسب ثابتاً و الطور ثابتاً، بينما نجد تأثير المكثفة (C_M) في الترددات العالية و تأثير (C_c) مهملاً، وفي الترددات المنخفضة يدخل تأثير (C_c) و عدم تأثير المكثفة الداخلية (C_M).

للحصول على الإستجابة الكلية، يحدّد الكسب في كل من المجالات الترددية الثلاثة و تركب هذة الإستجابات في مخطط واحد. لذلك يستخدم المجال المتوسط من الترددات لتحديد (A_{V_0})، ويستخدم نموذج الدارة المكافئة في الترددات العالية للحصول على (F_H) بينما يستخدم نموذج الدارة المكافئة في الترددات المنخفضة للحصول على (F_L). بالنسبة لقيم المعاملات المذكورة سابقاً وهي:

$$R_S = R_i = 1k\Omega\,,\ C_C = 1\mu F\,,\ C_{\mu} = 100\,PF\,,\ R_L = 2k\Omega\,,\ g_m = 0.1\,S$$

نجد الإستجابة المركبة للدارة المبينة بالشكل (36-1)، مبينة بالشكل (37-1). تمّ الحصول على قيم F_H, F_L, A_{V_0} من العادلتين (68,71-1).



شكل (37-1)

1-16-4) عرض المجال :

Bandwidth

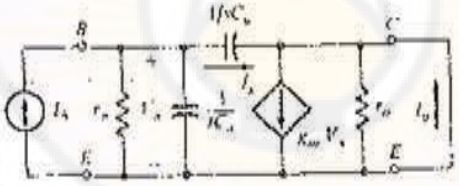
يدعى المجال الترددي بين (F_L, F_H) بعرض المجال Band Width (BW) لمرحلة المكبر. نحن نفترض أنه خلال هذا المجال بأنّ كل الترددات المؤلفة للإشارة سوف تمّر خلال المرحلة بدون تشويه يذكر. نلاحظ من مخطط بود شكل (37-1) أن (A_V)

يبقى ثابتاً بين (F_L, F_H). لكن تشير خواص الطور الى تقدّم بالطور Phase lead عند (F_L) و تأخر بالطور phase lag عند (F_H). إضافة إلى ذلك فإنّ انزياح الطور phase shift يدخل بعض التشويه على إشارة الخرج بالرغم من أنّ قيمة الكسب بقيت ثابتة.

بما أنّ العديد من المكبرات لها $F_H >> F_L$ لذلك فإنّ عرض المجال يكون تقريباً هو نفسه (F_H). في الدارات المتكاملة IC ذات الترابط المباشر (عدم وجود مكثفات تمرير)، يكون $F_L = 0$ و يكون عرض المجال الترددي ببساطة هو حقيقة (F_H)، لذلك المشكلة الترددية الوحيدة التي تبقى للمكبر هي استجابته في الترددات العالية.

1-17) كسب تيار الدارة القصيرة لمرحلة باعث مشترك :

The Common-Emitter Short-Circuit Current Gain



شكل (1-38)

لنفرض لدينا مكبر باعث مشترك وحيد المرحلة مقاد من منبع تيار (I_b) مع $R_C = 0$ (دارة قصيرة). يبين الشكل (1-38) نموذج الدارة المكافئة الهايبريد (π) لهذه المرحلة في الترددات العالية، حيث فرضنا أنّ: $r_b = 0$ (مهملة). يساوي تيار الخرج : $I_c = I_0$ ، بحيث إنّ كسب التيار لهذه المرحلة هو:

$$A_i = I_o / I_b = \beta \ (of\ transistor)$$

من البديهي حسب الشكل (1-38) أن (β) تتغير مع التردد بسبب وجود مكثفات الترانزيستور الداخلية (C_π, C_μ). حسب قانون كيرشوف KCL نجد:

$$I_b = V_\pi\left(\frac{1}{r_\pi} + SC_\pi\right) + I_\mu = V_\pi\left[\frac{1}{r_\pi} + S(C_\pi + C_\mu)\right] \quad \ldots\ldots\ldots(1-73)$$

$$I_o = g_m \cdot V_\pi - I_\mu = V_\pi(g_m - SC_\mu) \quad \ldots\ldots\ldots(1-74)$$

بتركيب المعادلتين (1-73,74) و الحل لأجل I_o / I_b نجد بعد ترتيب المقدود مايلي:

$$\frac{I_o}{I_b} = A_i = \beta_{(S)} = \frac{\beta_o\left(1 - SC_\mu / g_m\right)}{1 + S \cdot r_\pi\left(C_\pi + C_\mu\right)} = \frac{\beta_o\left(1 - S/\omega_z\right)}{1 + S/\omega_p} \quad \ldots\ldots(1-75)$$

حيث: $g_m \cdot r_\pi = \beta_o$

في المثال التالي سوف نستخدم قيم معاملات نموذجية لترانزيستور متكامل، لبين تغيرات (β) مع التردد.

مسألة (1-10) محلولة :

a) ارسم تغير قيمة (β) مع التردد. استخدم مخطط بود المقارب.

b) حدّد تردد العبور (F_T) (التقريبي) الذي من أجله يكون: $|\beta(S\omega_T)| = 1$.

افرض أن معاملات الترانزيستور هي:

$$g_m = 0.05S \ , r_\pi = 2k\Omega \ , C_\pi = 19.5PF \ , C_\mu = 0.5PF$$

الحل :

a) من المعادلة (1-75) نجد:

$$\beta_o = g_m \cdot r_\pi = 0.05 \times 2000 = 100$$

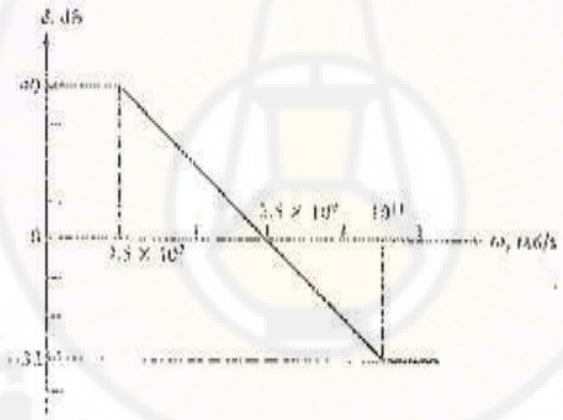
$$\omega_z = \frac{g_m}{C_\mu} = \frac{0.05}{5\times10^{-13}} = 10^{11}\ rad/s$$

$$\omega_p = \frac{1}{r_\pi\left(C_\pi + C_\mu\right)} = \frac{1}{2\times10^{3}\left(19.5+0.5\right)\times10^{-12}} = 2.5\times10^{7}\ rad/s$$

ومنه نجد:

$$\beta_{(s)} = \frac{100\left(1 - S/10^{11}\right)}{1 + S/2.5\times10^{7}}$$

يبين الشكل (1-39) مخطط بود للمثل لهذه التوسعة $\beta_{(s)}$.

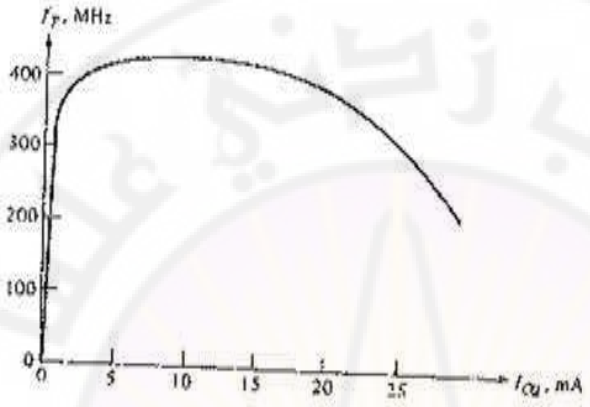


شكل (1-39)

b) من الشكل (1-39) نجد أنه عند تقاطع المنحني عند (0dB) والذي يوافق $\beta = 1$، فإن $\omega_T = 2.5\times10^{9}\ rad/s$ أي:

$$F_T = \omega_T / 2\pi = 395\ MHz$$

في الواقع فإن تردد العبور (F_T) ليس ثابتاً؛ وإنما يتغير مع نقطة العمل للترانزيستور. يبين الشكل (1-40) منحني تغير (F_T) مع تيار الانحياز (I_{CQ}) لترانزيستور متكامل نموذجي.



شكل (1-40)

من جهة أخرى لانشاء مكبر يكون كسب التيار فيه أكبر من الواحد، فمن الواضح أن الترددات العامل عليها المكبر يجب أن تكون أقل من F_T. نتيجة لذلك لأجل: $\omega \leq \omega_T$ يمكن أن نقرب العلاقة (1-75) لتصبح كما يلي كتابع بقطب وحيد:

$$\beta_{(s)} = \frac{\beta_o}{1 + S/\omega_\beta} \qquad \ldots\ldots\ldots\

$$at: \omega = \omega_T \rightarrow |\beta(j\omega_T)| = 1 = \frac{\beta_o}{\sqrt{1+(\omega_T/\omega_\beta)^2}}$$

لأجل: $\omega_T >> \omega_\beta$ نجد:

$$\omega_T = \beta_o \cdot \omega_\beta \qquad or: \quad F_T = \beta_o \cdot F_\beta \qquad \ldots\ldots\ldots\ldots\ldots\ldots(1-77)$$

بتعويض (ω_β) في المعادلات (1-75,76,77) نجد:

$$F_T = \frac{\beta_o}{2\pi r_\pi (C_\pi + C_\mu)} = \frac{g_m}{2\pi (C_\pi + C_\mu)} \qquad \ldots\ldots\ldots\ldots\ldots\ldots(1-78)$$

بما أن $C_\pi >> C_\mu$ نجد:

$$F_T \approx \frac{g_m}{2\pi C_\pi} \qquad \ldots\ldots\ldots\ldots\ldots\ldots(1-79)$$

عملياً يمكن التعبير عن التردد (F_T) بطريقة أخرى. هو يمثل جداء التيار في حالة الترددات المنخفضة بتردد القطع العالي.

إن التردد (F_T) يمثل الحدود العليا للترددات التي يمكن للدارة المكافئة الهايبرید (π) أن تكون صالحة للترانزيستور (BJT) (عادة وعملياً يكون $F_T/2$ هو الحدّ الأعلى لهذه الصلاحية).

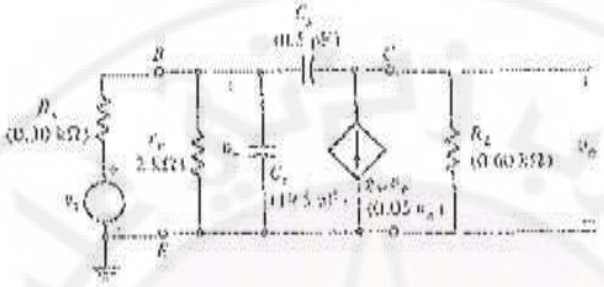
أخيراً في تصميم الدارات الالكترونية يعد المهندسون أنّ تردد الكسب الواحدي هو عبارة عن جداء الكسب عند الترددات المتوسطة بتردد القطع العالي.

1-18) الاستجابة الترددية العالية لمرحلة الباعث المشترك :

The High-Frequency Response of a C-E Stage

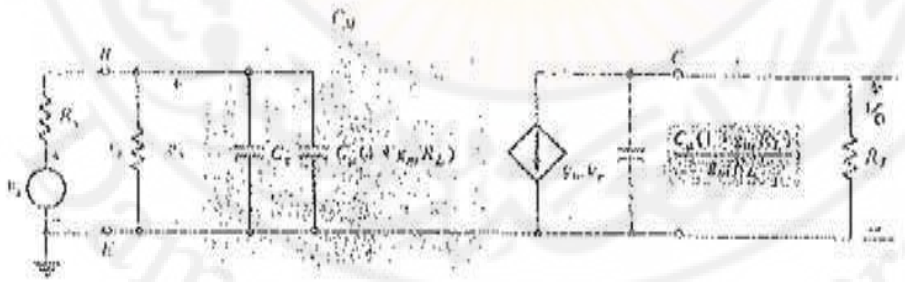
يبين الشكل (1-41) الدارة المكافئة المستخدمة لانجاز مرحلة الباعث المشترك الأساسية في الترددات العالية، مع تبيان القيم العددية النموذجية لمعاملات الترانزيستور ومركبات الدارة. بما أنّ الدارة تملك مكثفتين مستقلّتين، فسيكون لتابع

التحويل قطبان. عندما: $\omega \to \infty$ تصبح (C_μ) قصر دارة (مؤدياً بذلك بـ V_μ إلى $V_\mu = V_o$) و يهبط بذلك الحاجز إلى الصفر كنتيجة لقصر المكثفة التفرعية (C_μ).



شكل (1-41)

في الواقع و بشكل مقبول إلى حدّ كبير يمكن إن نعيد رسم الشكل (1-41) كما بالشكل (1-42) حيث ألغينا التغذية الخلفية بين الخرج و الدخل الحاصل بسبب المكثفة (C_μ) وأعدنا تأثيرها على الدخل والخرج، و هو ما يسمى بنظرية ميلّر Milier theorem.



شكل (1-42)

نلاحظ من الدارة المكافئة شكل (42-1) أنه يوجد في تابع التحويل قطبان واحد في الدخل والآخر في الخرج. بما أنّ القطب الموجود في الدخل أصغر بكثير من القطب الموجود في الخرج ($C_M >> C'_M$)، لذلك يمكن القول إنّ لدى تابع التحويل قطباً مسيطراً هو قطب الدخل وهو الذي يؤخذ كتردد للقطع العالي، و بذا نكتب تابع التحويل في الترددات العالية كمايلي:

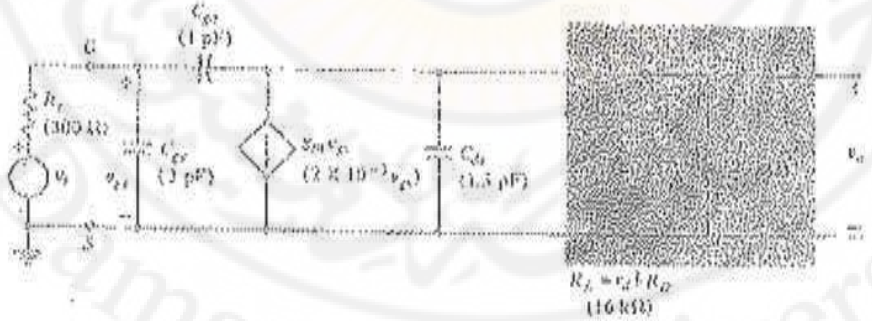
$$A_{V(H)(S)} = \frac{A_{V_0}}{1 + S/p_1} = \frac{A_{V_0}}{1 + S/2\pi F_H} \qquad \ldots\ldots(1-80)$$

حيث: A_{V_0} الكسب عند الترددات المتوسطة

F_H تردد القطع العالي (قطب الدخل)

1-19) الاستجابة الترددية العالية لمرحلة المنبع المشترك :

The Common-Source Stage at High Frequency



شكل (43-1)

إنّ تحليل مرحلة المنبع المشترك في الترددات العالية مماثل للذلك الذي تمّت مناقشته بالنسبة لمرحلة الباعث المشترك. يلاحظ التشابه في نموذج الدارة المكافئة بين المرحلتين شكل (43-1) و(41-1) ، الفرق الوحيد فقط بين الدارتين هو وجود المكثفة الثالثة في الخرج (C_{gs}) بالنسبة للشكل (43-1) ، وذلك بفرض أنّ: $r_b = 0$ و $r_u \to \infty$. بالرغم من وجود ثلاثة مكثفات إلا أنها ليست مستقلة بسبب كونها تشكل حلقة حول الترانزيستور.

في الواقع بسبب صغر قيمة المكثفة (C_{gs}) فإنّها تهمل في معظم التطبيقات، وبذلك يعود الشكل (43-1) ليصبح مماثلاً للشكل (41-1). بشكل معقول هنا أيضاً وعن طريق نظرية ميلّر يمكن أن نعيد رسم الشكل (43-1) ليشبه الشكل (42-1) بإلغاء التغذية الخلفية بين الخرج والدخل بسبب المكثفة (C_{gd}) وأخذ تأثيرها على الدخل والخرج، بحيث يكون:

$$C_M = C_{gs} + C_{gd}(1 - A_{Vo}) \quad ; \quad C'_M = C_{gd}\left(1 - \frac{1}{A_{Vo}}\right)$$

حيث: A_{Vo} كسب الجهد لكبر المنبع المشترك عند الترددات المتوسطة. نتيجة لذلك يوجد أيضاً قطبان، واحد ناتج عن دارة الدخل أو عن (C_M) و الآخر ناتج عن دارة الخرج أو عن (C'_M)، بحيث يكون القطب المسيطر هو الناتج عن دارة الدخل بسبب كبر المكثفة الخلفية (C_M) ومقاومة الدخل، و بذا يوجد كتردد للقطع العالي، و بذا يُصبح تابع التحويل للدارة شكل (43-1) معطى بالمعادلة نفسها (80-1).

1-20) تأثير مكثفات الربط والتمرير في الترددات المنخفضة :

The Effect of Coupling and bypass Capacitors

إنّ جميع الدارات المكوّنة من عناصر مفردة discrete component تقريباً تستخدم مكثفات ربط و تمرير. (تستخدم بعض المكبرات المتكاملة أيضاً مكثفات ربط). تؤثر هذه المكثفات على المكبرات في الترددات المنخفضة. يبين الشكل (44-1)

الدارة المكافئة لمرحلة باعث مشترك له كلا مكثفة التمرير (C_E) ومكثفة الربط (C_B)

نلاحظ في الدارة المكافئة (1-44) أننا وضعنا مكثفة ربط (C_B) في الدخل فقط حيث يمكن أن نعد مكثفة الربط الموجودة في الخرج جزءاً من المرحلة الثانية في حالة وجودها.

تؤثر المكثفتان (C_B,C_E) على الجواز المكبر في الترددات المنخفضة. لنفرض أولاً أن (C_E) تقصر by pass المقاومة (R_E) بشكل كامل (أي نفرض أنّ قيمة C_E لانهائية). في هذه الحالة لدينا فقط مكثفة واحدة (C_B) و بالتالي لتابع التحويل الناتج قطبٌ واحد one pole في مقلوب الثابت الزمني للدارة. مقاومة ثفنن المكافئة المنظورة من خلال (C_B) هي: $R_S + r_\pi$.

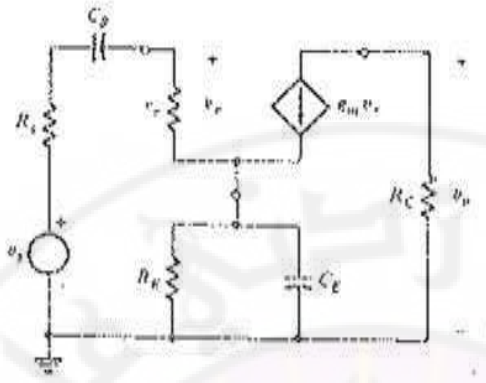
عندما: $I_b = V_S \Big/ \left(R_{th1} + \dfrac{1}{SC_B} \right)$, $V_\pi = r_\pi \cdot I_b$, $V_o = -g_m \cdot V_\pi \cdot R_C$ فإنه يمكن التعبير في هذه الحالة عن تابع التحويل كمايلي:

$$A_{VT(S)} = \frac{A_{Vo} \cdot S \cdot R_{th1} \cdot C_B}{1 + S \cdot R_{th1} \cdot C_B} = \frac{A_{Vo} / 2\pi F_{LB}}{1 + S / 2\pi F_{LB}} \quad \cdots\cdots\cdots\cdots (1-81)$$

حيث:

$$F_{LB} = \frac{1}{2\pi R_{th1} \cdot C} = \frac{1}{2\pi (R_S + r_\pi) C_B} \quad \cdots\cdots\cdots\cdots (1-82)$$

نلاحظ أنّ (A_{Vo}) هو الكسب عند الترددات المتوسطة و الذي نحصل عليه من المعادلة (1-81) عند: $S = j\omega \to \infty$ ، أي عند الترددات التي تكون فيها (C_B) قصر دارة و تظهر ربطاً مثالياً. يبين الشكل (1-35) مخطط بود للمعادلة (1-81).



شكل (1-44)

لنرى الآن تأثير مكثفة التمرير (C_E) عندما تكون مكثفة الربط (C_B) مثالية. كما نرى من الشكل (1-44)، يصبح للدارة مكثفة واحدة (C_E) و يحتوي بذلك تابع التحويل على قطب وحيد عند: $\frac{1}{R_{in2} \cdot C_E}$، حيث R_{in2} هي المقاومة المنظورة من قبل (C_E) بعد جعل (C_B) قصر دارة. في الواقع فإننا نتوقع وجود صفر one zero في تابع التحويل، و هو يحدث عندما: $S = -Z_1$ عندما $Z_K \to \infty$ (دارة مفتوحة)، و بجعل V_a ، V_K ، V_o مساوية للصفر.

إنّ الممانعة Z_K تساوي: $Z_K = R_E // 1/SC_E = R_E/(1+S \cdot R_E \cdot C_E)$ و التي تصبح لانهائية عندما: $1 = -S \cdot R_E \cdot C_E$. لذلك يكون:

$$Z_1 = \frac{1}{R_E \cdot C_E} = \omega_E \qquad \cdots\cdots(1-83)$$

إنّ المقاومة المكافئة تماثل مقاومة المخرج (R'_o) لتابع باعثي الجهد رأيناها في الشكل (1-7). لذلك يكون تابع التحويل كما يلي:

$$A_{V(LS)} = \frac{A_{Vo}\left(R_{th2} / R_E\right)\left(1 + S/\omega_E\right)}{1 + S \cdot R_{th2} \cdot C_E} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-84)$$

حيث:

$$R_{th2} = \frac{R_b\left(R_S + r_\pi\right)/(1+\beta_o)}{R_b + \left(R_S + r_\pi\right)/(1+\beta_o)} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-85)$$

يحدث القطب عند: $S = -P_1 = -1/R_{th2} \cdot C_E$ ، و بما أنّ: $R_{th2} << R_E$ (لنتذكر أنّ R'_o للتابع الباعثي صغيرة)، فإنّ تردد القطب (P_1) هو أكبر بكثير من (ω_E). لذلك، فإن الترددات بجوار (P_1) كمضطط بود للمعادلة (1-84) مبينة بالشكل (1-35). على هذا الأساس يمكن أن يعطى تردد القطع المنخفض (F_{LE}) بشكل مقبول إلى حدّ كبير كمايلي:

$$F_{LE} = \frac{P_1}{2\pi} = \frac{1}{2\pi C_E\left[\dfrac{R_E\left(R_S + r_\pi\right)/(1+\beta_o)}{R_E + \left(R_S + r_\pi\right)/(1+\beta_o)}\right]} \quad \ldots\ldots\ldots\ldots\ldots\ldots (1-86)$$

1-21) الاستجابة الترددية المنخفضة الكاملة :

The Complete Low-Frequency Response

يؤثر كلا النوعين من المكثفات (C_E, C_B) على الاستجابة الترددية المنخفضة. عندما نأخذ تأثير كلا المكثفين معاً، فإننا نتوقع أن يشتمل تابع التحويل على قطبين و صفرين. يمكننا إجراء تحليل كامل على الدارة شكل (1-44) لنحصل على تابع التحويل التالي في الترددات المنخفضة:

$$A_{V(LS)} = \frac{A_{Vo}\left(S/\omega_E\right)\left(1 + S/Z_1\right)}{\left(1 + S/P_1\right)\left(1 + S/P_2\right)} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-87)$$

حيث:

$$P_2 = 2\pi\left(F_{LB} + F_{LE}\right) \approx 2\pi F_L \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-88)$$

حيث: F_{LB} و F_{LE} هما ترددات الـ $3dB$ الناتجة عن C_B و C_E على التوالي المعادلتين: (1-82) و (1-86). يمكن أن نعد (F_L) هو تردد الـ $3dB$ المنخفض (التقريبي) للدارة.

يمكن تعميم نتيجة المعادلة (1-88) على دارات تحتوي على أكثر من مكثفين، كما تبين ذلك المعادلة التالية (1-89):

$$2\pi F_L \approx P_N = \sum_{K=1}^{N} \frac{1}{R_{KK}^{\infty} \cdot C_K} = 2\pi \sum_{K=1}^{N} F_{LK} \quad \ldots\ldots\ldots\ldots\ldots\ldots (1-89)$$

تعرف المقاومة R_{KK}^{∞} على أنها المقاومة المنظورة من قبل (C_K) عندما تكون كل المكثفات الأخرى دارة قصيرة. يمكن عندها تقريب تردد الـ $3dB$ المنخفض بجمع بسيط لترددات الـ $3dB$ المنخفضة المساهمة مع كل مكثفة في الدارة.

مسألة (1-11) محلولة :

لمرحلة مكبر ترانزيستوري المقاومات : $R_S = 600\Omega$, $R_B = R_C = 1.5K$ ، ومعاملات الترانزيستور هي: $\beta_o = 100$, $r_\pi = 1k\Omega$:

a) حدد قيم C_E , C_B للحصول على تردد $F_L = 50\,Hz$. افترض أن كل مكثفة تساهم بشكل متساوٍ للحصول على F_L .

b) استخدم نتيجة الفقرة (a) لتحديد الصفر Zero الناتج عن المكثفة (C_B) .

الحل :

a) لتردد قطع اجمالي $F_L = 50\,Hz$ ، يكون: $F_{LB} = F_{LB} = 25\,Hz$. باستخدام المعادلة (1-82) و (1-86)، نحصل على:

$$F_{LB} = 25 = \frac{1}{2\pi\left(R_S + r_\pi\right)C_B} = \frac{1}{2\pi(0.6+1)C_B}$$

ومنه نجد:

$$C_B = \frac{1}{25 \times 2\pi(1.6)} = 3.98\,\mu F$$

$$F_{LE} = 25 = \frac{1}{2\pi C_E \left[\dfrac{R_E (R_S + r_\pi)/(1+\beta_o)}{R_E + (R_S + r_\pi)/(1+\beta_o)}\right]}$$

$$= \frac{1}{2\pi C_E \left[\dfrac{1.5(1.6)/101}{1.5 + 1.6/101}\right]} = \frac{1}{0.0985 C_E}$$

ومنه نجد:

$$C_E = \frac{1}{25 \times 0.0985} = 406\,\mu F$$

b) من المعادلة (83-1)، نحصل على:

$$F_E = \frac{1}{2\pi R_E \cdot C_E} = \frac{1}{2\pi(1.5)(406)} = 0.261\,Hz$$

تبين القيم التي حصلنا عليها للمكثفات في المثال الآنف الذكر إلى الوضع النموذجي الموجود عملياً، حيث نلاحظ الحاجة إلى مكثفة (C_E) أكبر بالقيمة بكثير من قيمة (C_B). بالاضافة إلى ذلك فإن الصفر الناتج عن (C_E) يقع عند تردد منخفض مقارنة مع قيمة (F_L) المطلوب؛ والذي بالتالي يمكن إهمال تأثيره على الاستجابة الترددية المنخفضة. بما أن كبر حجم وسعر المكثفات المفردة يتزايد مع زيادة قيمة هذه المكثفات، لذلك فعند تصميم المكبر يراعى عملياً اختيار (C_E) بحيث هي التي تحدّد قيمة (F_L) وبالتالي يتم اختيار (C_B) لجعل (F_{LB}) بحيث يكون أخفض بكثير من F_L. القاعدة العملية المتبعة عادة هو جعل: $F_{LB} \le FL/10$. بالنسبة للقيم المبينة في المثال السابق (11-1) فإنّ تطبيق هذا التصميم يؤدّي إلى اختيار:

$C_E = 203\,\mu F$ و $C_B \geq 19.9\,\mu F$، مما يجعل المكثفة الكلية أصغر بحوالي النصف مما وجد اثناء حلّ المثال المذكور.

مسألة (12-1) محلولة :

للترانزيستور المستخدم في الدارة شكل(45-1) المعاملات التالية:

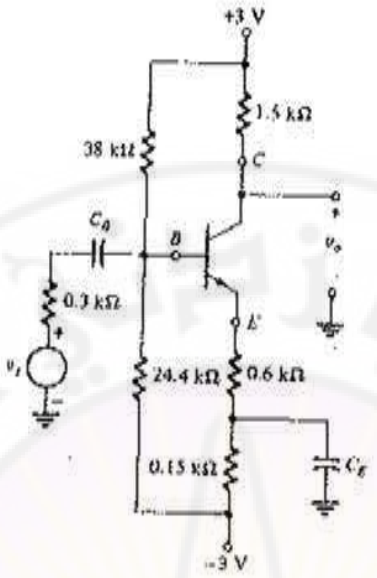
$$\beta_o = 200 \quad , \quad V_A = \infty \quad , \quad F_T = 400\,MHz \quad , \quad C_\mu = 0.3\,PF$$

a) حدد القيم الساكنة لـ (I_C, V_o).

b) بفرض أنه يمكن جعل (C_E) كبيرة بشكل اعتباطي، حدّد قيمة (C_B) بحيث يكون $F_L = 20Hz$.

c) بفرض أنه يمكن جعل (C_B) كبيرة بشكل اعتباطي، حدد قيمة (C_E) بحيث يكون $F_L = 20Hz$.

d) اختر (C_E, C_B) بحيث يكون: $F_L = 20Hz$ لانقاص السعة الكلية لهاتين المكثفتين. افترض أنّ التأثير السعوي غير المسيطر يحدث عند تردد أقل من $2Hz$.



شكل (1-45)

الحل :

(a

$$V_{th} = \frac{24.4 \times 6}{38 + 24.4} - 3 = -0.654\,v$$

$$R_{th} = R_B = 24.41138 = 14.9\,k\Omega$$

من الشكل (B) وباستخدام العلاقة:

$$I_B = I_C / \beta_f = I_C / 200$$

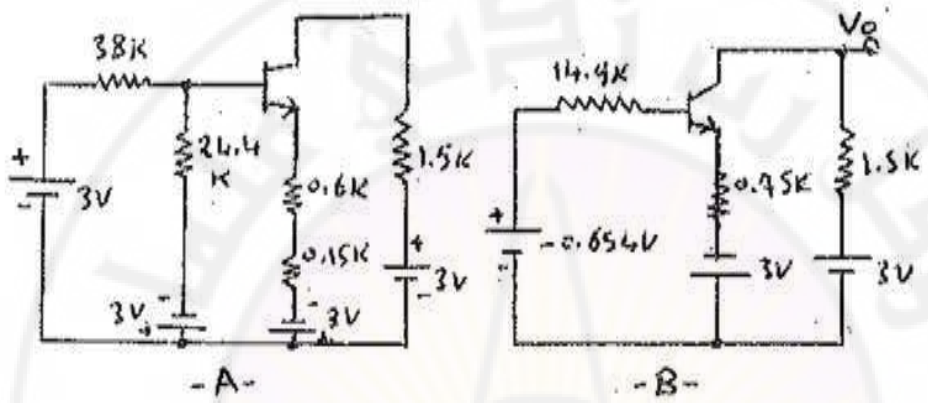
فإن قانون كيرشوف للجهد (KVL) يؤدي إلى:

$$-(-0.654) + \frac{14.9\,I_C}{200} + 0.7 + I_C\left(\frac{1+200}{200}\right)0.75 - 3 = 0$$

و منه نجد:

$$I_{CQ} = 1.99\ mA$$

$$V_c = 3 - I_{CQ} \times 1.5 = 3 - 1.99 \times 1.5 = 0.02v$$



(b

$$F_L = \frac{1}{2\pi C_B \cdot R_{th1}} \quad \rightarrow C_B = \frac{1}{2\pi F_L \cdot R_{th1}}$$

نحصل على R_{th1} من الشكل (C) للدارة المكافئة المتناوبة.

$$R_{th1(CB)} = 0.3 + 14.9 // R_{XX}$$

حيث: $R_{XX} = R_i$ لمرحلة CE بوجود مقاومة باعث R_E .

$$g_m = \frac{I_{CQ}}{V_T} = \frac{1.99}{25} = 79.6\ mS$$

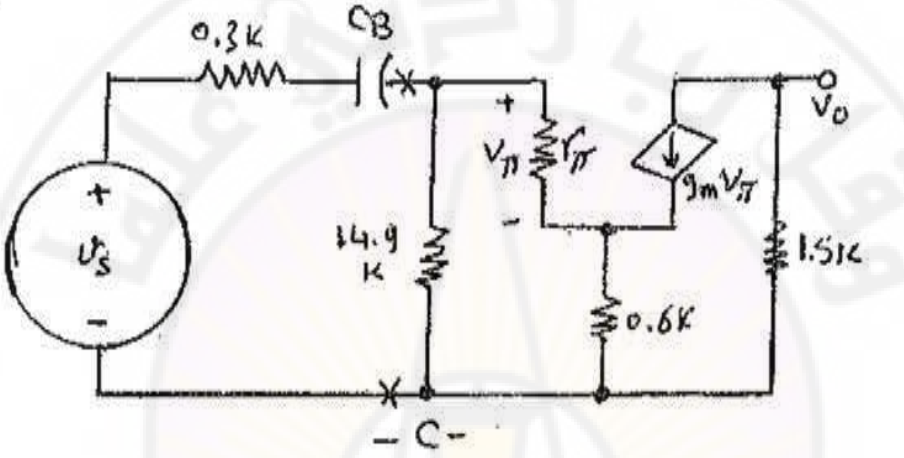
$$r_\pi = \frac{\beta_o}{g_m} = \frac{200}{79.6} = 2.51\ k\Omega$$

Damascus University

$$R_{XX} = r_\pi + R_E(1+\beta_o) = 2.51 + 0.6(201) = 123\ k\Omega$$

$$R_{th1} = 0.3 + 14.9 // 123 = 13.6\ k\Omega$$

$$C_B = \frac{1}{2\pi(20)(13.6)} = 1.71\ \mu F$$



(c

$$C_E = \frac{1}{2\pi F_L \cdot R_{th2}}$$

حيث R_{th2} هي المقاومة المنظورة من قبل (C_E) أي هي مقاومة خرج تابع باعثي، و هي تساوي مايلي:

$$R_{th2} = Ro = 0.15 // \left[0.6 + \frac{2.51 + 0.3}{200 + 1}\right] = 0.121\ k\Omega$$

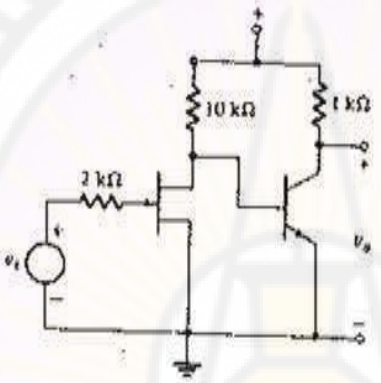
و منه:

$$C_E = \frac{1}{2\pi(20)(0.121)} = 65.8\ \mu F$$

d) لانقـــاص الـــتردد الـــذي تعمل عليه المكثفة بمقدار (10) يجب زيادة قيمة المكثفة بالعـــامل نفســـه (10). بمـــا أنّ (C_E) هـــي المكـــثفة الأكـــبر، فإنّ زيادة (C_B) يـــــؤدي إلى إنقـــــاص المجمـــــوع لذلـــــك ســـــنختار : $C_E = 65.8\,\mu F$ و $C_B = 1.71 \times 10 = 17.1\,\mu F$ ليصبح مجموع السعة $82.9\,\mu F$.

مسائل غير محلولة :

مسألة (1-13) :



شكل (1-46)

للترانزيستور JFET في الدارة شكل (1-46) المعاملات التالية:

$$g_m = 2\,mv\,,\ r_d = 30\,k\Omega\,,\ C_{gs} = 10\,PF\,,\ C_{gd} = 5\,PF\,,\ C_{ds} = 5\,PF$$

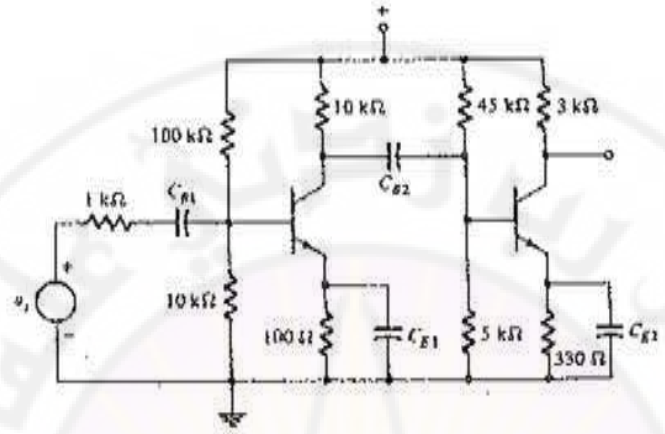
و للترانزيستور BJT المعاملات:

$$r_\pi = 2.5\,k\Omega\,,\ \beta_o = 125\,,\ C_\pi = 100\,PF\,,\ C_\mu = 1.5\,PF$$

a) حدّد (A_{V_o}) والقيمة التقريبية لتردد القطع العالي (F_H).

b) حدّد تردد القطب غير المسيطر الأقرب.

مسألة (1-14) :



شكل (1-47)

بفرض أنّ الترانزيستورين المبينين بالشكل (1-47) متماثلين و لهما المعاملات التالية: $r_x = 4\ k\Omega$ و $\beta_o = 200$:

a) حدد قيمة (F_L) لكل مرحلة، بفرض أنّ: $C_{B1} = C_{B2} = 1\ \mu F$

و $C_{E1} = C_{E2} = 100\ \mu F$

b) ما تردد نصف الإستطاعة المنخفض للمكبر المتتالي.

c) قارن بين القيمة الناتجة في (b) مع قيمة (F_L) التي نحصل عليها من مخطط بود المقارب لهذا المكبر المتتالي.

1-22) مكبرات الاستطاعة :

Power Amplifier

1-22-1) تصنيف المكبرات :

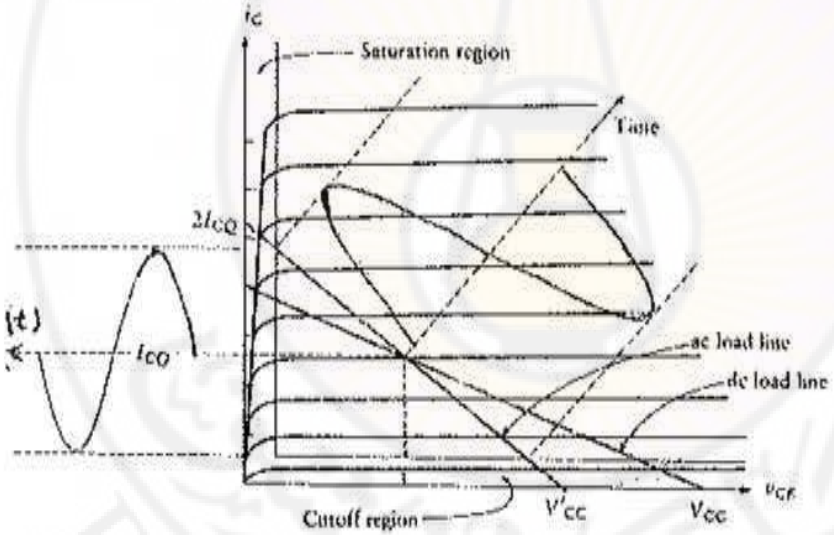
Classes of Amplifiers

تصنف مكبرات الاستطاعة طبقاً لموقع نقطة العمل على خط الحمل، أو على النسبة الزمنية التي لا يكون فيها تيار المجمّع صفراً.

يوجد أربعة تصنيفات أساسية: صنف A، صنف B، صنفAB، وصنف C.

1-22-1-1) عمل الصنف (A) :

Classe A Operation



شكل (1-48)

في هذا النوع، الذي درس بشكل عام في الفقرات السابقة، يولّد المكبر إشارة دخل كاملة في الخرج. يكون تيار المجمّع لا صفرياً 100% من دور الإشارة أو من الزمن. يعد هذا النوع من العمل غير فعّال، بسبب أنه حتى و لو كانت إشارة الدخل صفراً،

فلا يكون (I_{CQ}) صفراً. لذلك يبدّد الترانزيستور استطاعة في حالة الراحة reset أو في الحالة الساكنة Quiscent.

يبين الشكل (48-1) منحنيات خواص نموذجية لمكبر نوع (A). يوضع التيار (I_{CQ}) عادة في مركز خط الحمل المتناوب. يظهر الشكل مثالاً على إشارة دخل جيبية و تيار المجمّع الناتج في الخرج. تمت دراسة هذا النوع بالتفصيل بالفقرات السابقة، بأحد أنواعه الرئيسة.

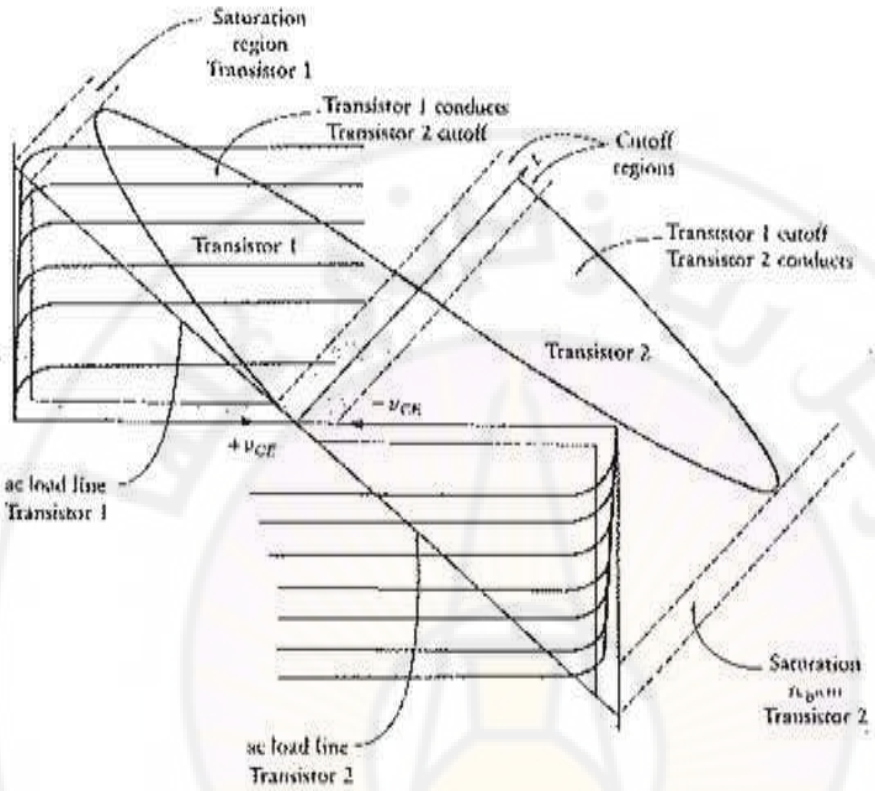
2-1-22-1) عمل الصنف (B) :

Classe B Operation

في هذا النوع من المكبرات، يستخدم أحد مكبرين لتكبير نصف الدورة الموجبة من إشارة الدخل، بينما يستخدم المكبر الثاني لتكبير نصف الدورة السالبة. يعرف هذا الصنف من المكبرات بمكبر الدفع والجذب أو المكبر المتناظر المتمّم:
Push-pull or Complementary symmetry . بما أنّ ترانزيستور واحد يستجيب لنصف الدورة فقط، لذلك يلزم ترانزيستورين لتوليد موجة كاملة في الخرج. يتم إنحياز كلٍ من هذه الترانزيستورات عند القطع Cutoff بدلاً من منتصف مجال العمل، كما هو عليه في عمل الصنف (A). يعمل كل ترانزيستور خلال نصف الزمن، بحيث يكون تيار المجمّع لكل ترانزيستور غير صفري خلال 50% من الوقت.

إنّ مزية عمل الصنف (B) هو أن تيار المجمّع يكون صفراً عندما تكون إشارة الدخل للمكبر صفراً، لذلك لا يبدد الترانزيستور استطاعة في الحالة الساكنة.

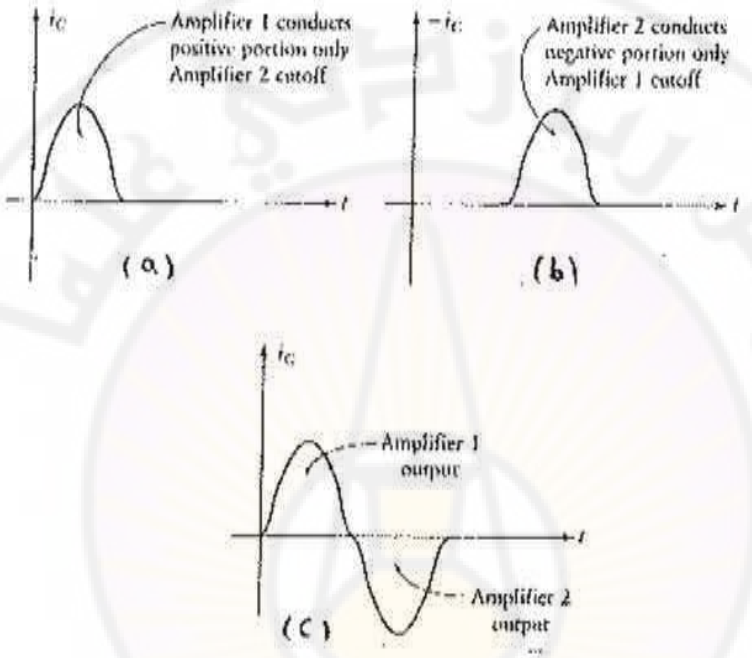
من بين مساوئ مكبر النوع (B) هو أنّ منطقة القطع غير الخطية تكون ضمن مجال عمل المكبر. معنى ذلك، وعلى خلاف حالة المكبر (A)، فإن الـ (5%) من منطقة العمل المظلّلة أسفل الشكل (48-1) تكون متضمّنة في منطقة العمل. لذلك سيحدث تشويه قرب النقطة (Q) يظهر في إشارة الخرج.



شكل (49-1)

يبين الشكل (49-1) منحني خواص نموذجياً لزوج ترانزيستورات تعمل بتشكيلة دفع وجذب. بما أن الترانزيستورين موصولين بشكل خلف- خلف Back-to-Back، فإننا نكرّر مجموعة منحنيات الترانزيستور للترانزيستور الثاني، مع عكس إشارة تيار المجمع و جهد المجمع- باعث. يمثل الجزء اليساري الأعلى من الشكل الترانزيستور الأول، الذي يوصل فقط خلال نصف الدورة الموجب للدخل. و يمثل الجزء اليميني

الأسفل الترانزيستور الثاني، الذي حدّد ليوصل خلال نصف الدورة (النوبة) السالب. يبين الشكل (1-50) موجة خرج نموذجية لمثل هذا المكبر.



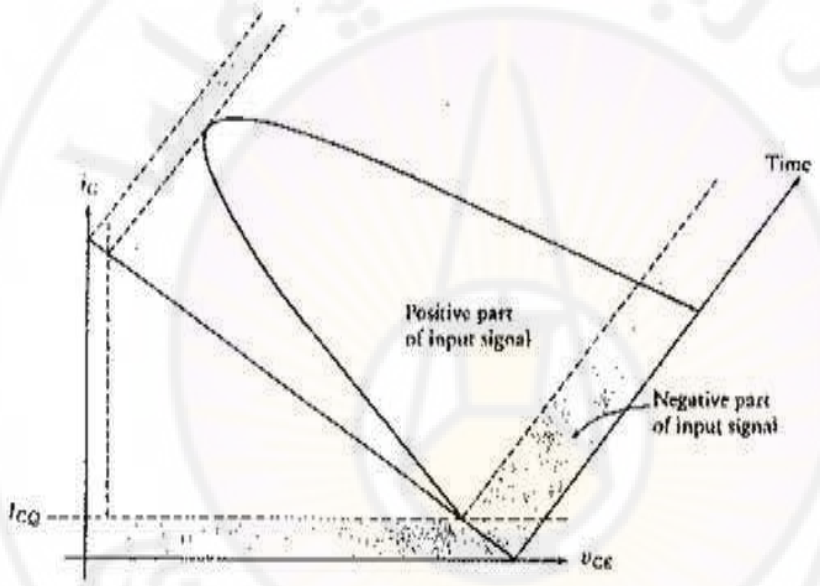
شكل (1-50)

نلاحظ أنّ الشكلين **(6 – 3a,b)** يشيران إلى بعض التشويه قرب النقطة $i_C = 0$. عندما يضاف هذان المنحنيان إلى بعضهما نحصل على الخرج المبين بالشكل **(1 – 50c)**. تشبه النتيجة موجة جيبية، لكن تمّ تشويه الموجة قرب المحور الصفري. من المهم في هذا النوع من المكبرات أن يكون كلا الترانزيستورين متوافقين matched، لكي تكبّر الأجزاء الموجبة و السالبة بالمقدار نفسه .

1-22-1-3) عمل الصنف (AB) :

Classe AB Operation

يمتاز النوع (A) من المكبرات بتشويه قليل، مع امتياز النوع (B) بمردود أعلى. يقع عمل النوع (AB) بين هاتين الحالتين أو الميّزتين. يتمّ اختيار نقطة العمل أعلى قليلاً من قيمة القطع، بحيث تقع في المحيط الأسفل من الجزء الخطي (لا يوجد تشويه في هذة الحالة) لمنحنيات الخواص. لذلك يمرّر الترانزيستور تيار بمجمع غير صفري لمدّة أعلى قليلاً من 50% من الزمن.

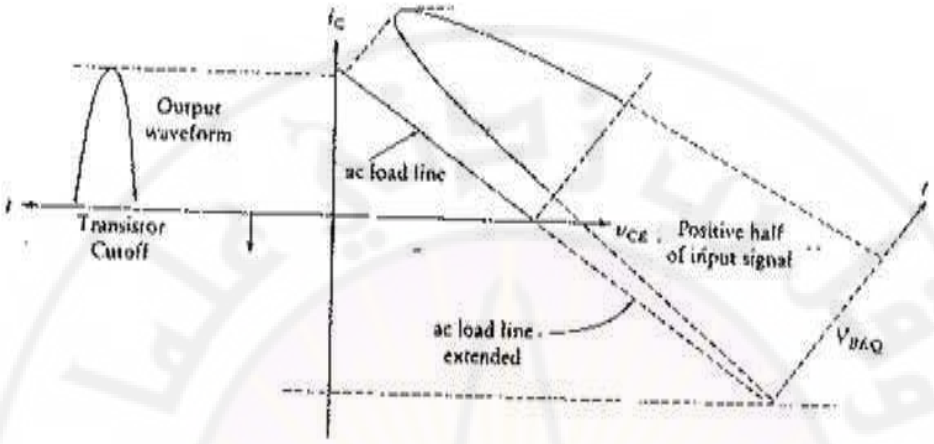


شكل (51-1)

يوضّح الشكل (51-1) الجزء الموجب من منحني العمل لدخل جيبي و عمل مكبر صنف (AB). نلاحظ الآن أنّ (I_{CQ}) هو أعلى قليلاً من الصفر لإنقاص التشويه. بالطبع لازلنا ضمن ترتيب مكبر الدفع و الجذب و لكن مع مكبر صنف (AB) بدلاً من (B).

4-1-22-1) عمل الصنف (C) :

Classe C Operation



شكل (1-52)

يبين الشكل (1-52) خط الحمل لمكبر صنف (C)، حيث وضع (V_{BEQ}) على قيمة سالبة. يتمّ انحياز الترانزيستور بجهد (V_{BB}) سالب. لذلك يوصل الترانزيستور فقط عندما تكون إشارة الدخل أعلى من قيمة موجبة محدّدة من قبل (V_{BEQ}) السالب. يكون الخرج الآن أقل من نصف موجة (نوبة) جيبية و يكون تيار المجمع لا صفرياً خلال أقلّ من 50% من الوقت.

عند تطبيق موجة جيبية على دخل مكبر نوع (C)، فإنّ الخرج يحتوي على طلقات "bilps" أو نبضات عند تردد الدخل. هذه النتيجة هي مبينة إلى يسار الشكل (1-52). بما أنّ الإشارة دورية، فهي تحتوي على مركبة التردد الأساسي زائداً توافقيات ترددية أعلى. بتمرير هذه الإشارة خلال دارة (LC) مولّفة على التردد

الأساسي، عندها يكون الخرج موافقاً إلى حدّ كبير لإشارة جيبية ذات تردد إشارة الدخل نفسها. تستخدم هذه الطريقة في الغالب عندما تكون الإشارة المطلوب تكبيرها، إمّا إشارة جيبية بحتة أو إشارة بشكل عام مع مجال محدود من الترددات.

تكون المكبرات صنف (C) قادرة على تزويد الخرج بكميات كبيرة من الإستطاعة. تستخدم غالباً في مراحل الاستطاعة للإرسال، حيث يتطلب فيها دارة توليف لحذف التوافقيات. الأعلى المتضمّنة في إشارة الخرج.

1-22-2) دارات مكبر الاستطاعة – صنف (A) :

Power Amplifier Circuits Class-A Operation

سوف نتطرق في هذا الفصل إلى مكبرات الاستطاعة صنف (A) فقط، و نترك الأنواع الأخرى لدراسة أعمق.

في الفقرات السابقة أيضاً، درسنا المكبرات (RC) والتي هي مكبرات من الصنف (A)، ولكنها لا تستخدم عادة كمراحل استطاعة بسبب الضياع الكبير فيها، و بالتالي مردودها المنخفض الذي يبلغ في الحالة المثالية (25%).

1-22-2-1) المكبر المترابط حثياً :

Inductively – Coupled Amplifier

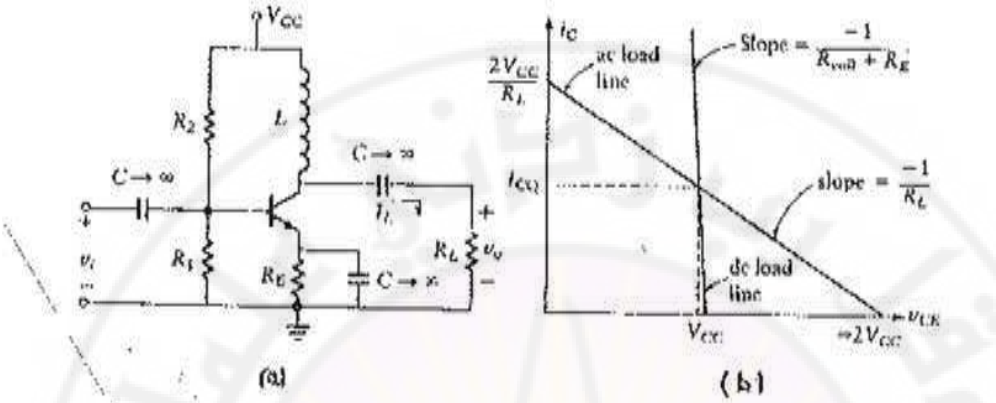
يمكن زيادة تأرجح جهد الخرج (وبالتالي زيادة استطاعة الخرج) باستخدام ملف في دارة المجمّع بدلاً من مقاومة. سوف نرى أن هذا الإجراء سيزيد مردود الدارة. يتمّ اختيار الملف ليحقّق دارة مفتوحة بالنسبة لتردد الدخل و قصر دارة بالنسبة للتيار المستمرّ (dc). بكلمات أخرى نكتب:

عند التردد الأخفض $\omega_L >> R_L$

و يجب أن يكون أيضاً:

$$R_{coil} << R_L \quad and \quad R_{coil} << R_E$$

يبين الشكل (53-1) دارة مكبر مترابط حثياً مع خطوط الحمل له.



شكل (53-1)

لنختار نقطة العمل لتأرجح خرج أعظمي، بذلك يُعطى التيار (I_{CQ}) حسب معادلة سابقة كمايلي:

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}}$$

إن المقاومة (a_c) هي (R_L)، حيث أن الملف دارة مفتوحة في الحالة المتناوبة والمكثفات دارة مقصورة. تكون المقاومة المستمرّة (dc) هي (R_E) بشرط إهمال المقاومة الأومية للملف . لذلك يمكننا الآن أن نكتب:

$$I_{CQ} = \frac{V_{CC}}{R_L + R_E} \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-90a)$$

بما أن خطوط الحمل المستمرّة و المتناوبة تتقاطع في نقطة العمل، لذلك تؤول معادلة خط الحمل المتناوب (ac) إلى:

$$I_{CQ} \approx \frac{V_{CEQ}}{R_L} \quad \text{.....(1-90b)}$$

افترضنا هنا أنّ: $R_E << R_L$ والذي هو صحيح عادةً. لذلك نجد من المعادلات **(1-83a,b)** أنّ: $V_{CEQ} \approx V_{CC}$ و بذا يتقاطع خط الحمل المتناوب مع المحور (V_{CE}) تقريباً عند الجهد ($2V_{CC}$).

إنّ استخدام وسيلة التخزين (الملف) في المكبر يُنتج تأرجح جهد يكافئ فعلياً ضعف جهد التغذية المستمرّ. يخزّن حقل الملف الطاقة خلال دورة التوصيل و بذا يعمل كمنبع (V_{CC}) ثانٍ على التسلسل مع المنبع الأصلي المستمرّ.

للمكبر المترابط حثياً مردوداً أعلى من المكبر المحتوي على مقاومة تجمع. لبرهان ذلك، سنقوم بحساب المردود له مفترضين وجود إشارات دخل جيبية.

تساوي الاستطاعة المسحوبة من منبع الجهد المستمرّ:

$$P_{supplied} = V_{CC} \cdot I_{CQ} = \frac{V_{CC}^2}{R_L} \quad \text{.....(1-91)}$$

حيث أهملنا المقاومة (R_E) بسبب صغرها بالنسبة لـ (R_L).

تساوي الاستطاعة المقدمة للحمل، بفرض أن الدخل جيبي بمطال ($I_{L\max}$).

$$P_{load} = I_{L\max}^2 \frac{R_L}{2} = \frac{I_{CQ}^2 \cdot R_L}{2} = \frac{V_{CC}^2}{2R_L} \quad \text{.....(1-92)}$$

نعرّف مردود التحويل Conversion efficiency بأنها نسبة استطاعة الحمل المتناوبة (ac) إلى الإستطاعة المأخوذة من المنبع المستمرّ. لاشتقاق القيمة العظمى للمردود، نفترض أن الإستطاعة المصروفة في دارة الانحياز (أي في R_B و R_{coil}) مهملة. إذاً يُعطى مردود التحويل الأعظمي (مع تأرجح خرج أعظمي) كما يلي:

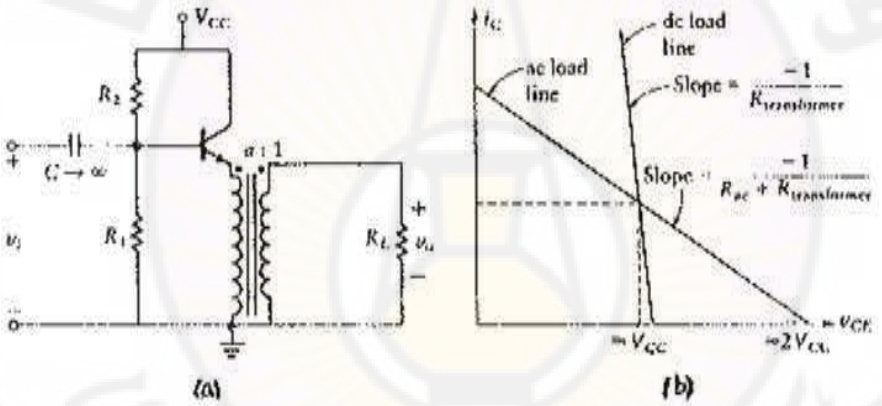
$$\eta\% = \frac{P_{load}}{P_{supplied}} \times 100 = \frac{V_{CC}^2 / 2R_L}{V_{CC}^2 / R_L} \times 100 = 50\% \quad \text{.....(1-93)}$$

مقارنة مع مردود المكبر نوع (A) المترابط بمقاومة ومكثف (**RC**) والذي يساوي (25%) في الحالة المثالية الأعظمية. إنّ هذه النتيجة معقولة بسبب أنّه في الدارة بوجود مقاومة مجمع (بدلاً من ملف) يكون الحمل المنظور من قبل الترانزيستور هو تركيبة تفرّعية لمقاومات المجمّع و الحمل. بذلك تنقسم الاستطاعة المتناوبة العظمى المأخوذة من الترانزيستور بين هاتين المقاومتين.

1-22-2-2) مكبرات الاستطاعة المترابطة بمحول :

Transformer-Coupled Power Amplifiers

سندرس هذه المكبرات هنا من وجهة نظر حساب المردود و رسم خطوط الحمل.



شكل (1-54)

يبين الشكل (**1 – 54*a***) مكبر استطاعة بمجمع مشترك مترابط بمحول، والشكل (**1 – 54*b***) خطوط الحمل. نلاحظ أنّ ميل خط الحمل المستمر يعتمد على مقاومة إبتدائي ملف المحول. تكون هذه المقاومة عادة صغيرة. بينما يعتمد خط الحمل المتناوب (ac) على مقاومة الحمل المنعكسة.

لو كان المطلوب هو تأرجح جهد خرج أعظمي (و هذا هو الغالب) فإننا نحلّ معادلة التصميم (1-94) لتوضيع نقطة العمل (Q) في مركز خط الحمل. نلاحظ أن مقاومة الحمل المنعكسة بواسطة المحوّل هي:

$$R_{aC} = a^2 \cdot R_L$$

وبذا نجد نقطة العمل تُعطى كما يلي:

$$I_{CQ} = \frac{V_{CC}}{R_{aC} + R_{dC}} = \frac{V_{CC}}{a^2 \cdot R_L} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (1-94)$$

في هذه المعادلة فرضنا أن مقاومة ابتدائي المحوّلة مهملة لذلك كانت: $R_{dC} = 0$.

في تصميم مكبرات الباعث المشترك (CE)، نختار عادة مقاومة القاعدة (R_B) من معادلة التصميم التالية لاستقرار الانحياز:

$$R_B = 0.1\beta \cdot R_L$$

في تصميم مكبرات المجمع المشترك (CC)، نجد بعض التغيير. تكون مقاومة القاعدة مقيّدة بكسب التيار المرغوب (A_i) أو بمقاومة دخل معينة (R_{in}). يكون كسب الجهد لهذا المكبر يساوي الواحد تقريباً.

تكون الإستطاعة العظمى المنقولة للحمل، بفرض وجود إشارة دخل جيبية وإهمال تأثيرات الإشباع:

$$P_{load} = \frac{V_{L\,max}^2}{2R_L} = \frac{V_{CC}^2}{2a^2 \cdot R_L} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (1-95)$$

ومنه نجد مردود التحويل الأعظمي كما يلي:

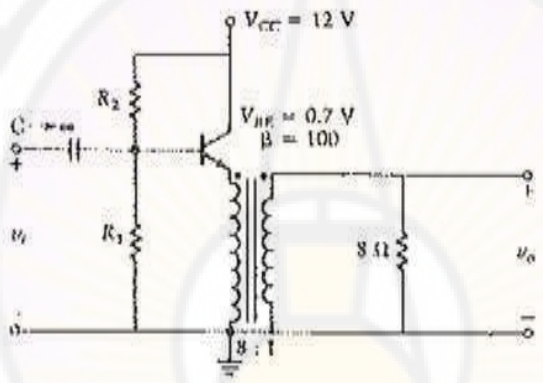
$$\eta\% = \frac{P_{load}}{P_{supplied}} = \frac{V_{CC}^2 / 2a^2 \cdot R_L}{V_{CC}^2 / a^2 \cdot R_L} \times 100 = 50\% \quad \cdots\cdots\cdots (1-96)$$

نجد أنّ للمكبر المترابط بمحولة خصائص مشابهة للمكبر المترابط حثياً. يكون مردود التحويل الأعظمي لكلا الدارتين 50% ، و بالرغم من أن كسب الجهد لمكبر

التابع الباعثي (EF) يساوي الواحد تقريباً إلا أنّ نسبة التحويل للمحولة هي التي تحدّد كسب الجهد النهائي المقدم للحمل. يمتلك المكبر المترابط بمحول ميزة إضافية هي إجراء توافق الممانعات impedance matching بين المكبر و الحمل.

مسألة (1-15) محلولة :

صمّم مكبر مترابط بمحولة (شكل 1-55) للحصول على كسب تيار ($A_i = 80$). أوجد الاستطاعة المقدمة للحمل و الاستطاعة المسحوبة من التغذية.



شكل (1-55)

الحل :

نستخدم بداية معادلة التصميم لإيجاد موقع نقطة العمل لأجل تأرجح أعظمي:

$$I_{CQ} = \frac{V_{CC}}{R_{aC} + R_{dC}} = \frac{12}{a^2 \cdot R_L} = \frac{12}{64 \times 8} = 23.4\,mA$$

بما أنه يلزم في المسألة كسب تيار كلي مقداره (80) هذا يعني أن المكبر يجب أن يقدّم كسب تيار مقداره: $\frac{A_i}{a} = \frac{80}{8} = 10$.

نحن نعلم من فقرات سابقة أن كسب التيار لمكبر التابع الباعثي هو:

$$A_i = \frac{R_B}{R_B // \beta + hib + R_E} = 10$$

حيث:

$$R_E = a^2 \cdot R_L = 64 \times 8 = 512\Omega$$

بإهمال قيمة (hib) الصغيرة و حل معادلة كسب التيار بالنسبة لـ (R_B) نجد:

$$10 = \frac{R_B}{R_B // 100 + 512} \Rightarrow R_B = 5.69\,k\Omega$$

و منه من معادلة V_{BB} المعروفة نجد:

$$V_{BB} = \frac{I_{CQ} \cdot R_B}{\beta} + V_{BE} = \frac{23.4 \times 5.69}{100} + 0.7 = 2.03\,v$$

نحسب الآن قيم المقاومتين (R_1, R_2) كما يلي:

$$R_1 = \frac{R_B}{1 - \frac{V_{BB}}{V_{CC}}} = \frac{5.69}{1 - \frac{2.03}{12}} = 6.85\,k\Omega$$

$$R_2 = \frac{V_{CC} \cdot R_B}{V_{BB}} = \frac{12 \times 5.69}{2.03} = 33.6\,k\Omega$$

يعد التصميم الآن كاملاً. لنحسب الإستطاعة المقدّمة من قبل منبع التغذية المستمرّ:

$$P_{vcc} = V_{CC} \cdot I_{CQ} + \frac{V_{CC}^2}{R_1 + R_2} = 12 \times 23.4 \times 10^{-3} + \frac{144}{40.45\,k\Omega} = 284\,mW$$

تكون الإستطاعة المقدّمة للحمل تساوي:

$$P_L = \frac{(0.9a \cdot I_{CQ})\,R_L}{2} = \frac{(0.9 \times 8 \times 23.4 \times 10^{-3})}{2} \times 8 = 114\,mW$$

نلاحظ أننا أخذنا مسألة المنطقة غير الخطية كواقع عملي بحذف (5%) من التأرجح الأعظمي قرب القطع و الإشباع. نجد مما سبق أنّ مردود المكبر الذي يساوي نسبة استطاعة الحمل المتناوبة إلى استطاعة التغذية المستمرّة، هو:

$$\eta\% = \frac{P_L}{P_{VCC}} \times 100 = \frac{114}{284} \times 100 = 40\%$$

ونجد أنّ هذه القيمة أقلّ من مردود التحويل الأعظمي المثالي لهذا النوع من المكبرات (50%) بسبب أننا أخذنا الظروف العملية للمكبر من ناحية ضياع بعض الاستطاعة المستمرّة في دارة الإنحياز وانخفاض الاستطاعة المتناوبة المقدّمة للحمل الناتج عن مناطق القطع والإشباع.

مسائل غير محلولة :

مسألة (16-1):

لمكبر الباعث المشترك المبين بالشكل (1-57) المعطيات التالية:

$$V_{CC} = -15v \quad , \quad R_L = \infty \quad , \quad R_C = 5k\Omega \quad , \quad R_E = 500\Omega \quad , \quad \beta = 200$$

حدد كلاً من: $V_{o(P-P)}$, R_1 , R_2 , A_v A_i

الجواب :

$$R_1 = 11.1k\Omega \quad , \quad R_2 = 103k\Omega \quad , \quad A_V = -9.63$$

$$A_i = -17.6 \quad , \quad V_{o(P-P)} = 12.3\ v$$

مسألة (17-1):

صمّم مكبر (CE) مترابط حثياً، بالنسبة للمعطيات التالية:

$A_V = -10$, $R_{in} = 4k\Omega$, $R_L = 2k\Omega$, $V_{CC} = 12v$

$\beta = 200$, $V_{BE} = 0.7v$

حدّد (A_i)، الاستطاعة المقدمة للحمل، و تأرجح جهد الخرج المتناظر الأعظمي غير المشوه.

Ans : $R_E = 200\Omega$, $R_1 = 5.2k\Omega$

$R_2 = 29.4k\Omega$, $A_i = -20$

$P_o = 20.3mW$, $V_{o(P-P)} = 18v$

مسألة (1-18):

صمّم مكبر (EF) مترابط بمحوّلة لقيادة حمل (8Ω)، لو كان:

$V_{CC} = 20v$, $V_{BE} = 0.7v$, $\beta = 100$, $R_{in} = 2K$, $a = 10:1$

حدّد كسب التيار (A_i)، استطاعة الخرج، تأرجح جهد الخرج الأعظمي غير المشوه.

Ans : $R_1 = 2.2K$, $R_2 = 33.8K$

$A_i = 250$, $P_o = 203mW$

$V_{o(P-P)} = 3.6v$

مسألة (1-19):

صمّم مكبر (EF) حسب الشكل (1-58) حسب المعطيات التالية:

$A_i = 15$, $V_{CC} = 18v$, $\beta = 100$, $V_{BE} = 0.7v$, $R_L = 200\Omega$

أوجد جهد الخرج غير المشوه الأعظمي.

الجواب :

$R_1 = 28.5k\Omega$, $R_2 = 5.1k\Omega$, $R_E = 200\Omega$

$V_{o(P-P)} = 10.8v$

مسألة (1-20):

صمّم مكبر (CB) حسب الشكل (1-59) للحصول على كسب جهد (40) .
حدّد قيم مركبات الدارة بفرض أنّ:

$$V_{CC} = 20v \quad , \quad R_L = 4k\Omega \quad , \quad R_E = 500\Omega \quad , \quad V_{BE} = 0.7v \quad , \quad \beta = 100$$

الجواب :

$$R_1 = 4.6k\Omega \quad , \quad R_2 = 36.4k\Omega$$
$$R_C = 4k\Omega \quad , \quad R_{in} = 45\Omega$$

مسألة (1-21):

في المكبر المبين بالشكل (1-60) تمّ توصيل كلا خرجي المكبر إلى مقاومة حمل ($2k\Omega$). ما تأرجح جهد الخرج لمفرق الطور هذا عندما يكون: $V_{CC} = 20v$.
حدّد أيضاً R_C, R_E, R_1, R_2 وذلك بالنسبة لتأرجح خرج أعظمي، بفرض أنّ:

$$\beta = 200 \quad , \quad V_{BE} = 0.7v$$

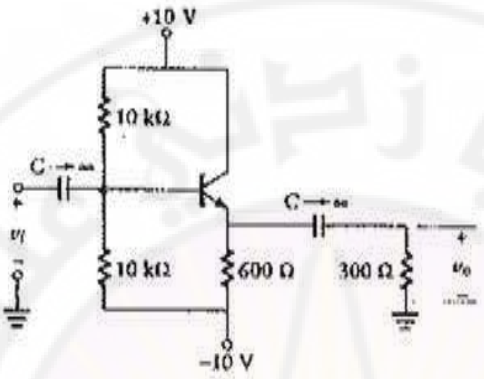
الجواب :

$$R_C = R_E = 2k\Omega \quad , \quad R_1 = 66.9k\Omega \quad , \quad R_2 = 99.6k\Omega$$
$$V_{o(P-P)} = 6v \quad (each\ output)$$

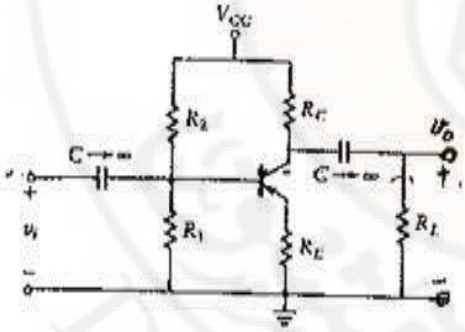
مسألة (1-22):

يبين الشكل (1-56) دارة مكبر له: $V_{BE} = 0.6v$, $\beta = 300$. حلّل هذة الدارة و حدّد مايلي:

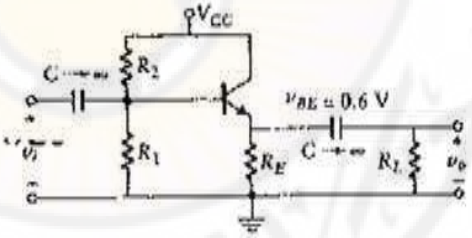
a) حساب V_{CEQ}, I_{CQ} .
b) تأرجح جهد الخرج غير المشوه
c) الاستطاعة المسحوبة من منبع التغذية (V_{CC}).
d) استطاعة الخرج المتناوبة العظمى غير المشوّهة.
e) خطوط الحمل.



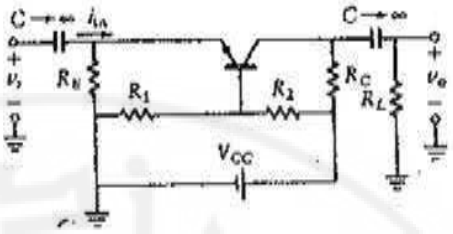
شكل (1-56)



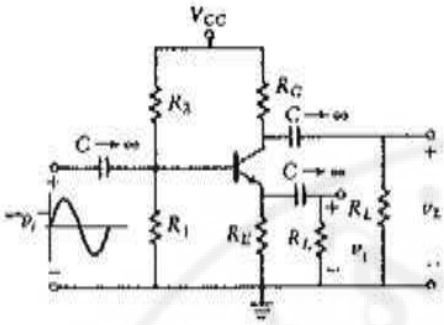
شكل (1-57)



شكل (1-58)



شكل (1-59)



شكل (1-60)


وقل رب زدني علما
Damascus University

الفصل الثاني
مكبر العمليات
Operational Amplifiers

١ ـ مكبر العمليات المثالي
٢ ـ التغذية الخلفية
٣ ـ معاملات مكبر العمليات الأساسية
٤ ـ تطبيقات

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

2-1) مقدّمة :

بعد أن تمّت دراسة العناصر نصف الناقلة الأساسية في مقرر الكترونيات (1) مثل الترانزيستور (BJT) والترانزيستور (FET) والثنائيات، سنقوم في هذا الفصل بدراسة مكبر العمليات الأساسي بنيته، خصائصه، و بعض التطبيقات الهامّة له.

2-2) مكبر العمليات المثالي :

The IDEAL Operational Amplifier

إنّ مكبر العمليات هو مكبر ذو ترابط مباشر بمدخلين تفاضليين و مخرج وحيد.

سنحدّد هنا مكبر العمليات المثالي حسب المواصفات التالية:

١. ذو كسب جهد يساوي اللانهاية.

٢. ذو ممانعة مدخل تساوي اللانهاية.

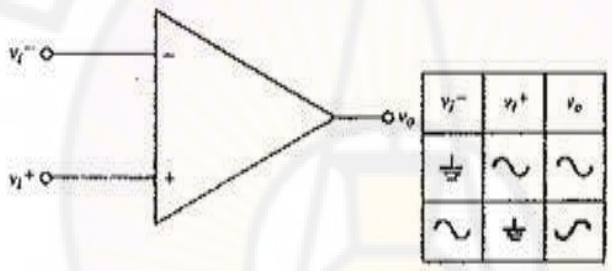
٣. ذو ممانعة مخرج تساوي الصفر.

٤. يجب على المخرج أن يكون مساوياً (0v) عندما تكون المداخل (0v)

٥. يجب أن يملك ***CMRR*** تساوي اللانهاية.

بالرغم من أنه لا يوجد أي مكبر حقيقي يؤمن هذه المواصفات المثالية، إلا أن معظم المكبرات الحديثة تملك كسب جهد عالٍ جدّاً، و ممانعة دخل عالية و ممانعة خرج منخفضة، و نسبة رفض مشترك (***CMRR***) عالية أيضاً. يبين الشكل (1-2) رمز

قياس لمكبر عمليات. نلاحظ أن المدخلين تمّ الرمز إليهم بـ(+) و(−) واشارتا الدخل توافقان (V_+) و (V_-) على التوالي. معنى ذلك أنّ خرج المكبر سيكون متفقاً بالطور مع (V_+) و متزاحاً بالطورمع (V_-). لهذا السبب، يدعى المدخل(+) بالمدخل غير العاكس noninverting والمدخل(−) بالمدخل العاكس inverting. في العديد من التطبيقات يكون أحد المدخلين مؤرضاً، بحيث يكون (V_o) متفقاً بالطور مع المدخل لو أن الإشارة وصلت إلى النهاية غير العاكسة، و متزاحاً بالطور لو أن الإشارة وصلت إلى النهاية العاكسة. تمّ تلخيص هذه الأفكار في الجدول المصاحب للشكل (1-2).

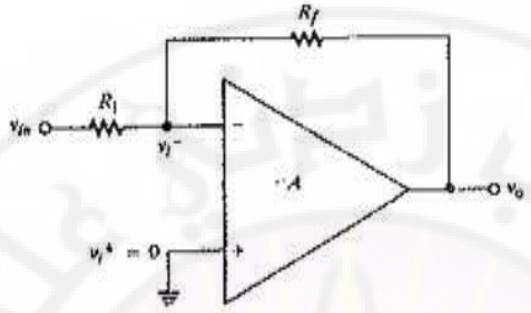


شكل (1-2)

نظرياً، لو أن المكبر كان لديه كسبٌ لا نهائي، فإن جهد دخل صغير جداً سيؤدي بجهد الخرج إلى قيمة تساوي اللانهاية. في الواقع، و من الناحية العملية فإن تطبيق جهد صغير جداً سيؤدي بخرج المكبر إلى الوصول إلى حدود قيمته الموجبة أو السالبة القصوى. عملياً توصل مقاومات خارجية مع المكبر بطريقة تجعل كسب المكبر أصغر بكثير، و ذلك بسبب التغذية الخلفية الحاصلة للمكبر من جراء وصل هذه المقاومات الخارجية.

2-2-1) المكبر العاكس :

The Inverting Amplifier



شكل (2-2)

يبين الشكل (2-2) مثل هذه الدارة. في هذا التطبيق المفيد جداً من الناحية العملية، يكون المدخل غير العاكس مؤرضاً، و يوصل (V_{in}) خلال مقاومة (R_1) إلى المدخل العاكس، و توصل مقاومة تغذية خلفية (R_F) بين الخرج و (V_i^-). بما أننا نستخدم المكبر بالنمط العاكس، لذلك نرمز لكسب الجهد بالرمز ($-A$)، أي إنّ:

$$V_o = -A \cdot V_i^- \quad \cdots\cdots(2-1)$$

(نلاحظ أن $V_{in} \neq V_i^-$). يبين الشكل (2-3) التيارات و الجهود الناتجة عند وصل (V_{in})، ونستفد من أنّ قيمة (A) تساوي اللانهاية.

من قانون أوم، يكون التيار (i_1) بشكل بسيط عبارة عن الفرق في الجهد عبر (R_1)، مقسماً على (R_1)، أي:

$$i_1 = \left(V_{in} - V_i^-\right) / R_1 \quad \cdots\cdots(2-2)$$

بشكل مماثل، يكون التيار (i_F) هو الفرق في الجهد عبر (R_F) مقسوماً على (R_F)، أي:

$$i_F = (V_i^- - V_o)/R_F \quad \text{.....(2-3)}$$

بكتابة قانون كيرشوف(KCL) عند المدخل العاكس نجد:

$$i_1 = i_F + i^- \quad \text{.....(2-4)}$$

حيث يكون (i^-) التيار الداخل إلى المكبر عند نهاية دخله العاكسة. لكن مقاومة دخل المكبر المثالي تساوي اللانهاية، و الذي يعني أنّ (i^-) يجب أن يكون صفراً. تصبح المعادلة (2-4) نتيجة لذلك:

$$i_1 = i_F \quad \text{.....(2-5)}$$

بتعويض (2-2) و (2-3) في (2-5) نجد:

$$\frac{Vi - V_i^-}{R_1} = \frac{V_i^- - V_o}{R_F}$$

أو:

$$\frac{V_{in}}{R_1} - \frac{V_i^-}{R_1} = \frac{V_i^-}{R_F} - \frac{Vo}{R_F} \quad \text{.....(2-6)}$$

من المعادلة (2-1) نكتب:

$$V_i^- = -\frac{V_o}{A} \quad \text{.....(2-7)}$$

لو افترضنا (في المكبر المثالي) أنّ: $|A| = \infty$ ، معنى ذلك أنّ: $-V_o / A = 0$ وبذلك يكون:

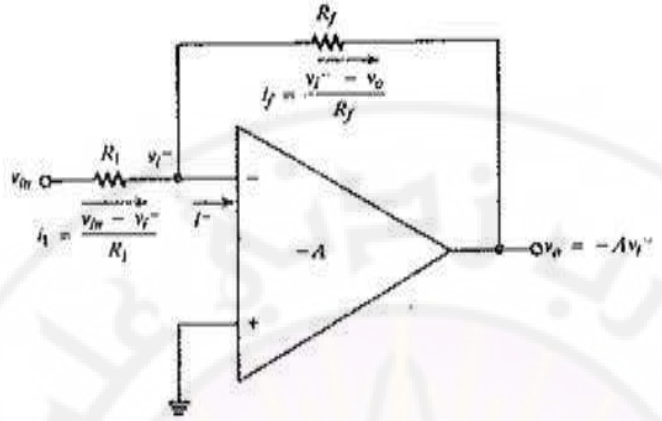
$$V_i^- = 0 \qquad (ideal\ \ amp, with |A| = \infty) \quad \text{.....(2-8)}$$

بتعويض المعادلة (2-8) في المعادلة (2-6) نجد:

$$\frac{V_{in}}{R_1} = \frac{-V_o}{R_F}$$

أي أنّ:

$$\frac{V_o}{V_{in}} = -\frac{R_F}{R_1} \quad \text{.....(2-9)}$$



شكل (2-3)

نلاحظ أن الكسب سالب مما يعني أن هذه التشكيلة هي دارة مكبر عاكس inverting Amp. تفيد المعادلة (2-9) الحقيقة المفيدة، هو أنّ الكسب (V_o/V_{in}) يعتمد فقط على نسبة قيم المقاومة و ليس على خواص المكبر ذاته. طالما بقى كسب المكبر و الممانعة عالٍ بشكل كافٍ، فسوف لن يؤثر تغيرات خواص المكبر الناتجة، مثلاً، عن تغيرات درجة الحرارة أو تسامح التصنيع، على القيمة (V_o/V_{in}). مثلاً لو كان: $R_1 = 10\,k\Omega$ و: $R_F = 100\,k\Omega$ ، فسنكون متأكدين حتماً أنّ:

$$V_o = -\left[\left(100\,k\right)\left(10\,k\right)\right]V_{in} = -10\,V_{in}$$

أي إنّ الكسب يكون قريباً جداً من (-10) طالما كانت المقاومات دقيقة. يدعى الكسب (V_o/V_{in}) بكسب الحلقة المغلقة للمكبر closed-loop gain، بينما يدعى (A) بكسب الحلقة المفتوحة للمكبر open-loop gain. في هذا التطبيق نرى أن وجود كسب حلقة مفتوحة عالٍ جداً (مثلاً 10^6)، يكون مسؤولاً عن اعطائنا قيمة

دقيقة أقرب ما يمكن من (10) لكسب الحلقة المغلقة. يعد هذا الأمر المعنى اهام لمعظم تطبيقات مكبر العمليات.

في الاشتقاق السابق، استخدمنا افتراض الكسب اللانهائي للحصول على $(V_i^- = 0)$. في المكبرات الحقيقية، التي تملك قيمة لـ (A) عالية جداً (لكن ليست لا نهائية)، يكون (V_i^-) ذا جهد صغير جداً، و قريباً من الصفر. لهذا السبب، يقال للنهاية العاكسة حيث يتم توصيل مقاومة التغذية الخلفية، بأنها أرض افتراضية Virtual ground لذلك و في أغراض التحليل لمكبر العمليات، نفترض غالباً أنّ: $V_i^- = 0$، لكننا لا نستطيع فعلياً تأريض هذه النهاية. بما أنّ (V_i^-) هي نقطة أرض افتراضية، فإنّ الممانعة المنظورة من قبل منبع الإشارة (V_{in}) هي (R_1) .

مسألة محلولة 1-2):

بفرض أنّ المكبر المبين بالشكل (2-2) فيه: $R_F = 137.5\ k$ ، $R_1 = 25\ k$ ، وأن المكبر مثالي، أوجد:

1- قيمة (rms) لـ (V_o) عندما تكون: $V_{in} = 1.5v\,rms$.

2. قيمة (rms) للتيار المار في المقاومة (R_1) عندما يكون: $V_{in} = 1.5v\,rms$

3. جهد الخرج عندما يكون: $V_{in} = -0.6v\,dc$.

الحل:

1. من المعادلة (9-1) نجد:

$$\frac{V_o}{V_{in}} = \frac{-R_F}{R_1} = \frac{-137.5\,K}{25\,K} = -5.5$$

$$|V_o| = 5.5|V_{in}| = 5.5(1.5v) = 8.25\,v\,rms$$

2. بما أن: $V_i^- \approx 0$ (أرض تخيلية) ، يكون التيار المار في المقاومة $(25\,K)$ مساوياً إلى:

$$I = \frac{V_{in}}{R_i} = \frac{1.5\,v}{25\,K} = 60\,\mu A\,rms$$

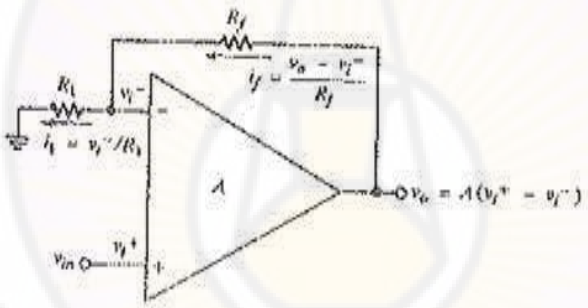
.3

$$V_o = (-5.5)V_{in} = (-5.5)(-0.6) = 3.3\,v\,dc$$

نلاحظ أن الخرج يكون جهداً مستمراً موجباً؛ عندما يكون الدخل جهداً مستمراً سالباً، و العكس بالعكس.

1-2-2) المكبر غير العاكس :

The Noninverting Amplifier



شكل (2-4)

يبين الشكل (2-4) تطبيقاً مفيداً آخر لمكبر عمليات، يدعى بالتشكيلة غير العاكسة. نلاحظ أنّ إشارة الدخل (V_{in}) موصولة مباشرة إلى المدخل غير العاكس، مع توصيل المقاومة (R_1) من المدخل العاكس إلى الأرض. تحت الشرط المثالي لممانعة

الدخل اللانهائية، فسوف لن يتدفق تيار إلى المدخل العاكس، بحيث يكون: $i_1 = i_F$ لذلك نجد:

$$\frac{V_i^-}{R_1} = \frac{V_o - V_i^-}{R_F} \quad \text{.....(2-10)}$$

من الشكل نجد:

$$V_o = A\left(V_i^+ - V_i^-\right) \quad \text{.....(2-11)}$$

أو:

$$V_i^- = V_i^+ - \frac{V_o}{A} \quad \text{.....(2-12)}$$

بجعل: $A = \infty$، نحصل على:

$$V_i^- = V_i^+ \quad \text{.....(2-13)}$$

بتعويض (V_i^+) في المعادلة (1-10) نجد:

$$\frac{V_i^+}{R_1} = \frac{V_o - V_i^+}{R_F} \quad \text{.....(2-14)}$$

بما أن $V_i^+ = V_{in}$ و بحل المعادلة بالنسبة لـ $\frac{V_o}{V_{in}}$ نجد:

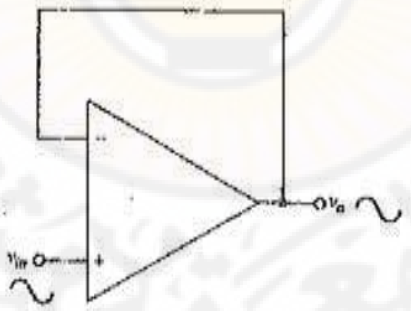
$$\frac{V_o}{V_{in}} = 1 + \frac{R_F}{R_1} = \frac{R_1 + R_F}{R_1} \quad \text{.....(2-15)}$$

نلاحظ كنتيجة في الدارة العاكسة السابقة؛ وهذه الدارة غير العاكسة، بأن وجود تغذية خلفية مع مكبر ذي كسب جهد عالٍ جداً، يدفع بجهود الدخل العاكسة و غير العاكسة إلى التساوي (بشكل تقريبي).

نلاحظ من المعادلة (2-15) أن كسب الحلقة المغلقة للمكبر غير العاكس، كما هو للمكبر العاكس، يعتمد فقط على قيم مقاومات خارجية. تكون الميزة الأخرى للمكبر العاكس هو أن ممانعة الدخل المنظورة من قبل (V_{in}) تكون لانهائية، أو على الأقل كبيرة جداً في مكبر حقيقي. تستخدم المكبرات العاكسة و غير العاكسة في

تطبيقات تقييس الجهد Voltage Scaling، حيث يكون المطلوب ضرب جهد ما بثابت دقيق القيمة أو ما يسّمى بعامل التدريج Scale Factor. يكون عامل التدريج أو ثابت الضرب في المكبر العاكس هو (R_F / R_1) (و الذي يمكن أن يكون أقل أو أكبر من الواحد)، و في المكبر غير العاكس هو $\left(1+\frac{R_F}{R_1}\right)$ (والذي يكون دائماً أكبر من الواحد). يمكن تحقيق مجال واسع من الثوابت باختيار ملائم للمقاومات (R_F, R_1). يعد المكبر العاكس أكثر استخداماً من المكبر غير العاكس، و ذلك بسبب دقّة اختيار عامل التدريج له (R_F / R_1).

قد يتبادر إلى ذهن القارئ السؤال التالي: هو لماذا لا نستخدم مجزئ جهد بسيط بدلاً من هذا المكبر لاختيار عامل التدريج. الجواب هو أن المكبر يزود الحمل بكسب استطاعة. بالإضافة إلى ذلك، يملك المكبر المثالي ممانعة خرج صفرية، بحيث لا يتأثر جهد الخرج بتغيرات ممانعة الحمل. يبين الشكل (2-5) حالة خاصة للمكبر غير العاكس، يستخدم في التطبيقات التي أولويتها هو كسب الاستطاعة و عزل الممانعات.



شكل (2-5)

نلاحظ أن: $R_F = 0$ و $R_1 = \infty$، بحيث، من المعادلة (2-15)، نجد أن كسب الحلقة المغلقة هو:

$$\frac{V_o}{V_{in}} = 1 + \frac{R_F}{R_1} = 1$$

تدعى هذه التشكيلة بتابع الجهد Voltage Follower بسبب أن (V_o) له المطال و الطور نفسها كما لـ (V_{in}). تشبه هذه التشكيلة دارة التابع الباعثي (BJT)، بسبب امتلاكها لممانعة دخل عالية و ممانعة خرج منخفضة، وتستخدم كمكبر عازل buffer بين منبع ذي ممانعة عالية و حمل ذي ممانعة منخفضة.

مسألة (2-2) محلولة (تصميم):

يولد منبع اشارة ذو مقاومة داخلية $(60k\Omega)$ اشارة قيمتها $(1v\ rms)$ المطلوب تكبير هذه الإشارة إلى قيمة $(2.5v\ rms)$ لتسوق حملاً مقاومته $(1k\Omega)$. بفرض أن موضوع الطور غير مهم، صمّم دارة مكبر عمليات لتقوم بهذا العمل.

الحل:

بما أن موضوع الطور غير مهم و كسب الجهد المطلوب أكبر من الواحد، عندها يمكننا استخدام المكبر العاكس أو غير العاكس، بفرض أننا قررنا استخدام تشكيلة عاكسة، وباختيار $R_F = 250K$ نجد:

$$\frac{R_F}{R_1} = 2.5 \Rightarrow R_1 = \frac{R_F}{2.5} = \frac{250K}{2.5} = 100k\Omega$$

نلاحظ أنّ منبع الإشارة يرى ممانعة تساوي $(R_1 = 100k\Omega)$ عند المدخل العاكس، لذلك يحدث تقسيم جهد عند الدخل و نجد:

$$V_{in} = \left(\frac{R_1}{R_1 + r_s}\right)(1v\ rms) = \left(\frac{100K}{100K + 100K}\right)(1v\ rms$$

$$= 0.625v\ rms$$

لذلك نجد أن مطال خرج المكبر يساوي إلى:

$$V_o = \frac{R_F}{R_1}(0.625\ rms) = \frac{250K}{100K}(0.625v) = 1.5625\ v\ rms$$

نلاحظ بشكل واضح أنّ ممانعة المنبع العالية هي المسؤولة عن نقصان الكسب، لذلك من الضروري إعادة تصميم دارة المكبر لتعويض هذا الفقد في الكسب.

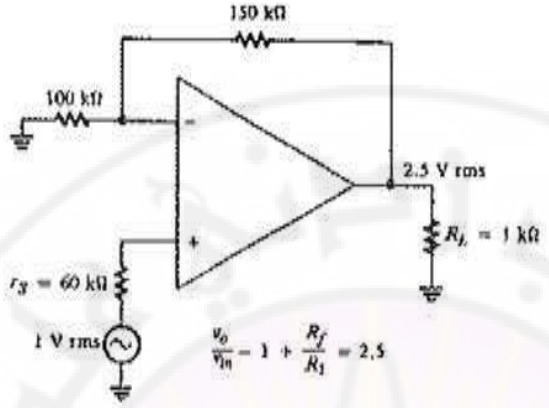
في الواقع بما أنه يمكن لممانعة المنبع أن تكون غير معروفة بشكل دقيق أو يمكن أن تتغير لو تمّ استبدال المنبع بغيره، لذلك فإن الحلّ الأفضل هو استخدام مكبرغير عاكس، و ذلك بسبب ممانعة دخله العالية جدّاً؛ والتي هي ضرورية في هذه المسألة لكي لا تحدث الضياع المذكور في الإشارة. في هذه الحالة لا يعتمد اختيار المقاومات (R_F, R_1) على ممانعة المنبع. بفرض أننا أخذنا: $R_F = 150k\Omega$ نجد:

$$1 + \frac{R_F}{R_1} = 2.5$$

$$\frac{R_F}{R_1} = 1.5$$

$$R_1 = \frac{R_F}{1.5} = \frac{150K}{1.5} = 100k\Omega$$

يبين الشكل (6-1) التصميم الكامل للمسألة. بما أننا نفترض أن ممانعة خرج مكبر العمليات صفراً، لذلك سوف لن نهتم بمسألة تقسيم الجهد بين خرج المكبر و مقاومة الحمل.



شكل (2-6)

2-3) نظرية التغذية الخلفية :

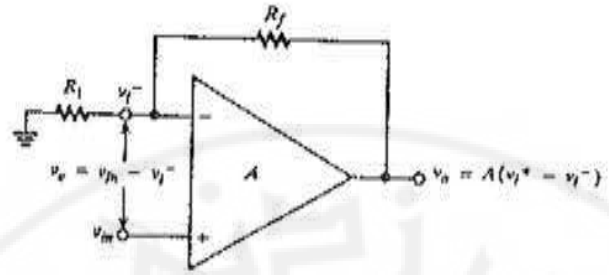
Feedback Theory

لقد رأينا في الفقرات السابقة أنه بإمكاننا التحكم بكسب الحلقة المغلقة (V_o / V_{in}) لمكبر عمليات بإدخال تغذية خلفية خلال تركيبة مقاومات خارجية. نريد الآن فحص آلية التغذية الخلفية بالتفصيل و اكتشاف بعض النتائج الأخرى المهمة لاستخدامها. تستخدم التغذية الخلفية بشكل واسع في دراسة سلوك المكونات الالكترونية و دارتها، لذلك من المهم تطوير مفاهيم أساسية حولها.

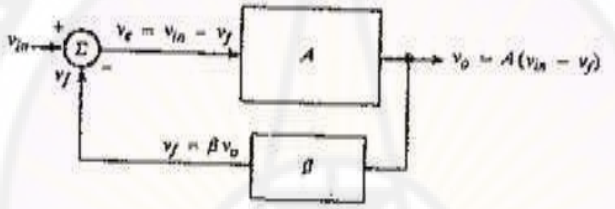
2-3-1) التغذية الخلفية في المكبر غير العاكس :

Feedback in The Noninverting Amplifier

لنبدأ دراستنا للتغذية الخلفية بتحليل المكبر غير العاكس. يبين الشكل (2-7) مثل هذه التشكيلة مع المخطط الصندوقي لتشكيلة التغذية الخلفية المطبقة.



(a) Noninverting amplifier



(b) Block-diagram representation of (a)

شكل (7-2)

يمثل الصندوق (A) المكبر و كسب الحلقة المفتوحة له، بينما يمثل الصندوق (β) مسار التغذية الخلفية. تدعى الكمية (β) بنسبة التغذية الخلفية Feedback ratio و تمثل الجزء من جهد الخرج الذي يغذى خلفياً إلى الدخل. مثلاً، لو كانت $\beta = 0.5$ ، هذا يعني تغذية جهد مساوٍ إلى نصف مستوى جهد الخرج خلفياً إلى الدخل. نلاحظ الرمز الخاص حيث يجتمع عنده الدخل و مسارات التغذية الخلفية معاً، وهو يمثل الاجراء التفاضلي عند دخل المكبر. يدعى عادة هذا الرمز بوصلة الجمع Summation

Junction ، و لو أنه في حالتنا ينجز عمل فرق، و ليس عمل جمع كما هو مشار إليه بالرموز (+و-). نلاحظ أيضاً أن خرج الوصلة، و الذي هو دخل المكبر، يساوي إلى:

$$V_e = V_{in} - V_F$$

حيث تدعى الكمية (Ve) غالباً جهد الخطأ error voltage . يوافق ذلك في المكبر غير العاكس $V_{in} - V_i^-$ ، و يساوي ضمن شروط المكبر المثالي الصفر. يوافق جهد التغذية الخلفية $V_F = \beta \cdot V_o$ إلى (V_i^-) في دارة المكبر. بما أن جهد التغذية الخلفية يطرح من جهد الدخل، يقال عندها للمكبر بأنه يملك تغذية خلفية سالبة negative Feedback.

بالرجوع إلى الشكل (2-7b) نجد:

$$V_o = A(V_{in} - V_F) \quad \cdots\cdots(2-16)$$

و:

$$V_F = \beta \cdot V_o \quad \cdots\cdots(2-17)$$

بتعويض المعادلة (2-17) في (2-16) نجد:

$$V_o = A(V_{in} - \beta \cdot V_o) = A \cdot V_{in} - A \cdot \beta \cdot V_o$$

أو:

$$V_o(1 + A \cdot \beta) = A \cdot V_{in}$$

ومنه نجد:

$$\frac{V_o}{V_{in}} = \frac{A}{1 + A \cdot \beta} = \frac{1/\beta}{1 + 1/A \cdot \beta} \quad \cdots\cdots(2-18)$$

تعد المعادلة (2-18) هامّة جدّاً و ذات فائدة كبيرة، تعبّر هذه المعادلة عن كسب الحلقة المغلقة V_o / V_{in} كتابع لكسب الحلقة المفتوحة (A) و نسبة التغذية الخلفية (β) . يمكننا الآن أن نطبق هذه النتيجة على المكبر غير العاكس المبين بالشكل (2-7a). نلاحظ أن (R_F, R_1) تشكلان مجزئ جهد عبر خرج المكبر، أي:

$$V_i^- = \left(\frac{R_1}{R_1 + R_F}\right) V_o \quad \cdots\cdots(2-19)$$

بما أنّ (V_f^-) هو الجهد المغذى خلفياً من الخرج، و: $V_f = \beta \cdot V_o$ نستنتج عندها أنّ:

$$\beta = \frac{R_1}{R_1 + R_F} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-20)$$

وهي نسبة التغذية الخلفية للمكبر غير العاكس. بتعويض هذه المعادلة في المعادلة (2-18) نجد:

$$\frac{V_o}{V_{in}} = \frac{(R_1 + R_F)/R_1}{1 + 1/A \cdot \beta} = \frac{(R_1 + R_F)/R_1}{1 + (R_1 + R_F)/A \cdot R_1} \quad \ldots\ldots\ldots\ldots\ldots (2-21)$$

نلاحظ هنا أنه في حالة المكبر المثالي و تكون: $A = \infty$، تؤول المعادلة (2-21) عندها إلى:

$$\frac{V_o}{V_{in}} = (R_1 + R_F)/R_1$$

والتي تساوي بالضبط النتيجة نفسها التي حصلنا عليها في الفقرة (2-2) بالنسبة للمكبر غير العاكس المثالي. نلاحظ أيضاً أنّ:

$$\frac{V_o}{V_{in}} = \frac{1}{\beta} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-22)$$

وهي للمكبر الغير العاكس المثالي، $A = \infty$.

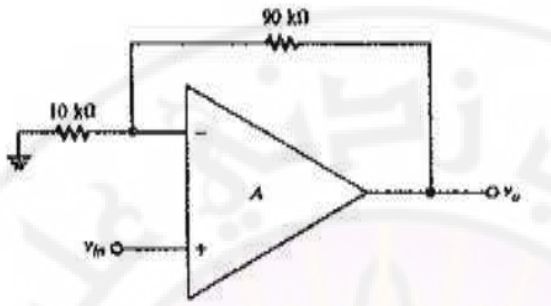
يمكن الحصول على هذه المعادلة أيضاً بوضع $A = \infty$ في المعادلة (2-18).

سوف نرى في المثال التالي كيف تؤثر القيمة النهائية لـ (A) على كسب الحلقة المغلقة $\left(\frac{V_o}{V_{in}}\right)$.

مسألة (2-3) محلولة:

أوجد كسب الحلقة المغلقة للمكبر المبين بالشكل (2-8) عندما:

$A = 10^3$ (3 ، $A = 10^6$ (2 ، $A = \infty$ (1



شكل (2-8)

الحل:

1) نحسب نسبة التغذية الخلفية كما يلي:

$$\beta = \frac{R_1}{R_1 + R_F} = \frac{10K}{10K + 90K} = 0.1$$

ومنه بفرض أنّ: $A = \infty$

$$V_o / V_{in} = \frac{1}{\beta} = \frac{1}{0.1} = 10$$

2) باستخدام المعادلة (18-1)، و بمعرفة أن كسب الحلقة المفتوحة $A = \infty$ نجد:

$$\frac{V_o}{V_{in}} = \frac{A}{1 + A \cdot \beta} = \frac{10^6}{1 + 10^6 (0.1)} = 9.99990$$

نلاحظ أنّ: V_o / V_{in} يمكن أن نعدها بالنسبة لكل الحالات العملية لها القيمة نفسها إن كان: $A = 10^6$ أو: $A = \infty$.

3) في حالة $A = 10^3$ نجد:

$$\frac{V_o}{V_{in}} = \frac{10^3}{1+10^3(0.1)} = 9.90099$$

نلاحظ أن تناقص الكسب (A) إلى (1000) يخلق انزياحاً بحدود (1%) عن القيمة المثالية للكسب V_o/V_i عندما يكون $A = \infty$.

نلاحظ من المعادلة (18-1) أن القيم الصغيرة لـ (β) توافق كسباً أكبر لكسب الحلقة المغلقة.

من الواضح، من العلاقة (18-1)، أنه يجب على كلا (A,β) أن تكونا كبيرتين ليصبح V_o/V_{in} مساوياً لـ $(1/\beta)$. يدعى الجداء $(A\cdot\beta)$ بكسب الحلقة Loop gain و هو مفيد جداً في التنبؤ بسلوك نظام التغذية الخلفية. يشتق الاسم كسب الحلقة من تعريفه على أنه جداء الكسوب (جمع كسب)؛ في دارة التغذية الخلفية عند الانتقال حول الحلقة من دخل المكبر، خلال هذا المكبر، و خلال مسار التغذية الخلفية (مع فتح وصلة الجمع).

تعمل التغذية الخلفية السالبة على تحسين خواص المكبر بعدّة اتجاهات. بالنسبة لحالة المكبر غير العاكس، يمكن ملاحظة أن مقاومة الدخل المنظورة من قبل الاشارة (بالنظر مباشرة إلى النهاية +) تساوي إلى:

$$r_{in} = (1+A\cdot\beta)r_{id} \approx A\cdot\beta\cdot r_{id} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-23)$$

حيث (r_{id}) هي مقاومة الدخل التفاضلية للمكبر. تبين هذه المعادلة أن مقاومة الدخل عبارة عن (r_{id}) مضروبة بالعامل $(1+A\cdot\beta)$، و الذي يكون عادة أكبر بكثير من الواحد، و يساوي تقريباً كسب الحلقة $(A\cdot\beta)$. مثلاً، بفرض أنّ:

$$r_{id} = 20k\Omega \quad , \quad A = 10^5 \quad , \quad \beta = 0.01$$

عندها تكون:

$$r_{in} \approx (2\times10^3)(10^5)(0.01) = 20M\Omega$$

وهي قيمة عالية.

في حالة تابع الجهد يكون $\beta = 1$ ، و عندها تضرب (r_M) بكامل قيمة (A)، و الذي يؤدي إلى الحصول على مقاومة دخل عالية جداً، مما يفيد استخدام هذه الدارة في تطبيقات العزل.

بالنسبة للمكبر غير العاكس تتحسّن أيضاً مقاومة خرج الحلقة المغلقة عند تطبيق التغذية الخلفية السالبة، كمايلي:

$$r_{o(stage)} = \frac{r_o}{1 + A \cdot \beta} \approx \frac{r_o}{A \cdot \beta} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-24)$$

حيث (r_o) هي مقاومة خرج الحلقة المفتوحة للمكبر. تبين المعادلة (2-24) تناقص مقاومة الخرج بنفس العامل الذي ازدادت فيه مقاومة الدخل. تعد القيمة (75Ω) نموذجية للمقاومة (r_o)، فإذا كانت $A = 10^5$ ، $\beta = 0.01$ نحصل على:

$$r_{o(stage)} = 75 / 10^3 = 0.075\Omega$$

وهي قيمة قريبة جداً من القيمة المثالية الصفرية.

أخيراً، تنقص التغذية الخلفية السالبة التشويه distortion الناتج عن المكبر ذاته.

2-3-2) التغذية الخلفية في المكبر العاكس :

Feedback in The Inverting Amplifier

لمناقشة تأثير كسب الحلقة المفتوحة (A) و نسبة التغذية الخلفية (β) على كسب الحلقة المغلقة للمكبر العاكس، سنعود إلى المعادلتين (2-6,7):

$$\frac{V_{in}}{R_1} - \frac{V_i^-}{R_1} = \frac{V_i^-}{R_F} - \frac{V_o}{R_F} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-25)$$

$$V_i^- = -V_o / A \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-26)$$

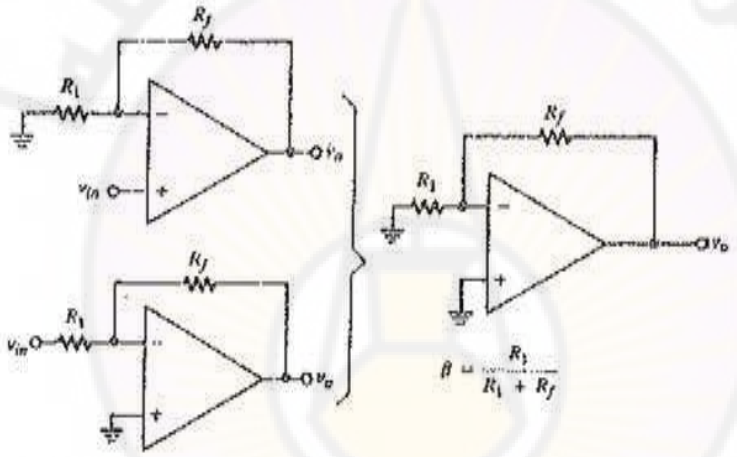
بتعويض المعادلة (2-26) في المعادلة (2-25) نحصل على:

$$\frac{V_{in}}{R_1} + \frac{V_o}{A \cdot R_1} = \frac{-V_o}{A \cdot R_F} - \frac{V_o}{R_F} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-27)$$

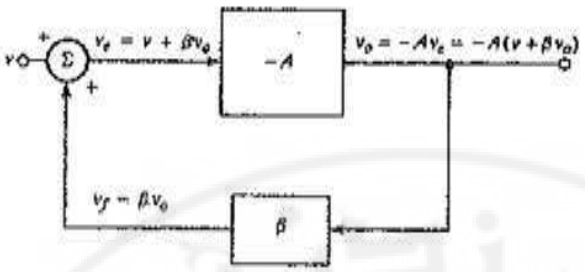
بحل المعادلة بالنسبة لـ $\frac{Vo}{V_{in}}$ نجد:

$$\frac{V_o}{V_{in}} = \frac{-R_f / R_1}{1 + (R_1 + R_f)/A \cdot R_1} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-28)$$

نلاحظ هنا مرة ثانية أنّ كسب الحلقة المغلقة يؤول إلى قيمته للمكبر المثالي ($-R_f / R_1$)، وذلك عندما يكون: $A = \infty$. نلاحظ أيضاً أن قيمة مقام المعادلة (2-28) هي نفسها بالنسبة للمعادلة (2-21) التي تعبر عن كسب الحلقة المغلقة للمكبر غير العاكس. بالإضافة لذلك، تعد الكمية $R_1 /(R_1 + R_f)$ أيضاً نسبة التغذية الخلفية (β) للمكبر العاكس.



شكل (2-9)



شكل (2-10)

يبين الشكل (2-9) هذه الحقيقة، والذي يظهر مسارات التغذية الخلفية لكلا التشكيلتين عند تأريض مدخليهما. الآن، بتصورنا لمخرج المكبر على أساس أنه منبع يولد إشارة التغذية الخلفية، وبتطبيق مبدأ التراكم، بامكاننا تحليل مساهمة منبع التغذية الخلفية بواسطة تأريض كل منابع الاشارة الأخرى. عندما نفعل ذلك، كما نلاحظ من الشكل (2-9)، فإننا نجد أن جهد التغذية الخلفية في كلا التشكيلتين يظهر عبر مجزئ الجهد $(R_1 - R_F)$، و تكون: $\beta = R_1/(R_1 + R_F)$ في كلتا الحالتين. نتيجة لهذه الحقيقة، بإمكاننا كتابة المعادلة (2-28) كما يلي:

$$\frac{V_o}{V_{in}} = \frac{-R_F/R_1}{1 + 1/A \cdot \beta} \quad \text{.....(2-29)}$$

لتوضيح مبدأ ونموذج التغذية الخلفية للمكبر العاكس، نرجع إلى الشكل (2-10). يشبه هذا المخطط الشكل (2-7b) للمكبر غير العاكس، ما عدا الإشارة إلى كسب الحلقة المفتوحة بالرمز $(-A)$. نلاحظ ايضاً أن وصلة الجمع عند الدخل تضيف الآن كلا المدخلين. بما أنّ (V_o) هو معكوس الآن، بحيث إنّ إضافة جهد التغذية الخلفية (الذي هو ذو جهد سالب الآن) إلى (V) يبقى الشيء نفسه كأننا طرحنا جهداً موجباً منه. بكلمات أخرى، لا يزال لدينا حالة التغذية الخلفية السالبة. نلاحظ أننا

نستخدم (V) ليمثل جهد دخل ما، بدلاً من تحديده على أنه جهد الدخل (V_{in})، بسبب أننا نرغب بإجراء بعض التعديل لهذا النموذج قبل أن يمثل حقيقة المكبر العاكس.

نجد من الشكل (2-10):

$$v = -A(V + \beta \cdot V_o) \quad \ldots\ldots(2-30)$$

بحلّ المعادلة بالنسبة لـ : V_o / V نجد:

$$\frac{V_o}{V} = \frac{-A}{1 + A \cdot \beta} = \frac{-1/\beta}{1 + 1/A \cdot \beta} \quad \ldots\ldots(2-31)$$

بمقارنة هذه المعادلة مع المعادلة (2-29) للمكبر العاكس، نرى اختلافاً بسيطاً. لذلك يجب تعديل نموذج الدارة المكافئة بحيث يولد النتيجة نفسها المعطاة من قبل المعادلة (2-29). يمكننا كتابة المعادلة (2-31) كما يلي:

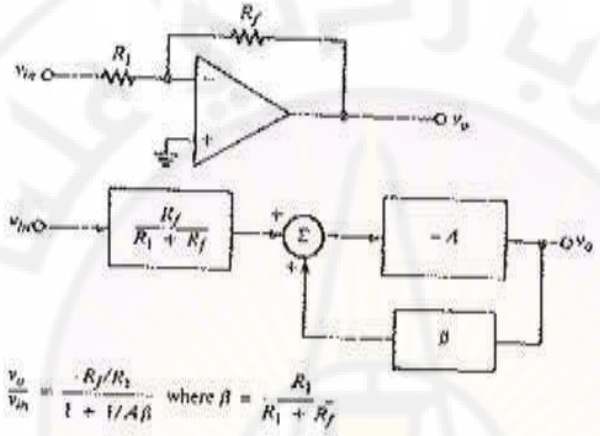
$$\frac{V_o}{V} = \frac{\dfrac{-(R_1 + R_F)}{R_1}}{1 + 1/A \cdot \beta} \quad \ldots\ldots(2-32)$$

بضرب الجانب اليميني للمعادلة (2-32) بالعامل: $R_F / (R_1 + R_F)$ ، نحصل على:

$$\frac{V_o}{V} = \left[\frac{-\left(\dfrac{R_1 + R_F}{R_1}\right)}{1 + 1/A \cdot \beta}\right] \frac{R_F}{R_1 + R_F} = \frac{-R_F / R_1}{1 + 1/A \cdot \beta} \quad \ldots\ldots(2-33)$$

تبين المعادلة $(2-33)$ أنّ ضرب معادلة النموذج بالثابت $R_F / (R_1 + R_F)$ يعطي تماماً النتيجة نفسها للمعادلة $(2-29)$ للمكبر العاكس بعد وضع: $V_{in} = V$. لذلك، يمكننا الآن تعديل نموذج المخطط الصندوقي للشكل $(2-10)$ بإضافة صندوق آخر يعمل على ضرب الدخل بالثابت $R_F / (R_1 + R_F)$. يبين الآن الشكل $(2-11)$ نموذج التغذية الخلفية الكامل.

نرى من هذا الشكل أن كسب الحلقة للمكبر العاكس هو $(A\cdot\beta)$، و هو نفسه بالنسبة للمكبر غير العاكس. يتبين من المعادلة (29 – 2)، إنه كلما كان كسب الحلقة المفتوحة أكبر، كلما اقترب كسب الحلقة المغلقة من قيمته في حالة المكبر العاكس المثالي والتي هي: $-R_F / R_1$.



شكل (2-11)

يمكننا مشاهدة أن مقاومة الدخل المنظورة من قبل منبع الإشارة الذي يقود المكبر العاكس تساوي:

$$r_{in} = R_1 + \frac{R_F}{1+A} \approx R_1 \quad \text{.....(2-34)}$$

تؤكد هذه المعادلة على أن مقاومة الدخل هي (R_1) للمكبر العاكس المثالي، حيث يكون فيه: $A = \infty$. يظهر أيضاً أن مقاومة الدخل هذه تتناقص بتزايد قيم (A).

كما بالمكبر غير العاكس، تتناقص مقاومة الخرج للمكبر العاكس بسبب التغذية الخلفية السالبة. حقيقة، فإن العلاقة بين مقاومة الخرج و كسب الحلقة تكون نفسها بالنسبة لكلا المكبرين:

$$r_{in(comp)} = \frac{r_{in}}{1 + A \cdot \beta} \approx \frac{r_{in}}{A \cdot \beta} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-35)$$

مسألة (2-4) محلولة:

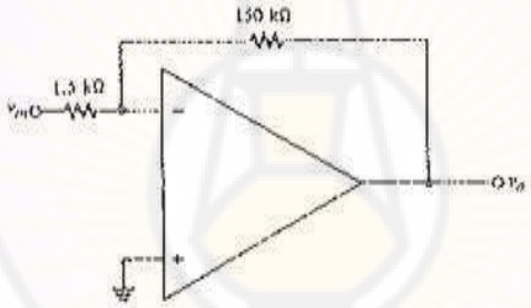
للمكبر المبين بالشكل (2-12) كسب حلقة مفتوحة (-2500) و مقاومة خرج حلقة مفتوحة (100Ω). أوجد:

١. قيمة كسب الحلقة.

٢. كسب الحلقة المغلقة.

٣. مقاومة الدخل المنظورة من قبل V_{in}.

٤. مقاومة خرج الحلقة المغلقة.



شكل (2-12)

الحل:

-1

$$\beta = R_1 / (R_1 + R_F) = 1.5K / (1.5K + 150K) = 9.9 \times 10^{-3}$$

$$A \cdot \beta = (2.5 \times 10^3)(9.9 \times 10^{-3}) = 24.75$$

-2

من المعادلة (1-29) نجد:

$$\frac{V_o}{V_{in}} = \frac{-R_F / R_1}{1 + 1/A \cdot \beta} = \frac{-150K/1.5K}{1 + 1/24.75} = -96.12$$

نلاحظ أن هذه القيمة هي أقلّ بحوالي 4% عن القيمة المثالية ، وهي:

$$-R_F / R_1 = -100$$

-3

من المعادلة (2-34) نجد:

$$r_{in} = R_1 + \frac{R_F}{1+A} = 1.5K + \frac{150K}{1+2500} = 1560\Omega$$

-4

من المعادلة (2-35) نجد:

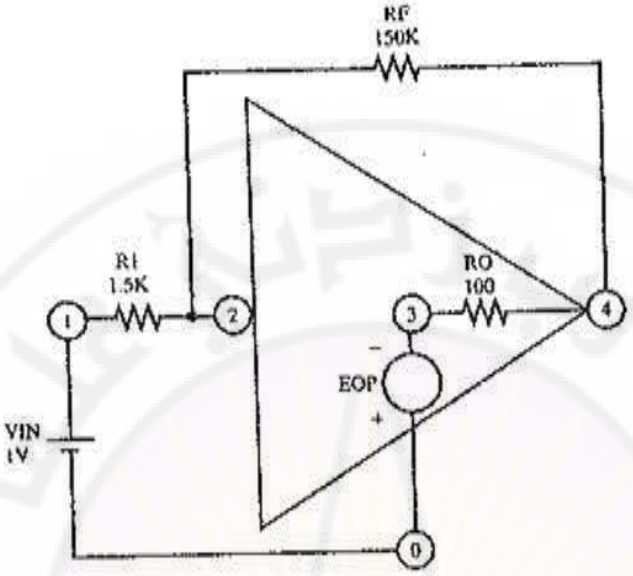
$$r_{o(stage)} = \frac{r_o}{1 + A \cdot \beta} = \frac{100}{1 + 24.75} = 3.88\Omega$$

مسألة (2-5) محلولة:

استخدام برنامج spice لايجاد كسب جهد الحلقة المغلقة، مقاومة الدخل المنظورة من قبل (V_{in})، و مقاومة خرج المكبر العاكس المبين في الشكل (2-12) للمسألة (2-4).

الحل:

يبين الشكل (2-13) امكانية استخدام منبع جهد محكوم بالجهد (EOP) لنمذجة مكبر عمليات بلغة spice. نلاحظ أن خاصية القلب inverting للمكبر محققة بوصل النهاية الموجبة ($N+$) للمنبع (EOP) إلى الأرض (العقدة الصفرية 0). يتمّ التحكم بمنبع الجهد بواسطة الجهد بين العقدتين (2,0) ($NC+, NC-$) ، لذلك تطابق العقدة (2) المدخل العاكس للمكبر المبين بالشكل (2-12). نجد أيضاً أنّ المكبر له مقاومة دخل لانهائية، حيث نجد دارة مفتوحة بين العقدتين (2,0).




```
EXAMPLE 13.6
VIN 1 0 1V
RI 1 2 1.5K
RF 2 4 150K
EOP 0 3 2 0 2500
RO 3 4 100
.DC VIN 1 1 1
.PRINT DC V(4) I(VIN)
.END
```

شكل (2-13)

بما أن: $V_{IN} = 1v$، معنى ذلك أن جهد الخرج عند العقدة (4)، $V(4)$ يُساوي عددياً كسب جهد الحلقة المغلقة. تبين نتائج تنفيذ البرنامج أنّ: $V(4) = -96.11$ و التي هي قيمة قريبة جداً من النتيجة المحسوبة في المسألة السابقة (4-2). تبين النتائج أيضاً أنّ مطال التيار المار في المنبع V_{IN} يساوي: $I(V_{IN}) = 0.641\,mA$ بحيث يمكن حساب مقاومة الدخل كمايلي:

$$r_{in} = \frac{V_{in}}{i_{in}} = \frac{V_{IN}}{|I(V_{IN})|} = \frac{1\,v}{0.641\,mA} = 1560\,\Omega$$

لإيجاد مقاومة الخرج للمكبر، يجب أن نحسب التيار المار خلال دارة القصر الموصولة إلى الخرج، لأنّ:

$$r_o = \frac{V_L\,(open\ circuit)}{i_L\,(short\ circuit)}$$

لنعد وجود منبع جهد وهمي dummy voltage source ذي قيمة (*VDUM*) صفرية موصول بين العقدتين (4,0)، مما يعمل على قصر الخرج إلى الأرض. نتيجة لذلك يكون التيار المار في (*VDUM*) هو تيار قصر الخرج. إذا أضفنا هذه الوصلة الدارة السابقة شكل (2-13) وكتبنا تعليمة *VDUM* وحساب التيار المار فيه نجد بعد التنفيذ أنّ:

$$I(VDUM) = 24.7\,A$$

ومنه نجد:

$$r_o = \frac{V(4)(open\ circuit)}{I(VDUM)(short\ circuit)} = \frac{96.11\,v}{24.7\,A} = 3.89\,\Omega$$

ونلاحظ أن هذه القيمة قريبة جداً من تلك المحسوبة في المسألة السابقة (2-4).

يمكننا الآن، بالإضافة للمناقشة السابقة حول موضوع التغذية الخلفية، أن نذكر ثانية بالعلاقة بين كسب الحلقة المغلقة المثالي والحقيقي المطبقة على المكبرات العاكسة وغير العاكسة، وفيما يلي هذه العلاقة:

$$actval\ \frac{V_o}{V_{in}} = \frac{(ideal\ closed-loop\ gain)}{1+1/A\cdot\beta} \qquad \ldots\ldots\ldots\ldots\ldots\ldots (2-36)$$

و منه نجد:

$$\frac{V_o}{V_{in}} = \frac{(R_1+R_f)/R_1}{1+1/A\cdot\beta} \qquad \text{(مكبر غير عاكس)}$$

$$\frac{V_o}{V_{in}} = \frac{-R_F / R_1}{1 + 1/A \cdot \beta} \qquad \text{(مكبر عاكس)}$$

نلاحظ في كلتا الحالتين أنه كلما كانت قيمة كسب الحلقة $(A \cdot \beta)$ أكبر اقترب كسب الحلقة المغلقة الحقيقي من كسب الحلقة المغلقة المثالي.

2-4) الاستجابة الترددية :

Frequency Response

2-4-1) الاستقرار Stability :

عندما نستخدم كلمة استقرار في دراسة مكبر ذي كسب عالٍ، يكون المقصود بذلك عادة خاصيّة سلوك المكبر، و ليس المقصود بذلك سلوك المهتزات oscillators. يعد المهتز وسيلة الكترونية تولّد بشكل ذاتي اشارة (ac) نتيجة لوجود تغذية خلفية موجبة. يكفي أن نعلم هنا أن الاهتزاز يتولّد بسهولة أكثر في المكبرات ذات الكسب العالي و المجال الترددي العريض، و الناتج عن تغذية خلفية موجبة تحدث من خلال عناصر ردّية reactive elements، كما هو معروف في مكبر العمليات ذي الكسب العالي جدّاً، و الذي عند تصميمه يجب الإنتباه إلى عدم حدوث الإهتزاز المحتمل، أي التأكيد أن يبقى مستقراً. عادة تميل المكبرات ذات قيم الكسب العالية عند الترددات العالية لتصبح غير مستقرة بسبب أن هذه الخواص تقوّي امكانية حصول التغذية الخلفية الموجبة خلال المكثفات الشاردة Stray الموجودة في دارة المكبر و وسيلة التكبير الالكترونية بالذات.

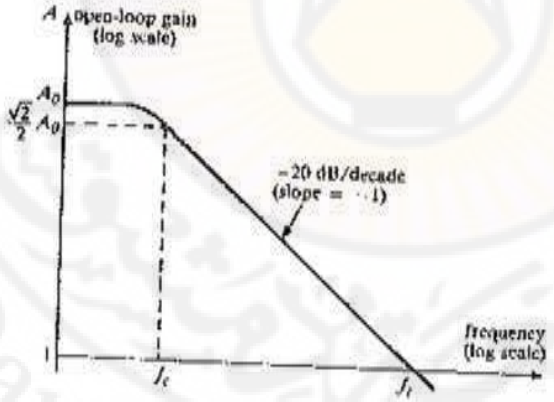
لتأمين حالة الاستقرار، يكون لمعظم مكبرات العمليات دارة تعويض داخلية تعمل على انقاص كسب الحلقة المفتوحة عند زيادة التردد. يدعى هذا النقصان بالكسب بالانحدار rolling-off لخواص المكبر. من الضروري أحياناً وصل شبكة انحدار خارجية لانقاص كسب الترددات العالية بسرعة أكبر. بسبب أن كسب الحلقة المفتوحة عند الترددات المنخفضة و الـ (dc) لمكبر عمليات هو عالٍ جدّاً، لذلك يجب

أن يبدأ الانحدار roll-off عند ترددات نسبياً منخفضة. نتيجة لذلك، يكون عرض المجال لمكبر العمليات في حالة الحلقة المفتوحة صغيراً بشكل عام.

في معظم مكبرات العمليات ينحدر الكسب، ضمن المجال الترددي المستخدم، بمعدل $-20dB/decade$ أو: $-6dB/octave$. يماثل هذا المعدل في هبوط الكسب، هبوط الكسب لمرشح تمرير منخفض (RC) من الدرجة الأولى. أي وسيلة تملك هبوطاً في الكسب مشابهاً لدارة (RC) وحيدة، يقال إنها تملك استجابة ترددية ذات قطب وحيد Single-pole . أعلى تردد عالٍ جداً معين، تملك الاستجابة الترددية لمكبر عمليات ترددات انكسار أخرى break frequencies ، أي إنّ الكسب يهبط بمعدّلات أكبر، و لو أنه يمكننا معالجة معظم المكبرات العملية من الناحية التحليلية على أنها تملك استجابة ذات قطب وحيد.

2-4-2) جداء الكسب بعرض المجال :

The Gain – Bandwidth Product



شكل (2-14)

يبين الشكل (2-14) خواص استجابة ترددية نموذجية لكسب الحلقة المفتوحة لمكبر عمليات لديه استجابة ترددية ذات قطب وحيد، مرسومة بتدريجات لوغارتمية كاملة (Log-Log). نستخدم هنا الرمز (F_c) للإشارة لتردد القطع Cutoff Frequency ، الذي هو عادةً، التردد الذي عنده ينخفض الكسب (A) بالعامل $(\sqrt{2}/2)$ من قيمته عند الترددات المتوسطة أو قيمة الـ (dc) المعبّر عنها بـ (A_o). نلاحظ أننا أطلقنا القيمة (1-) على ميل الاستجابة الترددية ذات القطب الوحيد. نجد من الشكل أيضاً التردد (F_t)، الذي هو، كما نلاحظ من الشكل، التردد الذي يهبط عنده كسب المكبر إلى القيمة (1) ، و الذي يساوي عملياً لجداء تردد القطع و كسب الترددات المتوسطة (أو المنخفضة، لا فرق هنا) (A_o)، أي:

$$F_t = A_o \cdot F_c \quad \cdots\cdots\cdots\

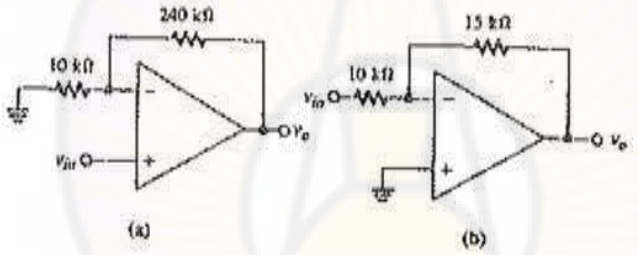
في تطبيق معين. يمكننا أن نكتب العلاقة التقريبية التالية التي تربط بين عرض مجال الحلقة المغلقة (BW_{CL}) وجداء الكسب بعرض المجال:

$$BW_{CL} = F_t \cdot \beta = A_o \cdot F_{CL} \cdot \beta \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-38)$$

حيث (β) هي نسبة التغذية الخلفية.

مسألة (2-6) محلولة:

في كل من المكبرين المبينين في الشكل (2-15)، فإن جداء الكسب بعرض المجال بحالة الحلقة المفتوحة يساوي إلى (10^6). أوجد ترددات القطع في تشكيلة الحلقة المغلقة المبينة لكل منهما.



شكل (2-15)

الحل:

١) في الشكل (2-15a) نجد:

$$\beta = \frac{R_1}{R_1 + R_F} = \frac{10K}{10 + 240K} = 0.04$$

من العلاقة (1-38) نجد:

$$BW_{CL} = F_t \cdot \beta = (10^6)(0.04) = 40\,KHz$$

بما أن المكبر هو مكبر (dc)، يكون تردد القطع للحلقة المغلقة هو نفسه عرض المجال الترددي لهذه الحلقة، أي (40 KHz).

٢) في الشكل (2-15b) نجد:

$$\beta = \frac{R_1}{R_1 + R_F} = \frac{10K}{10K + 15K} = 0.4$$

و منه:

$$BW_{CL} = (10^6)(0.4) = 400\ KHz$$

من المهم التنبيه إلى أنه في حالة المكبر غير العاكس، فإن كسب الحلقة المغلقة المثالي يكون $(1/\beta)$، مما يجعل المعادلة (2-38) مكافئة إلى:

$$BW_{CL} = F_t/(ideal\ closed\text{-}loop\ gain) \quad \cdots\cdots\cdots\cdots(2-39)$$

أو أنّ:

كسب الحلقة المغلقة المثالي × عرض مجال الحلقة المغلقة = جداء عرض المجال بالكسب. لشرح أهمية هذه العلاقة، نعود إلى الجزء (1) من المسألة (2-6). نلاحظ في هذه المسألة أنّ كسب الحلقة المغلقة المثالي يساوي إلى:

$$\frac{R_1 + R_F}{R_1} = \frac{250K}{10K} = 25$$

وبذلك يكون:

25 × عرض مجال الحلقة المغلقة = 10^6 أي إنّ:

عرض مجال الحلقة المغلقة = BW_{CL} ويساوي:

$$BW_{CL} = \frac{10^6}{25} = 40\ KHz \qquad (correct)$$

لا تعد المعادلة (2-39) صحيحة بالنسبة للمكبر العاكس، حيث نجد في الجزء (2) من المسألة (2-6):

كسب الحلقة المغلقة المثالي يساوي:

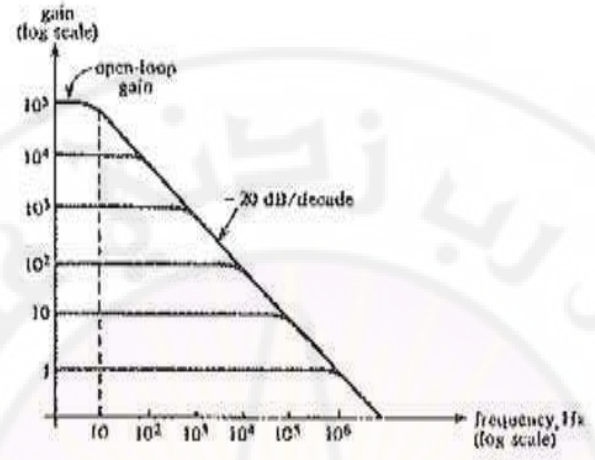
$$\frac{R_F}{R_1} = \frac{15K}{10K} = 1.5$$

فلو طبقنا المعادلة (2-39) الآن نحصل على:

$$BW_{CL} = \frac{10^6}{1.5} = 666.5\,KHz \qquad (incorrect)$$

بالرغم من أن بعض المؤلفين يستنتجون أن جداء الكسب بعرض المجال يساوي إلى جداء كسب الحلقة المغلقة بعرض مجال الحلقة المغلقة بغض النظر عن التشكيلة، إلا أننا رأينا أن هذا الاستنتاج غير حقيقي، و يجعل عرض المجال للمكبر العاكس أكبر من قيمته الفعلية. في حالة القيم الكبيرة لكسب الحلقة المغلقة، يكون عرض المجال الترددي متماثلاً إلى حد كبير بين المكبرين العاكس و غير العاكس، لكن عند قيم الكسب المنخفضة، يملك المكبر غير العاكس عرض مجال أكبر. مثال على ذلك، عندما يساوي كسب الحلقة المغلقة للواحد، يكون عرض المجال الترددي للمكبر غير العاكس ضعف قيمته بالنسبة للمكبر العاكس.

يبين الشكل (2-16) مجموعة نموذجية لمنحنيات الاستجابة الترددية لمكبر غير عاكس، حيث نجد مجالات الكسب بدءاً من قيمته للحلقة المفتوحة (10^5) إلى قيمته في الحلقة المغلقة عند قيمة الواحد. يبين هذا الشكل بوضوح كيف يتناقص عرض المجال الترددي مع تزايد كسب الحلقة المغلقة. نلاحظ أن عرض المجال عند الكسب الأعظمي (كسب الحلقة المفتوحة) يساوي فقط (10 Hz).



شكل (2-16)

2-4-3) المكبرات المعوّضة من قبل المستخدم :

User-Compensted Amplifiers

يوجد العديد من المكبرات المتوفرة تجارياً لها دارة تعويض ترددي داخلي لجعل الاستجابة الترددية تهبط roll off بمقدار ($20\,dB/decade$) على كامل المجال الترددي من (F_c) إلى (F_t) (شكل2-14). إلا إنه يوجد بعض المكبرات التجارية ليس لها مثل هذه الدارة وبالتالي يجب تعويضها بوصل شبكة انحدار خارجية من قبل المستخدم. هذه الشبكات تكون عادة عبارة عن دارات (RC) تختار من قبل المستخدم لتأمين جعل الاستجابة الترددية $20\,dB/decade$ في حالة الحلقة المغلقة التي يعمل عندها المكبر. تتضمّن عادة مواصفات صانعي مكبرات العمليات معادلات خاصة؛ لتحديد قيم عناصر شبكات الانحدار الخارجية، اعتماداً على كسب الحلقة المغلقة المطلوب.

يبين الشكل (2 – 17a) استجابة ترددية نموذجية لمكبر غير معوّض ترددياً. يكون التعويض حرجاً بشكل خاص عندما يعمل المكبر مع كسب حلقة مغلقة صغيراً، بسبب أن عرض المجال يكون كبيراً جداً، و تهبط استجابة المكبر بمعدل قد يكون **40 or 60 dB / decade**، معدّلات قد تعرّض استقرار المكبر للخطر. يبين الشكل (2 – 17a) أيضاً مثالاً على استجابة تمّ تعويضها إلى هبوط مقداره **20 dB / decade**، عندما يكون مرغوباً قيمة معينة خاصة لكسب الحلقة المغلقة (A_{cl}). نلاحظ أن معدّل الهبوط سيكون **40 dB / decade** لو تم استخدام مكبّر غير معوّض عند تلك القيمة لكسب الحلقة المغلقة.

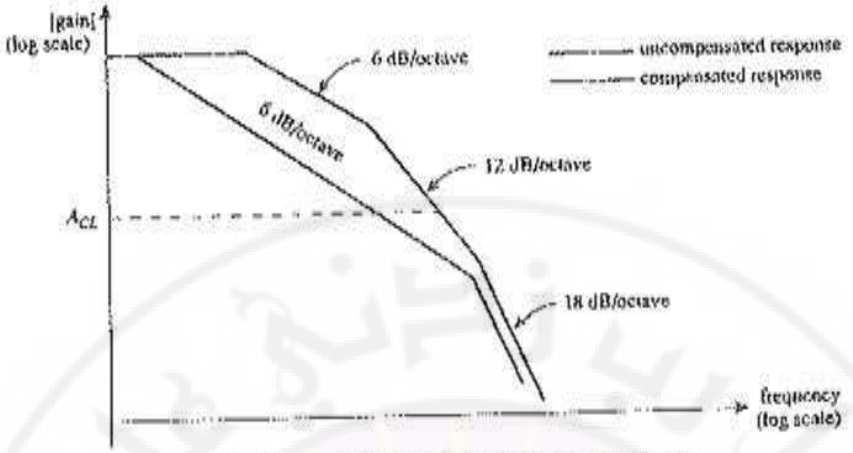
من الواضح أن التعويض ينقص عرض مجال المكبر. مع ذلك، فإنه حقيقي أنّ التعويض من قبل المستخدم يقدم عرض مجال أكبر للمكبر، من ذلك المكن تحقيقه بواسطة التعويض الداخلي الذي يسبّب هبوطاً مقداره **20 dB / decade** على كامل مجاله. نلاحظ أن هذه الشبكة توصل عادة إلى مرحلة داخلية للمكبر عند نهايات المكبر الخارجية المعرّفة بـ: "roll-off" أو "phase" أو "Frequency Compensation".

يدعى التعويض الخارجي المبين بالشكل (2 – 17b) بتعويض تخلّف الطور Lag phase compensation . يبين الشكل (2 – 17c) مثالاً على تعويض التقدم Lead compensation المستخدم لنيم تأثيرات سعات الدخل و السعات الشاردة. يتمّ اختيار مكثفة التغذية الخلفية (C_F)، بحيث يساوي تردد الانكسار (تردد الزاوية) الناتج عن تركيبة (R_F) و سعة الدخل التفرعية إلى تردد الانكسار الناتج عن (R_F و C_F).

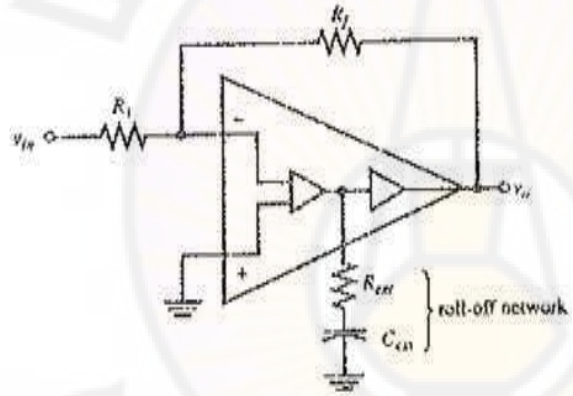
و منه:

$$\frac{1}{2\pi R_1 \cdot C_{stray}} = \frac{1}{2\pi R_F \cdot C_F}$$

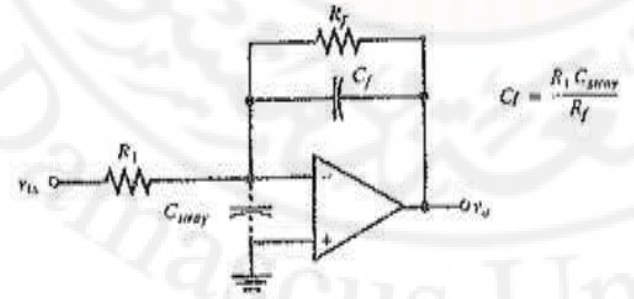
$$C_F = \frac{R_1 \cdot C_{stray}}{R_F} \qquad \ldots\ldots(2-40)$$



(a) Typical uncompensated and compensated frequency responses. The compensation ensures that the roll-off rate is 6 dB/octave at a desired closed-loop gain, A_{CL}.



(b) Typical external roll-off network, called *lag phase compensation*, and used to create a 6 dB/octave roll-off



(c) Use of feedback capacitance C_f to compensate for shunt capacitance at the input (lead compensation)

شكل (2-17)

2-5) معدل التباطؤ :

Slew-Rate

إنّ المكثفات التي استخدمت في دارة التعويض (الداخلي أو الخارجي) تحدّ من انجاز المكبر من وجهة نظر أخرى. عندما يقاد المكبر بواسطة اشارة خطوية أو نبضية، يجب أن تشحن المكثفة (المكثفات)، و تفرغ سريعاً لكي يحافظ المخرج على متابعة الدخل بشكل سليم. بما أن الجهد عبر مكثفة لا يمكنه أن يتغير آنياً، فهنالك حدود لمعدّل rate تغير جهد المخرج مع جهد الدخل. يدعى المعدّل الأعظمي الذي يمكن لجهد خرج مكبر أن يتغير وفقاً له بمعدّل التباطؤ (أو معدّل الاستدارة) $S.R$، و يعطى بالفولت لكل ميكرو ثانية.

من غير الممكن لأي موجة (دخل، أو خرج) أن تتغير من مستوى إلى آخر عند زمن صفري. يوافق التغيّر الآني لمعدّل تغير لا نهائي، و الذي هو غير ممكن في أي نظام فيزيائي. لذلك، فإن انجاز المكبر محدود بواسطة معدل التباطؤ له، وبذا نهتم عادة هنا فقط بمدى التغير الكلي في الجهد (ΔV)، على فترة زمنية غير صفرية (Δt). لتبسيط المسألة، سوف نفترض أن التغير هو خطي بالنسبة للزمن، أي لدينا موجة صاعدة خطياً ramp waveform كما هو مبين بالشكل (2-18).

يكون معدل التغير لهذا النوع من الموجات هو التغير في الجهد مقسوماً على الفترة الزمنية التي يستغرقها هذا التغيّر:

$$rate\ of\ change = \frac{V_2 - V_1}{t_2 - t_1} = \frac{\Delta V}{\Delta t} \quad Volts/Second \quad \ldots\ldots\ldots\ldots(2-41)$$

بما أن القيمة المنخفضة لمعدّل التباطؤ لمكبر هي المعدّل الأعظمي الذي يمكن أن يتغير عنده المخرج، فإننا لا نستطيع سوق المكبر بأي نوع من موجات الدخل التي تجبر المخرج ليتجاوز ذلك المعدّل. مثلاً لو أن معدّل التباطؤ كان ($10^6\ v/S$) (قيمة

نموذجية)، فإننا لا نستطيع قيادة مكبر ذي كسب واحدي بإشارة تتغير من (+5v → -5v)، بزمن قدره (0.1 μS)، بسبب أنه يلزم للخرج أن يتغير بمعدّل:

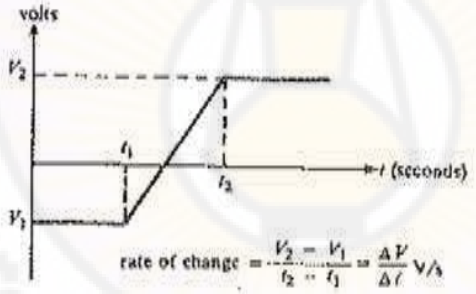
$$\Delta V / \Delta t = 10v / (10^{-7} S) = 10^{8} v / S$$

بشكل مماثل، لا يمكننا قيادة مكبر ذي كسب يساوي (10) مع دخل يتغير من (0v → 10v) خلال (1 μS) بسبب أن ذلك يتطلب من الخرج أن يتغير من (0v → 10v) خلال (1 μS) معطياً:

$$\frac{\Delta V}{\Delta t} = \frac{10}{10^{-6}} = 10^{7} v / S$$

عندما نقول أننا لانستطيع قيادة مكبر بهذه القيم للدخل، نقصد بذلك، بشكل بسيط، أننا لا يمكن القيام بذلك والحصول على خرج مطابق بشكل دقيق للدخل.

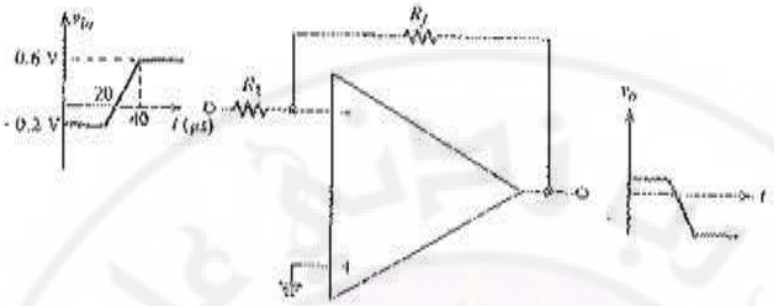
في مواصفات المكبرات، يعطى معدّل التباطؤ عادة بواحدة $v / \mu S$.



شكل (2-18)

مسألة (2-7) محلولة:

لمكبر العمليات المبين بالشكل (2-19) معدل تباطؤ ($0.5 v / \mu S$). لو طبق على الدخل موجة منحدرة ramp ، ما هو كسب الحلقة المغلقة الأعظمي الممكن للمكبر بدون تجاوز معدّل تباطئه.



شكل (2-19)

الحل :

يساوي معدّل تغير الدخل:

$$\frac{\Delta V}{\Delta t} = \frac{V_2 - V_1}{t_2 - t_1} = \frac{0.6 - (-0.2)}{40 - 20} = 4 \times 10^4\ v/S$$

بما أنّ معدّل النباطؤ هو:

$$0.5\frac{V}{\mu S} = 5 \times 10^5\ v/S$$

فإن الكسب الأعظمي المسموح هو:

$$\frac{5 \times 10^5}{4 \times 10^4} = 12.5$$

نلاحظ أنّ المكبر موصول كمكبر عاكس، أي أنّ الخرج يتغير بشكل معاكس للدخل أي من الموجب إلى السالب، بكسب مقداره (-12.5) ليغير الخرج من:

$$(-12.5)(-0.2) = +2.5\ v$$

إلى: $(-12.5)(0.6) = -7.5\ v$ خلال $(20\ \mu S)$ تقريباً:

$$\frac{\Delta V}{\Delta t} = \frac{10\,v}{20\,\mu S} = 0.5\,v/\mu S$$

وهي مواصفات معدل التباطؤ نفسها المعطاة في المسألة.

يستخدم معدّل التباطؤ – كإنجاز خاص للمكبرات– في تطبيقات نبضات أو موجات خطوية للاشارة الكبيرة، التي تودي بالخرج ليتأرجح خلال جزء كبير من مجاله الكلّي و الذي هو (v_{p-p} 20). بالإضافة إلى ذلك، يفرض معدّل التباطؤ تحديداً على معدّل تغير الخرج بغض النظر عن طبيعة شكل موجة الاشارة. بشكل خاص، لو كانت الإشارة جيبية، أو موجة عقدية Complex تحتوي العديد من الترددات المختلفة، عندها يجب التأكيد من عدم حدوث مطال اشارة كبير مع مركبة تردد عالية قد تودي إلى تجاوز الخرج لمعدّل التباطؤ.

تتغير الاشارات ذات التردد العالي (بشكل مستمر) بمعدّلات سريعة، فلو كانت مطلاقها كبيرة، بحيث يتمّ تجاوز مواصفات معدّل التباطؤ، فسيحصل تشويه على اشارة الخرج. لذلك من المهم التأكد أن تكون المركبات الترددية ضمن عرض مجال المكبر كما هو محدّد في الفقرة (2-4)، و تكون هذه المركبات أيضاً ضمن حدود معدّل التباطؤ. تعين آخر بعد التردد الأعظمي العامل للمكبر على كلا عرض المجال الترددي و معدّل التباطؤ، حيث يعتمد الأخير بالدرجة نفسها على المطال والتردد.

عندما يكون خرج مكبر يحمل موجة جيبية: $V_o(t) = K \sin \omega t$ ، فإنه من الممكن رؤية (بإجراء التفاضل بالنسبة للزمن) أن الإشارة لها معدل تغير أعظمي يعطى:

$$rate\ of\ change\,(\max) = K\omega\ \ v/S \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-42)$$

حيث:

K = مطال القمة للموجة الجيبية بالفولت، و ω = التردد الزاوي بالراديان لكل ثانية.

تبين المعادلة (2-42) بوضوح تناسب معدل التغير مع كلا مطال و تردد الإشارة. لو رمزنا لـ (SR) بمعدّل التباطؤ للمكبر، عندها يمكن أن نكتب:

$$K\cdot\omega \le S \quad or \quad K(2\pi F)\le S \qquad \text{.....(2-43)}$$

تسمح لنا هذه المتراجحة بحل مسألتنا بالنسبة للتردد الأعظمي F_s (max)، الذي يوافق تحديدات معدل النباطؤ لخرج مكبر:

$$F_s(\max) = \frac{S}{2\pi K}\ Hz \quad or \quad \omega_s(\max) = S/K\ \ rad/S \qquad \text{.....(2-44)}$$

نؤكد هنا ثانية أن التردد F_s (max) هو حدود التردد المفروض من قبل معدل النباطؤ لوحده، أي، بغض النظر عن تحديدات عرض المجال. تطبق المعادلة (2-44) أيضاً على الاشارات الجيبية فقط. عند معالجة أشكال موجات مركبة تحتوي العديد من المركبات الترددية، عندها يجب أن يكون معدل النباطؤ كبيراً قدر الامكان ليؤمن المعادلة (2-44) بالنسبة للمركبة الترددية الأعلى. بالاعتماد على علاقات الطور، يمكن اضافة معدلات تغير أعظمية جديدة أيضاً.

مسألة (2-8) محلولة:

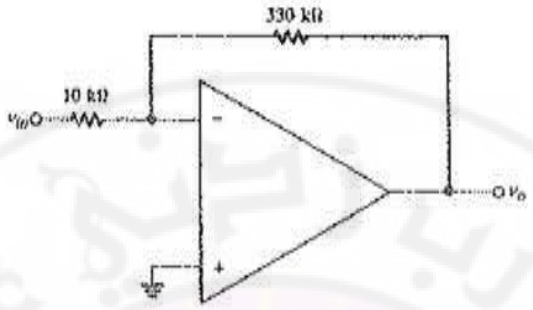
لمكبر العمليات المبين بالشكل (2-20) معدل تباطؤ $(0.5v/\mu S)$. يجب أن يكون المكبر قادراً على تكبير اشارات الدخل التالية:

$$V_1 = 0.01\sin(10^6 t) \qquad V_2 = 0.05\sin(350\times10^3 t)$$

$$V_3 = 0.1\sin(200\times10^3 t) \qquad V_4 = 0.2\sin(50\times10^3 t)$$

1- حدد فيما إذا كان الخرج سيكون مشوّهاً أو لا؛ طبقاً لتحديدات معدّل التباطؤ لأي دخل.

2- إذا كان هنالك تشويه، أوجد العلاج لذلك، بدون العمل على تغيير اشارات الدخل.



شكل (2-20)

الحل :

1- يجب علينا أن نفحص كل تردد للتحقّق من أنّ:

$$\omega \le \omega_S(\max) = S / K \quad rad / S$$

نلاحظ أن (K) هو مطال القيمة في خرج المكبر، بحيث يجب ضرب كل مطال دخل بكسب الحلقة المغلقة قبل انجاز الفحص. بفرض أننا سنستخدم كسب الحلقة المغلقة المثالي، عندها يكون لدينا:

$$V_o / V_{in} = -R_F / R_1 = -330/10 = -33$$

لذلك سيكون الحدّ الأعلى لـ (ω) بالنسبة لكل مركبة؛ اشارة مساوية إلى $S/(33\,K_i)$، حيث (K_i) هو مطال القمة لاشارة الدخل.

V_1 : $\omega_S(\max) = S/(33K_i) = 0.5\times10^6/(33)(0.01) = 1.515\times10^6$

$$\omega = 10^6 < 1.515\times10^6 \qquad (ok)$$

V_2 : $\omega_s(\max) = 0.5\times10^6/(33)(0.05) = 303.03\times10^6$

$\omega = 350\times10^3 > 303.03\times10^6$ *(not ok)*

V_3 : $\omega_s(\max) = 0.5\times10^6/(33)(0.1) = 151.5\times10^3$

$\omega = 200\times10^3 > 151.5\times10^3$ *(not ok)*

V_4 : $\omega_s(\max) = 0.5\times10^6/(33)(0.2) = 75.75\times10^3$

$\omega = 50\times10^3 < 75.75\times10^3$ *(ok)*

نلاحظ أن (V_2,V_3) كليهما سيتجاوزان مواصفات معدّل التباطؤ. نتيجة لذلك سيحصل تشويه في اشارة الخرج.

2- بما أنه لا يمكن تغيير مطالات اشارة الدخل أو الترددات، فهنالك طريقتان لعلاج المشكلة:

a) الحصول على مكبر بمعدل تباطؤ أكبر أو b) انقاص كسب الحلقة المغلقة للمكبر الخطي. سنعالج كلتا الحالتين:

a) يجب على معدل التباطؤ للمكبر الجديد أن يؤمن مايلي بالوقت نفسه:

$S/(33)(0.05) \geq 350\times10^3$ for V_2

و:

$S/(33)(0.1) \geq 200\times10^3$ for V_3

تكون هاتان المتراجحتان مكافئتين لـ:

$S \geq 0.5775\times10^6$ v/s and $S \geq 0.66\times10^6$ v/s

لذلك يجب استخدام مكبر له معدّل تباطؤ يساوي على الأقل:

$$0.66\times10^{6}\,v/S \quad or: \quad 0.66v/\mu S$$

b) لو أردنا الإبقاء على المكبر الحالي المفروض في المسألة، عندها يجب انقاص كسب الحلقة المغلقة (G) بحيث يتمّ تأمين كلتا الحالتين:

$$0.5\times10^{6}/0.05G \geq 350\times10^{3} \qquad for \quad V_2$$

و:

$$0.5\times10^{6}/0.1G \geq 200\times10^{3} \qquad for \quad V_3$$

تكون هاتان المتراجحتان مكافئتين إلى:

$$G \leq 28.57 \qquad and \qquad G \leq 25$$

لذلك يجب على كسب الحلقة المغلقة الأعظمي أن يكون (25). يمكن انجاز هذا الحدّ بتغيير المقاومة $(330\,K)$ في الشكل (20-2)، لتصبح ذات قيمة $(250\,K)$.

للتأكد من أن دارة مكبر عمليات سوف لن تشوه إشارة ما ذات تردد (F)، عندها يلزم تأمين الشرطين التاليين:

$$F \leq BW_{CL} \qquad \text{.....(2-45)}$$

$$F \leq S/2\pi K \qquad \text{.....(2-46)}$$

إذا كانت الإشارة عبارة عن موجة مركبة تحتوي على مركبات ترددية متعدّدة، عندها يجب على التردد الأعلى من هذه المركبات الترددية أن تؤمن كلا الشرطين. نلاحظ أن كلا الشرطين يعتمدان على كسب الحلقة المغلقة: قيم الكسب الكبيرة تنقص (BW_{CL}) و تزيد من قيمة (K)، فكلما كان كسب الحلقة المغلقة أكبر كان تحقيق الشرطين أصعب، و احتمال تشويه الإشارة أكبر.

لقد وجدنا أنّ معدل تباطؤ مكبر يؤثر على مقدرة المكبر لتعقّب أو متابعة التغيرات السريعة لنبضة الدخل، إذا كان على جهد الخرج أن يتغير ضمن مجال $\Delta V(v)$ ، فإن الزمن الأدنى الممكن الذي يمكن خلاله أن يحدث هذا التغير هو:

$$\Delta t = \frac{\Delta V}{S} \sec onds \quad \cdots\cdots (2-47)$$

حيث (ΔV) هو تغير جهد الخرج الكلي. فيما يتعلّق بدخل المكبر، فإن الزمن الأدنى المسموح لتغير جهد دخل (ΔV_{in}) بالفولت، هو:

$$\Delta t = \frac{(A_{CL}) \cdot \Delta V_{in}}{S} \sec onds \quad \cdots\cdots (2-48)$$

حيث: A_{CL} هو كسب الحلقة المغلقة.

يؤثر عرض المجال لمكبر أيضاً على الزمن اللازم لتغير جهد خرجه استجابة لنبضة دخل. نحن نعلم سابقاً أن زمن الصعود (t_r) rise time لنظام ذي قطب وحيد يساوي إلى:

$$t_r = \frac{0.35}{BW} \sec onds \quad \cdots\cdots (2-49)$$

نعرف زمن الصعود بأنه الزمن اللازم ليتغير جهد من **(10%)** من قيمته النهائية إلى **(90%)** من قيمته النهائية أيضاً. لذلك، لو أردنا للخرج أن يتبع نبضة ما خلال تغيراتها الزمنية الكاملة (Δt) بالثانية، عندها يجب على عرض المجال أن يكون أكبر مما هو مطلوب ومحدّد في المعادلة (2-49)، بكلمات أخرى، تتطلب المعادلة (2-49) عرض مجال مساوٍ إلى: $BW = 0.35/t_r$ للوصول إلى زمن الصعود (t_r)، لكن $BW = 0.35/\Delta t$ سوف لن تكون كافية للسماح بتغيرات جهد كاملة خلال الزمن (Δt) بالثانية.

نستنتج من ذلك أن كلاً معدل التباطؤ و عرض المجال يؤثران على الزمن الأدنى (Δt) ، الذي يمكن لخرج مكبر أن يتغير خلال (ΔV) بالفولت. لو أننا سمحنا الآن لـ

(Δt) أن تكون الزمن الكلي الذي يتغير خلاله جهد الدخل، عندها يجب على المكبر أن يؤمن كلا الشرطين التاليين لكي يمكن للمكبر تعقّب أو متابعة الدخل بدون تشويه:

$$\frac{\Delta V}{S} \leq \Delta t \quad \ldots\ldots\ldots\

$$V_o / V_{in} = 1 + \frac{R_F}{R_1} = 1 + \frac{20}{20} = 2$$

لذلك يتغير الخرج من $2(-2) = -4\,v$ إلى $2(5) = 10\,v$ معطياً تغيراً في الخرج مقداره: $\Delta V = 4 + 10 = 14\,v$. يحدث تغير الجهد عند زمن مقداره $(5\,\mu S)$، كما هو مبين بالشكل، لذلك نجد:

$$\frac{\Delta V}{S} = \frac{14\,v}{4 \times 10^6\,v/S} = 3.5\,\mu S < 5\,\mu S = \Delta t$$

نجد نتيجة لذلك أن الشرط (2-50) محقق. إذاً، بما أنّ:

$$\beta = \frac{R_1}{R_1 + R_F} = \frac{20}{40} = 0.5$$ فلدينا:

$$BW_{CL} = \beta \cdot F_t = 0.5(2\,MHz) = 1\,MHz$$

و منه:

$$\frac{0.35}{BW_{CL}} = \frac{0.35}{10^6} = 0.35\,\mu S << 5\,\mu S = \Delta t$$

أي إنّ الشرط الأخير (1-51) مؤمن أيضاً، ونستنتج عدم حصول تشويه على الإشارة في خرج المكبر.

2-6) تيارات وجهود الانزياح :

Offset Currents and Voltages

بعيداً عن الحالة المثالية لمكبر العمليات، تكون القيمة الفعلية لجهد خرجه عندما يكون كلا جهدي دخله صفراً، تكون هذه القيمة لا تساوي الصفر وتدعى جهد انزياح الخرج Output offset voltage. يكون انزياح الخرج عادة عبارة عن مستوى انحياز مستمرّ، بحيث يضاف إلى تغيرات الإشارة الموجودة في الخرج؛ لو كان استخدام مكبر العمليات فقط في حالة الإشارات المتناوبة (ac)، عند ذلك من الممكن ربط مكثفة في خرج المكبر لمنع هذه المركبة المستمرّة الناتجة عن الانزياح من الوجود مع الإشارة الأساسية في الخرج. من جهة أخرى، يمكن لمكثفة الربط المستخدمة أن تكون

كبيرة جداً بشكل غير عملي؛ لو تمّ استخدامها في حالة ترددات منخفضة ومستويات ممانعة صغيرة. مسألة أخرى تظهر هنا، هو أنه يجب تأمين مسار مستمرّ (dc) دائم بين كل دخل للمكبر والأرض ليسمح بتدفق تيارات الانحياز. يمكن في الواقع إهمال الانزياحات الصغيرة التي من رتبة بضعة ميلّي فولت، خاصة إذا كانت تغيرات مطال الإشارة كبيرة بالنسبة لها. لكن في التطبيقات الدقيقة لمكبرات العمليات مثل معالجة الاشارة ذات الدقة العالية بمستويات منخفضة، وترددات منخفضة يجعل حتى الإنزياحات الصغيرة جداً ذات تأثير سيء.

لا يخصص صانعو مكبرات العمليات عادة انزياحاً محدّداً لمكبراتهم، بسبب اعتماد مستوى الانزياح على كسب الحلقة المغلقة المحدّد من قبل المصمّم عند اختياره لقيم المكوّنات الخارجية بدلاً من ذلك، يتمّ تخصيص انزياح الدخل input offsets، ومنه يعمل المصمّم من خلال ذلك على حساب انزياح الخرج في تطبيق معين. تكون جهود انزياحات الخرج ناتجة عن ظاهرتي دخل مميّزتين: تيارات انحياز الدخل، وجهد انزياح الدخل. يمكننا أن نستخدم مبدأ التراكم لتحديد مساهمة كلّاً من تأثيرات الدخل هذه على جهد انزياح الخرج. يمكن الرجوع إلى المراجع المختلفة لاجراء هذه الحسابات و الدخول في تفصيلات هذا الموضوع.

في الواقع ومن الناحية العملية، تكون لمعظم مكبرات العمليات نهايتان يمكن وصل مقاومة متغيرة خارجية بينهما لتعديل جهد الخرج إلى قيمة الصفر؛ عندما تكون مداخل المكبر مؤرضة. تدعى هذه العملية، بالتصفير Zeroing أو الموازنة balancing للمكبر. من ناحية أخرى، تتعرض مكبرات العمليات لما يسمّى بالجرف drift ، وهو عبارة عن تغيّر خصائصها مع الزمن، و مع درجة الحرارة بشكل أساسي. في التطبيقات التي يكون مرغوباً فيها أن تكون الانزياحات صغيرة للغاية، وأن تكون تأثيرات الجرف drift أقلّ ما يمكن؛ تقدّم الصناعة مكبرات عمليات تعرف بالمكبرات

المستقرّة بواسطة التقطيع chopper-stabilized Amp. في هذا النوع من المكبرات، تقوم مقطّعات اشارة داخلية بتحويل الزياح الـ (dc) إلى إشارة (ac)، تكبّر، و تستخدم لتعديل خصائص المكبر بحيث يعيد الخرج نفسه أوتوماتيكياً إلى قيمة الصفر، (يمكن الرجوع إلى المراجع المختصّة بهذا الموضوع لزيادة المعرفة).

2-7) مواصفات مكبر العمليات :

Operational Amplifier Specifications

من مكبرات العمليات الشعبية الرخيصة الثمن ذات الأغراض العامّة هي الدارة المتكاملة (741) التي صنّعت من قبل شركات متعدّدة، فمثلاً صنعت شركة فيرشايلد Fairchild مثل هذه الدارة ووضعتها تحت اسم: $\mu A741$, $\mu A741A$, $\mu A741C$, $\mu A741E$ تختلف هذه النسخ عن بعضها ببعض المواصفات الخاصّة و تميّز عن بعضها بالأحرف (A,C,E). تكون عادة الدارات ذات المواصفات العسكرية أكثر جودة عن مثيلتها ذات المواصفات التجارية. فمثلاً تكون مجال درجات الحرارة العاملة للنسخ العسكرية $(\mu A741, \mu A741A)$ بين $-55^{\circ}C \rightarrow +125^{\circ}C$ ، بينما يكون المجال الحراري للنسخ التجارية $(\mu A741C, \mu A741E)$ بين: $0^{\circ}C \rightarrow +70^{\circ}C$. مثال آخر على المواصفات هو جهد انزياح الدخل. فمثلاً يكون هذا الجهد بالنسبة للدارة $(\mu A741)$ عند درجة حرارة $(25^{\circ}C)$ ذا قيمة نموذجية $(1mV)$ لكن يمكن أن يصل حتى $(5mV)$. يجب عادة على مصمّمي الدارات أن يأخذوا أثناء تصميمهم مواصفات الحالة الأسوأ بالحسبان. ومن بين المواصفات أيضاً نسبة الرفض بالنمط المشترك $(CMRR)$ التي تعطى عادةً بالديسبل ، وسوف نجد في نهاية الكتاب ملحقاً لمواصفات مكبر العمليات $(\mu A741)$ والذي يمكن أن نستخلص منه النتائج أو الملاحظات التالية:

1- يمكن لكسب الجهد للحلقة المفتوحة للمكبر $\mu A741$ أن يزيد من $(90dB)$

إلى حوالي ($110\,dB$)، عندما تتغير بحالات جهد التغذية من ($2 \rightarrow 20\,v$). مما يعني أن تطبيق جهود تغذية منخفضة يؤدي إلى قيم منخفضة لكسب الحلقة المفتوحة.

2- ما بعد التردد ($100\,Hz$)، تهبط قيمة الـ $CMRR$ للدارة $\mu A741E$ بمعدّل $20\,dB/decade$ وهو سلوك نموذجي لهذه النسبة للرفض المشترك لمكبر عمليات.

3- يتناقص عرض المجال الترددي للحلقة المغلقة للدارة $\mu A741$ خطياً مع تزايد درجة حرارة المحيط، حيث يصل قيمته عند الدرجة (120°C) حوالي 80% من القيمة عند الدرجة (20°C).

مسائل غير محلولة:

مسألة (2-10):

صمّم دارة مكبر عمليات عاكس ليقدّم جهد خرج ($10\,v$) عندما يكون جهد اشارة المنبع المطبق على دخله ($1\,v$) و مقاومة المنبع ($10\,k\Omega$).

$$Ans: \quad R_1 = 10\,K \quad , \quad R_F = 200\,K$$

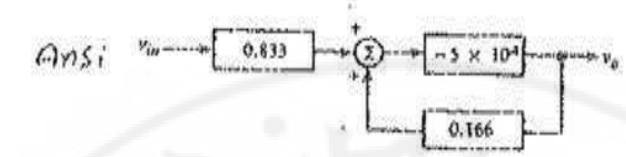
مسألة (2-11):

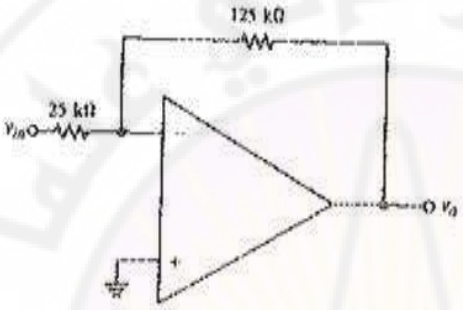
لمكبر العمليات المبين بالشكل (2-22) كسب حلقة مفتوحة (5×10^4). ارسم المخطط الصندوقي لنموذج التغذية الخلفية للتشكيلة المبينة. سمّ كل صندوق بمحتواه العددي الصحيح.

مسألة (2-12):

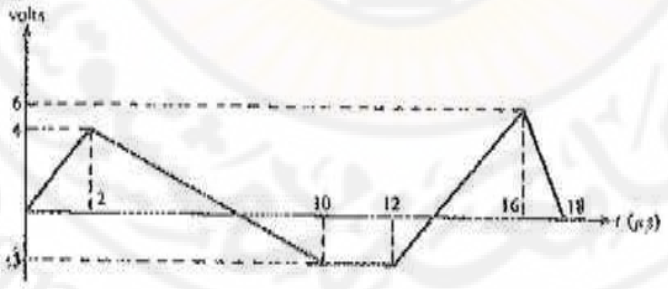
بفرض لدينا مكبر ذو تكبير واحدي مطبق على دخله الموجة المبينة بالشكل (2-23)، ما معدّل التباطؤ الأدنى اللازم لكيّ تمرّ هذه الموجة بدون تشويه.

$$Ans: \quad 3v/\mu S$$





شكل (2-22)



شكل (2-23)

2-8) تطبيقات مكبرات العمليات :

Applications Operational Amplifiers

سنقوم في هذه الفقرة بدراسة بعض التطبيقات المفيدة و الشائعة لمكبرات العمليات، مثل: المهتزات، المرشحات، و تشكيل الموجات. سوف نفترض في معظم الحالات أن مكبرات العمليات هي مثالية، إلا إذا ذكر غير ذلك في مثال محدّد.

2-8-1) جمع الجهود :

Voltage Summation

لقد وجدنا أنه من الممكن تدريج Scale جهد اشارة معين، أي، ضربه بثابت معين، من خلال اختيار ملائم لمقاومات خارجية تحدّد كسب الحلقة المغلقة لدارة المكبر. يمكن انجاز هذه العملية بتشكيلة العاكس أو غير العاكس. من الممكن أيضاً جمع عدة جهود اشارات بدارة مكبر عمليات واحد و تدريج كل منها بالوقت نفسه بعامل مختلف. مثلاً، إذا كان لدينا المداخل (V_1, V_2, V_3) فإنه بالإمكان توليد خرج مساوٍ إلى: $2V_1 + 0.5V_2 + 4V_3$. يدعى هذا الجمع بالتركيبة الخطية للجهود (V_1, V_2, V_3)، وتدعى الدارة التي تولّد ذلك دارة تركيبية خطية، في الغالب.

يبين الشكل (2-24) دارة مكبر عاكس يمكن أن يستخدم لجمع و تدريج ثلاث اشارات دخل. نلاحظ اشارات الدخل (V_1, V_2, V_3) مطبقة عبر مقاومات منفصلة (R_1, R_2, R_3) على وصلة الجمع للمكبر، مع وجود مقاومة تغذية خلفية وحيدة (R_F). تعد المقاومة (R_C) مقاومة تعويض الانزياح للمكبر.

لاشتقاق علاقة خرج هذا المكبر، نكتب، اعتماداً على الفقرات السابقة بفرض أن المكبر مثالي:

$$i_1 + i_2 + i_3 = i_F \quad \ldots\ldots\ldots\

$$\frac{V_1}{R_1}+\frac{V_2}{R_2}+\frac{V_3}{R_3}=\frac{-V_o}{R_F} \quad \text{.....(2-53)}$$

بحل المعادلة بالنسبة لـ (V_o) نجد:

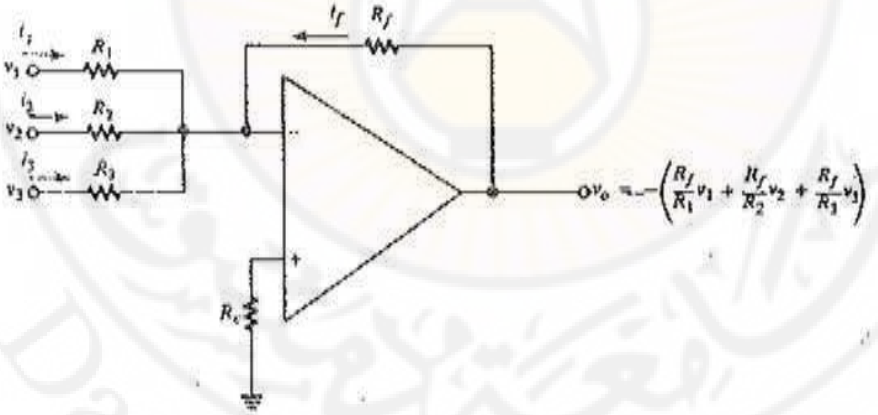
$$Vo=-\left(\frac{R_F}{R_1}V_1+\frac{R_F}{R_2}V_2+\frac{R_F}{R_3}V_3\right) \quad \text{.....(2-54)}$$

تبين المعادلة (2-54) أنّ الخرج هو عبارة عن الجمع المعكوس للداخل ذات تدريج منفصل، و الذي يدعى أحياناً بالجمع الموزون Weighted sum ، أو تركيب خطي للمداخل، باختيار ملائم لقيم (R_1, R_2, R_3) يمكننا جعل عوامل التدريج —متساوية لأي ثابت نرغب به، ضمن الحدود العملية. إذا اخترنا قيم المقاومات متساوية أي: $R_1 = R_2 = R_3 = R_F$ ، عندها نحصل:

$$V_o=-\frac{R_F}{R}(V_1+V_2+V_3) \quad \text{.....(2-55)}$$

وباختيارنا: $R_F = R$ نجد:

$$V_o=-(V_1+V_2+V_3) \quad \text{.....(2-56)}$$



شكل (2-24)

يمكن في الواقع توسيع هذا المبدأ إلى عدد أكبر أو أقل من المداخل (ضمن الحدود العملية دوماً). تساوي نسبة التغذية الخلفية للدارة:

$$\beta = \frac{R_F}{R_P + R_F} \quad \cdots\cdots(2-57)$$

حيث: $R_P = R_1 // R_2 // R_3$. باستخدام قيمة (β)، يمكننا تطبيق النظرية المطبّقة في فقراتنا السابقة؛ لتحديد كل خصائص انحاز المكبر التي تعتمد على (β)، متضمناً ذلك عرض المجال للحلقة المغلقة و انزياح الخرج $V_{os}(V_{io})$. تساوي القيمة المثالية لمقاومة تعويض تيار الانحياز مايلي:

$$R_C = R_F // R_P = R_F // R_1 // R_2 // R_3 \quad \cdots\cdots(2-58)$$

مسألة (2-13) محلولة:

1- صمّم دارة مكبر عمليات تولد خرجاً يساوي: $-(4V_1 + V_2 + 0.1V_3)$.

2- اكتب علاقة الخرج و ارسم شكل الموجة له عندما يكون:

$$V_1 = 2\sin\omega t \quad , \quad V_2 = +5\ vdc \quad , \quad V_3 = -100\ vdc$$

الحل:

1- لنختر اعتباطياً arbitrarily: $R_F = 60\,k\Omega$ ، ومنه نجد:

$$\frac{R_F}{R_1} = 4 \Rightarrow R_1 = \frac{60\,K}{4} = 15\,K$$

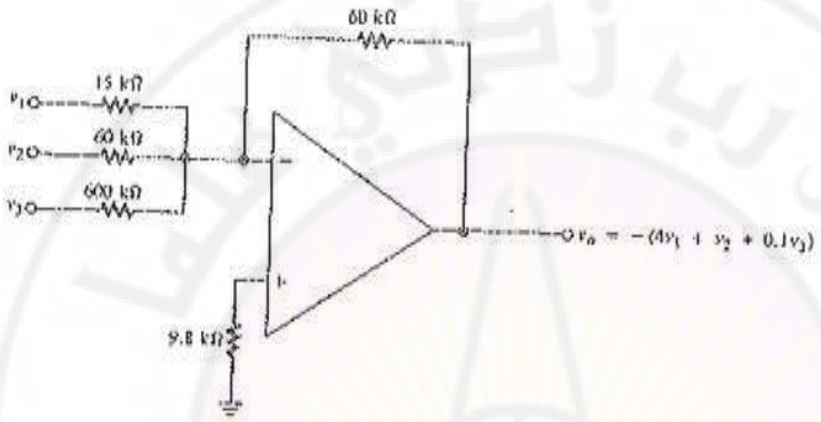
$$\frac{R_F}{R_2} = 1 \Rightarrow R_2 = \frac{60\,K}{1} = 60\,K$$

$$\frac{R_F}{R_3} = 0.1 \Rightarrow \frac{60\,K}{0.1} = 600\,K$$

نحدد من العلاقة (2-58) القيمة المثالية لمقاومة تعويض الانزياح كمايلي:

$$R_C = R_F \,//\, R_1 \,//\, R_2 \,//\, R_3 = (60\,K)//(15\,K)//(60\,K)//(600\,K) = 9.8\,K$$

فيمايلي الدارة اللازمة لحل المسألة، المبينة بالشكل (2-25).



شكل (2-25)

2- بتعويض قيم (V) في الدخل في معادلة الخرج نجد:

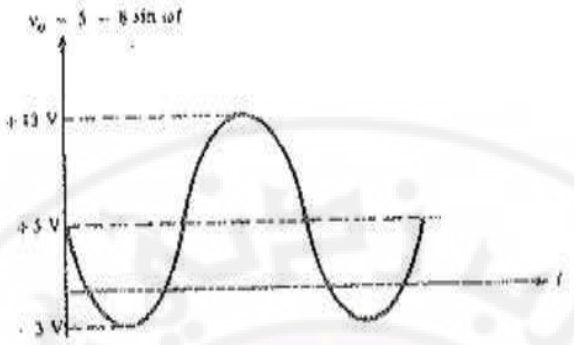
$$Vo = -[4(2\sin\omega t)+1(5)+0.1(-100)$$

$$= -8\sin\omega t - 5 + 10 = 5 - 8\sin\omega t$$

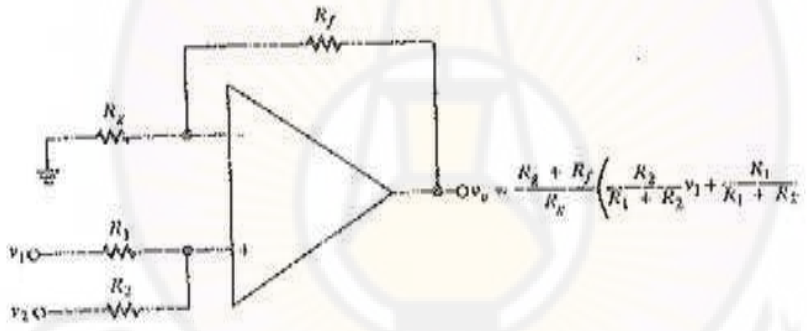
يعبر هذا الخرج عن اشارة جيبية مزاحة بمقدار (5v) إلى الأعلى، وتتغير بين المستويين: $5-8=-3v$ و $5+8=13v$ ، كما يبين ذلك الشكل (2-26).

يبين الشكل (2-27) نسخة غير عاكسة لدارة التركيب الخطية. في هذا المثال، تم وصل مدخلين فقط، حيث يمكننا أن نكتب مما سبق:

$$V_o = \frac{R_R + R_F}{R_R}\left(\frac{R_2}{R_1+R_2}V_1 + \frac{R_1}{R_1+R_2}V_2\right) \qquad \cdots\cdots\cdots\cdots(2-59)$$



شكل (2-26)



شكل (2-27)

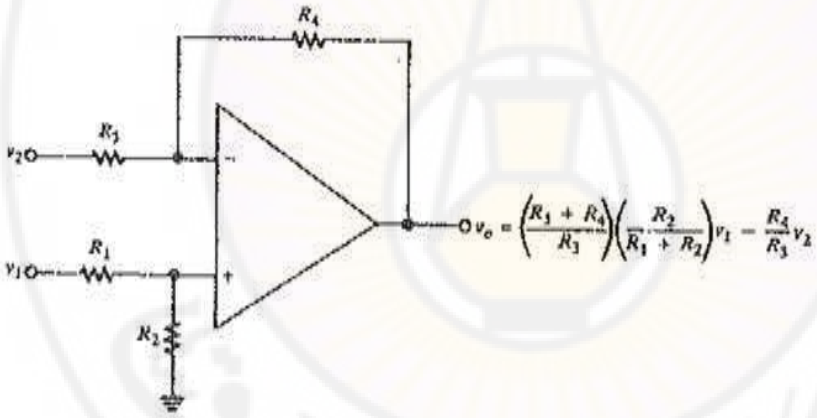
نلاحظ أن هذه الدارة لا تعكس الإشارة في المخرج، و لكنها أكثر إزعاجاً من الدارة العاكسة؛ من حيث اختيار قيم مقاومات للحصول على عوامل تدريج دقيقة، و تكون هذه الدارة غير العاكسة معدودة من حيث توليد خرج من الشكل: $K[aV_1 + (1-a)V_2]$ ؛ حيث K, a ثوابت موجبة. من الناحية العملية، لحل

الاشكالات السابقة، و إذا رغبنا اجراء جمع غير عاكس، عندها بالإمكان الحصول عليه باستخدام دارة عاكسة كالمبينة بالشكل (2-24) متبوعة بعاكس ذي كسب واحدي.

2-8-2) طرح الجهود :

Voltage Subtraction

لنفرض أننا نرغب بتوليد جهد خرج يساوي إلى الفرق الرياضي بين إشارتي دخل، يمكننا أن نجري هذه العملية باستخدام المكبر بالنمط التفاضلي differential mode، حيث نوصل الاشارتين، من خلال شبكة مقاومات ملائمة، إلى النهايات العاكسة و غير العاكسة. يبين الشكل (2-28) مثل هذه التشكيلة.



شكل (2-28)

بإمكاننا استخدام مبدأ التراكم لتحديد خرج هذه الدارة. نفترض أولاً أن (V_2) مقصور إلى الأرض، و منه نحسب:

$$V' = \frac{R_2}{R_1 + R_2} V_1 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-60)$$

و منه:

$$V_{o1} = \frac{R_3 + R_4}{R_3} V^+ = \left(\frac{R_3 + R_4}{R_3}\right)\left(\frac{R_2}{R_1 + R_2}\right) V_1 \quad \ldots\ldots\ldots\ldots (2-61)$$

نفترض الآن أن (V_1) مقصور إلى الأرض، و منه نحسب:

$$V_{o2} = -\frac{R_4}{R_3} V_2 \quad \ldots\ldots\ldots\ldots (2-62)$$

بجمع جهدي الخرج الناتجين؛ نحصل على جهد الخرج النهائي:

$$V_o = V_{o1} + V_{o2} = \left(\frac{R_3 + R_4}{R_3}\right)\left(\frac{R_2}{R_1 + R_2}\right) V_1 - \left(\frac{R_4}{R_3}\right) V_2 \quad \ldots\ldots (2-63)$$

تبين المعادلة (2-63) أن الخرج متناسب مع الفرق بين مدخلين فيهما تدريج معين. للحصول على الخرج، بإمكاننا أن نكتب:

$$V_o = A(V_1 - V_2) \quad \ldots\ldots\ldots\ldots (2-64)$$

حيث (A) ثابت معين. باختيار قيم المقاومات في الدارة كمايلي:

$$R_1 = R_3 = R \quad and \quad R_2 = R_4 = AR \quad \ldots\ldots\ldots\ldots (2-65)$$

وتعويضها في المعادلة (2-63) نجد:

$$\left(\frac{R + AR}{R}\right)\left(\frac{AR}{R + AR}\right) V_1 - \frac{AR}{R} V_2 = \frac{AR}{R} V_1 - \frac{AR}{R} V_2$$

$$= A(V_1 - V_2)$$

كما هو مطلوب في المعادلة (2-64).

إذا تمّ اختيار قيم المقاومات حسب المعادلة (2-65)، عند ذلك تكون مقاومة التعويض ($R_1 // R_2$) هي القيمة الصحيحة بشكل أوتوماتيكي لـ ($R_3 // R_4$) و التي تساوي ($R // AR$).

إذا أخذنا الشكل العام لخرج الشكل (2-28) كمايلي:

$$V_o = a_1 V_1 - a_2 V_2 \quad \ldots\ldots\ldots\ldots (2-66)$$

حيث (a_1, a_2) ثوابت موجبة. لذلك، من المعادلة (2-63) يجب أن يكون لدينا:

$$a_1 = \left(1 + \frac{R_4}{R_3}\right)\left(\frac{R_2}{R_1 + R_2}\right) \quad \text{.....(2-67)}$$

و:

$$a_2 = \frac{R_4}{R_3} \quad \text{.....(2-68)}$$

بتعويض (2-68) في (2-67) نجد:

$$a_1 = (1 + a_2)\frac{R_2}{R_1 + R_2} \quad \text{.....(2-69)}$$

لكننا نلاحظ أن الكمية $\left(\frac{R_2}{R_1 + R_2}\right)$ هي دائماً أقل من الواحد، لذلك تظهر المعادلة (2-69) أنه لكي نستخدم الدارة المبينة بالشكل (2-28) لتوليد خرجاً مساوياً: $V_o = a_1 \cdot V_1 - a_2 \cdot V_2$ ، يجب أن يكون:

$$(1 + a_2) > a_1 \quad \text{.....(2-70)}$$

هذا القيد في التصميم يحدّ من فائدة الدارة.

مسألة (2-14) محلولة:

صمّم دارة مكبر عمليات لتوليد خرج: $V_o = 0.5V_1 - 2V_2$.

الحل:

نلاحظ أنّ: $a_1 = 0.5$ ، $a_2 = 2$ بحيث نجد أنّ:

$$(1 + 2) > 0.5$$

لذلك من الممكن إنشاء دارة تحقّق الشكل (2-28).

بمقارنة (V_o) مع المعادلة (2-63)، نجد أنه يجب أن يكون:

$$\left(1+\frac{R_4}{R_3}\right)\left(\frac{R_2}{R_1+R_2}\right)=0.5$$

$$\frac{R_4}{R_3}=2$$

لنختر بشكل اعتباطي: $R_4=100K$ ، ومنه نجد:

$$R_3=\frac{R_4}{2}=\frac{100K}{2}=50K$$

ونكتب أيضاً:

$$\left(1+\frac{R_4}{R_3}\right)\left(\frac{R_2}{R_1+R_2}\right)=\frac{3R_2}{R_1+R_2}=0.5$$

إذا اخترنا بشكل اعتباطي أيضاً: $R_2=20K$ نجد:

$$\frac{3(20K)}{R_1+20K}=0.5$$

و منه:

$$R_1=100K\Omega$$

يمكننا الآن رسم دارة المكبر بعد أن حدّدنا قيم المقاومات، كما بالشكل (2-29).

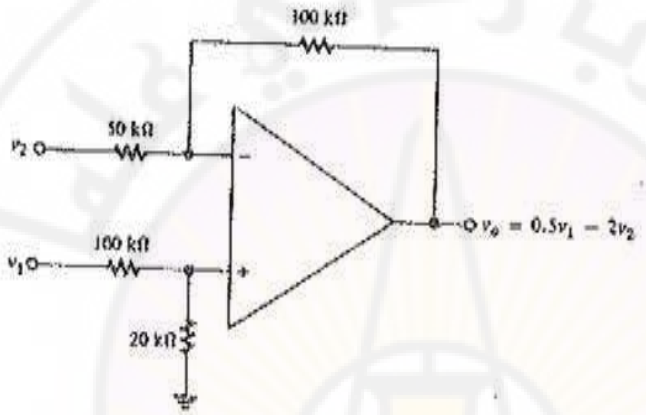
نلاحظ من المسألة (2-14) المشكلتين التاليتين:

1- ان مقاومة التعويض: $R_1 // R_2 \neq R_3 // R_4$ كما هو مفروض للحالة المثلى للتعويض. على هذا الأساس، إذا كان المطلوب هو: $V_o=a_1\cdot V_1=a_2\cdot V_2$ ، عندها يمكننا أن نبرهن (من خلال مسألة أخرى) أن مقاومة التعويض $R_1 // R_2$ تكون في الحالة المثلى عند اختيارنا لقيم المقاومات، كما يأتي:

$$R_4=a_1\cdot R_1=a_2\cdot R_3=R_2(1+a_2-a_1) \quad \ldots\ldots\ldots\ldots\ldots\ldots(2-71)$$

لذلك نختار في هذه الحالة عادة R_4 ، ومن ثمّ نحل المسألة لحساب R_1, R_2, R_3 .

2- إن الدارة المبينة بالشكل (2-28) مفيدة و اقتصادية للحصول على جهد الفرق من الشكل: $A(V_1 - V_2)$ ، إلا أننا واجهنا شرطاً خاصّاً يجب تحقيقه (معادلة 2-70) للحصول على خرج من الشكل العام: $V_o = a_1 \cdot V_1 - a_2 \cdot V_2$. يبين الشكل (2-30) طريقة أخرى للحصول على الفرق بين اشارتين باستخدام مكبرين عاكسين.



شكل (2-29)

يساوي خرج المكبر الأول:

$$V_{o1} = -\frac{R_2}{R_1} V_1 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-72)$$

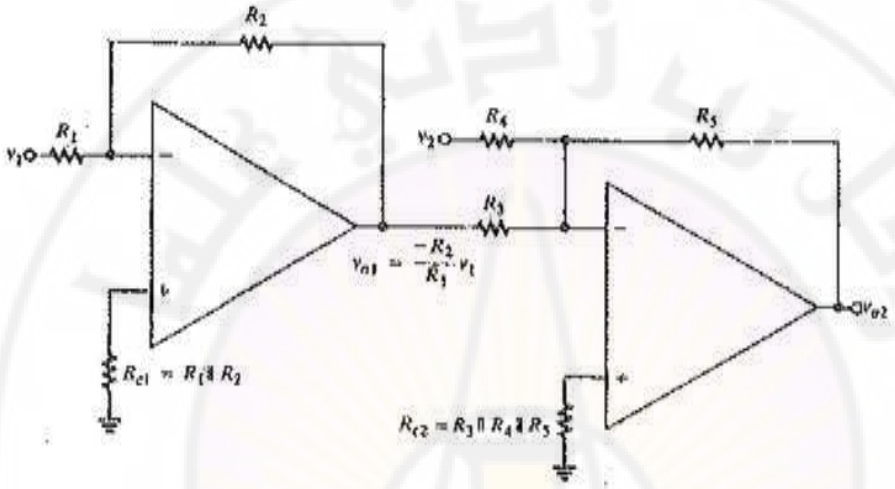
وخرج المكبر الثاني:

$$V_{o2} = -\left(\frac{R_5}{R_3} V_{o1} + \frac{R_5}{R_4} V_2\right) = \frac{R_5 \cdot R_2}{R_3 \cdot R_1} V_1 - \frac{R_5}{R_4} \quad \ldots\ldots\ldots\ldots\ldots (2-73)$$

نلاحظ من هذه المعادلة مرونة أكثر في اختيار قيم المقاومات الضرورية للحصول على خرج من الشكل: $V_o = a_1 \cdot V_1 - a_2 \cdot V_2$ ، حيث هنالك عدد كبير من التركيبات تحقّق:

$$\frac{R_3 \cdot R_2}{R_1 \cdot R_1} = a_1 \qquad and \qquad \frac{R_5}{R_4} = a_2 \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-74)$$

من جهة أخرى، لا توجد حدود مقيّدة على اختيار قيم (a_1, a_2)، ولا تعقيدات لوضع المقاومة (R_c) على القيمة المثلى.



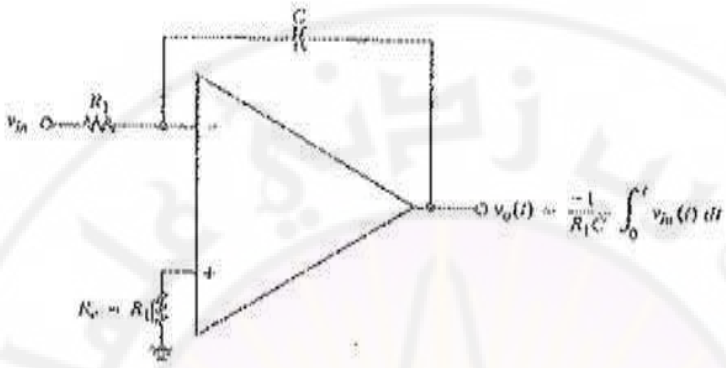
شكل (2-30)

2-8-3) التكامل الإلكتروني :

Electronic Integration

يعد المكامل الالكتروني وسيلة تولد موجة خرج تساوي قيمتها عند أي لحظة زمنية للمساحة الكلية الموجودة تحت موجة الدخل خلال الزمن المحدّد.

يبين الشكل (2-31) كيف يمكن انشاء مكامل الكتروني باستخدام مكبر عمليات. نلاحظ من الشكل أنّ عنصر التغذية الخلفية هو مكثفة (C)، و يعمل المكبر بتشكيلة عاكسة.



شكل (2-31)

بافتراضنا أن مكبر العمليات مثالي، معنى ذلك أننا نفترض انزياح دخل صفري، حيث إن أي مستوى دخل (dc) سوف يكامل، و قد يسبب عرضياً باشباع المكبر، لذلك فنحن نفترض لدينا دارة مكامل مثالي. يمكن أن نبرهن أن خرج هذه الدارة هو:

$$V_o(t) = \frac{-1}{R_1 \cdot C} \int_0^t V_{in}\,dt \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-75)$$

تبين هذه المعادلة أن الخرج هو تكامل الدخل (باشارة سالبة) مضروباً بالثابت $\left(\frac{1}{R_1 \cdot C}\right)$. لو استخدمت هذه الدارة لمكاملة موجة مستمرّة (dc) كما هو مبين بالشكل (2-32) ، فسوف نحصل على انحدار بالاتجاه السالب: $V_o = -\frac{E_i}{R_1 \cdot C}$.

من الدارة (2-31)، حسب قانون كيرشوف للتيار نكتب:

$$I_1 + i_C = 0 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-76)$$

حيث:

i_1 تيار الدخل المار خلال R_1.

i_C تيار التغذية الخلفية المار خلال C.

بما أن: $V^- = 0$ ، يكون التيار في المكثفة هو:

$$i_C = C\frac{dV_o}{dt} \quad \cdots\cdots(2-77)$$

ومنه نكتب:

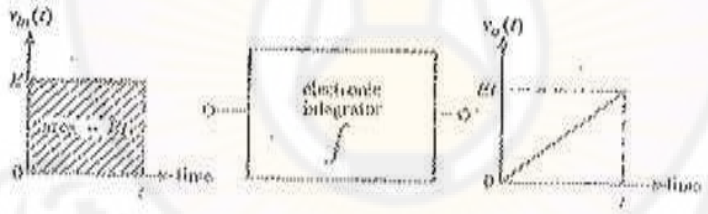
$$\frac{V_{in}}{R_1} + C\frac{dV_o}{dt} = 0 \quad \cdots\cdots(2-78)$$

أو:

$$\frac{dV_o}{dt} = \frac{-1}{R_1 \cdot C}V_{in} \quad \cdots\cdots(2-79)$$

بتكامل كلا طرفي المعادلة نحصل على:

$$V_o = \frac{-1}{R_1 \cdot C}\int_0^t V_{in}\,dt \quad \cdots\cdots(2-80)$$



شكل (2-32)

نحن نعلم سابقاً أن التكامل الرياضي لموجة جيبية $A\sin\omega t$ هو:

$$\int (A\sin\omega t)\,dt = \frac{-A}{\omega}\sin(\omega t + 90^o) = \frac{-A}{\omega}\cos(\omega t)$$

لذلك عندما يكون دخل المكامل العاكس المبين بالشكل (2-31) هو:

$V_{in} = A\sin\omega t$ ، عندها يكون الخرج:

$$V_o = \frac{-1}{R_1 \cdot C}\int (A\sin\omega t)dt = \frac{-A}{\omega \cdot R_1 \cdot C}(-\cos\omega t)$$

$$= \frac{A}{\omega \cdot R_1 \cdot C}\cos\omega t \quad \cdots\cdots(2-81)$$

إن النتيجة الأكثر أهمية الناتجة عن المعادلة (2-81) هو أن خرج مكامل بدخل جيبي؛ هو موجة جيبية ذات مطال متناسب بشكل عكسي مع ترددها.

نلاحظ أيضاً أن الخرج متقدم leads عن الدخل بزاوية طور (90°)، بغض النظر عن التردد، حيث إنّ: $\cos\omega t = \sin(\omega t + 90^\circ)$.

يمكن حلّ دارة المكامل (2-31) بطريقة أسهل باستخدام نظرية لابلاس كما يلي:

$$A_{CL} = \frac{-X_C}{R_1} = \frac{-\frac{1}{SC}}{R_1} = \frac{-1}{SC \cdot R_1} \quad \cdots\cdots(2-82)$$

أي أنّ:

$$V_o(S) = -\frac{V_i(S)}{SC \cdot R_1} \quad \cdots\cdots(2-83)$$

بتحويل المعادلة (2-83) إلى المستوى الترددي نجد:

$$V_o(t) = -\frac{1}{R_1 \cdot C}\int_0^t V_{in}(t)\,dt \quad \cdots\cdots(2-84)$$

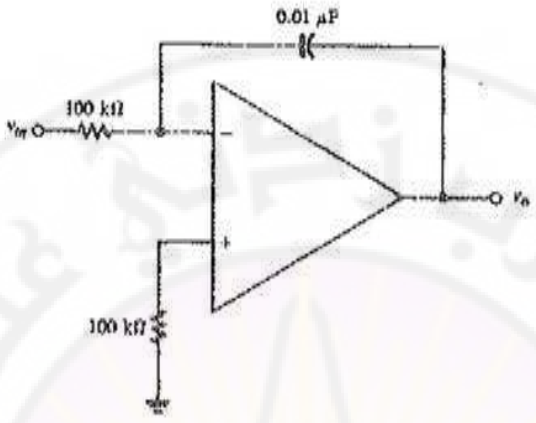
حيث أنّ: $\frac{1}{S}$ تعني في المستوي الترددي عملية تكامل و:

S تعني في المستوي الترددي عملية تفاضل.

مسألة (2-15) محلولة:

1- أوجد القيمة العظمى (peak) لخرج المكامل المثالي المبين بالشكل (2-33)، وذلك بفرض:

$$V_{in} = 0.5\sin(100t)\,v \quad -1$$
$$V_{in} = 0.5\sin(10^3 t)\,v \quad -2$$



شكل (2-33)

الحل:

1- من المعادلة (2-81) نجد:

$$V_o = \frac{A}{\omega \cdot R_1 \cdot C}\cos(\omega t) = \frac{0.5}{100(10^5)(10^{-8})}\cos(100t)$$

$$= 5\cos(100t)\,v \qquad peak\ Value = 5v$$

-2

من المعادلة (2-81) أيضاً نجد:

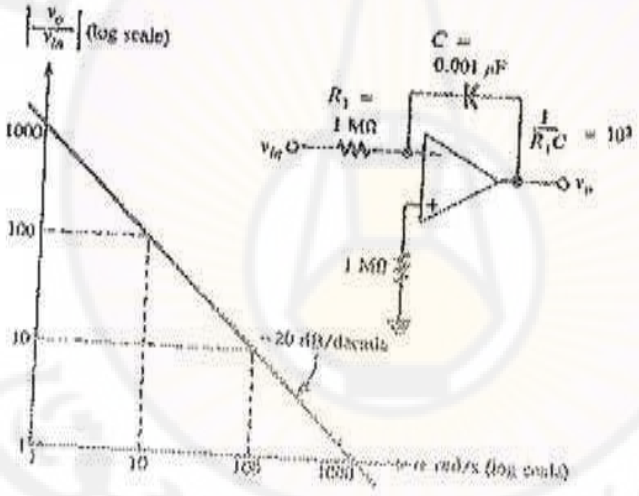
$$V_o = \frac{0.5}{1000(10^5)(10^{-8})}\cos(1000t)$$

$$= 0.5\cos(1000t)\,v \qquad peak\ Value = 0.5v$$

تظهر المسألة (2-15) أنه بزيادة التردد بعامل (10) يسبب تناقص مطال الخرج بالعامل نفسه (10). إن هذا يتضمن أن مخطط بود لكسب مكامل مثالي سيكون له ميل مقداره $-20dB/decade$، أو $-6dB/octave$. يساوي مطال الكسب لنسبة القيمة العظمى (peak) للخرج إلى القيمة العظمى للدخل، أي:

$$\left|\frac{V_o}{V_{in}}\right| = \frac{\left(\frac{A}{\omega \cdot R_1 \cdot C}\right)}{A} = \frac{1}{\omega \cdot R_1 \cdot C} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-85)$$

تبين هذه المعادلة بوضوح تناسب الكسب عكساً مع التردد. يبين الشكل (2-34) مخطط بود Bode plot في حالة: $R_1 \cdot C = 0.001$.



شكل (2-34)

بما أنّ مطال مرج المكامل يتناقص مع التردد فهو نوع من المرشحات ذات التمرير المنخفض Low pass filter يدعى أحياناً بمرشح التنعيم smoothing يسبب أن مطالات المركبات الترددية العالية للموجة في موجة مركبة complex تتناقص، بذلك هو يعمل على تنعيم أو تنظيف المظهر المشوّه أو المتشنج لشكل الموجة. تعد هذه الخاصية مفيدة

لانقاص ضجيج الترددات العالية لاشارة ما. تستخدم المكاملات أيضاً في الحواسيب التمثيلية analog computers للحصول على حلول في الزمن الحقيقي للمعادلات التفاضلية.

2-8-3-1) المكاملات العملية :

Practical Integration

لنذكر مسألة احتمال وجود انزياح دخل في مكبرات العمليات، و التي قد تؤدي إلى اشباعها في حالة المكامل السابق، تستخدم مقاومة توصل على التوازي مع مكثفة التغذية الخلفية، كما هو مبين بالشكل (2-35).

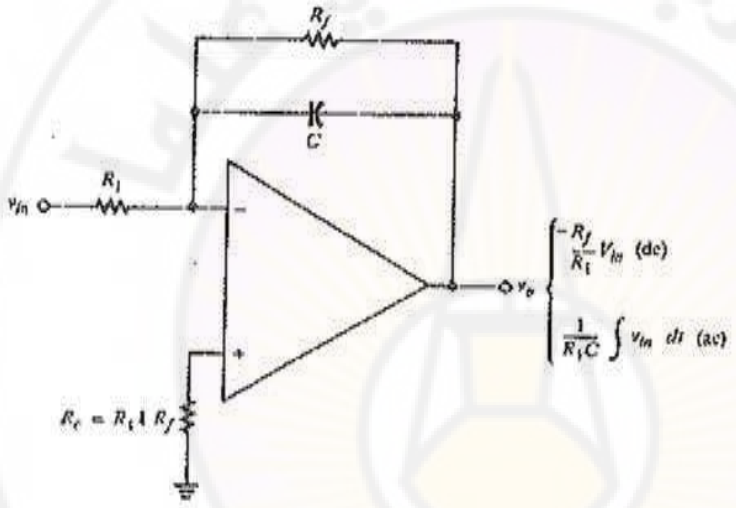
بما أنّ المكثفة تعد دارة مفتوحة بالنسبة للـ (dc)، لذلك يستجيب المكامل للدخل المستمرّ كما لو كان مكبراً عاكساً فقط. بكلمات أخرى، كسب الحلقة المغلقة المستمرّ للمكامل هو: $-R_F / R_1$. في الترددات العالية، تكون ممانعة المكثفة أصغر بكثير من (R_F)، بحيث تكون التركيبة التفرّعية للعناصر (C, R_F)، كأنها (C) لوحدها، و تكامل الإشارات بشكل طبيعي.

بالرغم من أن مقاومة التغذية الخلفية (R_F) في الشكل (2-35) تمنع عملية التكامل لإشارات دخل مستمرّة، فإنها تسبب إساءة و خطأ في المكاملة بالنسبة للإشارات ذات الترددات المنخفضة. في الترددات التي تكون عندها إعاقة المكثفة قريبة من قيمة (R_F)، فإن ممانعة التغذية الخلفية الصافية لن تصبح سعوية بشكل مسيطر، و لن يحدث تكامل حقيقي لإشارة الدخل. نتيجة لذلك، يمكننا القول إنه سوف يحدث تكامل مقبول عند الترددات التي تكون أكبر بكثير من التردد الذي عنده تكون: $X_C = R_F$. أي للحصول على عملية تكامل معقولة عملياً يجب أن يكون:

$$X_C << R_F$$

$$\frac{1}{2\pi F \cdot C} << R_F$$

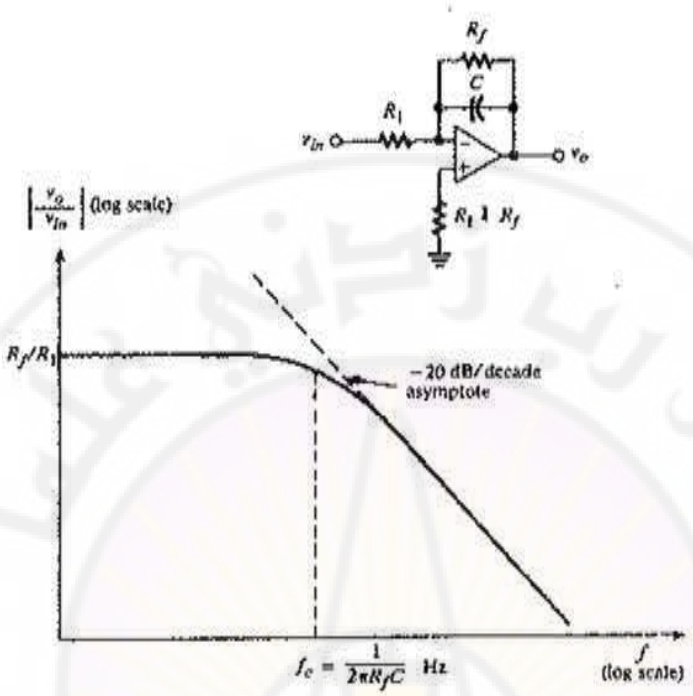
$$F >> \frac{1}{2\pi R_F \cdot C} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-86)$$



شكل (2-35)

يعرّف التردد (F_C) الذي عنده تكون $X_C = R_F$ بتردد الانكسار break frequency في مخطط بود في المكامل العملي، ويساوي:

$$F_C = \frac{1}{2\pi R_F \cdot C} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-87)$$



شكل (2-36)

نلاحظ من الشكل (2-36)، عند الترددات التي هي أعلى من (F_C)، يهبط الكسب بمعدل $-20dB/decade$، مثل ما هو معروف بالنسبة للمكامل المثالي، بينما بالنسبة للترددات التي هي أقل من (F_C)، يصل الكسب إلى قيمته المستمرّة (dc) (R_F / R_1).

مسألة (2-16) محلولة:

صمّم مكامل عملي بحيث:

1- يكامل اشارات بترددات حتى تردد منخفض $(100\,Hz)$.

2- يولد جهد خرج أعظمي $(0.1v)$ عندما يكون الدخل موجة جيبية ذات قيمة عظمى $(10v)$ بتردد $(10\,KHz)$.

أوجد أيضاً المركبة المستمرّة في الخرج؛ عندما يكون عند الدخل جهد مستمر مقداره $(+50\,mV)$.

الحل:

لمكاملة ترددات تصل انخافضاً حتى $(100\,Hz)$، يلزم أن يكون: $F_C << 100\,Hz$. باختيارنا تردد الانكسار أقلّ بعشر مرّات، عندها نجد أنّ: $F_C = 10\,Hz$. من المعادلة (2-87) نجد:

$$F_C = 10 = \frac{1}{2\pi R_F \cdot C}$$

باختيارنا: $C = 0.01\,\mu F$ ، نجد:

$$10 = \frac{1}{2\pi R_F \cdot (10^{-8}}$$

ومنه:

$$R_F = \frac{1}{2\pi(10)(10^{-8})} = 1.59\,M\Omega$$

لتحقيق الطلب الثاني من المسألة، يجب أن نختار (R_1) ، بحيث يكون الكسب عند التردد $(10\,KHz)$ مساوياً:

$$\left|\frac{V_o}{V_{in}}\right| = \frac{0.1v}{10v} = 0.01 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-85)$$

باهمال قيمة (R_F) عند هذا التردد (ثلاثة أضعاف عشرية أعلى من F_C)، عندها يكون الكسب هو نفسه بالنسبة لمكامل مثالي، و المعطى بالمعادلة (85-2):

$$\left|\frac{V_o}{V_{in}}\right| = 0.01 = \frac{1}{\omega \cdot R_1 \cdot C}$$

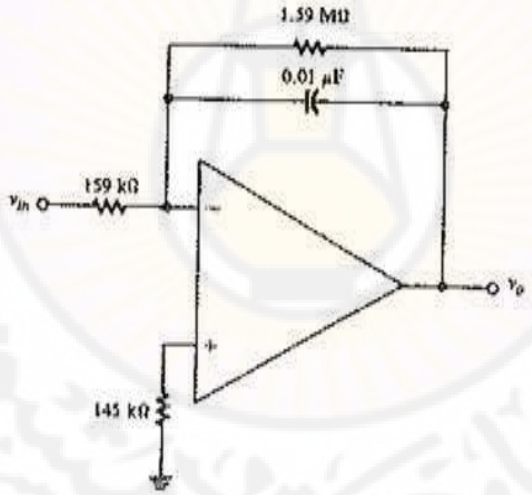
$$\frac{1}{2\pi \times 10^4 \left(10^{-8}\right) R_1} = 0.01$$

ومنه نجد:

$$R_1 = \frac{1}{2\pi \times 10^4 (0.01)\left(10^{-8}\right)} = 159K\Omega$$

يبين الشكل (2-37) الدارة المطلوبة. نلاحظ أنّ:

$$R_C = (1.59\,M\Omega)//(159\,k\Omega) = 145\,k\Omega$$

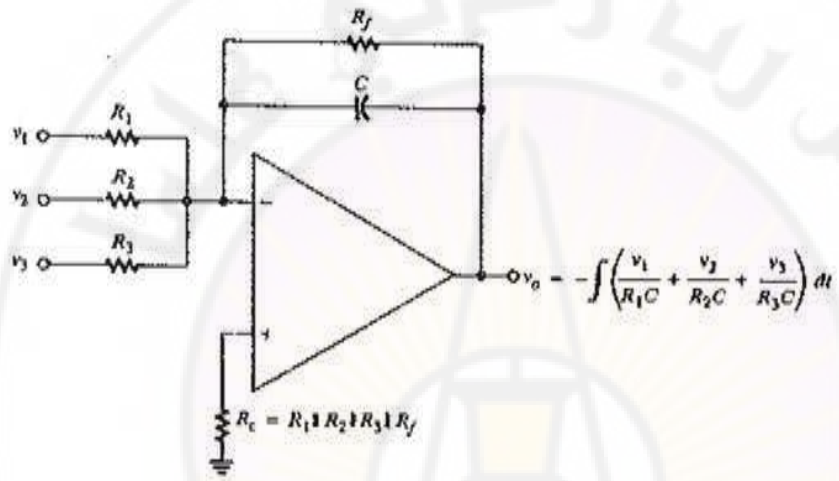


شكل (2-37)

عندما يكون الدخل $(50\,mVdc)$، يكون الخرج مساوياً:

$$V_o = \frac{-R_f}{R_1}(V_{in}) = \frac{-1.59\,M}{159\,K}(50\,mV) = -0.5\,v$$

في الواقع يمكننا تعميم دارة المكامل السابقة و التحليل الناتج عنه على وجود عدّة أشارات في الدخل بالوقت نفسه و إجراء المكاملة عليهم بشكل آني.



شكل (2-38)

يبين الشكل (2-38) مكامل عملي بثلاثة مداخل، ينجز العملية التكاملية التالية عند ترددات أعلى من (F_c):

$$V_o = -\int\left(\frac{1}{R_1 \cdot C}V_1 + \frac{1}{R_2 \cdot C}V_2 + \frac{1}{R_3 \cdot C}V_3\right)dt \quad \cdots\cdots\cdots(2-88)$$

تكافئ هذه المعادلة:

$$V_o = \frac{-1}{R_1 \cdot C}\int V_1 dt - \frac{1}{R_2 \cdot C}\int V_2 dt - \frac{1}{R_3 \cdot C}\int V_3 dt \quad \cdots\cdots\cdots(2-89)$$

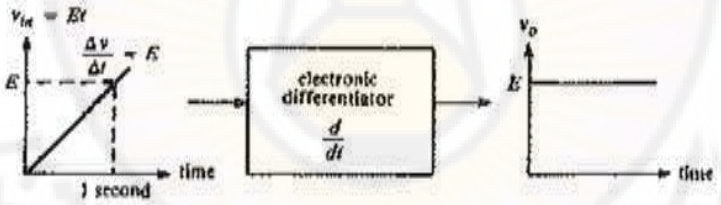
باختيار: $R = R_1 = R_2 = R_3$ عندها نكتب:

$$V_o = \frac{-1}{R \cdot C} \int (V_1 + V_2 + V_3) dt \quad \cdots\cdots\cdots\cdots\cdots\cdots (2-90)$$

2-8-4) التفاضل الإلكتروني :

Electronic Differentiation

يولد التفاضل الالكتروني موجة خرج ذات قيمة تساوي عند أي لحظة زمنية معدّل تغير الدخل عند تلك اللحظة. يمكن أن نعد، من وجوه عديدة، إنّ التفاضل عملية عكسية للتكامل. في الواقع، يدعى التكامل أيضاً بعكس التفاضل "antidifferentiation" لو قمنا بتمرير إشارة خلال مكامل مثالي على التوالي مع مفاضل مثالي، بحيث سيكون الخرج النهائي نفسه تماماً، كما هي إشارة الدخل الأصلية. يفسر الشكل (2-39) عملية المفاضل الالكتروني المثالي.



شكل (2-39)

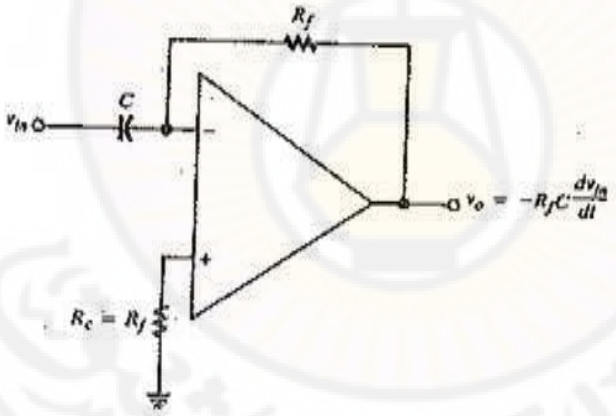
في هذا المثال، الدخل هو عبارة عن جهد المنحدار *ramp* : $V_{in} = Et$. معدّل تغير (أو ميل) هذا الانحدار عبارة عن ثابت $(E\,v/S)$. (في كل مرور ثانية واحدة تزيد الاشارة بمقدار "E" فولت). بما أن معدل تغير الدخل ثابت، لذلك نرى أن خرج المفاضل ذو مستوى مستمّر ثابت $E(v)$.

يستخدم رمز قياسي لتمثيل التفاضل لجهد معين و هو: dV/dt. لا يفسر هذا الرمز ككسر عادي، ولكن تعني (dt) ببساطة أننا نوجد معدل تغير (V) بالنسبة للزمن (t)، يمكننا أن نكتب من الشكل (2-38) :

$$\frac{dV_{in}}{dt} = \frac{d(Et)}{dt} = E$$

يبين الشكل (2-40) كيفية إنشاء مفاضل مثالي باستخدام مكبر عمليات. نلاحظ الآن أنّ المكثفة موجودة في الدخل، والمقاومة موجودة بحلقة التغذية الخلفية، بشكل معاكس لدارة المكامل. يمكننا أن نكتب بسهولة أن خرج هذا المفاضل يساوي:

$$V_o = -R_f \cdot C\frac{dV_{in}}{dt} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-91)$$



شكل (2-40)

أي إنّ جهد الخرج يكون المشتق السالب للدخل، مضروباً بالثابت $(R_f \cdot C)$. لو تمّ تطبيق جهد اشعاع (في هذا الشكل) على دخل المفاضل، سيكون الخرج عبارة مستوى مستمر (dc) سالب.

من قانون كيرشوف للتيار نجد:

$$i_C + i_F = 0 \quad \cdots\cdots(2-92)$$

بما أنّ: $V_C = V_{in}$ ، $V^- = 0$ و:

$$i_C = C\frac{dV_{in}}{dt} \quad \cdots\cdots(2-93)$$

و:

$$i_F = V_o / R_F$$

يمكننا أن نكتب:

$$C\frac{dV_{in}}{dt} + \frac{V_o}{R_F} = 0$$

أو:

$$V_o = -R_F \cdot C\frac{dV_{in}}{dt} \quad \cdots\cdots(2-94)$$

يمكننا رؤية بسهولة أنّ:

$$\frac{d(A\sin\omega t)}{dt} = A\omega\cos\omega t \quad \cdots\cdots(2-95)$$

لذلك، عندما يكون الدخل المطبق على المفاضل شكل (2-40) هو: $V_{in} = A\sin\omega t$ فإن خرج المفاضل يكون:

$$V_o = -R_F \cdot C\frac{d(A\sin\omega t)}{dt} = -A\cdot\omega\cdot R_F\cdot C\cos(\omega t)$$

$$= A\cdot\omega\cdot R_F\cdot C\sin(\omega t - 90^o) \quad \cdots\cdots(2-96)$$

تبين المعادلة الأخيرة (2-96)، أنه عندما تكون إشارة الدخل جيبية، يكون مطال خرج المفاضل متناسباً مباشرة طرداً مع التردد (مرّة أخرى، بشكل معاكس بالنسبة للمكامل). نلاحظ أيضاً أن الخرج يتأخر Lags عن الدخل بـ(90°)، بغض النظر عن التردد. يكون كسب المفاضل مساوياً إلى:

$$\left|\frac{V_o}{V_{in}}\right| = \frac{A \cdot \omega \cdot R_F \cdot C}{A} = \omega \cdot R_F \cdot C \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-97)$$

2-8-4-1) المفاضلات العملية :

Practical Differentiators

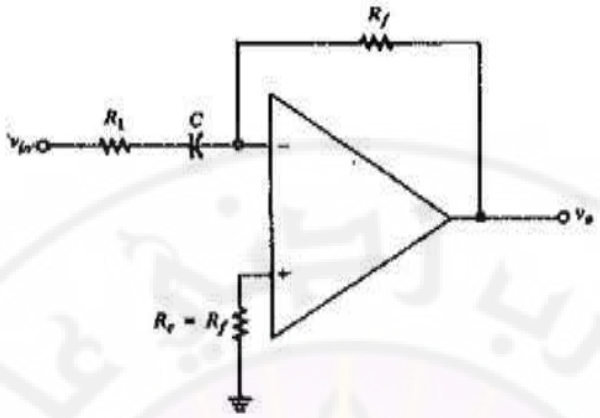
النقطة المهمة العملية بالنسبة للمفاضلات هي الصعوبة التي تخلقها هذه الدارات، بسبب أنها تكبر الدخل بتناسب طردي مع التردد، و بالتالي يتزايد مستوى ضجيج الترددات العالية في الخرج، وذلك على عكس المكاملات التي تقوم بتنعيم (تخميد) الاشارة بانقاصها لمطال المركبات الترددية العالية، لهذا السبب لا تستخدم عادة المفاضلات، إلا نادراً، في تطبيقات الدقة العالية، مثل الحواسيب التمثيلية. في مفاضل عملي، صحيح أن تكبير الاشارات يتناسب طرداً مع ترددها، و لكن لا يمكنه أن يستمرّ بعملية التكبير بشكل غير محدود عند زيادة التردد، بسبب عرض المجال المحدود للمكبر. يكون من المرغوب فيه غالباً تصميم مفاضل عملي؛ بحيث يكون له تردد انكسار أقل من التردد المحدّد من قبل تردد القطع العالي للمكبر. يمكن انجاز ذلك في مفاضل عملي بواسطة وصل مقاومة على التسلسل مع مكثفة الدخل، كما هو مبين بالشكل (2-41).

يمكن أن نفهم ذلك كما يلي:

$$Z_{in} = R_1 - J/\omega \cdot C \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-98)$$

$$|Z_{in}| = \sqrt{R_1^2 + (1/\omega \cdot C)^2} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-99)$$

عند قيم صغيراً جداً لـ (ω)، يتمّ السيطرة على (Z_{in}) بواسطة إعاقة المكثفة (C)، بحيث تكون التركيبة وكأنها مكثفة (C) فقط، و بذا يحدث التفاضل. عند القيم العالية جداً لـ (ω)، تكون $\left(\frac{1}{\omega \cdot C}\right)$ مهملة، بحيث تكون (Z_{in}) عملياً كأنها المقاومة (R_1)، وبذا تسلك الدارة كمكبر عاكس عادي، بكسب: R_F / R_1 .



شكل (2-41)

فيما وراء تردد الانكسار (F_b) لن يعد للتفاضل أي تأثير في الشكل (2-41)، وبذا يعرف هذا التردد بأنه التردد الذي عنده تكون إعاقة المكثفة (C) مساوية للمقاومة (R_1) أي:

$$\frac{1}{2\pi F_b \cdot C} = R_1$$

$$F_b = \frac{1}{2\pi R_1 \cdot C} Hz \quad \text{.....(2-100)}$$

عند تصميم مفاضل عملي يجب وضع تردد الانكسار، بحيث يكون أعلى بكثير من أعلى تردد يحدث عنده تفاضل حقيقي،أي:

$$F_h >> F_b \quad \text{.....(2-101)}$$

حيث: F_h تردد المفاضلة الأعلى.

يبين الشكل (2-42) مخطط بود لكسب مفاضلات مثالية و عملية. نلاحظ في منطقة التردد المنخفض حيث يحدث التفاضل، تزايد الكسب مع التردد بمعدل $20dB/decade$. يظهر المخطط أن مستوى الكسب يثبت ما وراء تردد الانكسار،

و من ثم يهبط بميل $-20dB/decade$ فيما وراء تردد القطع الأعلى للمكبر. لنتذكر أنّ عرض مجال الحلقة المغلقة، أو تردد القطع الأعلى للمكبر يعطى بالعلاقة:

$$F_2 = \beta \cdot F_1 \quad \ldots\ldots\ldots\

$$F_{b2} = \frac{1}{2\pi R_F \cdot C_F} Hz \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (2-103)$$

من الواضح طبعاً أنه يجب وضع (F_{b2}) لتكون أكبر من (F_b).

مسألة (2-17) محلولة:

1- صمم مفاضل عملي ليفاضل اشارات ذات ترددات تصل حتى $(200\,Hz)$ ارتفاعاً. يجب أن يكون الكسب عند $(10\,Hz)$ يساوي (0.1).

2- لو استخدم مكبر عمليات في التصميم بحيث يكون له كسب واحدي عند تردد $(1\,MHz)$، ما هو تردد القطع الأعلى للمفاضل؟

الحل:

1 - يجب أن نختار (R_1, C) لتوليد تردد انكسار (F_b) أعلى من $(F_h = 200\,Hz)$ بشكل واضح. لنختر:

$$F_b = 10 F_h = 10 \times 200 = 2\,KHz$$

فإذا أخذنا: $C = 0.1\,\mu F$ نجد من المعادلة (2-100):

$$F_b = 2K = \frac{1}{2\pi R_1 \cdot C}$$

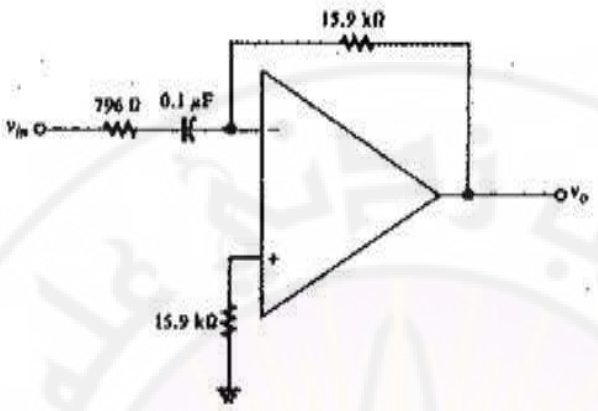
$$R_1 = \frac{1}{2\pi (2K)(10^{-7})} = 796\,\Omega$$

للحصول على كسب (0.1) عند تردد $(10\,Hz)$، نجد من المعادلة (2-97):

$$\left|\frac{V_o}{V_{in}}\right| = 0.1 = \omega \cdot R_F \cdot C = (2\pi \times 10) R_F (10^{-7}$$

ومنه:

$$R_F = \frac{0.1}{2\pi \times 10^{-6}} = 15.9\,k\Omega$$



شكل (2-43)

يبين الشكل (2-43) التصميم الكامل للمسألة:

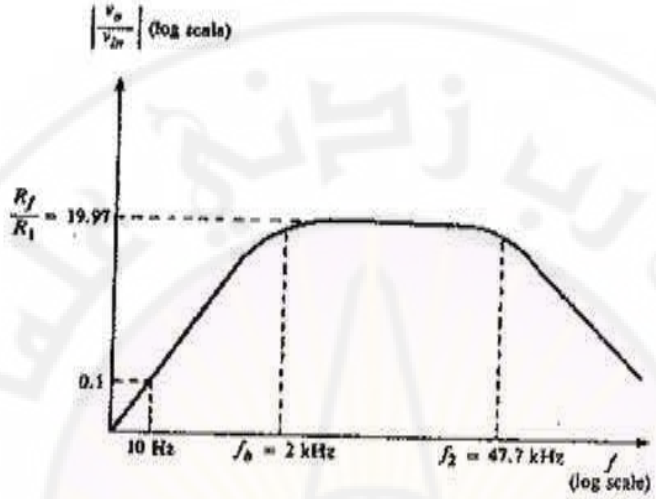
2- نجد أنّ:

$$\beta = \frac{R_1}{R_1 + R_F} = \frac{796}{796 + 15.9 \times 10^3} = 0.0477$$

من المعادلة (1-102) نجد:

$$F_2 = \beta \cdot F_1 = (0.0477)(1\ MHz) = 47.7\ KHz$$

ثمّ رسم مخطط بود لهذه المسألة في الشكل (2-44).



شكل (2-44)

مسألة (2-18) محلولة:

استخدم برنامج المحاكاة Spice للتحقّق من تصميم المفاضل المذكور في المسألة السابقة (2-17) افترض أن المكبر مثالي.

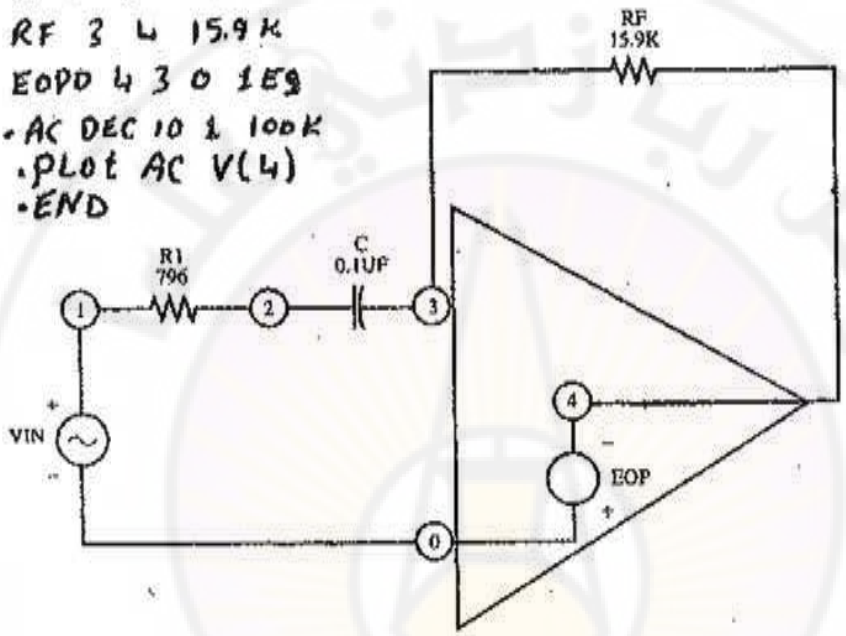
الحل:

يبين الشكل (2-45a) دارة Spice مع ملف معطيات الدخل لها. افترضنا لمكبر العمليات المستخدم المعاملات التالية:

$$A_{ol} = 10^9 \quad , \quad R_{in} = \infty \quad , \quad R_o = 0$$

بعد تنفيذ البرنامج (Run) سنجد الشكل (2-45b) الذي يبين الاستجابة الترددية المحسوبة من قبل Spice على مجال تردد ي $(1\,Hz \rightarrow 100\,KHz)$.

```
Problem 1.18
VIN 1 0 AC
R1 1 2 796
C 2 3 0.1U
RF 3 4 15.9K
EOPO 4 3 0 1E9
.AC DEC 10 1 100K
.PLOT AC V(4)
.END
```

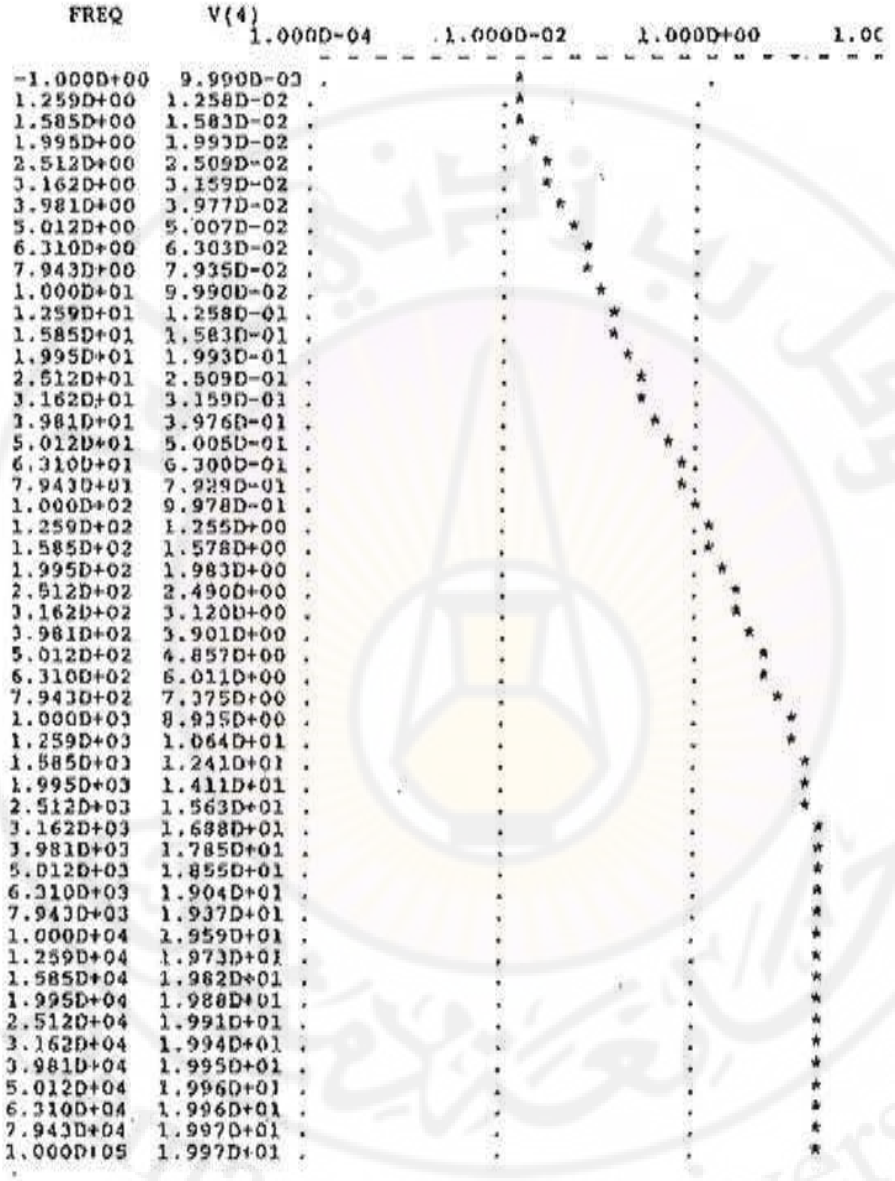


شكل (2-45a)

بما أنه أُعطيت لاشارة الدخل مطالاً عرضياً (default) مقداره (1v)، فإن الرسم يمثل قيم كسب الجهد، نلاحظ من الشكل الناتج أن الكسب عند التردد (10 Hz) يساوي تقريباً: $0.0999 \approx 0.1$ كما هو مطلوب، يساوي الكسب النظري للمفاضل المثالي عند تردد (200 Hz):

$$\omega \cdot R_F \cdot C = (2\pi \times 200)(15.9\,k\Omega)(0.1\,\mu F) = 1.998$$

يوضح الرسم الناتج من Spice أن الكسب عند تردد قريب من (200 Hz) هو (1.983) بحيث نستنتج أن المفاضلة المقبولة تحدث حتى تردد عالٍ (200 Hz).


FREQ
V(4)
1.000D-04
1.000D-02
1.000D+00
1.0C
-1.000D+00 9.990D-03
1.259D+00 1.258D-02
1.585D+00 1.583D-02
1.995D+00 1.993D-02
2.512D+00 2.509D-02
3.162D+00 3.159D-02
3.981D+00 3.977D-02
5.012D+00 5.007D-02
6.310D+00 6.303D-02
7.943D+00 7.935D-02
1.000D+01 9.990D-02
1.259D+01 1.258D-01
1.585D+01 1.583D-01
1.995D+01 1.993D-01
2.512D+01 2.509D-01
3.162D+01 3.159D-01
3.981D+01 3.976D-01
5.012D+01 5.005D-01
6.310D+01 6.300D-01
7.943D+01 7.929D-01
1.000D+02 9.978D-01
1.259D+02 1.255D+00
1.585D+02 1.578D+00
1.995D+02 1.983D+00
2.512D+02 2.490D+00
3.162D+02 3.120D+00
3.981D+02 3.901D+00
5.012D+02 4.857D+00
6.310D+02 6.011D+00
7.943D+02 7.375D+00
1.000D+03 8.935D+00
1.259D+03 1.064D+01
1.585D+03 1.241D+01
1.995D+03 1.411D+01
2.512D+03 1.563D+01
3.162D+03 1.688D+01
3.981D+03 1.785D+01
5.012D+03 1.855D+01
6.310D+03 1.904D+01
7.943D+03 1.937D+01
1.000D+04 1.959D+01
1.259D+04 1.973D+01
1.585D+04 1.982D+01
1.995D+04 1.988D+01
2.512D+04 1.991D+01
3.162D+04 1.994D+01
3.981D+04 1.995D+01
5.012D+04 1.996D+01
6.310D+04 1.996D+01
7.943D+04 1.997D+01
1.000D+05 1.997D+01

شكل (2-45b)

يبين الرسم أيضاً كسب الترددات العالية (عند: $100\,KHz$) و هو: 19.97. عند الترددات العالية جداً، تصبح إعاقة المكثفة $(0.1\,\mu F)$ مهملة، بحيث يصبح الكسب لأجل كل الأغراض العملية مساوياً للنسبة R_F / R_1 أي: $15.9\,K / 796\,\Omega = 19.97$. بما أن تردد الانكسار (F_b) في التصميم تمّ اختياره عند $(2\,KHz)$، لذلك فإن الكسب يجب أن يكون عند هذا التردد مساوياً تقريباً لـــ:

$$(0.707)(19.97) = 14.11$$

يوضح الرسم الناتج أنّ الكسب عند تردد قريب من $(2\,KHz)$ هو: (14.11)، و نستنتج أن التصميم الناتج الصحيح.

ملاحظة:

بما أننا فرضنا وجود مكبر عمليات مثالي (بفرض مجال ترددي لانهائي)، فسوف لن يؤثر تردد القطع (F_c) على الاستجابة المحسوبة من Spice. من الممكن إظهار تأثير هذا التردد لو وضعنا مكثفة $(210\,pF)$ بين العقدتين (3,4).

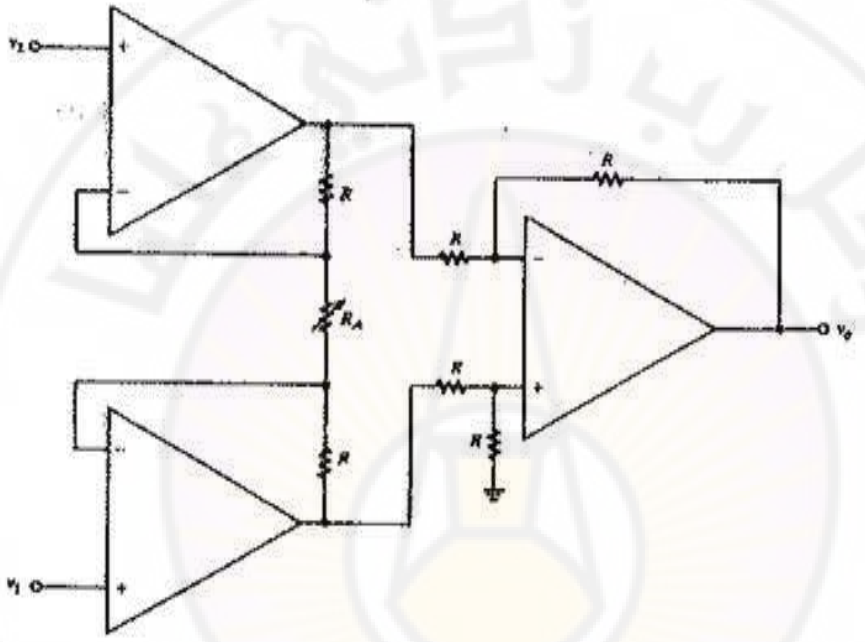
2-8-5) مكبرات القياسات :

Instrumentation Amplifiers

رأينا في فقرة سابقة من التطبيقات كيف يمكن لمكبر أن يعمل بالنمط التفاضلي لتوليد جهد خرج متناسب مع الفرق بين اشارتي دخل (شكل 28-2). تعد العملية التفاضلية مسألة شائعة في أنظمة القياس و تطبيقات أخرى لمعالجة الاشارة، حيث يكون المطلوب دقة عالية.

في الشكل (28-2) كانت توجد حدود معينة للتطبيقات تشتمل على حقيقة أن منابع الاشارة المطبقة على الدخل ترى ممانعات دخل مختلفة. بالاضافة، إلى أنّ الدارة ليس لها بشكل عام نسبة رفض نمط مشترك $(CMRR)$ جيدة، و التي هي قياس مهم في الأنظمة القياسية، لوجود خطوط إشارة طويلة نسبياً و أوساط ضجيج كهربائي

عالٍ . يبين الشكل (2-46) تشكيلة محسّنة لتوليد خرج متناسب مع الفرق بين اشارتي دخل.



شكل (2-46)

نلاحظ أن الدارة بشكل أساسي هي مكبر الفرق الذي درس سابقاً، بإضافة مرحلتي دخل. تكون كل إشارة دخل موصولة مباشرة إلى النهاية غير العاكسة لمكبر العمليات، بحيث يرى كل منبع إشارة مقاومة دخل عالية جداً. تستخدم هذه التشكيلة بشكل شائع و تدعى بالمكبر القياسي، و هي متوفرة تجارياً بالاسم نفسه ضمن دارة

متكاملة وحيدة. تكون هذه الوسائل متوافقة بشكل كبير matched وذات نسب رفض بالنمط المشترك عالية جداً.

لتحليل هذا المكبر القياسي، نعيد رسمه كما بالشكل (47-2)، الذي يرى علاقات التيار والجهد في الدارة. نبدأ بتذكر أن الفرضية المعروفة للمكبرات المثالية تسمح لنا بمساواة (V^+, V^-) عند كل دخل مكبر، و بالتالي $(V_i^+ - V_i^- = 0)$، نتيجة لذلك تظهر جهود الدخل (V_1, V_2) على طرفي مقاومة التعيير (R_A). لنفترض في تحليلنا أنّ $(V_1 > V_2)$، لذلك يكون التيار (i) المارّ خلال المقاومة (R_A) مساوياً:

$$i = \frac{V_1 - V_2}{R_A} \quad \cdots\cdots\cdots\cdots (2-104)$$

بسبب عدم تدفق أي تيار إلى مدخلي المكبر، فإن هذا التيار يتدفق أيضاً في كل مقاومة (R) الموصولتين على جانبي (R_A). لذلك يكون الجهد الهابط عبر كلٍ من هاتين المقاومتين هو:

$$V_R = i \cdot R = \frac{(V_1 - V_2)R}{R_A} \quad \cdots\cdots\cdots\cdots (2-105)$$

يكون جهد الخرج (V_{o1}, V_{o2}) مساوياً:

$$V_{o1} = V_1 + V_R \quad \cdots\cdots\cdots\cdots (2-106)$$

$$Vo_2 = V_2 - V_R \quad \cdots\cdots\cdots\cdots (2-107)$$

إنّ (V_{o1}, V_{o2}) هما جهدا دخل المرحلة التفاضلية التي درست في فقرة التطبيقات الثانية. بما أنّ المقاومات الخارجية الموصولة لتلك المرحلة متساوية كلها و تساوي (R)، لذلك فمن المعادلات السابقة **(2-64,65)** مع $A = 1$ نجد:

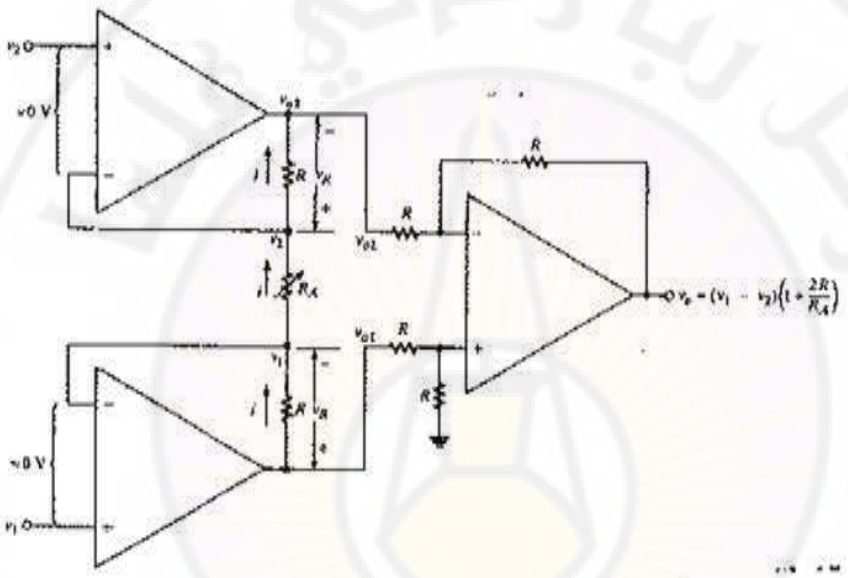
$$V_o = V_{o1} - V_{o2} \quad \cdots\cdots\cdots\cdots (2-108)$$

بتعويض المعادلتين **(2-106,107)** في المعادلة **(2-108)** نجد:

$$V_o = (V_1 + V_R) - (V_2 - V_R) = V_1 - V_2 + 2V_R \quad \cdots\cdots\cdots\cdots (2-109)$$

بتعويض المعادلة **(2-105)** في المعادلة **(2-109)** ، نجد:

$$V_o = V_1 - V_2 + \frac{2(V_1 - V_2)R}{R_A} = (V_1 - V_2)(1 + 2R/R_A) \quad \cdots\cdots\cdots(2-110)$$



شكل (2-47)

تظهر المعادلة **(2 – 110)** أن خرج المكبر القياس متناسب طرداً مع جهد الفرق $(V_1 - V_2)$، كما هو مطلوب. يتبين من المعادلة أن كسب الحلقة المغلقة الإجمالي يساوي: $(1 + 2R/R_A)$. يتمّ جعل (R_A) متغيرة بحيث يمكن بسهولة تعديل الكسب لأغراض المعايرة calibration . نلاحظ أن الكسب يتناسب عكساً مع (R_A).

لتحقيق عمل صحيح للمكبر القياسي ، يجب على المتراجحات الثلاث التالية كلها أن تكون متحققة طوال الوقت:

$$\left|\left(1+\frac{R}{R_A}\right)V_1-\frac{R}{R_A}V_2\right|<\left|V_{max(1)}\right| \quad \text{.....(2-111)}$$

$$\left|\left(1+\frac{R}{R_A}\right)V_2-\frac{R}{R_A}V_1\right|<\left|V_{max(1)}\right| \quad \text{.....(2-112)}$$

$$\left(1+\frac{2R}{R_A}\right)\left|V_1-V_2\right|<\left|V_{max(2)}\right| \quad \text{.....(2-113)}$$

حيث:

$V_{max(1)}$ هو جهد الخرج الأعظمي لكل مرحلة دخل و:

$V_{max(2)}$ هو جهد الخرج الأعظمي للمرحلة التفاضلية.

مسألة (2-19) محلولة:

1- بفرض أنه لدينا مكبرات عمليات مثالية، أوجد جهد الخرج الأدنى و الأعلى (V_o) للمكبر القياسي المبين بالشكل (2-48) ، عندما تكون مقاومة التعيير $(R_p = 10k\Omega)$ مستخدمة بكاملها.

2- أوجد (V_{o1}, V_{o2}) عندما توضع (R_p) في وسط قيمتها الكاملة.

الحل:

1- بالرجوع إلى الشكل (2-46) ، نجد أنّ (R_A) هي مجموع المقاومتين (R_p) و المقاومة الثابتة (500Ω). بفرض أن (R_p) يمكن أن تعيّر على كامل مجالها من $(0 \rightarrow 10K)$ ، فإنّ:

$$R_A(\text{min}) = 500\Omega \quad , \quad R_A(\text{max}) = 500\Omega + 10k\Omega = 10.5k\Omega$$

لذلك، من المعادلة (110) ، تكون قيم (V_o) الدنيا و العظمى كمايلي:

$$V_o(\min) = (V_1 - V_2)\left[1 + \frac{2R}{R_A(\max)}\right]$$

$$= [0.3v - (-0.2v)]\times\left[1 + \frac{2(10K)}{10.5K}\right] = 1.45v$$

$$V_o(\max) = (V_1 - V_2)\left[1 + \frac{2R}{R_A(\min)}\right]$$

$$= [0.3v - (-0.2v)]\times\left[1 + \frac{2(10K)}{0.5K}\right] = 20.5v$$

2- عندما تكون:

$$R_A = 500\Omega + (1/2)(10K) = 5.5k\Omega$$

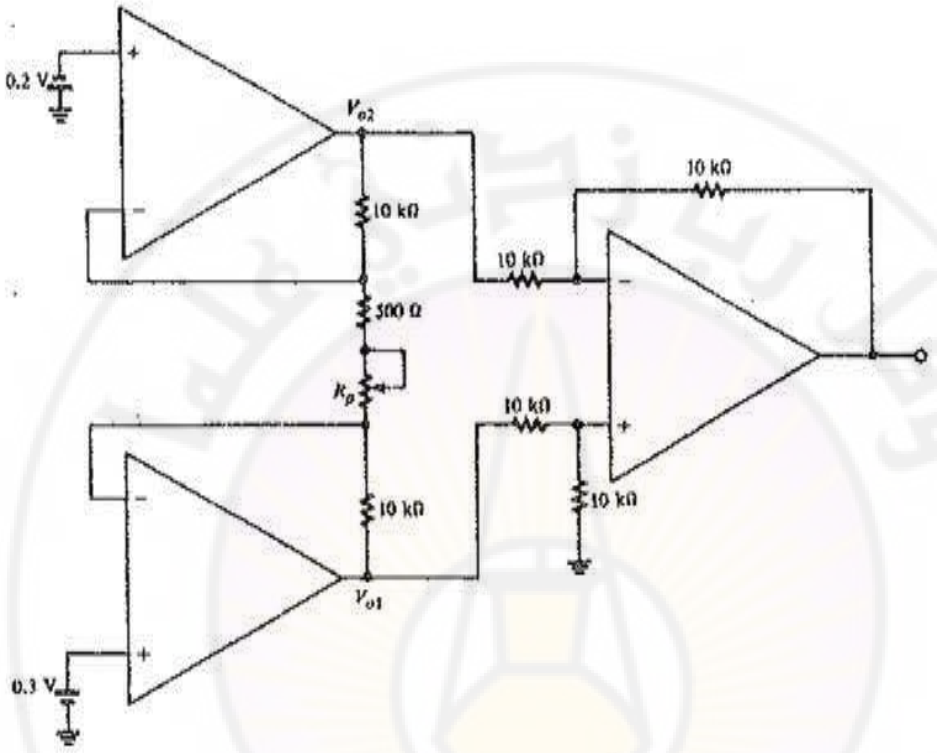
نجد من المعادلة (1-105) أنّ:

$$V_R = \frac{(V_1 - V_2)R}{R_A} = \frac{[0.3 - (-0.2)](10K)}{5.5k\Omega} = 0.909v$$

من المعادلتين (1-106, 107) نكتب:

$$V_{o1} = V_1 + V_R = 0.3v + 0.909v = 1.209v$$

$$V_{o1} = V_2 + V_R = -0.2v - 0.909v = -1.109v$$



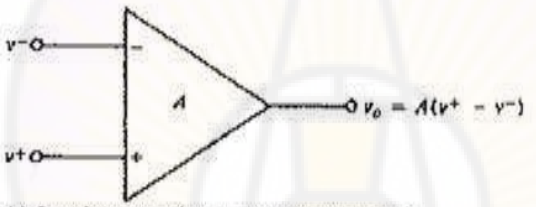
شكل (2-48)

2-8-6) مقارنات الجهد :

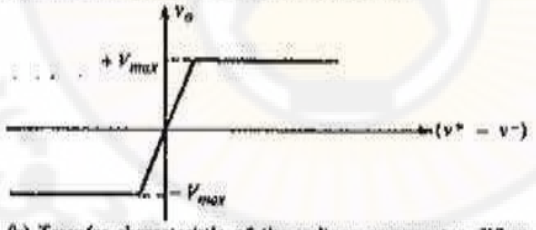
Voltage Comparators

يستخدم مقارن الجهد لمقارنة مستويي جهد . يكشف خرج المقارن أيّاً من مدخليه هو الأكبر، بحيث يكون عبارة عن وسيلة تبديل، تولد جهداً عالياً عندما يكون أحد الدخلين أكبر، و تبدل إلى جهد منخفض عندما يكون الدخل الآخر هو الأكبر. يستخدم مكبر العمليات كمقارن جهد بحيث يعمل بحالة دارة مفتوحة (لا

يوجد تغذية خلفية) ويوصل جهدي الدخل المطلوب مقارنتهم إلى النهايتين العاكسة وغير العاكسة له. بسبب من كسب الحلقة المفتوحة الكبير جداً له، يقاد خرج المكبر إلى حدود جهد الخرج له؛ عندما يوجد فرق بسيط جداً بين مستويي دخله. مثلاً، لو أنّ جهد الدخل(+) له كان أكبر قليلاً من جهد الدخل(−)، يبدّل عندها المكبر بسرعة إلى خرجه الموجب الأعظمي، و عندما يكون جهد الدخل له(−) أكبر قليلاً من جهد الدخل(+)، فإن المكبر يبدّل إلى خرجه السالب الأعظمي. يطلق أحياناً جهد الإشباع لتوصيف جهود الخرج الدنيا و العظمى للمكبر. يبين الشكل (2-49) سلوك المقارن.



(a) Open-loop operation as a voltage comparator

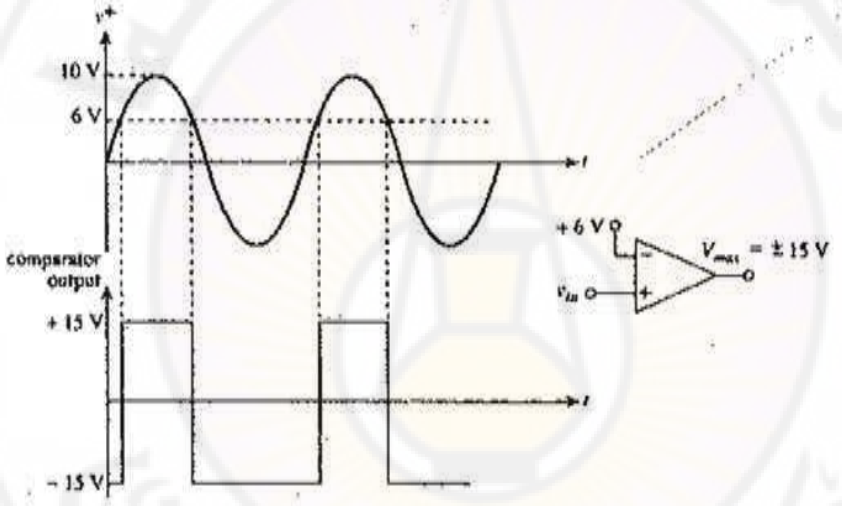


(b) Transfer characteristic of the voltage comparator. When $v+ \geq v-$, the output is at its maximum positive limit, and when $v+ < v-$, the output switches to its maximum negative limit.

شكل (2-49)

نلاحظ أن الشكل (2-49b) هو خواص التحويل، حيث يُظهر جهد الخرج تابعاً لجهد الدخل التفاضلي ($V^+ - V^-$). يتبين أن الخرج يبدّل حالته عندما ($V^- - V^+$) يمرّ عبر الصفر.

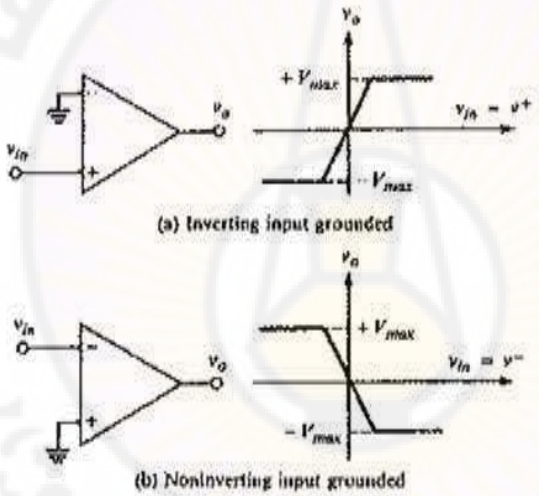
لتوضيح سلوك هذا المقارن أكثر، نأخذ الشكل (2-50) الذي يبين شكل موجة خرج المقارن؛ عندما يكون جهد الدخل غير العاكس عبارة عن موجة جيبية ذات سعة (10v)، ووصل منبع مستمر (+6v) إلى النهاية العاكسة.



شكل (2-50)

نفرض أنّ خرج المكبر يبدل بين (±15v). نلاحظ أن الخرج يبدّل إلى (+15v) كل مرّة ترتفع الموجة الجيبية أعلى من (+6v)، بسبب أنّ $V^+ - V^- = (6v) - (6v) = 0v$ عند تلك النقاط الزمنية. يبقى الخرج محافظاً على هذه القيمة العالية (+15v) طالما بقي $V^+ - V^- > 0$ ، أي أنّ: $V^+ > 6v$ ، وعندما يهبط (V^+) أسفل القيمة (6v)، يبدل خرج المقارن إلى (−15v).

في بعض التطبيقات، يكون إمّا الدخل العاكس أو غير العاكس مؤرضاً، بحيث يصبح المقارن بشكل فعال ككاشف صفري Zero-Crossing detector . في هذه الحالة يبدّل حالات الخرج له عندما يمرّ الدخل غير المؤرض بنقطة الصفر. مثلاً لو كان المدخل العاكس مؤرضاً، عندها يبدل الخرج إلى جهده الموجب الأعظمي وعندما يكون المدخل (V^+) موجباً قليلاً. ويبدل إلى جهده السالب الأعظمي عندما (V^+) يكون سالباً قليلاً. تحدث حالة تبديل معاكسة إذا كان المدخل غير العاكس هو المؤرض. يبين الشكل (2-51) خواص التحويل لهاتين الحالتين.



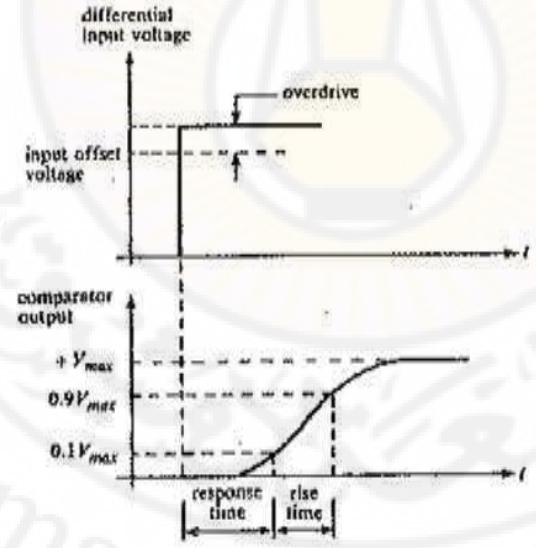
شكل (2-51)

في دراسة مقارن الجهد، يعرف جهد انزياح الدخل input offset voltage بأنه جهد الدخل التفاضلي الأدنى؛ الذي يؤدي بالخرج ليتحوّل من حالة إلى حالة أخرى. كلما كان جهد انزياح الدخل أصغر، كانت دقة مقارن الجهد أعلى، وذلك فيما يتعلق بمقدرته على كشف المساواة لمستويي دخل. بشكل واضح، كلما كان كسب

الحلقة المفتوحة أكبر، كان جهد انزياح الدخل أصغر. مثلاً، يؤدي كسب ذي قيمة (20,000) بالخرج ليبدّل حالته من (−10v) إلى (+10v) عندما يكون: $(V^+ - V^-)$ مساوياً لـ: $\frac{20v}{20,000} = 1mV$.

نذكر خاصتين هامّتين أخريتين لمقارن الجهد هما زمن استجابته response time وزمن صعود خرجه rise time ، كما هو مبين بالشكل (2-52).

زمن الاستجابة هو التأخير الحاصل بين تطبيق دخل خطوي step و الزمن الذي يبدأ عنده الخرج بتغيير حالته. يقاس هذا الزمن من حافة الدخل الخطوي إلى النقطة الزمنية حيث يصل الخرج عندها لنسبة مئوية ثابتة من قيمته النهائية، والتي هي 10% من $(+V_{max})$ مثلاً.



شكل (2-52)

للتوضيح أكثر، يبين الشكل (2-52) خرج المقارن حيث يبدّل حالته من (0v) إلى ($+V_{max}$)؛ (في العديد من التطبيقات، يكون أحد مستويي الخرج فعلياً (0v)). يعتمد زمن الاستجابة بشكل كبير على مقدار السوق الزائد overdrive في الدخل: وهو الجهد الزائد عن الحاجة للحصول على التبديل. كلما كان السوق الزائد أكبر، كان زمن الاستجابة أقصر. يعرف، الآن، زمن الصعود عادة بأنه الزمن اللازم ليغير الخرج حالته من (10%) من قيمته النهائية إلى (90%) من قيمته النهائية. نحن نعلم مسبقاً أن زمن الصعود يتناسب عكساً مع عرض المجال الترددي للمكبّر وأنّ: $t_r \approx 0.35/BW$. نلاحظ من خلال ذلك النقطة المهمة التالية: يحسّن كسب الجهد العالي من جهد انزياح الدخل (ينقصه)، لكن يعمل على إطالة زمن الصعود، بسبب أن قيم الكسب الكبيرة تعني قيم عرض مجال أصغر، بحيث إن جداء عرض المجال بالكسب يبقى دائماً ثابتاً.

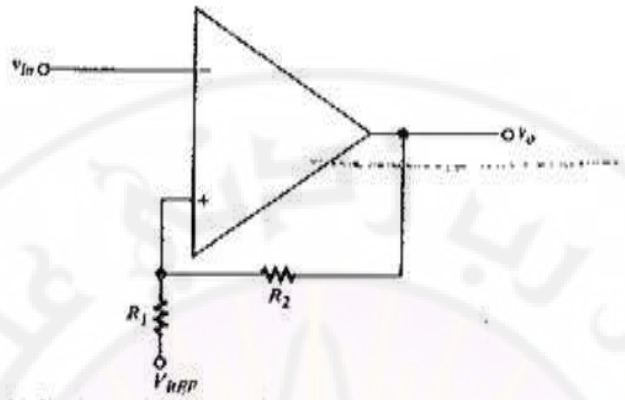
بالرغم من أنّ مكبرات العمليات ذات الأغراض العامّة يمكنها أن تستخدم كمقارنات جهد كما شرحنا، إلا صانعي أنصاف النواقل يقدّمون مكبرات عمليات مصمّمة خصّيصاً لتعمل كمقارنات جهد ذات مواصفات أفضل، وتستخدم بشكل خاص في تطبيقات مقارن الجهد. إحدى الخصائص لبعض المقارنات مقدرتها على التبديل بين مستويات خرج ليست مرتبطة بالضرورة مع جهود تغذية المكبر. تكون هذه المقارنات مفيدة في الأنظمة الرقمية حيث تحتاج إلى إزاحة مستوى الجهد لتتوافق مع دارات منطقية بأنواع مختلفة. مثلاً، يمكن أن يصمّم أحد أجزاء نظام رقمي ليعمل بمستويات منطقية ("One", $high = +5v$) و("Zero", $Low = 0v$)، بينما يستخدم جزء آخر من نظام رقمي ("One" $= 0v$) و("Zero" $= -10v$). يمكن في هذه الحالات استخدام مقارن جهد كمزيح مستوى لجعل مكوّنات النظامين متوافقة Comparible.

2-8-7) قادحات شميت :

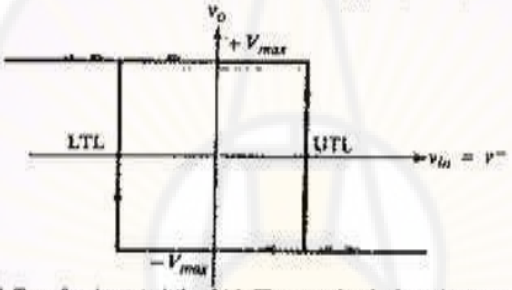
Schmitt Triggers

تعرّف المعاوقة hysteresis بأنها خاصيّة وسيلة الكترونية تسلك بشكل مختلف عندما يتزايد دخلها عن الحالة التي تسلكها عندما يتناقص هذا الدخل. فمثلاً بالنسبة لمقارن جهد، تعني المعاوقة أن الخرج سوف يبدّل حالته عندما يتزايد الدخل إلى مستوى لكنه لن يعود إلى قيمته السابقة حتى يهبط الدخل إلى أسفل مستوى مختلف عن السابق. تعد المعاوقة، في بعض التطبيقات، خاصية مرغوبة لأنها تمنع المقارن من التبديل ذهاباً وإياباً استجابة لتموّجات ضجيج عشوائي يمكن أن يوجد بالدخل. مثلاً، لو كانت ($V^+ - V^-$) قريبة من الصفر، ولو كان جهد انزياح الدخل ($1mV$)، فإنّ جهود الضجيج بمستوى ($1mV$) ستسبّب تبديلاً عشوائياً لخرج المقارن. من ناحية أخرى، لو أن الخرج سيبدّل إلى إحدى الحالات عندما يرتفع الدخل مارّاً بـ ($-1v$)، و سيبدّل إلى الحالة الأخرى فقط عندما يهبط الدخل أسفل ($+1v$)، عندها سيكون تأثير الضجيج على تبديل حالات المقارن فقط عندما يكون ذا قيمة عالية ($2v$)، وحينما يكون الدخل قريباً من إحدى نقاط قدحه هذه.

يبين الشكل (2-53a) كيف يمكن ادخال المعاوقة إلى عمل المقارن. في هذه الحالة، يوصل الدخل إلى النهاية العاكسة ويوصل مجزّئ جهد عبر النهاية غير العاكسة بين (V_o) وجهد مرجعي ثابت (V_{ref}) (يمكن أن يكون صفراً). يبين الشكل (2-53b) خواص التحويل الناتجة (تدعى بحلقة المعاوقة). تظهر هذه الخواص تبديل الخرج إلى ($+V_{max}$) عندما يهبط (V_{in}) أسفل مستوى قدح منخفض (LTL)، لكن سوف لن يبدّل إلى ($-V_{max}$) إلا إذا ارتفع (V_{in}) أعلى مستوى قدح عالٍ (UTL). تشير الأسهم إلى أجزاء من تتابع الخواص عندما يزيد الدخل (الخط الأعلى) أو ينقص (الخط الأسفل). يدعى المقارن الذي يمتلك مثل هذه الخواص بقادح شميت Shmitt Trigger



(a) Circuitry used to introduce hysteresis (V_{REF} may be 0.)



(b) Transfer characteristic of (a). The arrowheads show the portions of the characteristic followed when v_{in} is increasing (arrows pointing right) and when v_{in} is decreasing (arrows pointing left). Double-headed arrows mean that the output remains on that portion of the characteristic whether v_{in} is increasing or decreasing.

شكل (2-53)

يمكننا أن نشتق علاقات ***(UTL, LTL)*** باستخدام مبدأ التراكم.

لنفرض أولاً أن خرج المقارن مقصوراً إلى الأرض. معنى ذلك:

$$V^+ = \frac{R_2}{R_1 + R_2} V_{REF} \qquad (V_o = 0) \quad \cdots\cdots\cdots\cdots\cdots\cdots (2-114)$$

عندما نجعل $V_{REF} = 0$ بدلاً من (V_o) نجد:

$$V^+ = \frac{R_1}{R_1 + R_2} V_o \qquad (V_{REF} = 0) \quad \cdots\cdots\cdots\cdots\cdots\cdots (2-115)$$

لذلك نجد أنّ الخرج يكون عند مستواه السالب ($V_o = -V_{max}$)، حيث:

$$V^+ = \frac{R_2}{R_1 + R_2} V_{REF} + \frac{R_1}{R_1 + R_2} V_o \quad \cdots\cdots\cdots\cdots\cdots\cdots (1-116)$$

كما نرى من الشكل (2-53b)، يجب أن يهبط (V^-) إلى هذه القيمة لـ (V^+) قبل تبديل المقارن إلى ($+V_{max}$). لذلك نجد:

$$LTL = \frac{R_2}{R_1 + R_2} V_{REF} + \frac{R_1}{R_1 + R_2} (-V_{max}) \quad \cdots\cdots\cdots\cdots\cdots (2-117)$$

بشكل مماثل، عندما $V_o = +V_{max}$ يجب أن يرتفع V_{in} إلى:

$$UTL = \frac{R_2}{R_1 + R_2} V_{REF} + \frac{R_1}{R_1 + R_2} (+V_{max}) \quad \cdots\cdots\cdots\cdots\cdots (2-118)$$

تكون ($+V_{max}$)، في هذه المعادلات، هي جهد خرج موجب أعظمي (عدد موجب) و ($-V_{max}$) جهد خرج سالب أعظمي (عدد سالب). يمكن لهذه القيم أن تكون مختلفة، مثلاً:

$$+V_{max} = +10v \quad \text{و} \quad -V_{max} = -5v .$$

تعرّف معاوقة قادح شميت، كمياً، على أنها الفرق بين مستويي قدح الدخل . من المعادلتين (2-118,117) نكتب:

$$Hysteresis = UTL - LTL$$

$$= \left(\frac{R_1}{R_1 + R_2}\right)(+V_{max}) - \left(\frac{R_1}{R_1 + R_2}\right)(-V_{max}) \quad \cdots (2-119)$$

لو كانت مطالات جهد الخرج الأعظمية متساوية، عندها نجد:

$$Hysteresis = \frac{2R_1}{R_1 + R_2} V_{max} \quad \cdots\cdots\cdots\cdots\cdots\cdots (2-120)$$

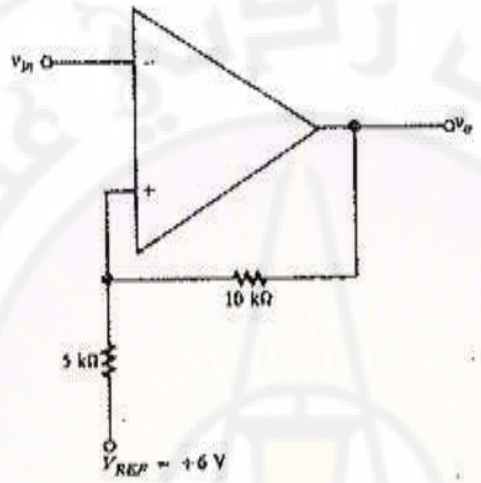
مسألة (2-20) محلولة:

لـ أوجد مستويات القدح المنخفضة و العالية و المعاوقة لقادح شميت المبين بالشكل (2-54).

ارسم حلقة المعاوقة. نفرض أن الخرج يبدّل بين $\pm 15v$.

2- كرّر الخطوة (1) إذا كان $V_{REF} = 0v$.

3- كرّر الخطوة (2) إذا كان $V_{REF} = 0v$ و كان الخرج يبدّل بين $(0v, +15v)$.



شكل (2-54)

الحل:

1- من المعادلتين (2-117,118) نكتب:

$$LTL = \left[\frac{10K}{5K+10K}\right](6v) + \left[\frac{5K}{5K+10K}\right](-15v) = -1v$$

$$UTL = \left[\frac{10K}{5K+10K}\right](6v) + \left[\frac{5K}{5K+10K}\right](15v) = +9v$$

$$H = (9v) - (-1v) = 10v$$

نلاحظ أيضاً من المعادلة (120 – 2) أنّ:

$$H = \frac{2R_1 \cdot V_{max}}{R_1 + R_2} = \frac{2(5K)}{5K + 10K}(15) = 10v$$

2- عندما يكون $V_{REF} = 0$ نجد:

$$LTL = \left[\frac{R_1}{R_1 + R_2}\right](-V_{max}) = \frac{5K}{5K + 10K}(-15v) = -5v$$

$$UTL = \left[\frac{R_1}{R_1 + R_2}\right](+V_{max}) = \frac{5K}{5K + 10K}(+15) = +5v$$

$$H = (5v) - (-5v) = 10v$$

أيضاً يمكننا هنا أن نستخدم المعادلة (120 – 2)، أي:

$$H = \frac{2(5K)}{5K + 10K}(15) = 10v$$

3- بما أن الخرج يتذبذب بين (0,+15v)، يجب أن نضع (0v) مكان ($-V_{max}$) في معادلتي مستويي القدح، و منه نجد:

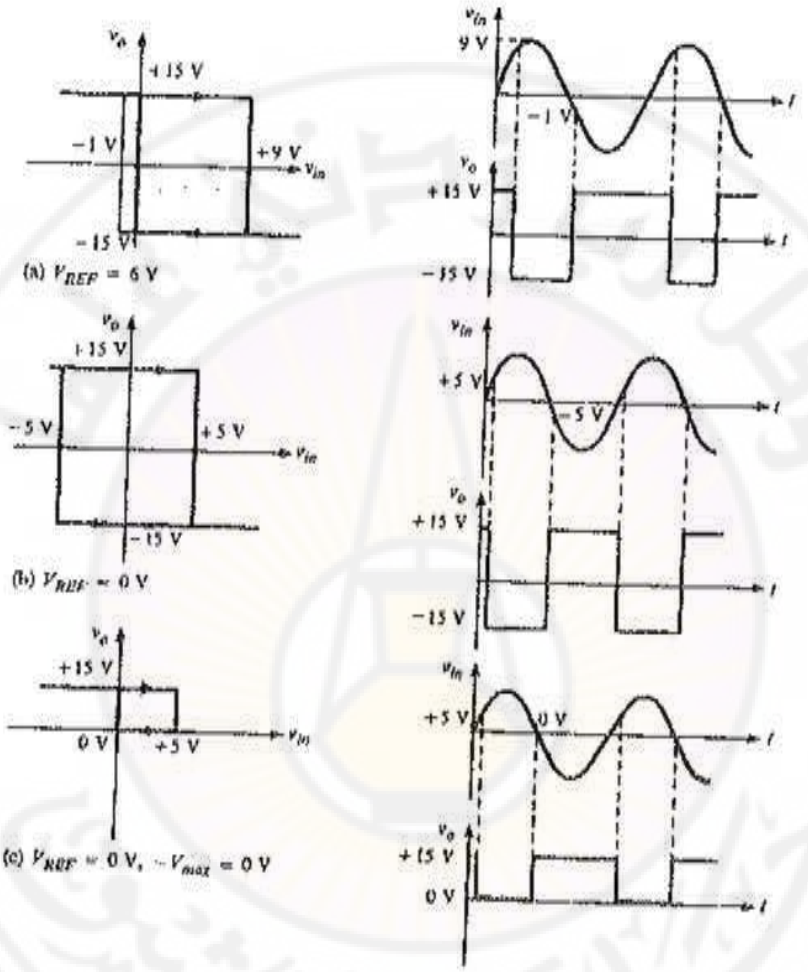
$$LTL = \left[\frac{R_1}{R_1 + R_2}\right](-V_{max}) = \left[\frac{5K}{5K + 10K}\right](0) = 0v$$

$$UTL = \left[\frac{R_1}{R_1 + R_2}\right](+V_{max}) = \left[\frac{5K}{5K + 10K}\right](15v) = +5v$$

$$H = (5) - (0) = 5v$$

نلاحظ هنا أن المعادلة (120 – 2) تعد مطبقة في هذه الحالة.

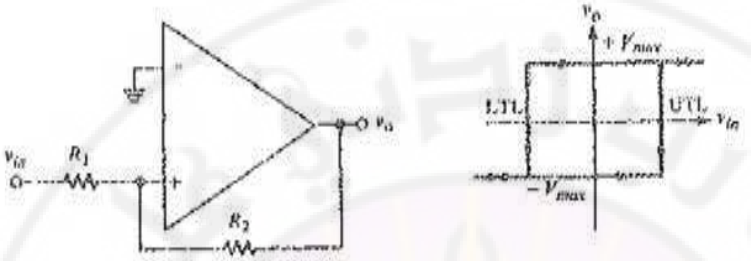
يبين الشكل (2-55) حلقات المعاوقة للحالات الثلاث، مع رسم الخرج الناتج عن تطبيق موجة جيبية (V_{in}) ذات مطال (10v) على دخل المقارن.



شكل (2-55)

يدعى المقارن الذي درسناه آنفاً بالمقارن العاكس بسبب أنّ الخرج يكون في مستوى عالٍ؛ عندما يكون الدخل في مستوى منخفض، و العكس بالعكس كما يمكن أن يشاهد بشكل واضح من الشكل (2-55).

يبين الشكل (2-56) قادح شميت غير عاكس. تكون مستويات القدح العليا والسفلى لهذه الدارة كمايلي:



شكل (2-56)

$$LTL = \frac{-R_1}{R_2}(+V_{max}) \quad \text{.....(2-121)}$$

$$UTL = \frac{R_1}{R_2}|-V_{max}| \quad \text{.....(2-122)}$$

تسمح هذه المعادلات لقيم $(+V_{max})$ و $(-V_{max})$ أن تكون مختلفة.مثلاً، إذا كانت $R_2 = 20k\Omega$, $R_1 = 10k\Omega$ ، و إذا كان الخرج يبدّل قيمته بين $(+10, -10v)$ ،فإن مستويات القدح تساوي:

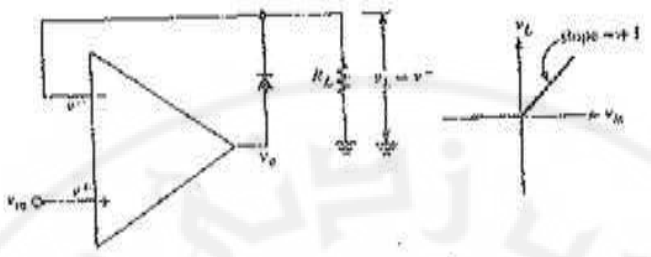
$$LTL = -(0.5)(10v) = -5v$$

$$UTL = (0.5)(-5v) = +2.5v$$

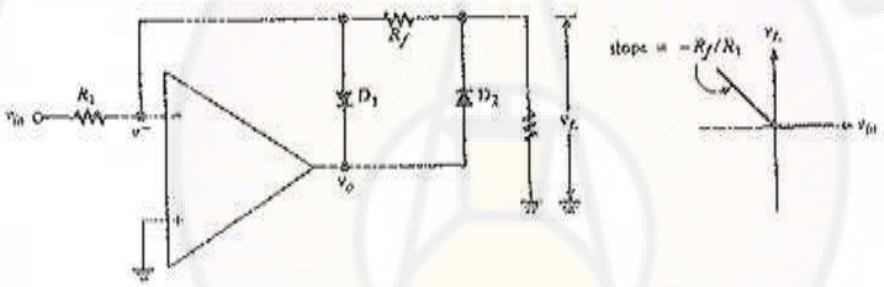
يمكن بسهولة اشتقاق المعادلتين (2-121,122) و يترك ذلك كتمرين للطالب.

2-8-8) دارات تقويم دقيقة :

Precision Rectifying Circuits



شكل (2-57)



شكل (2-58)

إنّ المقوم الذي يعتمد على الثنائي diode له مسافات عتبة غير موصلة، و يولّد ثغرات غير موصلة عند نقاط العبور بنقطة الصفر للموجة الثنائية في الخرج، و ذلك ناتج عن حقيقة أن الدخل يجب أن يتغلّب على هبوط الجهد على الثنائي (0.7v للسيليكون) قبل أن يبدأ الثنائي بالتوصيل. في تطبيقات وحدات التغذية التي فيها جهود الدخل تكون كبيرة نسبياً، لا تؤثر هذه الثغرات. إلا أنه، في كثير من التطبيقات،

الأخرى، خاصة في تطبيقات القياسات، يمكن لهبوط الجهد (0.7 v) أن يكون جزءاً هاماً من تأرجح جهد الدخل الكلي، ويمكن أن يؤثر بشكل سيء على انجاز الدارة.

يبين الشكل (57-2) إحدى الطرق للحصول على تقويم دقيق باستخدام مكبر عمليات مع ثنائي. تعد الدارة بشكل أساسي تابع جهد غير عاكس عندما يكون الثنائي منحازاً أمامياً. عندما يكون (V_{in}) موجباً، يكون خرج المكبر (V_o) موجباً، يؤدي ذلك إلى انحياز أمامي للثنائي، و ينتج مسار مقاومة منخفضة بين (V_o, V^-) كما هو ضروري لتابع الجهد. يتبع جهد الحمل (V_L) التغيرات الموجبة لـ ($V_{in} = V^+$). نلاحظ أنه ولو كان لجهد الدخل الموجب قيمة منخفضة (V_{in}) ، فستكون النتيجة نفسها، بسبب الكسب التفاضلي الكبير للمكبر. هذا يعني، ان الكسب الكبير وعمل التغذية الخلفية يؤديان إلى النتيجة المعروفة و هي: $V^+ = V^-$. نلاحظ أيضاً أن الهبوط عبر الثنائي لا يظهر في الخرج (V_L).

عندما يتغير الدخل بالاتجاه السالب، يصبح (V_o) سالباً، مما يؤدي إلى انحياز عكسي للثنائي، ينتج عن ذلك دارة مفتوحة لحلقة التغذية الخلفية، بحيث لن يتبع (V_L) جهد الدخل (V_{in}). يعمل المكبر الآن بحالة حلقة مفتوحة، ويقاد بسرعة إلى قيمة خرجه الأعظمية السالبة، مما يحفظ الثنائي بشكل مؤكد بحالة إنحياز عكسي.

يبين الشكل (58-2) دارة تقويم دقيقة أخرى. في هذه الدارة، يكبر جهد الحمل ويقدّم نسخة معاكسة للتغيرات السالبة الحاصلة لاشارة الدخل، ويكون صفراً عندما يكون الدخل موجباً. بشكل مخالف أيضاً للدارة السابقة، لا يقاد المكبر في هذا المقوم إلى أحد مستويات خرجه العظمى. عندما يكون (V_{in}) سالباً، يكون جهد الخرج (V_o) موجباً، بحيث يكون الثنائي (D_1) بحالة انحياز عكسي والثنائي (D_2) بحالة انحياز أمامي. أي إن (D_1) يكون دارة مفتوحة، و يوصل (D_2) خرج المكبر خلال (R_L) إلى (V^-) . لذلك، تسلك الدارة كمكبر عاكس عادي بكسب ($-R_F / R_1$). يكبر جهد الحمل ويقدّم نسخة معاكسة (موجب) للتغيرات السالبة لـ (V_{in}). عندما

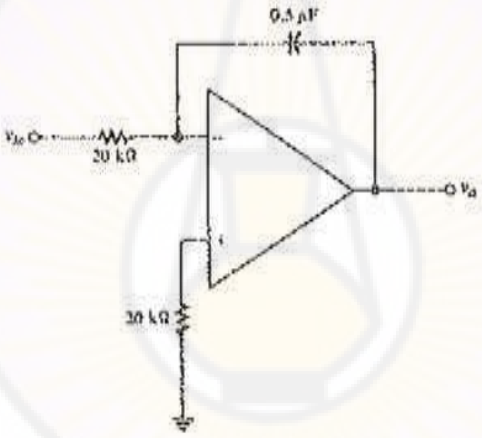
يصبح (V_{in}) موجباً، يكون (V_o) سالباً، و منه يصبح (D_1) منحازاً أمامياً و (D_2) منحازاً عكسياً. يعمل (D_1) في هذه الحالة على قصر الخرج (V_o) إلى (V^-) ، التي تحفظه عند نقطة أرض تخيلية بحيث يكون ($V_L = 0$) . يمكن متابعة التحليل من قبل الطالب كتمرين له، عندما يُعكس وضع الثنائيات.

مسائل غير محلولة:

مسألة (2-21):

يعطى الدخل المطبق على الدارة المبينة بالشكل (2-59) كمايلي:

$V_{in} = 6\sin(500t - 30^\circ)$ v . اكتب العلاقة الرياضية الناتجة في الخرج.



شكل (2-59)

مسألة (2-22):

باستخدام مكبر عمليات مثالي، صمّم مكامل مثالي يولّد خرجاً مساوياً:

$V_o = 0.04\cos(2\times10^3 t)$ ، عندما يكون الدخل: $V_{in} = 8\sin(2\times10^3 t)$.

مسألة (2-23):

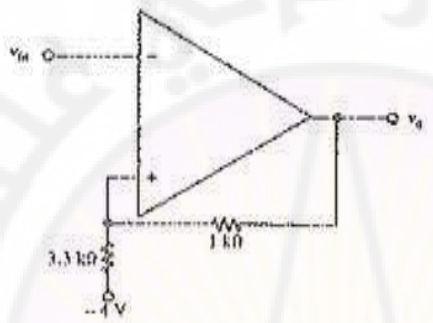
يمثّل خرج المقارن المبين بالشكل (2-60) بين (+10,-10 v).

a) أوجد مستويات القدح العليا و الدنيا.

b) أوجد المعاوقة.

c) ارسم حلقة المعاوقة.

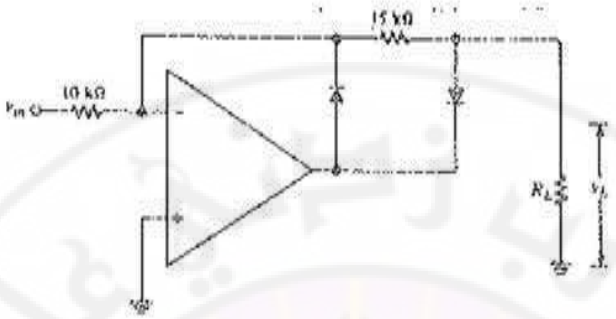
d) ارسم الخرج عندما يكون (V_{in}) موجة جيبية ذات مطال (10v).



شكل (2-60)

مسألة (2-24):

ارسم (V_L) للدارة المبينة بالشكل (2-61) عندما يكون الدخل موجة جيبية تتأرجح بين (-10v, +10v) كقيم عظمى. ارسم خواص التحويل للدارة.



شكل (2-61)


وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل الثالث
وحدات التغذية الخطية والغير خطية
Linear and Non-Linear Power Supplies

١ ـ مرشحات

٢ ـ وحدات تغذية مفردة Discrete

٣ ـ منظمات جهد متكاملة Integrated

٤ ـ المنظمات غير الخطية (المقطعة)

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

3-1) مقدّمة :

يُرجع اصطلاح وحدة تغذية power supply إلى كونه منبع استطاعة مستمرّة (dc) الـذي يعمـل هو نفسه من منبع استطاعة متناوبة (ac) ، مثل خط التغذية العام (220 v,50 Hz) . لذلك يمكن أن ينظر لوحدة تغذية من هذا النوع على أنها محوّل من (ac) إلى (dc) ac –to – dc converter.

يُدعى منبع التغذية الذي يقدّم استطاعة متناوبة (ac) ذات تردد ثابت ومطال ثابت؛ انطلاقاً من منبع مستمرّ، بمحوّل الطاقة inverter. تصمّم بعض وحدات التغذية لتعمل انطلاقاً من منبع مستمرّ (dc)وتولّد استطاعة ذات مستويات مستمرّة (dc) متعدّدة، وتدعى وحدات التغذية هذه بمحوّلات من (dc) إلى (dc)أو dc – to – dc converters.

تشتمل وحدة تغذية مستمرّة (dc) تعمل انطلاقاً من منبع متناوب (ac)، من واحد أو أكثر من المكوّنات الاساسية التالية:

1- مقوّم rectifier ، الذي يقلب الجهد المتناوب (ac) إلى جهد (dc) نبضي ويسمح للتيار بالتدفق في اتجاه واحد فقط.

2- مرشح تمرير منخفض - Low - pass filter - الذي يحذف المركبات النبضية في الموجة المقوّمة ويُحرّر مركبتها المستمرّة (القيمة المتوسطة).

3- منظم جهد Voltage regulator- الذي يحفظ جهد خرج ثابت إلى حدّ كبير بالرغم من تغيرات تيار الحمل المسحوب من وحدة التغذية، وتغيرات جهد التغذية المتناوب Line ، وتغيرات درجة الحرارة المحيطة بالنظام.

ان تركيب وحدة التغذية من أحد المكوّنات الثلاثة السابقة أو أكثر، يعتمد على التطبيقات التي من أجلها صمّمت وحدة التغذية. مثلاً، وحدة التغذية المستمرّة المصمّمة لشحن بطارية فقط يمكن أن تتألف بشكل بسيط من مقوّم نصف موجة. لا يلزم لهذا التطبيق ترشيحاً أو تنظيماً للجهد، حيث إنه فقط يلزم نبضات تغذية مباشرة لاعادة شحن البطارية. من جهة أخرى بالنسبة لبعض الوسائل الالكترونية مثل مكبرات العمليات ومكبرات الاستطاعة في خرج نظام ما، فهي تتطلب وحدة تغذية مستمرّة منظمة بشكل جيد.

تصنف وحدات التغذية بشكل عام على أساس أنها منظّمة أو غير منظّمة، قابلة للتعديل أو غير قابلة للتعديل. تكون وحدات التغذية القابلة للتعديل بشكل عام ذات تنظيم جيد وتستخدم في التطبيقات المخبرية لتجارب ذات أغراض عامة وتطوير بعض الأعمال الخاصّة. معظم ما هو مطلوب من وحدات التغذية هذه هو حفظ جهد خرج ثابت إلى حدّ كبير على مجال عريض من الحمل، وبإمكانية تغير وتعديل جهد الخرج بشكل كبير نسبياً أيضاً. تصمّم بعض وحدات التغذية بجهد ثابت، بحيث يمكن لجهد الخرج أن يعدّل لكن على مجال صغير للسماح بتعيير دوري للمنظم.

يمكن أيضاً تصنيف وحدات التغذية إلى وحدات تغذية خطية، وهي تكون ذات دقة تنظيم عالية وتردد منخفض نسبياً، ووحدات تغذية غير خطية (النظمات المقطعة) التي تكون ذات مردود عالٍ مع دقّة تنظيم معقولة.

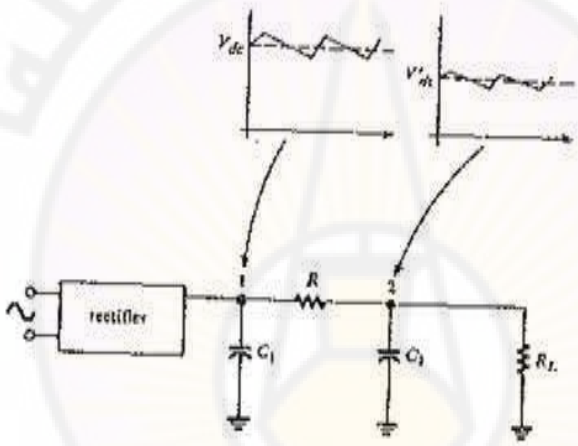
في كتاب أسس الهندسة الالكترونية تمّت دراسة عملية التقويم والترشيح الاساسي (باستخدام مكثفة وحيدة)، كما تمّ شرح ثنائي زينر كمنظم تفرّعي لجهد وحدة التغذية غير المنظمة. سنقوم في هذا الفصل بدراسة مرشحات (*RC*) المركبة

ومرشـــحات (*LC*) ومضـــاعفات الجهـــد قبل ان ندخل بشكل تفصيلي في دراسة المنظمات.

3-2) مرشحات (RC) و (LC)

RC And LC Filter

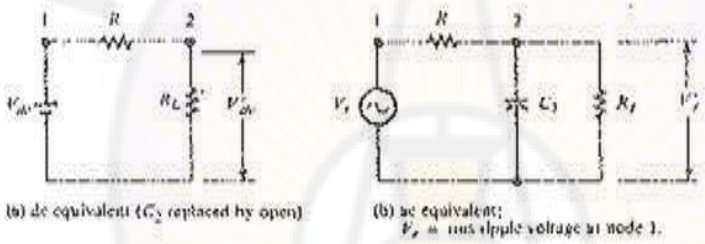
3-2-1) مرشحات (RC) — RC Filters



شكل (3-1)

للحصول على نقصان أكبر في تعرّج موجة مرشّحة بمكثفة بسيطة وحيدة، يمكن إضافة مقطـــع مرشـــح تمرير منخفض (*RC*) إلى خرج تلك المكثفة، كما هو مبين بالشكل (3-1). تدعى التركيبة مكثفة — مقاومة — مكثفة غالباً بمرشح نوع (*RC π*). يظهر الشـــكل أن المقطـــع الاضـــافي (*RC*) يعمل على تخميد اكثر المركبة المتناوبة الممثلة بالـــتعرّج، ويمـــرّر القيمة المستمرّة مع انخفاض في مستواها. يمكن اجراء تحليل تقريبي للمرشـــح المـــبين بالشكل (3-1) مفترضين أن الممانعة المنظورة من العقدة (1) صغيرة

بالمقارنة مع ممانعة باقي شبكة المرشح الموصولة إلى العقدة (1). هذا الافتراض الذي يعدّ صحيحاً بفرض (C_1) كبيرة القيمة ومقاومة خرج المقوم صغيرة، يسمح لنا بمعالجة العقدة (1) كمنبع جهد يقود باقي المرشح. بعد ذلك بامكاننا تطبيق مبدأ التراكم لتحديد مركبات الجهد المتناوب (ac) والمستمرّ (dc) في العقدة (2) الناتجة عن مركبات الجهد المتناوب (ac) والمستمرّ (dc) في العقدة (1). يبين الشكل (2-3) الدارات المكافئة المستمرّة والمتناوبة للمرشح مع استبدال العقدة (1) بمنبع جهد (ac, dc).



(a) dc equivalent (C_2 replaced by open)

(b) ac equivalent;
V_r = rms ripple voltage at node 1.

شكل (2-3)

من الواضح من الشكل (3-2a) أن جهد الحمل المستمر (dc) يساوي عن طريق تجزئ الجهد إلى:

$$V'_{dc} = \frac{R_L}{R_L + R} V_{dc} \qquad \text{.....(3-1)}$$

تبين المعادلة (3-1) ان استخدام مرشح (RC) يعمل على انقاص الجهد المستمرّ المتوفر عند الحمل. لانقاص هذا التأثير، تجعل عادة (R) أصغر بكثير من (R_L).

من الشكل (3-2b) نكتب:

$$V_r' = \frac{Z}{Z+R} V_r \quad \ldots\ldots(3-2)$$

حيث:

$$Z = R_L // (-j \cdot X_{C2}) = \frac{-J \cdot R_L / \omega \cdot C_2}{R_L - J/\omega \cdot C_2}$$

نحن نهتم هنا بالقيمة المطلقة فقط لـ (V_r')، لذلك نكتب:

$$|V_r'| = \frac{|Z|}{|R+Z|} |V_r| \quad \ldots\ldots(3-3)$$

حيث:

$$|Z| = \frac{\left|-JR_L / \omega \cdot C_2\right|}{\left|R_L - J/\omega \cdot C_2\right|} = \frac{R_L}{\sqrt{1+(\omega \cdot R_L \cdot C_2)^2}} \quad \ldots\ldots(3-4)$$

و:

$$|R+Z| = \left|R - \frac{JR_L / \omega \cdot C_2}{R_L - J/\omega \cdot C_2}\right| = \sqrt{\frac{(R+R_L)^2 + (\omega \cdot R \cdot R_L \cdot C_2)^2}{1+(\omega \cdot R_L \cdot C_2)}} \quad \ldots(3-5)$$

بتعويض المعادلة (3-4) و (3-5) في المعادلة (3-3) نجد:

$$|V_r'| = \frac{R_L}{\sqrt{(R+R_L)^2 + (\omega \cdot R \cdot R_L \cdot C_2)^2}} |V_r| \quad \ldots\ldots(3-6)$$

بالرغم من أن جهد التعرّج يحتوي على توافقيات، إلا أن الحسابات تنجز عادة باستخدام التردد الأساسي للتعرّج وهو: $\omega = 2\pi(50) rad/s$ بالنسبة لقوم نصف موجة و: $\omega = 2\pi(100) rad/s$ بالنسبة لقوم موجة كاملة.

يمكن أن تكتب المعادلة (2-6) كما يلي:

$$|V_r'| = \frac{|V_r|}{\sqrt{\left(\frac{R}{R_L}+1\right)^2 + (\omega \cdot R \cdot C_2)^2}} \quad \ldots\ldots(3-7)$$

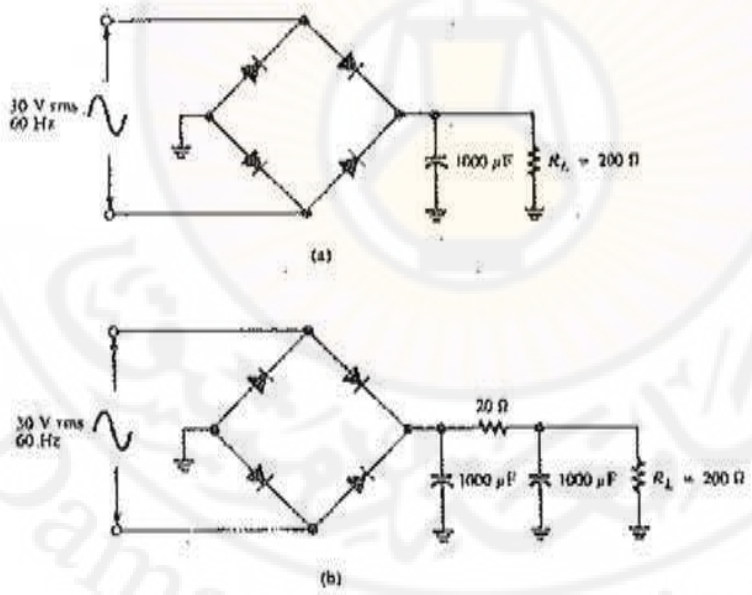
حيث تكون عملياً (R) أصغر بكثير من (R_L)، لذلك يمكن اهمال النسبة R/R_L بالنسبة للواحد، ومنه نجد بشكل تقريبي:

$$|V_r'| \approx \frac{|V_r|}{\sqrt{1+(\omega \cdot R \cdot C_2)^2}} \quad \text{.....(3-8)}$$

مسألة (3-1) محلولة :-

1- أوجد القيمة المتوسطة والتموّج المئوي لجهد الحمل بالنسبة لوحدة التغذية غير المنظمة المبينة بالشكل (3-3a).

2- كرر الحل عندما يدخل مرشح (RC) بين المكثفة والحمل، كما هو مبين بالشكل (3-3b).



شكل (3-3)

الحل:

1- بما أن المقوم هو مقوم موجة كاملة، فإنّ:

$$F_r = 120\,Hz \quad ; \quad V_{PR} = \sqrt{2}(30\,v\ rms) - 1.4\,v = 41\,v$$

يمكن البرهان في حالة المرشح السعوي البسيط (من أسس الهندسة الالكترونية مع تغيير في الرموز) أنّ:

$$V_{dc} = \frac{V_{PR}}{1 + \frac{1}{2F_r \cdot R_L \cdot C}} = \frac{41\,v}{1 + \frac{1}{2(120)(200)(10^{-3})}} = 40.2\,v$$

حيث: V_{PR} هي القيمة العظمى V_{max} للموجة المقوّمة

F_r تردد التوافقية الثانية.

V_{rr} جهد التعرّج من القمّة للقمّة.

يمكن البرهان أيضاً أنّ:

$$V_{PP} = \frac{V_{dc}}{F_r \cdot R_L \cdot C} = \frac{40.2}{120 \times (200)(10^{-3})} = 1.68\,v$$

ومنه جهد التعرّج الفعّال:

$$Vr = \frac{V_{PP}}{2\sqrt{3}} = \frac{1.68}{2\sqrt{3}} = 0.48\,v\ rms$$

ومنه نجد عامل التعرج المئوي:

$$r\% = \frac{V_r}{V_{dc}} \times 100 = \frac{0.48}{40.2} \times 100 = 1.2\%$$

2- سوف نفترض انّ (V_{dc}, V_r) لهما القيم المحسوبة نفسها في الطلب (1). في الحقيقة، فـــان وجود المرشح (RC) المضاف يؤثر على هاتين القيمتين إلى حدّ ما. في الدارات العمليـــة، يعد هذا التأثير صغيراً، وبالتالي يُمكن اهماله في حساباتنا. من المعادلة (1-3)، نجد:

$$V'_{dc} = \frac{R_L}{R + R_L} V_{dc} = \left(\frac{200}{20 + 200}\right)(40.2) = 36.5\,v$$

ومن المعادلة (3-7) نجد:

$$|V'_r| = \frac{|V_r|}{\sqrt{\left(\frac{R}{R_L} + 1\right)^2 + (\omega \cdot R \cdot C_2)^2}} = \frac{0.48\,v}{\sqrt{\left(\frac{20}{200} + 1\right)^2 + \left[2\pi(120)(20)\left(10^{-3}\right)\right]^2}}$$

$$= 0.032\,v\ rms$$

ومنه نجد:

$$r'\% = \frac{V'_r}{V'_{dc}} \times 100 = \frac{0.032}{36.5} \times 100 = 0.087\%$$

نلاحظ من النتيجة أنّ اضافة مقطع المرشح (RC) أنقص التعرّج المئوي من (1.2%) إلى (0.087%)، هذا يعني، بمعامل أكبر من (13). نلاحظ أيضاً أنّ المقابل لذلك هو انخفاض جهد الخرج المستمرّ بمقدار 9.2% ونقصاناً في مقدرة وحدة التغذية على تنظيم جهد الخرج (الذي يعني ثباتاً في الجهد بشكل مستقل عن الحمل).

لو استخدمنا العلاقة التقريبية (3-8) لحساب جهد التعرّج نجد:

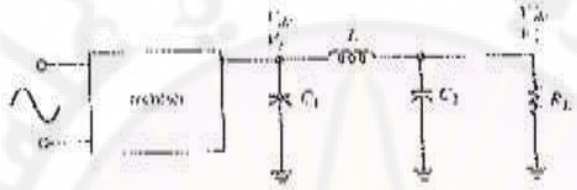
$$|V'_r| \approx \frac{0.48}{\sqrt{1 + \left[2\pi(120)(20)\left(10^{-3}\right)\right]^2}} = 0.032\,v\ rms$$

ونلاحظ أن هذه النتيجة موافقة للنتيجة السابقة؛ اذا أخذنا ثلاثة أرقام بعد الفاصلة.

3-2-2) مرشحات LCπ Filters — (LCπ)

تسبب المقاومة التسلسلية في المرشح ذي المقطع (RC) هبوطاً في الجهد مما يقلّل من جهد الحمل، كما رأينا. بالإضافة إلى ذلك، يتزايد هبوط الجهد مع زيادة تيار الحمل، بحيث يتغير جهد الخرج مع الحمل. يعد هذا التغير غير مرغوب فيه في وحدة

تغذيـــة، التي يجب، مثالياً، أن تحفظ جهد الخرج ثابتاً بشكل مستقل عن تيار الحمل. بوصـــل ملـــف ذي مقاومة أومية منخفضة بدلاً من المقاومة التسلسلية، كما هو مبين بالشكل (3-4)، سوف ينقص تغير الجهد المستمر مع الحمل وبالوقت نفسه يعمل على تخميد التموّج نتيجة الإعاقة الحثيّة للمركبات المتناوبة.



شكل (3-4)

يدعـــى المرشح ($LC\pi$)، حيث يعد تطويراً للمرشح ($RC\pi$)، ولكن يتطلب عادة ملفاً كبير القيمة وغالباً غالي الثمن.

بإجـــراء تحليل مماثل لذلك الذي استخدم في مرشح (RC)، يمكننا بسهولة أن نشتق العلاقات التالية:

$$V'_{dc} = \frac{R_L}{R' + R_L} V_{dc} \qquad \ldots\ldots\ldots\ldots(3-9)$$

حيث: R' هي مقاومة الملف الأومية؛ ونكتب أيضاً:

$$|V_r| \approx \frac{|V_r|}{\omega^2 \cdot L \cdot C_2} \qquad \ldots\ldots\ldots\ldots(3-10)$$

تعد المعادلة التقريبية (3-10) مقبولة إذا كان:

$$R' << \omega \cdot L \quad , \quad R' << R_L \quad , \quad |X_{C2}\| R_L| \approx |X_{C2}|$$

$$|X_L + (X_{C2} // R_L)| \approx |X_L|$$

وهي تقريبات معقولة من الناحية العملية.

مسألة (3-2) محلولة :-

بفـــرض أنّ: $V_r = 0.48\,v\ rms$; $V_{dc} = 40.2\,v$ في الشكل (3-4) (وهي القـــيم نفســـها الـــتي أوجدت في المسألة (3-1))، أوجد: V'_r , V'_{dc} عندما يكون: $R_L = 200\Omega$, $C_1 = C_2 = 1000\,\mu F$ ، وملـــف له حثية: $L = 6 - H$ مقاومته الاومية $2\,\Omega$.

الحل:

من المعادلة (3-9) نكتب:

$$V'_{dc} = \frac{R_L}{R' + R_L} V_{dc} = \left(\frac{200}{2 + 200}\right) 40.2\,v = 39.8\,v$$

للـــتحقّق من أنّ الشروط متحقّقة في المعادلة (3-10) بالنسبة لهذا المثال، نحسب مايلي:

$$\omega \cdot L = 2\pi(120)(6) = 4524\,\Omega$$

$$X_{C2} = 1/(2\pi)(120)(10^{-3}) = 1.33\,\Omega$$

إذاً:

$$R' = 2\Omega << 4524\Omega = \omega \cdot L$$

$$R' = 2\Omega << 200\Omega = R_L$$

لنحسب:

$$|X_{C2}||R_L| = \frac{R_L}{\sqrt{1 + (\omega \cdot R_L \cdot C_2)^2}}$$ (معادلة 3-4)

$$= \frac{200}{\sqrt{1+\left[2\pi(120)(200)(10^{-3})\right]}} = 1.32\Omega \approx |X_{C2}|$$

$$|X_L + (X_{C2} // R_L)| \approx \sqrt{(4524)^2 + (1.32)^2} \approx 4524\Omega = |X_L|$$

نلاحظ أن الشروط متحققة في المعادلة التقريبية (3-10)، لذلك نكتب من هذه المعادلة:

$$|V_r'| \approx \frac{|V_r|}{\omega^2 LC_2} = \frac{0.48}{(2\pi \times 120)^2 (6)(10^{-3})} = 0.141\, mV\ rms$$

$$r'\% = \frac{|V_r'|}{V_{dc}'} \times 100 = \frac{0.141 \times 10^{-3}}{39.8} \times 100 = 3.54 \times 10^{-4}\%$$

هـذا الانخفاض الجوهري الكبير في تعرّج جهد الخرج ناجماً عن وجود الممانعة التسلسلية المقدّمة من قبل الملف مشاركة مع المكثّفتين اللتين تقصران تيار التعرّج إلى الأرض.

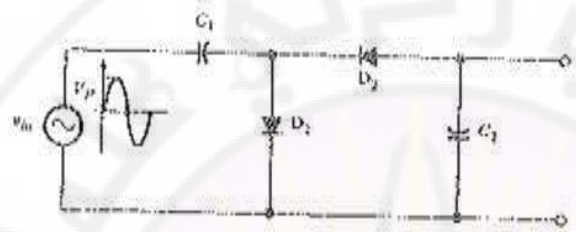
3-3) مضاعفات الجهد

Voltage Doublers

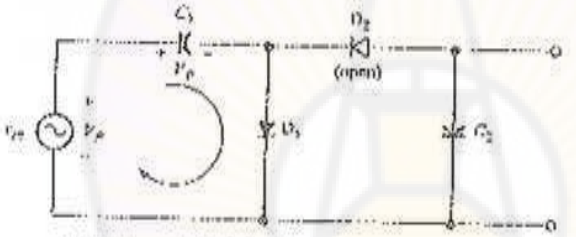
يمكن وصل ثنائيات ومكثفات بتشكيلات مختلفة لتوليد جهود مقوّمة، مرشحة، ذات مستوى من مضاريب صحيحة للقيمة العظمى لموجة دخل جيبية. يعد مبدأ العمل لهذه الدارات مماثلاً لما هو معروف في دارات إزاحة المستوى clamping التي درست في أسس الهندسة الالكترونية، باستخدام محول لتغيير مطال الجهد المتناوب (ac) قبل تطبيقه على مضاعف الجهد، فإننا نحصل على مجال عريض من المستويات المستمرّة (dc) الناتجة باستخدام هذه التقنية. المزية الأساسية لمضاعف الجهد هو إمكانية الحصول على جهود عالية بدون استخدام محوّلة جهد عال.

(3-3-1 مضاعف جهد نصف موجة

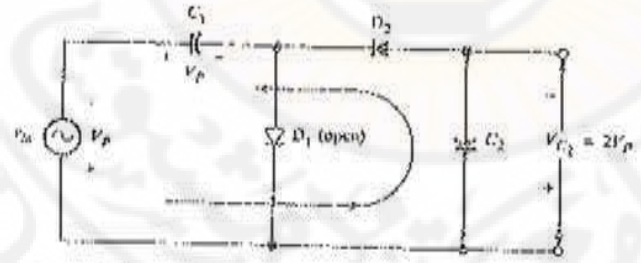
Half-Wave Voltage Doubler



(a) Half-wave voltage doubler circuit



(b) C_1 charges to V_p during the positive half-cycle of v_{in}



(c) C_2 charges to $2V_p$ during the negative half-cycle of v_{in}

شكل (3-5)

يبين الشكل (3-5a) مضاعف جهد نصف موجة. عندما يرتفع أولاً (V_{in}) بالاتجاه الموجب، ينحاز الثنائي (D_1) أمامياً و (D_2) عكسياً. بسبب أنّ مقاومة (D_1) الأمامية صغيرة، تشحن (C_1) بسرعة إلى (V_p) (بإهمال هبوط الجهد عبر الثنائي)، كما هو مبين بالشكل (3-5b). خلال نصف الموجة السالب التالية لـ (V_{in})، ينحاز (D_1) عكسياً و (D_2) أمامياً، كما هو مبين بالشكل (3-5c). نتيجة لذلك، تشحن (C_2) بسرعة حسب القطبية المبينة بإهمال هبوط الجهد عبر (D_2)، نستطيع أن نكتب قانون كيرشوف للجهد حول الحلقة عند لحظة وصول (V_{in}) إلى قمته السالبة، ونجد:

$$V_p = -V_p + V_{C2}$$

or

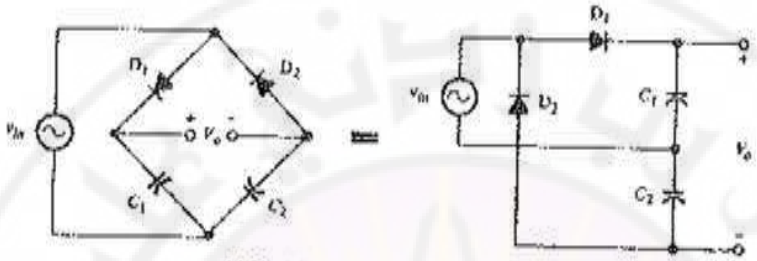
$$V_{C2} = 2V_p \quad volts \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(3-11)$$

خلال نصف الموجة الموجب التالي لـ (V_{in})، ينحاز (D_2) مرّة ثانية بشكل عكسي ويبقى الجهد عبر نهايات المخرج عند القيمة $V_{C2} = 2V_p$. نلاحظ القطبية السالبة للمخرج. لو وصلت مقاومة حمل عبر (C_2)، فإن (C_2) سوف تفرغ في الحمل خلال أنصاف الدورات الموجبة للدخل (V_{in})، وتشحن إلى ($2V_p$) خلال أنصاف الدورات السالبة، منتجة موجة متموّجة. إذا كانت مقاومة الحمل عالية بشكل كاف، عندها يمكن إهمال تفريغ المكثفة في مقاومة الحمل، و بذلك نحصل على جهد خرج مستمرّ إلى حدّ كبير مع تموّج خفيف نتيجة عدم لا نهائية مقاومة الحمل، لذلك تستخدم مضاعفات الجهد عادة في التطبيقات التي تكون فيها مقاومة الحمل عالية جدّاً. يجب أن يكون الجهد العكسي الأعظمي (*PIV*) لكل ثنائي على الأقل ($2V_p$).

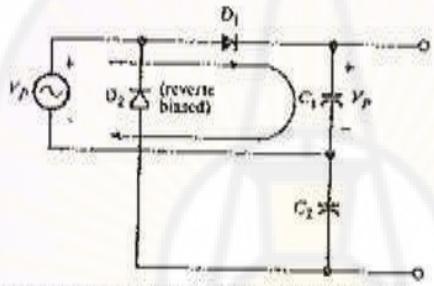
3-3-2) مضاعف جهد موجة كاملة

Full-Wave Voltage Doubler

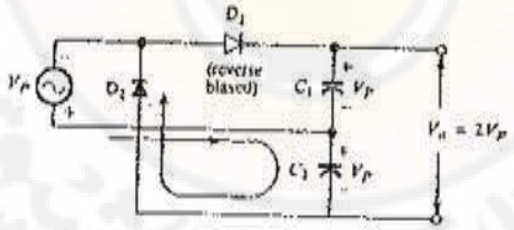
يبين الشكل (3-6a) مضاعف جهد موجة كاملة.



(A) The full-wave voltage-doubler circuit



(b) C_1 charges to V_p during the positive half-cycle of v_{in}.



(c) C_2 charges to V_p during the negative half-cycle of v_{in}.

شكل (3-6)

نلاحـــظ أن هـــذه الدارة مماثلة لمقوم موجة كاملة جسري مع تبديل ثنائيين بمكثفتين. عندما يكون (V_{in}) موجباً، يوصل (D_1)، و تشحن بذلك (C_1) إلى (V_p) ، كما هو

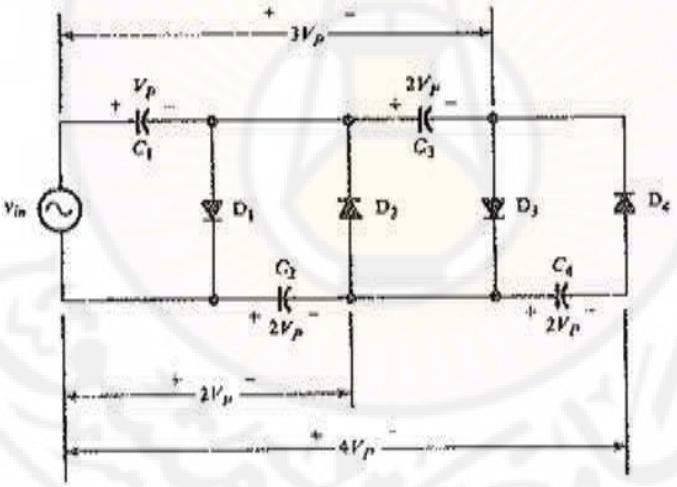
مبين بالشكل (3-6b). عندما يكون بعدها (V_{in}) سالباً، يوصل (D_2) وتشحن (C_2) إلى (V_p)، بالقطبية المبينة بالشكل (3-6c). من الواضح أنّ جهد الخرج يساوي:

$$V_{C1} + V_{C2} = 2V_p \ volts$$

بما أنّ واحدة أو أكثر من المكثفات تشحن خلال كل نصف دورة، لذلك يماثل الخرج مقوّم موجة كاملة مرشحة سعوياً. نلاحظ، مع ذلك أن مكثفة المرشح الفعالة هي عبارة عن (C_1) و (C_2) على التسلسل، والتي تكون ذات قيمة أقلّ من (C_1) أو (C_2) كُلاً على حده. الجهد العكسي الاعظمي (PIV) لكل ثنائي يكون ($2V_p$ v) على الأقل.

3-3-3) ثلاثي الجهد ورباعي الجهد

Voltage Tripple and Quadrupler



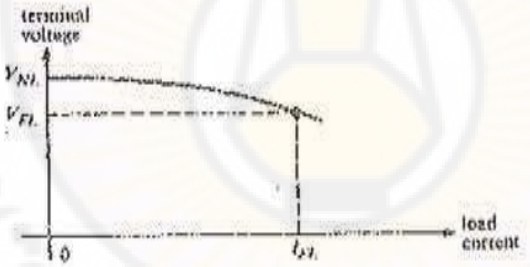
شكل (3-7)

يوصل مقاطع إضافية مؤلفة من (مكثف- ثنائي) عبر مضاعف جهد نصف موجة، نحصل على جهود خرج تساوي ثلاث أو أربع مرّات من جهد الدخل الأعظمي. يبين الشكل (3-7) مثل هذه الدارة؛ خلال هبوط نصف الموجة السالب،

تشحن (C_3) خلال (D_3)، كما شرح ذلك سابقاً، وبذا يكون الجهد عبر (C_3) مساوياً ($2V_p$). خلال نصف الموجة الموجب التالي، ينحاز (D_3) أمامياً وتشحن (C_3) إلى الجهد نفسه الذي وصلت اليه (C_2) وهو ($2V_p$ ٧). خلال نصف الموجة السالب التالي، تنحاز الثنائيات (D_2, D_4) أمامياً وتشحن (C_4) إلى ($2V_p$). كما هو مبين بالشكل، يكون الجهد عبر تركيبة (C_1, C_3) مساوياً ($3V_p$)، وذلك الذي يكون عبر (C_2, C_4) مساوياً ($4V_p$). يمكن إضافة مقاطع أخرى بالأسلوب نفسه للحصول على مضاريب أعلى لـ (V_p). يكون معدل (PIV) لكل ثنائي في الدارة مساوياً على الأقل ($2V_p$).

3-4) تنظيم الجهد

Voltage Regulation



شكل (3-8)

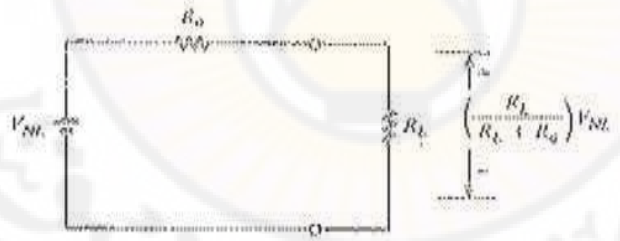
تحفظ وحدة تغذية مثالية الجهد ثابتاً في نهايتي خرجها، بغض النظر عن التيار المسحوب منها. يستغير جهد الخرج في وحدة تغذية عملية مع تيار الحمل، بحيث يتناقص عموماً مع زيادة تيار الحمل. تتضمّن مواصفات وحدة التغذية معدّل تيار الحمل الكامل (I_{FL}) full-load current، وهو عبارة عن التيار الأعظمي الذي يمكن استجراره من وحدة التغذية. يدعى جهد خرج وحدة التغذية عندما يسحب تيار

الحمـــل الكامل، بجهد الحمل الكامل (V_{FL}) full-load voltage. جهد اللاحمل No-load voltage (V_{NL}) هـــو جهد خرج وحدة التغذية عند سحب تيار صفري منها، وهي حالة جهد خرج الدارة المفتوحة. يبين الشكل (3-8) هذه الاصطلاحات.

أحـــد أشـــكال الاشارة إلى إنجاز وحدة تغذية، ليبين مدى مقدرتها على حفظ الجهـــد ثابتاً بـــين حالة اللاحمل والحمل الكامل، هو ما يسمّى بتنظيم الجهد المئوي percent voltage regulation:

$$VR = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100\% \quad \text{.....(3-12)}$$

بشـــكل أكثر دقة، تعرّف المعادلة (3-12) تنظيم جهد الخرج أو الحمل المئوي، حيـــث إنه يعتمد على التغيرات التي تحصل؛ والناتجة عن شروط الحمل، بفرض أنّ كل العوامـــل الأخرى (يشتمل ذلك على جهد الدخل) تبقى ثابتة. من الواضح أن بسط المعادلـــة (3-12) هو التغير الكلي في جهد الخرج بين حالة اللاحمل والحمل الكامل، وأن وحدة التغذية المثالية نتيجة لذلك هي التي تملك تنظيم جهد مئوي صفري.



شكل (3-9)

يبـــين الشـــكل (3-9) دارة تمثـــل المكافئة لوحدة تغذية. جهد ثفن هو جهد اللاحمـــل (V_{NL})؛ وتدعى مقاومة ثفن المكافئ بمقاومة الخرج (R_o) لوحدة التغذية. يحتـــوي العديد من صانعي وحدات التغذية مقاومة الخرج أكثر من تخصيصهم لنسبة

التنظـــيم المـــثوي. سوف نبين بأن أحد المعاملين يمكن الحصول عليه من الآخر، لو تم معرفة معدّلات تيار الحمل الكامل و جهد الحمل الكامل. لنرمز لمقاومة الحمل الكامل بـ:

$$R_{FL} = \frac{V_{FL}}{I_{FL}} \quad \text{.....(3-13)}$$

عـــندما (R_L) في الشـــكل (3-9) تساوي (R_{FL})، عندها، يكون لدينا مجزّئ الجهد التالي:

$$V_{FL} = \left(\frac{R_{FL}}{R_{FL} + R_o}\right) V_{NL} \quad \text{.....(3-14)}$$

بتعويض (3-14) في (3-12)، مع إهمال العامل المئوي، نجد:

$$VR = \frac{V_{NL} - \left(\frac{R_{FL}}{R_{FL} + R_o}\right) V_{NL}}{\left(\frac{R_{FL}}{R_{FL} + R_o}\right) V_{NL}} = \frac{R_o}{R_{FL}} \quad \text{.....(3-15)}$$

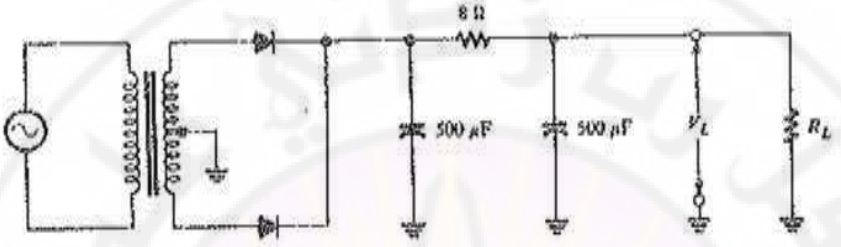
or:

$$VR = R_o \left(\frac{I_{FL}}{V_{FL}}\right) \quad \text{.....(3-16)}$$

مـــن الواضـــح أنّ وحدة التغذية المثالية التي تملك مقاومة خرج صفرية، يُطابق امتلاكها لنسبة تنظيم جهد مئوي صفري. يمكن تحديد (R_o) أيضاً، كما رأينا سابقاً، بأنها ميل مخطط رسم جهد الحمل مع تيار الحمل، أي: $R_o = \Delta V_L / \Delta I_L$.

مسألة (3-3) محلولة :-

بفرض أنّ مقاومات المحوّلة و الثنائيات المنحازة أمامياً في الشكل (3-10) مهملة، أوجد نسبة تنظيم الجهد المئوي لوحدة التغذية. افرض أن تيار الحمل الكامل (2A) عند جهد حمل كامل (15 v).



شكل (3-10)

الحل:

بما أن مقاومات المحوّلة والثنائيات مهملة، فإن مقاومة الخرج المستمرّة (dc) المنظورة خلف نهايتي الحمل هي:

$$R_0 = 8\Omega$$

لذلك باستخدام المعادلة (3 – 16)، نكتب:

$$VR\% = R_0\left(\frac{I_{FL}}{V_{FL}}\right)\times 100 = 8\left(\frac{2A}{15v}\right)\times 100 = 106.6\%$$

يظهر هذا المثال أن المقاومة التسلسلية المستخدمة في المرشح ($RC\pi$) لانقاص التعرّج، يمكنها أن تخرّب بشكل خطير تنظيم الجهد. نلاحظ أن جهد اللاحمل في هذا المثال من المعادلة (3 – 12):

$$V_{NL} = VR(V_{FL}) + V_{FL} = (1.066)(15) + 15 = 31v$$

حيث نرى تغيراً في جهد الخرج مقداره (16 v) بين اللاحمل و الحمل الكامل. في الواقع هذا مثال صريح على وحدة تغذية غير منظمة unregulated supply، حيث

لا يوجـــد دارة مخصّصة لتصحيح أو تعويض تأثير تغيرات الحمل، و هذا غير مقبول في معظم التطبيقات التي يتغير فيها الحمل بشكل كبير.

3-4-1) تنظيم الخط

Line Regulation

يعد تنظيم الخط مقياساً آخر لمقدرة وحدة تغذية على حفظ جهد خرج ثابت، في هذه الحالة، تقاس حساسية الخرج لتغيرات جهد الدخل، أو الخط، بدلاً من تغيرات الحمـــل. تعبر الموصفات عادة عنه كتغير مئوي لجهد الخرج نتيجة تغير كل فولت في جهـــد الدخل، بفرض ثبات مقاومة الحمل. مثلاً، يُعبّر تنظيم الخط (1%v) عن تغير جهد الخرج بمقدار (1%) لكل تغيّر فولت واحد في جهد الدخل.

في وحدة تغذية (20v)، لو تغيّر جهد الدخل، ضمن مواصفات، بمقدار (5v)، معنى ذلك يجب أن يعبّر عن تغير الخرج بمقدار:

$$(5v)(1\%v)=5\% \qquad or: (0.05)(20)=1v$$

ويمكن أن نكتب:

$$\%Line\ regulation = \frac{(\Delta V_o / V_o)\times 100\%}{\Delta V_{in}} \qquad \ldots\ldots\ldots\ldots\ldots\ldots(3-17)$$

3-4-2) الاستقرار

Stabilization

بما أنّ جهـــد الخرج المستمّر (V_o) لوحدة التغذية المنظمة يعتمد على جهد الدخل المستمّر غير المنظم (V_i)، و تيار الحمل (I_L)، و درجة الحرارة (T) التي تؤثر في حساسيات أنصـــاف النواقل الموجودة في وحدة التغذية، فإن تغير (ΔV_o) في جهد خرج وحدة التغذية يمكن التعبير عنه بالمعادلة التالية:

$$\Delta V_o = \frac{\delta V_o}{\delta V_i}\Delta V_i + \frac{\delta V_o}{\delta I_L}\Delta I_L + \frac{\delta V_o}{\delta T}\Delta T \qquad \ldots\ldots\ldots\ldots\ldots\ldots(3-18)$$

أو :

$$\Delta V_o = S_v \Delta V_i + R_o \Delta I_L + S_T \Delta T \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (3-19)$$

معادلة الاستقرار لوحدة التغذية، وحيث:

عامل الاستقرار (تنظيم الخط)

$$S_v = \left.\frac{\Delta V_o}{\Delta V_i}\right|_{\substack{\Delta I_L = 0 \\ \Delta T = 0}} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (3-20)$$

مقاومة الخرج

$$R_o = \left.\frac{\Delta V_o}{\Delta I_L}\right|_{\substack{\Delta V_i = 0 \\ \Delta T = 0}} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (3-21)$$

المعامل الحراري

$$S_T = \left.\frac{\Delta V_o}{\Delta T}\right|_{\substack{\Delta V_i = 0 \\ \Delta I_L = 0}} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (3-22)$$

كلما صغرت قيم المعاملات الثلاثة أعلاه حصلنا على وحدة تغذية منظمة بشكل أكثر جودة و دقة. في الواقع يمكن أن ينشأ تغير (ΔV_i) عن تغيّر في جهد التغذية المتناوب (AC) ، أو من التعرّج أو عند عدم استخدام مرشح جيد ومناسب.

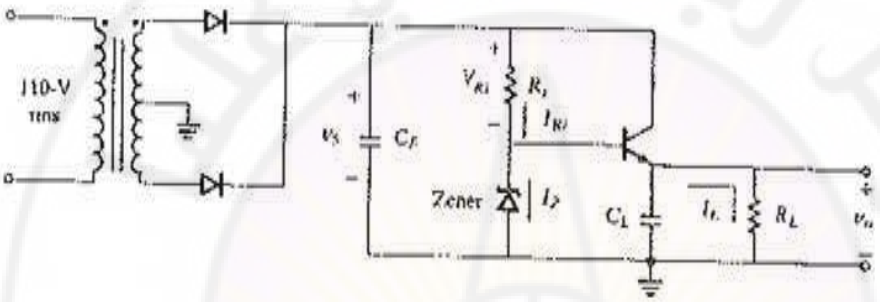
3-5) وحدات تغذية تستخدم مكونات مفردة

Power Supply Using Discrete Components

في متسرر الكترونيات(1) قمنا بتحليل وحدة تغذية تستخدم ثنائي زينر كوسيلة تحكّم بالجهد. يقوم ثنائي زينر بحفظ الجهد ثابتاً بالرغم من تغير التيار المار خلال

الثـــنائي. أي إنّه، عندما يزداد جهد الدخل يزيد التيار المارّ في ثنائي زينر أيضاً، بما أن الثنائي له مقاومة غير صفرية، لذلك سيكون الجهد عبره تابعاً للتيار المارّ فيه، يقود هذا إلى تنظيم سيء و استطاعة مصروفة داخل زينر.

للحصـــول على تنظيم أفضل، يمكن أن يوصل ثنائي زينر إلى قاعدة ترانزيستور استطاعة كما هو مبين بالشكل (11-3).



شكل (11-3)

تـــنقص هـــذه التشكيلة التيار المتدفق في الثنائي. يدعى ترانزيستور الاستطاعة المستخدم في هذه التشكيلة بترانزيستور تمرير pass transistor. الغاية من (C_L) انقاص تأثير التغيرات في الترددات العالية.

بســـبب مـــن خواص تكبير التيار للترانزيستور، يكون التيار المارّ في ثنائي زينر صـــغيراً. لذلك لا يوجد إلاّ هبوط جهد صغير عبر مقاومة الثنائي، ويقترب ثنائي زينر من منبع جهد ثابت.

يســـاوي التـــيار المـــارّ في المقاومة (R_1) تيار ثنائي زينر زائداً تيار القاعدة في الترانزيستور (I_L / β). لنأخذ الشرطين المعروفين التاليين بعين الاعتبار:

1) $V_{S\max}, I_{Z\max}, I_{L\min}/\beta$

2) $V_{S\min}, I_{Z\min}, I_{L\max}/\beta$

نحسب (R_l) لكلا الشرطين، و بما أن (R_l) ثابتة، نساوي العلاقتين المتعلّقتين بـ (R_l) كمايلي:

$$R_l = \frac{V_{S\max} - V_Z}{I_{Z\max} + I_{L\min}/\beta} = \frac{V_{S\min} - V_Z}{I_{Z\min} + I_{L\max}/\beta} \quad \cdots\cdots\cdots\cdots(3-23)$$

كمسا نعلم سابقاً، نجعل: $I_{Z\min} = 0.1 I_{Z\max}$. بالتعويض في المعادلة (3 – 23) نجد:

$$(V_{S\max} - V_Z)\left(0.1 I_{Z\max} + \frac{I_{L\max}}{\beta}\right) = (V_{S\min} - V_Z)\left(I_{Z\max} + \frac{I_{L\min}}{\beta}\right)$$

بحل المعادلة بالنسبة لـ $I_{Z\max}$ نجد:

$$I_{Z\max} = \frac{I_{L\min}(V_Z - V_{S\min}) + I_{L\max}(V_{S\max} - V_Z)}{\beta(V_{S\min} - 0.1V_{S\max} - 0.9V_Z)} \quad \cdots\cdots\cdots\cdots(3-24)$$

من الشكل (3-11) يمكننا أن نقدر مقاومة الحمل؛ على أنها نسبة جهد المنبع الأدنى إلى تيار الحمل الأعظمي:

$$R_{L(equivalent)} = R_{L(worst\ case)} = \frac{V_{S\min}}{I_{L\max}} \quad \cdots\cdots\cdots\cdots(3-25)$$

في مقرر الكترونيات(1) حسبنا سعة المكثفة (C_F) بدون وجود الترانزيستور و كانت:

$$C_F = \frac{V_{S\max}}{\Delta V\, F_P \cdot R_L}$$

وتصبح هنا معادلتها كما يلي:

$$C_F = \frac{V_{S\max}}{\Delta V \cdot F_P \cdot R_{L(eq)}} \quad \cdots\cdots\cdots\cdots(3-26)$$

بما أن كسسب الجهد لمكبر (EF) يساوي الواحد، فإن جهد الخرج لوحدة التغذية المنظمة يساوي:

$$V_L = V_Z - V_{BE} \quad \text{.....(3-27)}$$

يُعطى التنظيم المئوي لوحدة التغذية كمايلي:

$$\%reg = \frac{V_{Z\max} - V_{Z\min}}{V_Z} \times 100$$

$$= \frac{R_Z\left(I_{Z\max} - I_{Z\min}\right)}{V_Z} \times 100 \text{.....(3-28)}$$

نلاحظ أن التنظيم المئوي نقص بسبب أنّ $I_{Z\max}$ هي الآن أقلّ بكثير بسبب التقسيم على (β).

مسألة (3-4) محلولة :-

صمّم وحدة تغذية منظمة بجهد $(11.3v)$ حسب الشكل (3-11) بفرض أنّ تيار الحمل يتغير بين $(400-500mA)$. افرض أنّ جهد دخل المحوّلة $(120v\ rms)$ و $(60Hz)$ ، ونستخدم محوّلة ذات نقطة وسط بنسبة تحويل $(3:1)$. استخدم ثنائي زينر مواصفاته $(V_Z = 12v\ ,\ R_Z = 2\Omega)$. استخدم ترانزيستور مواصفاته $(V_{BE} = 0.7v, \beta = 100)$. اختر مكثفة (C) بحيث يكون: $\Delta V_S = 10\%$.

الحل:

يشتمل التصميم اختيار قيم (R_1, C_F). نوجد أوّلاً $(V_{S\max})$:

$$V_{Lm} = 120\sqrt{2} = 170v$$

$$V_{S\max} = \frac{170}{2\times 3} = 28.3v$$

بما أنّ: $\Delta V_S = 10\%$ إذاً:

$$V_{S\min} = (0.9)(V_{S\max}) = (0.9)(28.3) = 25.45v$$

من معطيات المسألة:

$$I_{L\max} = 500\,mA$$

$$I_{L\min} = 400\,mA$$

$$V_Z = 12\,v$$

فمن المعادلة (3-24) نكتب:

$$I_{Z\max} = \frac{0.4(12-25.45)+0.5(28.3-12)}{100(25.45-0.1(28.3)-0.9(12))} = 2.32\,mA$$

نلاحظ أنّ وجود الترانزيستور يحفظ ($I_{Z\max}$) صغيرة بشكل واضح، بسبب ظهور (β) في مقام المعادلة (3-24). لنحسب الآن (R_i) من المعادلة (3-23).

$$R_i = \frac{28.3-12}{2.32+400/100} = 2.58\,k\Omega$$

نحسب بعدها قيمة المكثفة (C_F) من المعادلة (3-26):

$$C_F = \frac{V_{S\max}}{(V_{S\max}-V_{S\min})F_P R_{L(eq)}} =$$

$$= \frac{28.3}{(28.3-25.45)(120)(25.45/0.5)} = 1630\,\mu F$$

نلاحظ أننا عوّضنا قيمة $R_{L(eq)}$ كمايلي:

$$R_{L(eq)} = \frac{V_{S\min}}{I_{L\max}} = \frac{25.45}{0.5} = 51\,\Omega$$

يمكننا الآن إذا رغبنا أن نحسب التنظيم الحملي عند الحمل كما يلي:

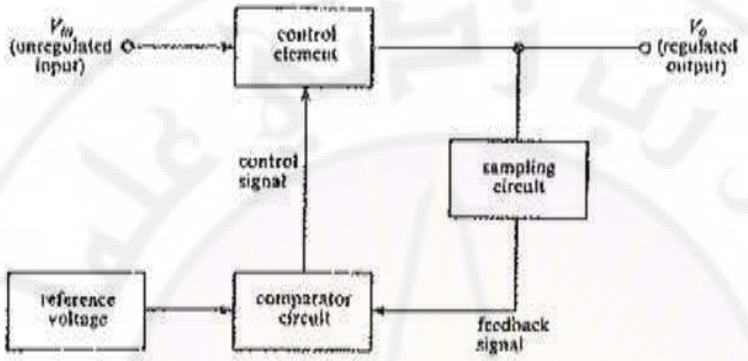
$$\%reg = \frac{2(2.32-0.232)}{12}\times 100 = \%34.8$$

3-5-1) المنظمات التسلسلية

Series Regulators

يمكن تصنيف منظمات الجهد الخطية Linear إلى تسلسلية أو تفرّعية. بين

الشـــكل (3-12) المخطط الصندوقي الوظيفي لمنظم من النوع التسلسلي. بالرغم من عـــدم وجـــود تفاصيل في العناصر في هذا المخطط؛ إلا أنه يمكن أن يخدم كطريقة أو نموذج مفيد لفهم مبدأ التنظيم التسلسلي.

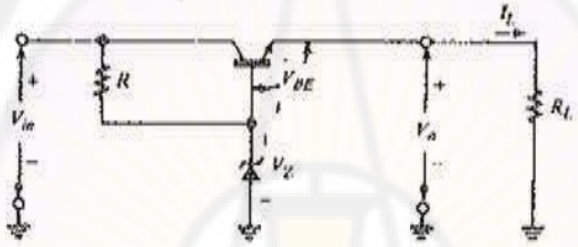


شكل (3-12)

يمثل (V_{in}) جهد الدخل المستمر (dc) غير المنظم، كالذي يمكن الحصول عليه مـــثلاً مـــن مقـــوم مع مرشح سعوي، و (V_o) جهد الخرج المنظم. نلاحظ أنّ عنصر الـــتحكم control element، الـــذي هو وسيلة تتعدّل حالة عملها حسب الضرورة لحفـــظ (V_o) ثابـــتاً، هـــو عـــلى التسلسل بين (V_{in},V_o). تولّد دارة أخذ العينات sampling circuit جهـــد تغذيـــة خلفية يتناسب مع (V_o)، الذي يقارن مع جهد المرجع reference voltage. اشارة خرج المقارن هي اشارة التحكم control signal الـــتي تعمل على تعديل حالة العمل لعنصر التحكم التسلسلي. لو تناقص (V_o) لسبب مـــا، مثلاً نتيجة زيادة الحمل، يولّد عندها المقارن خرجاً؛ تؤدّي بعنصر التحكّم ليغير حالـــة عمله بحيث تزداد (V_o). بكلمات أخرى، ترتفع قيمة (V_o) أوتوماتيكياً حتى لن يستمكن المقارن من كشف أي فرق بين جهد المرجع و اشارة التغذية الخلفية. بشكل

مماثل، أي محاولة لـ (V_o) للتزايد، تتولّد اشارة تغذية خلفية تسبّب لعنصر التحكّم أن ينقص من (V_o).

يبين الشكل (3-13) منظم جهد ترانزيستوري بسيط من النوع التسلسلي. عنصر التحكّم هنا هو ترانزيستور (NPN)، يدعى في الغالب ترانزيستور تمرير Pass Transistor بسبب أنه يوصل، أو يمرّر، كل تيار الحمل خلال المنظم. يكون عادة ترانزيستور استطاعة، الذي يمكن أن يركّب على مغطس أو مشع حراري heat sink في وحدات التغذية الكبيرة نسبياً التي تزوّد تيارات عالية.



شكل (3-13)

يقدّم ثنائي زينر جهد المرجع، و جهد القاعدة- باعث للترانزيستور هو جهد التحكّم. في هذه الحالة لا توجد دارة أخذ عينات معينة، حيث يستخدم كامل جهد الخرج (V_o) للتغذية الخلفية.

نلاحظ من الشكل (3-13) إن ثنائي زينر هو منحاز عكسياً، و تعمل المقاومة (R) على تزويده بالتيار العكسي. يجب على جهد الدخل (V_{in}) غير المنظم أن يكون كبيراً بشكل كاف و (R) صغيرة، لحفظ زينر في منطقة انهياره العكسية، كما هو معروف. لذلك، عندما يتغير جهد الدخل غير المنظم، يبقى (V_z) ثابتاً بشكل جيد و بالتالي (V_o). بكتابة قانون كيرشوف للجهد حول حلقة الخرج، نجد:

$$V_{BE} = V_z - V_o \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-29)$$

سـوف نفـترض الآن أن (V_z) ثابتاً بشكل كامل. بما أنّ المعادلة (3 – 29) صحيحة دائماً في الدارة، فأي تغير في (V_o) سيسبّب تغيّراً في (V_{BE}) لحفظ المساواة في المعادلة. مثلاً، لو تناقص (V_o)، عندها يجب أن يتزايد (V_{BE})، بسبب أن (V_z) ثابت. بشكل مماثل، لو تزايد (V_o) يجب أن يتناقص (V_{BE}) بالقيمة نفسها.

يمكـن شرح سلوك الدارة شكل (3-13) لمنظم للجهد كما يلي: عندما يتناقص (V_o)، يتزايد (V_{BE})، الذي يسبّب توصيل أكبر للترانزيستور (NPN)، وبالتالي تمرير تيار حمل أكبر إلى الخرج عبره. تزايد تيار الحمل يسبّب تزايداً في (V_o)، حيث إنّ: $V_o = I_L \cdot R_L$. مـثلاً، بفرض دارة المنظم تزوّد تيار حمل مقداره ($1A$) إلى مقاومة حمـل (10Ω) بحيث يكون: $V_o = (1A)(10\Omega) = 10v$. لنفرض الآن أن مقاومة الحمـل نقصـت إلى (8Ω). ظاهـرياً يجـب أن يصبح جهد الخرج مساوياً إلى: $V_o = (1A)(8\Omega) = 8v$. لكن، نقصان (V_o) سيسبّب للترانزيستور أن يوصل أكثر، بحيـث يتزايد تيار الحمل المارّ خلاله إلى ($1.25A$). لذلك يستعيد جهد الخرج بسرعة قيمته السابقة و هي: $V_o = (1.25A)(8\Omega) = 10v$

نلاحـظ أن الترانزيسـتور مسـتخدم كتابع باعثي (EF). حيث يتبع الباعث القاعدة ذات الجهد الثابت الناتج عن زينر.

مسألة (3-5) محلولة :-

في المنظم شكل (3-13) لدينا:

$V_{in} = 20v$ ، $R = 200\Omega$ ، $V_z = 12v$ ، $V_{BE} = 0.65v$

أوجد مايلي:

1- جهد الخرج (V_o)

2- جهد الجمع- باعث الترانزيستور النمرير.

3- التيار المارّ في المقاومة (R).

الحل:

1- من المعادلة (3 – 29) نجد:

$$V_o = V_Z - V_{BE} = 12 - 0.65 = 11.35\,v$$

2- بكتابة قانون كيرشوف للجهد حول الحلقة المشتملة على (V_{in}, V_{CE}, V_o)، نجد:

$$V_{CE} = V_{in} - V_o = 20 - 11.35 = 8.65\,v$$

3- يكون هبوط الجهد عبر المقاومة (R) مساوياً:

$$V_R = V_{in} - V_Z = 20 - 12 = 8\,v$$

لذلك نحسب التيار المارّ في هذه المقاومة كما يلي:

$$I_R = (8\,v)/(200\,\Omega) = 0.04\,A$$

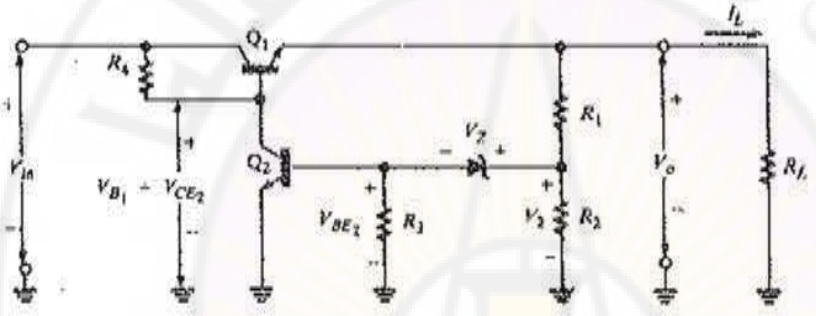
لكي يكون عمل المنظم ناجحاً ودقيقاً، يجب على عنصر التحكّم (ترانزيستور التمرير) أن يبقى في منطقته الفعالة، أي يجب على (V_{in}) أن لا يكون أقلّ من مستوى ، بحيث لن يعود ثنائي زينر عاملاً في منطقة الانهيار له، وجهد زينر (V_Z) يجب أن يكون مستقلاً بشكل كبير عن كلا التيار ودرجة الحرارة، يجب العمل – أيضاً – على كسب حلقة التغذية الخلفية Feedback loop gain ، بدءاً من الخرج و خلفاً إلى عنصر التحكّم، أن يكون كبيراً جداً، بحيث يمكن كشف التغيرات الصغيرة في جهد الخرج و تصحيحها بشكل سريع. يبين الشكل (3-14) منظم تسلسلي محسّن عن المنظم السابق، حيث يدخل ترانزيستور إضافي في مسار التغذية الخلفية لزيادة الكسب. تشكل المقاومتين (R_1, R_2) مجزئ جهد عبر (V_o) يخدم كدارة أخذ عينات تولّد جهد (V_2) يتناسب مع (V_o). بفرض أن مجزئ الجهد مصمّم بحيث لا يتأثر بتيار ثنائي زينر، عندها نكتب:

$$V_2 = \frac{R_2}{R_1 + R_2} V_o \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-30)$$

بكتابة قانون كيرشوف للجهد حول الحلقة المحتوية على (R_2, R_3) و ثنائي زينر، نجد:

$$V_{BE2} + V_Z = V_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-31)$$

أي تناقص في (V_o) سيسبّب تناقصاً في (V_2)، و بفرض أن (V_Z) ذو قيمة ثابتة، معنى ذلك أن V_{BE2} يجب أن يتناقص لحفظ المساواة في المعادلة (3-31). تناقص (V_{BE2}) سيسبّب تزايداً في (V_{CE2}). يعمل تزايد (V_{CE2}) على تزايد (V_{B1})؛ مما يؤدي زيادة توصيل (Q_1)، و تمرير تيار حمل أكبر، و بالتالي زيادة (V_o)، كما شرحنا ذلك سابقاً.



شكل (3-14)

بشكل مماثل أي زيادة في (V_o) سيؤدّي إلى عمليات معاكسة لما جرى شرحه بحيث يؤدّي نقصان تيار الحمل، و بالتالي نقصان (V_o)، أو رجوعه إلى قيمته الأساسية.

مسألة (3-6) محلولة :-

في المنظم شكل (3-14) لدينا:

$$R_1 = 50k\Omega \quad , \quad R_2 = 43.75k\Omega \quad , \quad V_Z = 6.3v$$

لو هبط جهد الخرج $(15v)$ بمقدار $(0.1v)$، أوجد التغير الناتج في (V_{BE2}).

الحل:

من المعادلة (3-30)، عندما يكون: $V_o = 15v$، نكتب:

$$V_2 = \frac{R_2}{R_1 + R_2} V_o = \left[\frac{43.75}{43.75 + 50}\right](15) = 7\,v$$

لذلك من المعادلة (3-31)، نجد:

$$V_{BE2} = V_2 - V_Z = 7 - 6.3 = 0.7\,v$$

عندما يكون:

$$V_o = 15 - 0.1 = 14.9\,v$$

يصبح (V_2):

$$V_2' = \left[\frac{43.75}{43.75 + 50}\right](14.9) = 6.953\,v$$

ومنه:

$$V_{BE2}' = V_2' - V_Z = 6.953 - 6.3 = 0.653\,v$$

$$\Delta V_{BE2} = V_{BE2} - V_{BE2}' = 0.7 - 0.653 = 0.047\,v$$

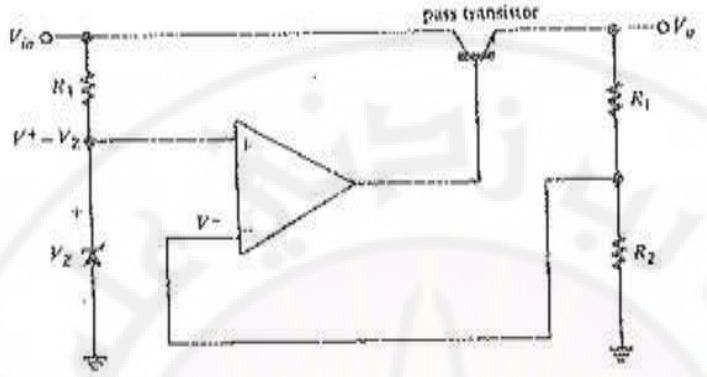
نفترض في المنظم شكل (3-14) أن التيار المار في المقاومة (R_4) ثابتاً، وهذا غير دقيق، لذلك يجب تحسين عمل هذا المنظم بإضافة منظم تيار خاص في بداية النظام السابق، لتنظيم التيار المارّ في المقاومة (R_4) عندها يصبح نظام المنظم التسلسلي النهائي دقيقاً جدّاً، و من النوع الفعال إلى حدّ كبير، حيث يمكن في هذا التطوير الجديد أن تصل دقّة التنظيم إلى أكثر من 99% .

يمكن أن نستخدم مكبر عمليات كمقارن في دارة منظم تسلسلي. يبين الشكل (3-15) كيف يمكن لمكبر عمليات أن يستخدم في منظم جهد تسلسلي.

تشكل المقاومتين (R_1, R_2) جزئ جهد يقدم جهداً متناسباً مع (V_o) خلفاً إلى المدخل العاكس لمكبر العمليات أي:

$$V^- = \frac{R_2}{R_1 + R_2} V_o$$

يكـــون جهد زينر (V_z) المطبق على المدخل غير العاكس لمكبر العمليات أكبر من (V^-)، بحيث يكون جهد خرج المكبر موجباً و متناسباً مع ($V^- - V_z$).



شكل (3-15)

إذا تـــناقص (V_o)، يتناقص (V^-) و بذا يتزايد خرج المكبر. بسبب زيادة الجهد المطـــبق عـــلى قاعدة ترانزيستور التمرير أن يوصل بشكل أكبر، يمرّر تيار أكبر، وبذا يـــؤدي إلى زيادة (V_o). بشكل مماثل، تؤدي الزيادة في (V_o) إلى زيادة (V^-)، وبالتالي نقصـــان ($V^- - V_z$) أي نقصان خرج المكبر. عند ذلك، يوصل ترانزيستور التمرير بشكل أقلّ، مما يؤدّي إلى تمرير تيار أصغر خلاله وبالتالي نقصان (V_o).

يمكـــن النظر إلى مكبر العمليات في الشكل (3-15) كتشكيلة غير عاكسة بجهد دخل (V_z) وكسب يساوي:

$$A = 1 + \frac{R_1}{R_2} \quad \ldots\ldots\ldots\

$$V_o = A \cdot V_z = \left(1 + \frac{R_1}{R_2}\right) V_z \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-33)$$

يتم اختيار (R_3) لتأمين تدفق تيار عكسي كافٍ خلال ثنائي زينر لحفظه في منطقة الانهيار.

مسألة (3-7) محلولة :-

صمم منظم جهد تسلسلي باستخدام مكبر عمليات و ثنائي زينر (6v) لحفظ جهد خرج منظم عند (18v). افترض أن الدخل غير المنظم يتغير بين (20 – 30v) و يجب أن يكون التيار المار في ثنائي زينر (20mA) على الأقل لابقائه في منطقة الانهيار.

الحل:

من المعادلة (3-33)، وبأخذ: $R_1 = 20k\Omega$ نجد:

$$V_o = \left(1 + \frac{R_1}{R_2}\right) V_z$$

$$18 = \left(1 + \frac{20K}{R_2}\right)(6v)$$

ومنه:

$$R_2 = 10K$$

يساوي التيار المار خلال (R_3):

$$I = \frac{V_{in} - V_z}{R_3} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-34)$$

بما أن التيار الداخل إلى المدخل غير العاكس لمكبر العمليات مهمل، يكون التيار المار في (R_3) نفس التيار المار في ثنائي زينر الذي يجب أن يكون (20mA) على الأقل، بحيث، في المعادلة (3-34)، يجب على (I) أن يساوي (20mA) بالنسبة لأقل قيمة ممكنة لـ: (V_{in} (20v)، ومنه:

$$20\,mA = \frac{20-6}{R_3}$$

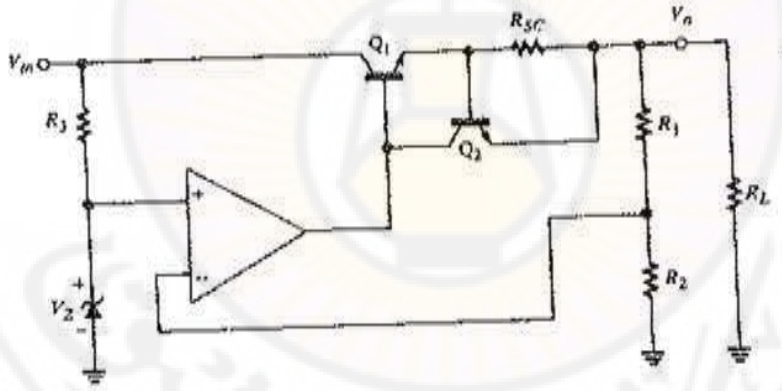
أي:

$$R_3 = \frac{14}{20\,mA} = 0.7\,k\Omega$$

3-5-1-1) تحديد التيار

Current Limiting

يكون العديد من وحدات التغذية ذات الأغراض العامّة مجهّزة بحماية خاصة ضد قصـــر الـــدارة أو زيادة الحمل overload. أحد أشكال هذه الحمايات يدعى بتحديد التيار، حيث تصمّم دارة خاصة تحدّ من التيار الذي يمكن أن يُسحب من التغذية؛ عند قيمة عظمى محدّدة، حتى ولو حدث قصر دارة على نهايات خرج وحدة التغذية.



شكل (3-16)

يـــبين الشكل (3-16) دارة تحديد تيار شائعة مدخلة إلى منظم جهد باستخدام مكـــبر عمليات. عندما يزداد تيار الحمل، يزداد هبوط الجهد عبر المقاومة (R_{SC}). لو أصـــبح تـــيار الحمل كبيراً بشكل كافٍ لخلق هبوط بحدود (0.7 v) عبر (R_{SC})، يبدأ عـــندها (Q_2) بالتوصـــيل ليمرّر تيار تحمّع معقول. نتيجة لذلك، التيار الذي سوف

يدخل، من جهة أخرى، قاعدة (Q_1) سينقص نتيجة مرور التيار في مجمّع (Q_1) نتيجة لتوصيله. بهذه الطريقة، ينخفض تيار مجمّع (Q_1) ويمنع من تزويد تيار حمل زائد، يكون التيار الأعظمي (حالة قصر دارة) الذي يمكن أن يسحب من وحدة التغذية مساوياً للتيار اللازم لخلق هبوط جهد ($0.7v$) عبر المقاومة (R_{SC})، أي:

$$I_{L(max)} = \frac{0.7}{R_{SC}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-35)$$

مسألة (3-8) محلولة :-

يحفظ منظم الجهد (شكل 3-16) جهد الخرج عند ($25v$).

1- ما قيمة (R_{SC}) اللازم استخدامها لو رغبنا تحديد التيار الأعظمي على قيمة ($0.5A$).

2- عند هذه القيمة لـ (R_{SC})، ما قيمة جهد الخرج الذي يمكن أن يصبح عليه عندما تكون: $R_L = 100\Omega, 10\Omega$.

الحل:

1- من المعادلة (3-35):

$$R_{SC} = \frac{0.7v}{I_{L(max)}} = \frac{0.7v}{0.5A} = 1.4\Omega$$

2- يجب تحديد فيما إذا كانت مقاومة الحمل (100Ω) تستطيع أن تسحب تياراً أكبر من حدّ التيار ($0.5A$) عند جهد الخرج المنظم ($25v$):

$$I_L = \frac{V_o}{R_L} = \frac{25}{100} = 0.25A$$

بما أنّ: $0.25A < I_{L(max)} = 0.5A$ ، معنى ذلك بقاء جهد الخرج ثابتاً عند ($25v$).

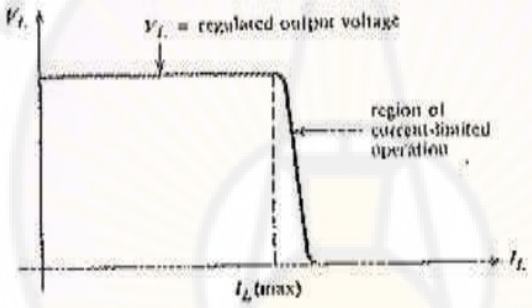
لو كانت: $R_L = 10\Omega$، سيكون التيار (غير المحدّد):

$$I_L = \frac{25}{10} = 2.5\,A$$

بما أنّ: $2.5\,A > I_{L(max)} = 0.5\,A$ ، سيحدث تحديد للتيار، وسيهبط جهد الخرج إلى:

$$V_o = I_{L(max)} \cdot R_L = (0.5\,A)(10\,\Omega) = 5\,v$$

في هـذا المثال برهنا أن جهد الخرج للمنظم بوجود تحديد التيار يتناقص لو أن مقاومة الحمل كانت أصغر مما يجب أن تكون عليه في حالة استمرار تيار أعظمي عند جهد خرج منظم.



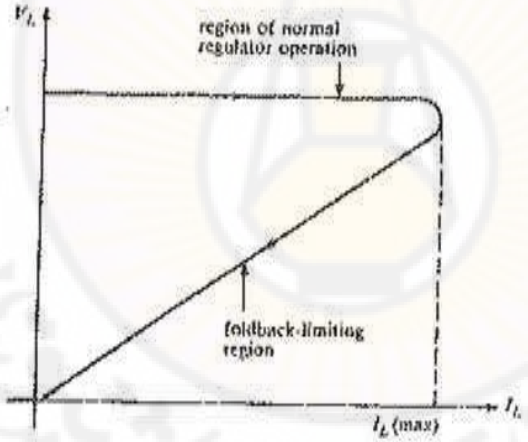
شكل (3-17)

يبين الشكل (3-17) خواص تيار حمل-جهد حمل نموذجية لمنظم محدود التيار. تظهر الخواص أن تيار الحمل يمكن أن يزيد بشكل بسيط ما وراء التيار $I_{L(max)}$ عندما يحصل قصر دارة على الخرج ($V_L = 0$). نلاحظ أنّ (Q_2) في الشكل (3-16) يقدّم مقداراً صغيراً من تيار إضافي إلى الحمل عندما يحدث تحديد للتيار.

3-5-1-2) تحديد التيار الخلفي

Foldback Limiting

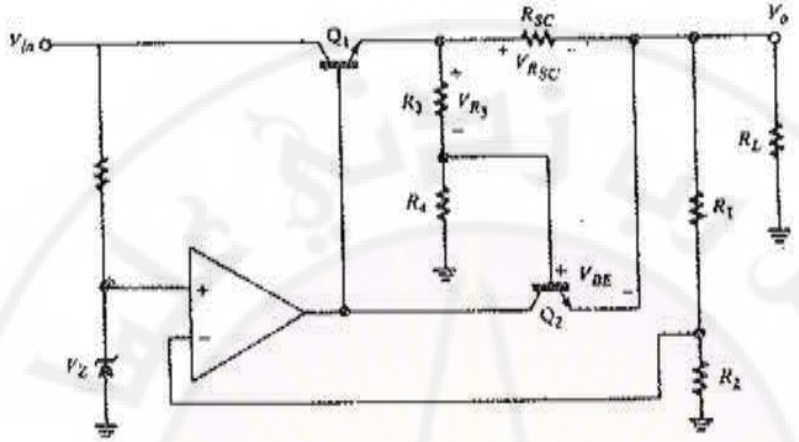
شكل آخر من الحماية ضد التيار الزائد، هو ما يسمّى بتحديد التيار الخلفي Foldback Limiting، المستخدم لانقاص كلا تيار وجهد الخرج؛ في حالة كانت مقاومة الحمل أصغر من تلك التي تسمح بسحب تيار أعظمي معين ($I_{L(max)}$). لقد رأينا في المثال السابق (مسألة 8-3) أنّ جهد الخرج للمنظم محدود التيار يتناقص عندما تجعل مقاومة الحمل أصغر. في طريقة تحديد التيار الخلفي هذا التناقص في جهد الخرج يستمّ استخدامه لتناقص أكثر في كمية التيار التي يمكن أن تتدفّق في الحمل. لذلك، عندما تتناقص مقاومة الحمل ما وراء قيمة دنيا محدّدة، يتناقص كل من الجهد وتيار الحمل. لو أصبح الحمل دارة قصيرة، يصل كل من الجهد وتيار الخرج إلى الصفر. يبين الشكل (3-18) خواص التيار الخلفي.



شكل (3-18)

الغرض الأساسي لهذا التحديد هو حماية الحمل من التيار الزائد، و بالوقت نفسه حماية المنظم نفسه.

يبين الشكل (3-19) إحدى الطرق المستخدمة لإضافة تحديد التيار الخلفي إلى المنظم محدود التيار الأساسي.



شكل (3-19)

نلاحظ التشابه بين هذه الدارة و دارة المنظم محدود التيار المبينة في الشكل (3-16). الفرق الوحيد هو أنّ قاعدة (Q_2) موصولة الآن إلى مجزئ جهد (R_3, R_4). بكتابة قانون كيرشوف للجهد حول الحلقة، نجد:

$$V_{BE} = V_{RSC} - V_{R3} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-36)$$

نلاحظ أنّ (V_{R3}) سوف تزداد أو تنقص لو تزايد جهد الحمل أو نقص. عندما يزداد تيار الحمل إلى قيمته العظمى المسموحة، يصبح (V_{RSC}) كبيراً بشكل كاف لجعل (V'_{BE}) قريباً من ($0.7v$)؛ هذا يعني أن (V_{RSC}) يصبح كبيراً كفاية ليتجاوز الهبوط عبر (V_{R3}) بحوالي ($0.7v$): أي: $V_{BE} = V_{RSC} - V_{R3} \approx 0.7$. عند هذه النقطة، يحدث تحديد التيار، كما لو كان في المنظم محدود التيار. لو جعلت الآن مقاومة الحمل أصغر، سوف يهبط جهد الحمل، كما رأينا ذلك سابقاً. لكن عندما

يهبط جهد الحمل، يهبط معه (V_{R3}). نتيجة لذلك، من المعادلة (36 – 3)، يلزم قيمة أصغر لـ (V_{RSC}) لحفظ $V_{BE} = 0.7v$. بما أن (V_{BE}) يبقى عملياً ثابتاً عند ($0.7v$) فسوف يتدفق تيار حمل أصغر لتوليد هبوط أصغر عبر (R_3). أن تناقصاً أكثر في مقاومة الحمل يولد هبوطاً أكبر في جهد الحمل ونقصاناً أكبر في تيار الحمل، و هكذا يحدث تحديد التيار الخلفي Foldback Limiting. لو عادت مقاومة الحمل إلى قيمتها الطبيعية، فإن عمل المنظم الطبيعي يُستأنف من جديد.

مسألة (3-9) محلولة :-

تحفظ الدارة المبينة بالشكل (3-19) خرجاً منظماً بقيمة ($6v$). بفرض أنّ: $R_3 = 1k\Omega\ ,\ R_4 = 9k\Omega$، ماذا يجب أن تكون عليه قيمة (R_{SC}) لغرض حدّ تيار أعظمي مقداره ($1A$).

الحل:

في بداية تحديد التيار يكون:

$$V_{R3} = \left(\frac{R_3}{R_3 + R_4}\right)V_o = \left[\frac{1K}{1K + 9K}\right](6v) = 0.6v$$

من المعادلة (36 – 3)، نكتب:

$$V_{BE} = 0.7v = V_{RSC} - 0.6v$$

أي:

$$V_{RSC} = 1.3v$$

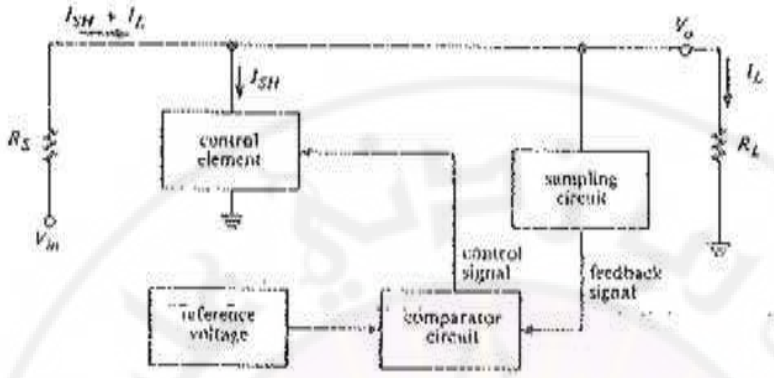
ومنه:

$$R_{SC} = \frac{V_{RSC}}{I_{L(max)}} = \frac{1.3v}{1A} = 1.3\Omega$$

3-5-2) المنظمات التفرعية

Shunt Regulators

يبين الشكل (3-20) المخطط الصندوقي الوظيفي لمنظم من النوع التفرعي.

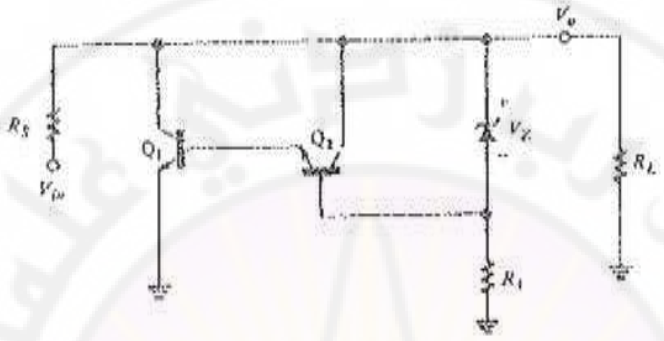


شكل (3-20)

يـنجز كـل مكوّن صندوقي موجود في الشكل الوظيفة نفسها التي كان يقوم بها في المـنظم التسلسلي (شكل 12-3)، لكن نلاحظ في هذه الحالة أن عنصر التحكّم هو عـلى التوازي مع الحمل. يحفظ عنصر التحكّم جهد الحمل ثابتاً عن طريق تفريع تيار أكثر أو أقل من الحمل.

يمكـن تصـور مبدئـياً عنصر التحكّم المبين بالشكل (3-20) على أنه مقاومة متغيرة. عندما يتناقص جهد الحمل، تجعل مقاومة عنصر التحكم أكبر، بحيث يسحب تـيار أقلّ من الحمل، و بذا يرتفع جهد الحمل. و بشكل معاكس، عندما يزداد جهد الحمـل، تـنقص مقاومة عنصر التحكم، بذلك يتفرّع تيار أكبر من تيار الحمل. من وجهـة نظـر أخرى، تشكل مقاومة المنبع (R_S) على الجانب غير المنظم من الشكل (3-20) جزئ جهد مع التركيبة التفرّعية لعنصر التحكم و (R_L). لذلك، عندما تزداد مقاومـة عنصر التحكّم، تزداد مقاومة التركيبة التفرّعية، و بسبب تأثير جزئ الجهد، يزداد جهد الحمل.

يبين الشكل (3-21) منظماً تفرّعياً مفرداً (غير متكامل) discrete، حيث نجد فيه أن الترانزيستور (Q_1) يخدم كعنصر تحكم تفرّعي. بما أن (V_z) ثابت، فأي تغير في جهد الخرج يخلق تغيراً طردياً في الجهد عبر (R_1).

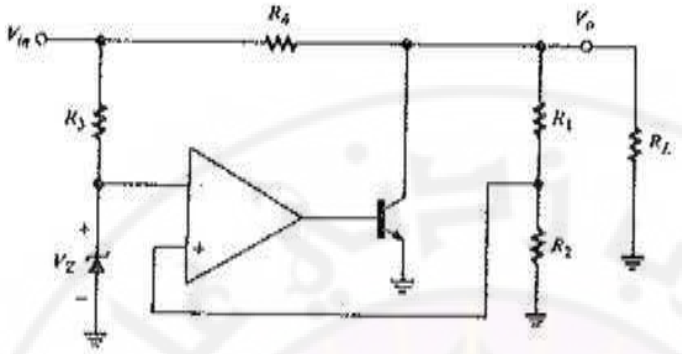


شكل (3-21)

لذلك، لو نقص (V_{in})، ينقص الجهد عبر (R_1) والذي هو جهد قاعدة (Q_2) يوصل عندها (Q_2) بشكل أقلّ و ينقص التيار الداخل لقاعدة (Q_1). يوصل إذاً (Q_1) بشكل أقلّ و يفرّغ تياراً أقلّ من الحمل، ساعياً بذلك لجهد الحمل بالارتفاع.

بشكل معاكس، زيادة (V_o)، يسبب لـ (Q_1, Q_2) توصيلاً أكبر ويتفرّغ تياراً أكبر من الحمل وبالتالي نقصان (V_o).

يبين الشكل (3-22) منظماً تفرعياً يستخدم مكبر عمليات. تشكل المقاومتان (R_1, R_2) مجزئ جهد يغذي خلفياً جهداً متناسباً مع (V_o) إلى المدخل غير العاكس لمكبر العمليات. يكون هذا الجهد أكبر من جهد المرجع (V_z) المطبق على المدخل العاكس لمكبر العمليات، بحيث يكون خرج المكبر جهداً موجباً متناسباً مع: ($V_o - V_z$). لو تناقص (V_{in})، يتناقص خرج المكبر و بذا يوصل (Q_1) بدرجة أقلّ. لذلك، يتفرّغ تيار أقل من الحمل و يرتفع جهد الخرج.



شكل (3-22)

إحدى مزايا دارة المنظم التفرعي المبينة بالشكل (3-22) هو أن لديه تحديد تيار ملازم له inherent. من الواضح أن تيار الحمل لا يمكنه أن يتجاوز (V_{in} / R_4) الذي هو التيار المتدفق من خلال (R_4) لو حدث قصر دارة على الخرج. لكن بما أن تيار الحمل يجب أن يتدفق خلال (R_4)، يمكن ضياع استطاعة كبيرة في هذه المقاومة، خاصة عند ظروف الدارة القصيرة، مما يحدّ من استخدامه.

3-6) منظمات الجهد المتكاملة

Integrated-Circuit Regulators

3-6-1) منظمات الدارات المتكاملة ذات الثلاث نهايات

Three-Terminal Integrated-Circuit Regulators

يكون المنظم ذو الثلاث نهايات، منظماً مضغوط العناصر compact، سهل الاستخدام ذا جهد ثابت، معلّب بدارة متكاملة وحيدة. لاستخدام المنظم يكفي القيام بتوصيلات خارجية إلى نهاياته الثلاث (V_{in}, V_o) و الأرض . تستخدم هذه الوسائل بشكل كبير و شائع جداً لتزويد تنظيم محلي Local Regulation في الأنظمة

الالكترونية التي قد تتطلب عدّة جهود تغذية مختلفة. مثلاً، منظم جهد (5v) يمكن أن يستخدم لتنظيم الاستطاعة المزوّدة إلى كل الدارات المركبة على دارة مطبوعة، و يمكن أن يستخدم منظم (12v) لغرض مماثل لدارة مطبوعة أخرى. يمكن أن تستخدم المنظمات جهد الدخل نفسه غير المنظم، مثلاً (20v).

من الدارات المتكاملة الشعبية للمنظمات ثلاثية النهايات هي السلسلة 7800 / 7900 *series*، المتوفرة من قبل العديد من صانعي الدارات المتكاملة بمعدّلات جهد خرج متنوّعة. فمثلاً نرى من النشرات الفنية (آخر الكتاب) مواصفات شركة National Semiconductor لمنظماتها المتكاملة ذات السلسلة 7800، حيث تحمل الدارات لقب الشركة prefix (LM)، و هي متوفرة بجهود تنظيم (+15v , +12v , +5v). ترمز الخانتان الأخيرتان من الرقم (7800) إلى معدّل جهد التنظيم. مثلاً، الرقم (7805) يرمز لمنظم (+5v) و الرقم (7815) يرمز لمنظم (+15v). بالنسبة للمنظمات ذات السلسلة (7900) فهي تقدّم جهود خرج منظمة سالبة. تكون الدارة المتكاملة لمنظم الجهد أكثر تعقيداً بشكل كبير من الدرات المفردة البسيطة التي درسناها مؤخراً.

يمكن تبيان الملاحظات الهامّة لمواصفات السلسلة 7800.

1- جهد الخرج لدارة ما من هذه السلسلة لا يكون مساوياً تماماً القيمة الاسمية Nominal Value المسجلة عليه. مثلاً، بدخل (23v)، يمكن لخرج الدارة (7815) أن يكون أياً من (14.4v *to* 15.6v). لا تعني بالطبع هذه المواصفة أن جهد خرج الدارة سوف يتغير على هذا المجال، لكن اختيار الدارة (7815) بشكل عشوائي ضمن عدد كبير من الدارات سوف يحفظ جهد خرجها ثابتاً عند قيمة معينة ضمن ذلك المجال.

2- لا يمكن لجهد الدخل أن يتجاوز (35 v)، و لا يجب أن يهبط تحت قيمة دنيا معينة، حسب رقم الدارة، لو أردنا الحفاظ على تنظيم الخرج. تكون قيم الدخل الدنيا minimum عادة (7.3 , 14.6 , 17.7 v) للأرقام (7805 , 7812 , 7815) على التوالي.

3- يوصف تنظيم الحمل على أنه تغير جهد خرج معين (ΔV_o) عند تغير تيار الحمل (I_o) على مجال معيّن. مثلاً، يمكن أن يتغير خرج دارة المنظم (7805) بمقدار أعظمي (50 mV) عندما يتغير تيار الحمل من (5 mA – 1.5 A)، و يتغير بمقدار أعظمي (25 mV) عندما يتغير تيار الحمل من (250 mA – 750 mA).

مسألة (3-10) الحلول :-

يستخدم منظم جهد متكامل 7815 مع دخل مرشح معوياً مقوّم تقويم موجة كاملة لتردد (120 Hz)، حيث تقع تغيرات هذا الدخل بين (19 v – 23 v) على المدى الطويل.

1- ما جهد التعرّج الأعظمي (من القمة للقمة) الذي يمكن القبول به في الدخل؟

2- ما جهد التعرّج الأعظمي (من القمة للقمة) الذي يمكن أن يظهر في خرج المنظم بأخذ تعرّج الدخل المسموح في الطلب (1) بعين الاعتبار؟ افرض أن جهد الدخل المستمر (dc) 23 v وتيار الحمل (0.5 A).

الحل:

1- يجب على جهد التعرّج أن لا يسبب هبوط الدخل إلى أقل من القيمة الدنيا اللازمة لإبقاء التنظيم فعالاً، وهي (17.7 v) بالنسبة للمنظم (7815). ضمن شروط الحالة الأسوأ، عندما تكون قيمة الدخل (19 v)، فإن التناقص في (V_{in}) الناتج عن التعرّج يجب أن لا يتجاوز: $19 - 17.7 = 1.3 v$ لذلك يكون التعرّج الأعظمي المسموح (من القمة للقمة) مساوياً إلى:

$$2(1.3) = 2.6 v \ (P - P)$$

2- تظهر مواصفات المنظم 7815 أن رفض التموّج ضمن شروط العمل المعطاة هي بحدود 54dB كحد أدنى. لذلك:

$$20\log_{10}\left(\frac{\Delta V_{in}}{\Delta V_o}\right) = 54$$

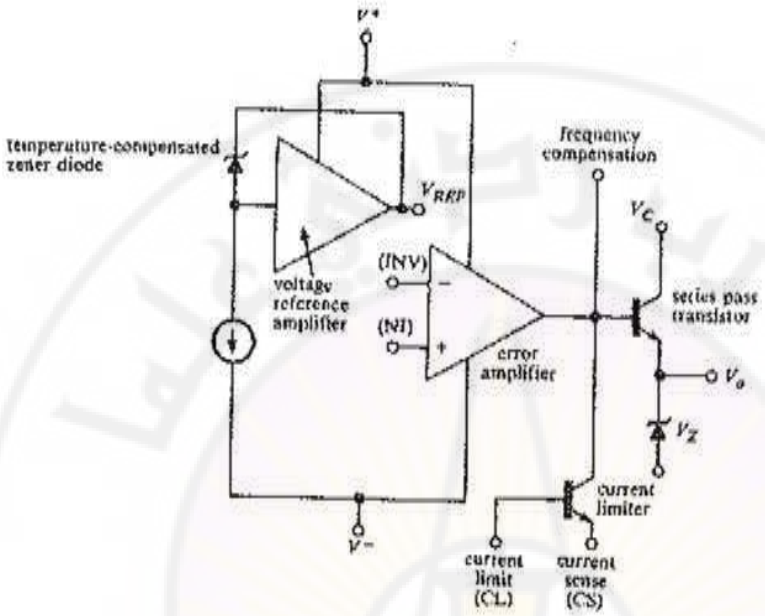
$$\Delta V_o = \frac{\Delta V_{in}}{anti\log(54/20)} = \frac{2.6v}{501.19} = 5.18mV \quad P-P$$

3-6-2) منظمات الدارات المتكاملة القابلة للتعديل

Adjustable Integrated-Circuit Regulators

كما يدل عليه الاسم، فإنّ منظم الجهد القابل للتعديل هو منظم يمكن أن يحفظ أي جهد خرج ضمن مجال معيّن له. بخلاف المنظمات ثلاثية النهايات يجب أن تملك المنظمات المتكاملة القابلة للتعديل مكوّنات خارجية توصل معها لكي تنجز تنظيم الجهد.

المنظم المتكامل (723) هو مثال على منظم قابل للتعديل مشهور و يستخدم على نطاق واسع. يمكن أن يوصل لتوليد مخارج موجبة أو سالبة على مجال من الجهود من (2 – 37v)، ويمكنه أن يزوّد إمّا بدارة تحديد التيار؛ أو بدارة تحديد التيار الخلفي، كما يمكنه أن يستخدم بترانزيستور تمرير خارجي للتعامل مع تيارات حمل تصل حتى (10A)، و يمكنه أن يستخدم أيضاً كمنظم مقطع Switching Reg. يبين الشكل (3-23) المخطط الصندوقي للمنظم. نلاحظ وجود نهاية تدعى (V_{REF}) في خرج مكبر مرجع الجهد Voltage reference Amplifier، حيث يتولّد هذا الجهد داخلياً و هو يكون بقيمة (7v) تقريباً، و يظهر في احدى نهايات الدارة الخارجية.



شكل (23-3)

لوضع جهد خرج المنظم المطلوب، يوصل المستخدم هذا المخرج (7v)، أو بجزئ جهد خارجي لأخذ جزء منه، إلى أحد مدخلي مكبر الخطأ. يكون مكبر الخطأ عبارة عن مقارن يقارن المرجع الموصول خارجياً مع جهد متناسب مع (V_o). اعتماداً على كون المرجع موصول مع المدخل غير العاكس أو العاكس، سيكون الخرج المنظّم إمّا موجباً أو سالباً. بالنسبة لتنظيم جهد موجب طبيعي، يوصل الدخل غير المنظم إلى النهايات (V^+, V_C)، ويوصل (V^-) إلى الأرض.

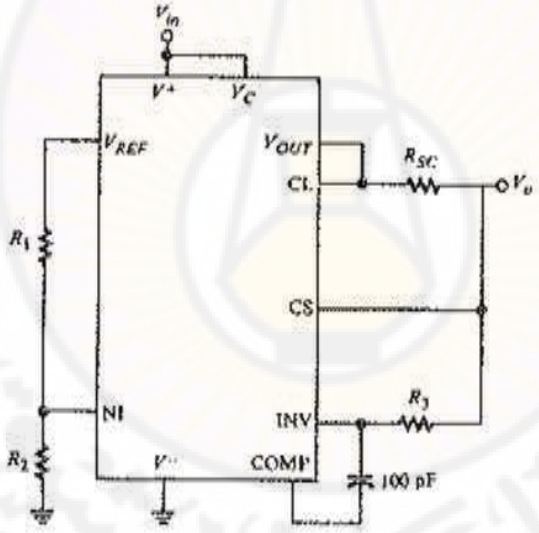
نلاحظ وجود الترانزيستور المسمّى (محدّد التيار "Current limiter") في الشكل (23-3). بتوصيل مقاومة خارجية إلى النهايات (CL, CS)، نحصل على دارة تحديد التيار كما بالشكل (16-3) أو دارة تحديد التيار الخلفي كما بالشكل

(3-19). يـــنجز محـــدّد التـــيار وظيفة (Q_1) في كل من الشكلين. يمكننا بالطبع ترك النهايتين بحالة فتح دارة إذا لم نكن نرغب بتحديد التيار.

تظهر المواصفات و النشرات الفنية للمنظم(723) و الموجودة في نهاية الكتاب بعض التطبيقات النموذجية لهذا المنظم.

يبين الشكل (3-24) منظم(723) موصول لحفظ خرجه ثابتا عند أي جهد بين (+2 v, + 7 v). يحدّد جهد الخرج من العلاقة:

$$V_o = V_{REF}\left(\frac{R_2}{R_1 + R_2}\right) \quad \text{.....(3-37)}$$



شكل (3-24)

يمكننـــا أن نـــرى، مـــن مواصفات هذا المنظم، أن (V_{REF}) يمكن أن يقع بين (6.95 v – 7.35 v). لذلك، يجب أن تقاس القيمة الحقيقية المولّدة من وسيلة معينة قبل اختـــيار المقاومـــتين (R_1, R_2)، لو كنا نرغب بجهد خرج عالي الدقّة. يمكننا أن نرى

أيضـــاً، أن جهـــد الخرج الكامل (غير المجزأ) (V_o) يغذى خلفياً إلى المدخل العاكس (INV) من خلال المقاومة (R_3). للحصول على استقرار حراري أعظمي، يجب أن توضع (R_3) مساوية إلى $R_1 // R_2$.

إن الدارة المبينة بالشكل (3-24) موصولة لتزويد تحديد تيار، حيث:

$$I_{L(max)} \approx \frac{0.7v}{R_{SC}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-38)$$

تستخدم المكثفة ($100\,pF$) المبينة بالشكل لتأكيد استقرار الدارة. عندما توصل الـــدارة لـــتقديم تحديد التيار الخلفي يوصل مجزئ جهد (كما هو موجود في الشكل (3-19) بالنســـبة للمقاومتين R_4, R_3) عبر V_{out} في الشكل (3-24). توصل إذاً النهاية (CS) الموجودة في الدارة (723) إلى وسط مجزئ الجهد، بدلاً من (V_{out}).

مسألة (3-11) محلولة :-

صـــمّم دارة منظم جهد (723) الذي يبقي جهد الخرج عند ($+5v$) ويقدّم تحديد تيار عند ($0.1\,A$). افرض أنّ: $V_{REF} = 7v$.

الحل:

$$V_o = 5 = \frac{1K}{R_1 + 1K}(7v)$$

ومنه نجد:

$$R_1 = 400\Omega$$

تكون القيمة المثلى لـــ (R_3) هي:

$$R_3 = R_1 // R_2 = 1K // 0.4K = 285\Omega$$

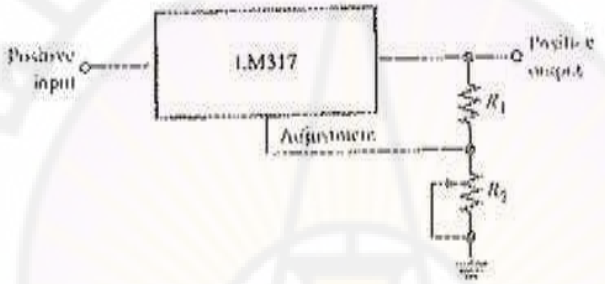
من المعادلة (3-38) نجد:

$$I_{L(max)} = 0.1A = \frac{0.7v}{R_{SC}}$$

ومنه:

$$R_{sc} = 7\Omega$$

تعد الدارة (LM317) مثالاً جيداً على الدارات المتكاملة ذات الثلاث نهايات التي تقدم جهد خرج موجب منظم قابلاً للتعديل. يبين الشكل (3-25) التشكيلة الأساسية لهذا المنظم.

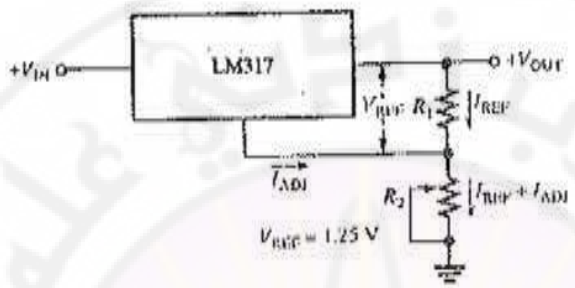


شكل (3-25)

تستخدم عادة مكثفات عند الدخل و الخرج لتحسين التنظيم و الاستجابة في حساسية المنظم. نلاحظ وجود ثابة دخل وخرج وثابة تعديل. تقدم المقاومة الثابتة الداخلية (R_1) والمقاومة المتغيرة الخارجية (R_2) تعديل جهد الخرج. يمكن لـ (V_{out}) أن يتغير من (1.2v – 37v) حسب قيم المقاومتين. يمكن للمنظم (LM317) أن يزود تيار حمل أكثر من (1.5A).

يعمل المنظم (LM317) كمنظم عائم Floating بسبب ثابة التعديل غير الموصولة إلى الأرض، لكنه يقوم إلى جهد آخر عبر المقاومة (R_2)، يسمح هذا لجهد الخرج أن يكون أعلى بكثير مما يكون عليه منظم الجهد الثابت.

يبين الشكل (3-26) عمل المنظم(*LM317*)، حيث نلاحظ وجود جهد مرجعي ثابت ($V_{REF} = 1.25v$) يبقى ثابتاً بسبب المنظم والموجود بين نهاية الخرج



شكل (3-26)

ونهاية التعديل. يولد جهد المرجع هذا تياراً ثابتاً (I_{REF}) خلال (R_1)، بغض النظر عن قيمة (R_2). يتدفق التيار (I_{REF}) خلال (R_2) أيضاً. نكتب:

$$I_{REF} = \frac{V_{REF}}{R_1} = \frac{1.25v}{R_1}$$

يخرج أيضاً تيار ثابت صغير جداً من نهاية التعديل بحدود ($50\,\mu A$) يدعى (I_{ADJ}) الذي يتدفق في المقاومة (R_2). يمكننا أن نكتب معادلة جهد الخرج كما يلي:

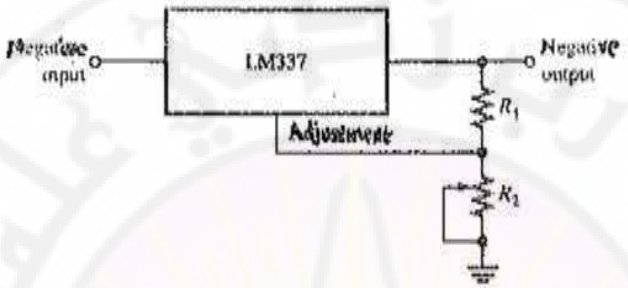
$$V_{out} = V_{R1} + V_{R2} = I_{REF} \cdot R_1 + I_{REF} \cdot R_2 + I_{ADJ} \cdot R_2$$

$$= I_{REF}(R_1 + R_2) + I_{ADJ} \cdot R_2 = \frac{V_{REF}}{R_1}(R_1 + R_2) + I_{ADJ} \cdot R_2$$

أي: $$V_{out} = V_{REF}\left(1 + \frac{R_2}{R_1}\right) + I_{ADJ} \cdot R_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots (3-38)$$

نلاحظ أن جهد الخرج تابع لـ(R_1, R_2). يتمّ تثبيت قيمة (R_1)، و من ثم نحصل على جهد الخرج المرغوب بتعديل المقاومة (R_2).

تعـــدّ الدارة (LM337) أيضاً منظم جهد سالب ذا الثلاث نهايات المقابل لمنظم الجهـــد الموجـــب (LM317). بالطـــريقة نفسها يتطلب المنظم المتكامل (LM337) مقاومتين خارجيتين لتعديل جهد الخرج السالب، كما هو مبين بالشكل (27-3).



شكل (27-3)

يمكن تعديل جهد الخرج من $(-1.2v$ _ $-37v)$، حسب قيم المقاومات الخارجية.

مسألة (12-3) محلولة :--

حدّد جهدي الخرج الأدنى و الأعلى لمنظم الجهد المتكامل المبين بالشكل (28-3). افرض أنّ: $I_{ADJ} = 50\,\mu A$.

الحل:

$$V_{R1} = V_{REF} = 1.25v$$

عند وضع (R_2) على قيمتها العظمى $(5k\Omega)$ نجد:

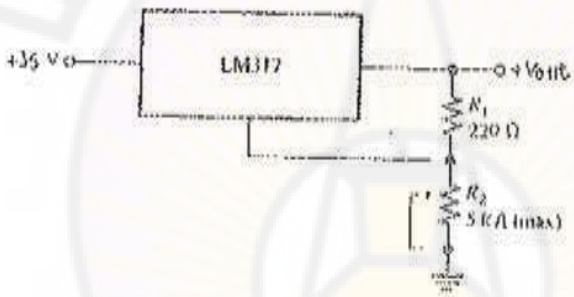
$$V_{out} = V_{REF}\left(1 + \frac{R_2}{R_1}\right) + I_{ADJ} \cdot R_2$$

$$= 1.25\,v\left(1 + \frac{5\,k\Omega}{220\,\Omega}\right) + (50\,\mu A)(5\,k\Omega)$$

$$= 29.66 + 0.25 = 29.9\,v$$

وعند وضع (R_2) على قيمتها الدنيا (0Ω) نجد:

$$V_{out} = V_{REF} = 1.25\,v$$



شكل (3-28)

(3-6-3) تطبيقات منظمات الجهد المتكاملة ذات الثلاث نهايات

Application Of IC Voltage Regulators

(3-6-3-1) استخدام ترانزيستور قدرة خارجي

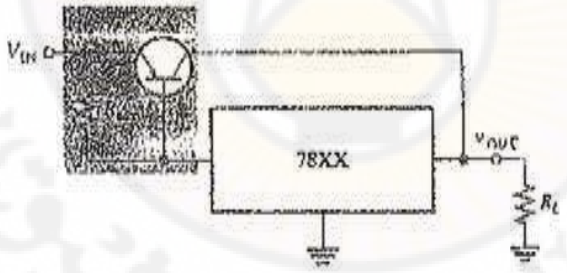
The External Pass Transistor

كما نعلم بإمكان منظم الجهد المتكامل أن يقدم تياراً محدوداً فقط في خرجه إلى الحمل، عادةً بالنسبة للمنظمات ذات السلسلة (7800)، فإنها يمكن أن تحمل تيار خرج أعظمي حوالي (2.5 A).

لسو تجاوز تيار الحمل القيمة العظمى المسموحة للمنظم، فسوف يحدث تحميل زائد داخلي يؤدي إلى وقف عمل المنظم Shut down.

لو تطلب تطبيق ما تياراً أعلى من التيار الأعظمي المسموح به للمنظم، عندها يستخدم ترانزيستور تمرير خارجي. يبين الشكل (3-29) منظم ذي الثلاث نهايات مع ترانزيستور تمرير للتعامل؛ مع تيارات تتجاوز تيار الخرج الممكن تمريره في المنظم الأساسي.

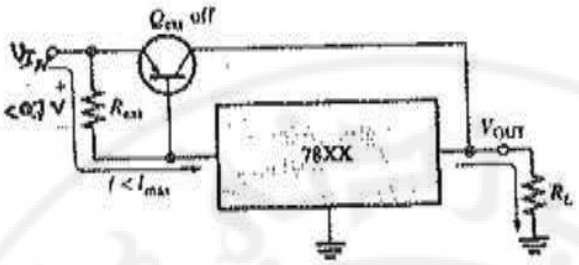
تحدد قيمة المقاومة الحساسة للتيار الخارجي (R_{ext})، قيمة التيار الذي يبدأ عنده الترانزيستور (Q_{ext}) بالتوصيل؛ بسبب أنه يحدّد جهد العمل (V_{BE}) للترانزيستور. طالما كان التيار أقل من قيمة موضوعة من قبل (R_{ext})، يبقى الترانزيستور (Q_{ext}) قاطعاً off، و بالتالي يعمل المنظم بالحالة الطبيعية المبينة بالشكل (3-30a).



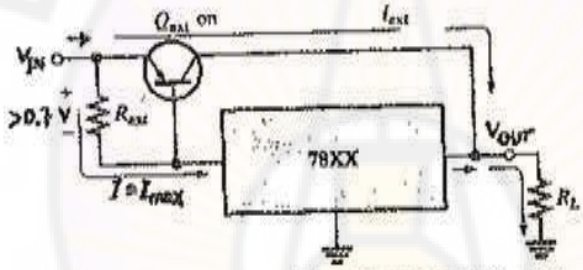
شكل (3-29)

يحدث ذلك بسبب أن هبوط الجهد عبر (R_{ext}) هو أقل من ($0.7v$)، و هو الجهد بين القاعدة- باعث اللازم لتوصيل (Q_{ext}). تحدّد المقاومة (R_{ext}) عن طريق الصيغة التالية التي فيها (I_{max}) هو التيار الأعلى الذي يتعامل معه منظم الجهد داخلياً:

$$R_{ext} = \frac{0.7v}{I_{max}} \quad \text{.....(3-39)}$$



(a) When the regulator current is less than I_{max}, the external pass transistor is off and the regulator is handling all of the current.



(b) When the load current exceeds I_{max}, the drop across R_{ext} turns Q_{ext} on and it conducts the excess current.

شكل (3-30)

عـــندما يكون التيار كافياً لتوليد هبوط جهد عبر (R_{ext}) على الأقل مساوياً ($0.7v$)، عـــندها يوصل ترانزيستور التمرير (Q_{ext}) و يوصل أي تيار يزيد عن (I_{max})، كما هو مبين بالشكل (3-30b).

إن الترانزيستور (Q_{ext}) يوصل أكثر أو أقل حسب احتياجات الحمل. مثلاً، لو كـــان تـــيار الحمـــل الكلي هو ($3A$) و تمّ اختيار التيار الأعظمي للمنظم (I_{max}) ليساوي ($1A$)، عندها سيقوم ترانزيستور التمرير الخارجي بتوصيل ($2A$) إلى الحمل، و الذي هو القيمة الزائدة عن (I_{max}) المتدفق داخل منظم الجهد.

مسألة (3-13) محلولة :-

مـــا قيمة (R_{ext}) اللازمة بفرض أن التيار الأعظمي الذي يتعامل به منظم الجهد المبين بالشكل (3-29) هو ($700\,mA$) ؟

الحل:

$$R_{ext} = \frac{0.7\,v}{I_{max}} \cong \frac{0.7\,v}{0.7\,A} = 1\Omega$$

يكـــون ترانزيســـتور التمرير الخارجي عادة من نوع ترانزيستورات الاستطاعة power transistors مســـتخدم مع مشع حراري heat sink يكون قادراً على اشعاع استطاعة عظمى:

$$P_{ext} = I_{ext}\left(V_{IN} - V_{out}\right) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-40)$$

مسألة (3-14) محلولة :-

مـــاذا يجب أن يكون عليه معدّل الاستطاعة الدنيا لترانزيستور التمرير الخارجي المســـتخدم مع المنظم (7824) في دارة مماثلة لتلك المبينة بالشكل (3-29)، حيث جهد الدخل ($V_{IN} = 30\,v$) ومقاومة الحمل ($R_L = 10\Omega$). التيار الداخلي الأعظمي للمنظم ($700\,mA$) . افـــرض عـــدم وجود مشع حراري بالنسبة لحساباتنا. لنتذكر دوماً أن اســـتخدام مشـــع حراري يزيد من معدّل الاستطاعة الفعّالة للترانزيستور، و بذا يمكن استخدام ترانزيستور ذي معدّل استطاعة أقلّ.

الحل:

يعطى تيار الحمل كما يلي:

$$I_L = \frac{V_{out}}{R_L} = \frac{24\,v}{10\Omega} = 2.4\,A$$

يكون التيار المار عادل (Q_{ext}) مساوياً إلى:

$$I_{ext} = I_L - I_{Limit} = 2.4 - 0.7 = 1.7A$$

ومنه أعد الاستطاعة المصروفة بواسطة الترانزيستور:

$$P_{ext(min)} = I_{ext}(V_{IN} - V_{out})$$

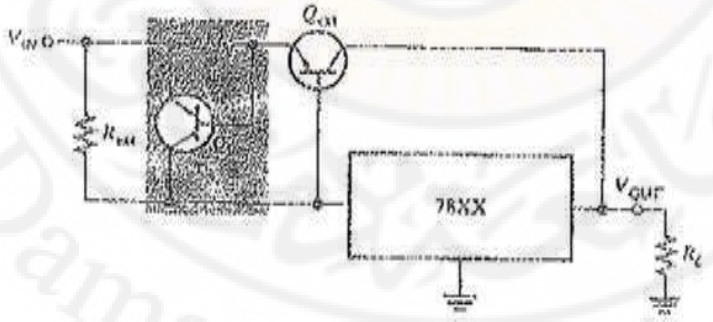
$$= (1.7A)(30v - 24v) = 10.2W$$

من أجل التصميم الأمثل، نختار ترانزيستور الاستطاعة بحيث أكبر من ($10.2W$) و ليكن ($15W$) على الأقل.

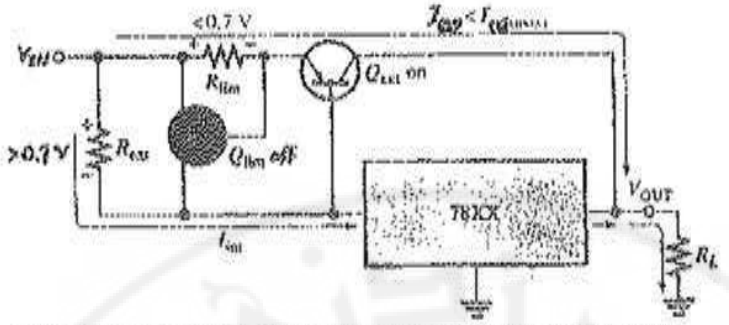
3-6-3-2) تحديد التيار

Current Limiting

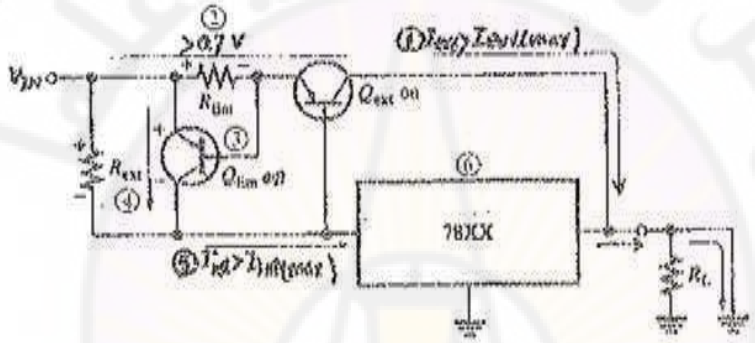
إن سيئة الدارة المبينة بالشكل (3-29) هو أنّ المقاومة الخارجية ليست محمية من التيار الزائد الذي يمكن أن يحدث جراء قصر الخرج. يمكن إضافة دارة اضافية لتحديد التيار (Q_{Lim}, R_{Lim}) كالمبينة بالشكل (3-31) لحماية الترانزيستور (Q_{ext}) من التيار الزائد الذي يمكن أن يتسبب بحرقه.



شكل (3-31)



(a) During normal operation, when the load current is not excessive, Q_{lim} is off.



(b) When short occurs ①, the external current becomes excessive and the voltage across R_{lim} increases ② and turns on Q_{lim} ③, which then conducts current away from Q_{ext} and routes it through the regulator ④, causing the internal regulator current to become excessive ⑤ and to force the regulator into thermal shut down ⑥.

شكل (3-32)

نشرح كيفية عمل دارة تحديد التيار. تحدد مقاومة حساسية التيار (R_{Lim}) الجهد (V_{BE}) لترانزيستور (Q_{Lim}). يحدد الآن جهد الباعث — قاعدة المصدر (Q_{ext}) بواسطة ($V_{R\,ext} - V_{R\,Lim}$)؛ بسبب أنها تملك قطبيات متعاكسة، وبكلمات بالنسبة للعمل الطبيعي، يجب أن يكون هبوط الجهد عبر (R_{ext}) كافياً للتغلب على هبوط الجهد المتعاكس عبر (R_{Lim}). لو تجاوز التيار المار خلال (Q_{ext}) قيمة معلمة محددة ($I_{ext(max)}$) بسبب قصر دارة الخرج أو أي حمل خارجي، عندما يصل الجهد عبر (R_{Lim}) إلى القيمة (0.7v) و يوصل (Q_{Lim}). يوصل الآن (Q_{Lim}) التيار بعيداً عن

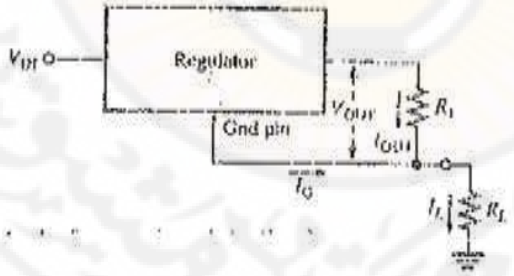
(Q_{ext}) وعن المنظم، مخبراً بحدوث زيادة حمل حراري Thermal-overload، و وقف عمل المنظم. لتتذكر أن المنظم المتكامل (IC) يكون محمياً داخلياً من زيادة الحمل الحراري كجزء من تصميمه.

يبين الشكل (3-32) هذه العملية. في الجزء (a)، تعمل الدارة بشكل طبيعي بتوصيل (Q_{ext}) عند تيار أقل من التيار الأعظمي الذي يمكن أن يتعامل معه عندما يكون (Q_{Lim}) في حالة قطع off. يبين الجزء (b) ما يحدث عندما يوجد قصر دارة عبر الحمل. يتزايد التيار المار خلال (Q_{ext}) فجأة وبسبب زيادة هبوط الجهد عبر (R_{Lim})، الذي يؤدي لتوصيل (Q_{Lim}) . يتحوّل التيار الآن إلى المنظم الذي يسبب له بالتوقف عن العمل نتيجة لزيادة التحميل الحراري thermal overload.

3-6-3-3) منظم التيار

Current Regulator

يمكن أن يُستخدم المنظم ذو الثلاث نهايات كمنبع تيار، عندما يتطلب التطبيق تزويد تيار ثابت إلى حمل متغير.



شكل (3-33)

يبين الشكل (3-33) الدارة الأساسية، حيث تكون (R_1) مقاومة وضع التيار اللازم current-setting Resistor. يزوّد المنظم جهداً ثابتاً (V_{out}) بين نهاية الأرض (غير

موصـــولة إلى الأرض في هذه الحالة) ونهاية الخرج. يحدّد بذلك التيار الثابت المقدّم إلى الحمل:

$$I_L = \frac{V_{out}}{R_L} + I_G \quad \text{.....(3-41)}$$

يكـــون عادة التيار الخارج من النهاية الأرضية (I_G) صغيراً جداً مقارنة مع تيار الخرج، وبذلك يمكن إهماله.

مسألة (3-15) محلولة :—

اســـتخدم منظم (7805) لتقديم تيار ثابت ($1A$) إلى حمل متغير. يجب أن يكون جهد الدخل أكبر على الأقل بـــ($2v$) من جهد الخرج. افرض أنّ: $I_G = 1.5mA$.

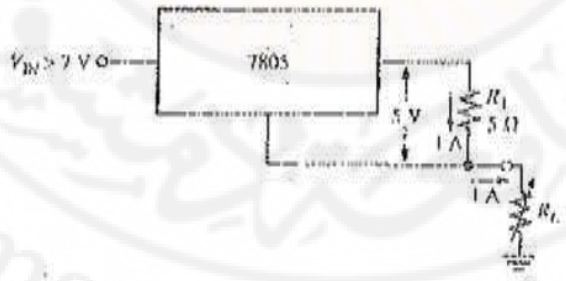
الحل:

أوّلاً: إنّ التيار ($1A$) هو ضمن حدود عمل المنظم (7805) (لنتذكر أن هذه المنظمات تتعامل مع تيار $1.3A$ بدون الحاجة إلى ترانزيستور تمرير خارجي).

يولد المنظم (7805) جهداً ($5v$) بين نهاية الأرض له و نهاية الخرج. لذلك، لو أردنا تياراً ($1A$)، عندها يجب أن تكون مقاومة حساسية التيار (بإهمال I_G) مساوية إلى:

$$R_1 = \frac{V_{out}}{I_L} = \frac{5v}{1A} = 5\Omega$$

يبين الشكل (3-34) هذه الدارة.



شكل (3-34)

3-6-4) المنظمات المقطعة

A Switching Regulators (NonLinear)

إنّ المنظمات الخطية (منظمات التمرير pass regulators) التي درست في الفقرات السابقة، بالرغم من فوائدها نتيجة لدقّة تنظيمها، لديها المساوئ الثلاثة التالية:

1- في وحدة التغذية التي تشتمل على تحويل من متناوب إلى مستمر ac-to-dc conversion (محوّل، مقوّم، مرشح)، فإن قطبية و مطال الجهد المستمرّ(غير المنظم) يدخل كمعامل تصميم. ذلك لا توجد مشكلة ملازمة لذلك. إلاّ أنه لو كانت الحاجة - في نظام يعمل مع وحدة تغذية (dc) مستمرّة واحدة (مثل 5v+ لدارات الـ TTL)- إلى 15v± لأجل مكبر عمليات، فإنه قد يكون من غير الممكن اقتصادياً (أو مادّياً Physically) اضافة جهود مستمرّة أخرى لتحقيق ذلك.

2- في نظام يعمل على البطارية battery ، مثل نظام اتصالات أرضية أو على قمر صناعي Satellite في عمق الفضاء، فإنه لا يملك منبع (ac) متوفراً، ولذلك يجب توليد كل الجهود اللازمة (موجبة أو سالبة) من منبع جهد مستمرّ واحد. يدعى مثل هذا النظام بمحوّل من مستمرّ إلى مستمرّ: dc-to-dc Converter.

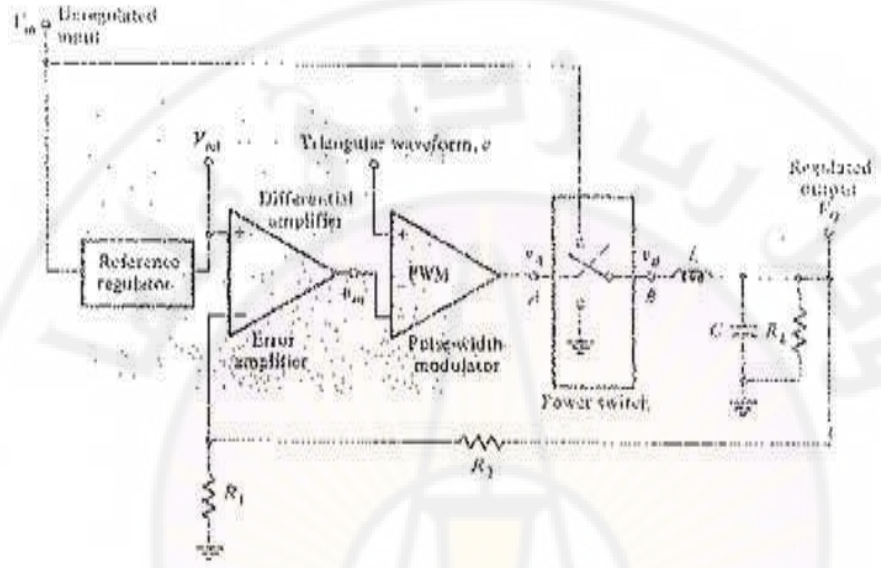
3- في المنظمات الخطية يجب على مطال جهد الدخل أن يكون أكبر من مطال جهد الخرج، وبالتالي تكون المنظمات ذات التمرير التسلسلي غير فعالة وذات مردود منخفض بسبب ضياع الاستطاعة ضمن ترانزيستور التمرير الذي يعمل بالمنطقة الفعالة، وكلما زاد الفرق بين جهدي الخرج و الدخل كلما زاد الضياع و نقص المردود.

فمثلاً بالنسبة لنظم تعمل لدارات (TTL) يعمل على (10v) يكون المردود أعلى من (50%)، بينما إذا عمل على (28v) يهبط المردود إلى حوالي (25%).

يمكن تجنب الصعوبات الثلاث السابقة باستخدام المنظمات غير الخطية أو ما يسمّى بالمنظمات المقطّعة.

3-6-4-1 تشكيلة المنظم المقطع الأساسية

Basic Switching Regulator Topology



شكل (3-35)

يبين الشكل (3-35) حلقة التحكم الأساسية بالتنظيم. يكون (V_{in}) هو جهد الدخـــل غـــير المنظم و (V_o) جهد الخرج المنظم. يكون تيار الخرج المقدم إلى مقاومة الحمل (R_L) كبيراً، وليكن بضعة أمبيرات. يحتوي الصندوق المظلل على دارات ضعيفة الاســـتطاعة؛ مصـــنوعة على شريحة دارة متكاملة واحدة Single IC Chip .. يكون المـــنظم المرجعي reference regulator هو منظم التمرير التسلسلي ذا خرج مرجعي منظم (V_{ref})، يخدم كمصدر تغذية لكل الدارات الموجودة على شريحة الدارة المتكاملة. بمـــا أن التيار المسحوب من (V_{ref}) صغيراً (وليكن **10mA**)، فإنّ الاستطاعة الضائعة الصغيرة في منظم التمرير لن يؤثر بشكل واضح على المردود الاجمالي للنظام.

تقـدّم التشـكيلة المبينة بالشكل (3-35) نظام تغذية خلفية تسلسلي – تفرّعي (تغذيـة خلفـية تسلسلية مساقة بالجهد)، و تنحز المقارنة بين جهد الدخل المرجعي (V_{ref}) وجـزء من الخرج (V_o) بمقدار $\left(\frac{R_1}{R_1+R_2}\right)$ بواسطة المكبر التفاضلي (مكبر الخطأ). يكون على الشريحة السليكونية نفسها دارة مولد اشارة مثلثية ذات دور (T) (الدارة غير مبينة على الشكل (3-35) و بخرج (V) مطبق على المدخل غيرالعاكس لمقارن يعمل كمعدّل عرض نبضة Pulse-Width Modulator (PWM).

يطـبق جهد خرج مكبر الخطأ (V_m) على النهاية العاكسة لمولد عرض النبضة، كما هـو مبين بالشكل. يعمل هذا المعدّل (كما رأينا في بحث مكبر العمليات) على توليد موجة مربعة ذات مطال (A) ودور (T) ومردود دورة (δ) duty cycle تتغير بشكل خطـي مع (V_m). يقود خرج المعدّل (V_A) قاطع استطاعة Power Switch من النوع SPDT، ليشـكّل موجـة مربعة (بالدور نفسه T ومردود الدورة δ) ذات قيمة دنيا (0 v) و قيمة عظمى (V_{in}, V). ترشح هذه الموجة المربعة بواسطة مرشح (LC) يعمل كمرشح تمرير منخفض. إذا كانت إعاقة المكثفة (C) أصغر بكثير من إعاقة الملف (L) عـند التـردد الأساسي، عندها يتمّ تحديد كل مركبات فوريه Fourier الموجودة في الموجة المربعة بشكل فعّال. بكلمات أخرى، لو كان:

$$T/2\pi \cdot C << 2\pi \cdot L/T \text{ :أو } \sqrt{LC} >> T/2\pi$$

عندها يصبح (V_o) ثابتاً؛ و يساوي القيمة المتوسطة للموجة المربعة المطبقة على دخل المرشح.

3-6-4-1-1) جهد الخرج المنظم

The Regulated Output Voltage

بسبب وجود دارة قصر تخيلية Virtual بين مدخلي دخل المكبر الخطأ لذلك نجد:

$$V_{ref} = \frac{R_1}{R_1 + R_2} V_o$$

ومنه:

$$V_o = V_{ref}\left(1 + \frac{R_2}{R_1}\right) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-42)$$

نلاحظ أن جهد الخرج المنظم هذا مستقل عن تغيرات جهد الدخل (V_{in}) وتيار الحمل. هو يعتمد فقط على ثبات الجهد المنظم (V_{ref}) ونسبة المقاومتين (R_2 / R_1). لو كان، مثلاً، جهد المرجع هو جهد تغذية البوابات المنطقية *TTL* بحيث كان: $V_{ref} = 5v$، ولو كان المطلوب جهد خرج ($V_o = 15v$)، عندها يجب اختيار ($R_2 = 2R_1$). كما بيّنا أعلاه، فإن (V_o) هو القيمة المستمرّة لجهد خرج الموجة المستطيلة الناتجة عن قاطع الاستطاعة (V_R)، الذي قيمة القمّة له (V_{in}). لذلك تستخدم هذه التشكيلة فقط عندما يكون $V_{in} > V_o$. يعمل نظام التحكّم هذا بحيث يتولّد جهد خطأ (V_{er}) بشكل أوتوماتيكي، ويصبح لدارة الـ (PWM) مردود دورة صحيحة (δ) تؤدي بـ (V_R) ليعطي جهداً مستمراً (V_o) موافقاً للمعادلة (3-42).

3-6-4-1-2) المردود

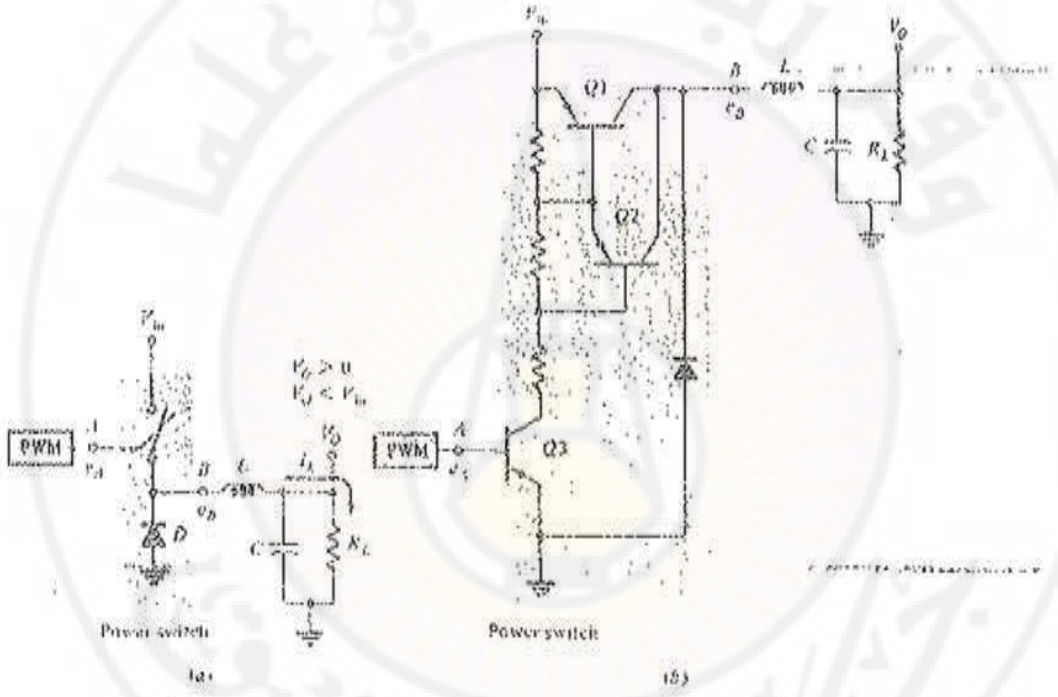
Efficiency

بمراقبة الدارة (3-35) نجد أن تيار الخرج يمرّ من (V_{in}) خلال قاطع الاستطاعة و الملف إلى الحمل. لذلك، باستخدام قاطع Switch ذي ضياعات منخفضة (قاطع ترانزيستوري بجهد اشباع $V_{CE(sat)}$ منخفض وسرعة تبديل عالية) و مرشح ذي عامل جودة (Q) عالياً (ملف بمقاومة أومية منخفضة)، فإن مردود التحويل Conversion efficiency يمكن أن يتجاوز 90% .

3-6-4-1-3) قاطع الاستطاعة

The Power Switch

يمكن على سبيل المثال، الحصول على عمل قاطع الاستطاعة (SPDT) المبين في الشكل (3-35) كما بالتركيبة المبينة بالشكل(3-36a)، و المؤلفة من ثنائي مع قاطع (SPST). يبين الشكل (3-36b) تفصيلاً لهذه التركيبة مع وجود المرشح (LC)، ومقاومة الحمل (R_L)، وصندوق دارة (PWM) الذي يقود القاطع، مع إهمال رسم المقاومتين (R_1, R_2) و صندوق الـ IC وذلك للتبسيط.



شكل (3-36)

يمكن تفسير عمل الدارة كما يلي: عندما يغلق القاطع يكون الثنائي بحالة انحياز عكسي بواسطة (V_{in}) حيث يزوّد عندها تيار الحمل (I_L) من ($V_0 = V_{in}$) خلال الملف (L). خلال الجزء الثاني من الدورة عندما يفتح القاطع، عندها لا يمكن لتيار

الملف أن يتناقص آنياً. (لو حصل ذلك، عند ذلك سيصبح جهد الملف $L\frac{di}{dt}$ سالباً و يساوي اللانهاية). لذلك، في اللحظة التي يفتح القاطع، يبقى (i_L) ثابتاً و يكون مسار التيار من الأرض خلال الثنائي و الملف إلى الحمل. باهمال الهبوط عبر الثنائي، $V_n = 0$، سيكون V_n لذلك عبارة عن موجة مربعة ذات دور (T) و مردود دورة (δ)، بقسمة دنيا (0) و قيمة عظمى (V_m). مماثل هذه الموجة تلك المعطاة في الشكل (3-35) لـ (V_n). لذلك تعمل الدارة المبينة بالشكل (3-36a) تماماً كما بالشكل (3-35).

عدا أنه عند فتح الثنائي يطير (يتغير Flies back) (V_n) من (V_m) إلى الصفر، لذلك تدعى التشكيلة المبينة بالشكل (3-36) بمبدّل التغيّر flyback converter.

إنّ القاطع (SPST) المبين بالشكل (3-36a) يمكن أن يصنع بواسطة ترانزيستور استطاعة (Q_1, PNP)، كما هو مبين بالشكل (3-36b). لو كان تيار الحمل $(1A)$ مثلاً، عندها يكون تيار مجمع (Q_1) هو $(1A)$، و في حالة $(\beta_F = 100)$، يكون تيار القاعدة $(10mA)$. يستخدم الترانزيستور (Q_2) لتغذية تيار القاعدة الكبير نسبياً. نلاحظ أن (Q_1, Q_2) يشكلان زوج دارلينغتون Darlington Pair. لقيادة هذين الترانزيستورين بقطبية جهد ملائمة يجب أن يكون جهد خرج معدّل عرض النبضة PWM (V_A) معكوساً، و لذلك نحتاج الترانزيستور (Q_3) لاكمال عمل القاطع بشكل صحيح.

عندما يكون (V_A) موجباً، يوصل (Q_3) و يعمل تيار حمله (خلال مقاومات القاطع) على انحياز (Q_1, Q_2) ليصبحا بحالة (ON)، بحيث يكون: $V_n \cong V_m$. من ناحية أخرى، عندما يكون (V_A) سالباً أو صفراً، عندها يكون (Q_3) غير موصل، و بالتالي لن يمر تيار في مقاومات الانحياز. لذلك يكون الترانزيستورين (Q_1, Q_2) بحالة قطع OFF و يصبح القاطع مفتوحاً Open. نتيجة لما شرحناه قبل قليل، يصبح الثنائي

الطائـــر flyback diode بحالة (ON) ومنه: $V_n = 0$. يشير هذا السلوك إلى أنّ قاطع الاســتطاعة المــبين في الشكل (3-36b) هو تنفيذ عملي للقاطع المثالي المبين بالشكل (3-36a). بشكل مماثل، يصنع الترانزيستور (Q_1) ذو الاستطاعة المنخفضة كجزء من الشريحة السليكونية المتكاملة (IC) المبينة بالصندوق الغامق في الشكل (3-35).

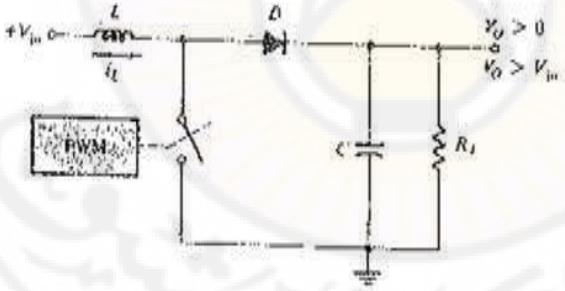
3-6-4-2) تشكيلات إضافية للمنظم المقطع

Additional Switching Regulator Topologies

رأينا في التشكيلة المبينة بالشكل (3-36) أن جهد الخرج يكون موجباً و أقل من جهد الدخل ($V_o < V_{in}$). يمكن ازالة هذا القيد restriction باستخدام التشكيلة المبينة بالشكل (3-37)، والتي سوف نشرحها في الفقرة التالية.

3-6-4-2-1) جهود خرج موجبة (Vo>0)

Positive Output Voltages (Vo>0)



شكل (3-37)

في الشكل (3-37)، لنفرض أن (T_1) هي الفترة الزمنية التي يكون القاطع خلالها مغلقــاً. عندها يكون الثنائي منحازاً عكسياً بسبب الجهد الموجب (V_o)، و بذا حلقة التغذية الخلفية تكون مفتوحة، وتفرغ المكثفة خلال (R_L). باختيار: $C \cdot RL >> T_1$،

يكـــون المـــبوط في الجهد V_o (جهد التعرّج) صغيراً. خلال هذه الفترة الزمنية يكون جهد الدخل عبر الملف (L) و يزداد تيار الملف (i_L) بالمقدار:

$$d i_L = V_{in} \frac{dt}{L} = V_{in} \frac{T_1}{L}$$

لـــنأخذ الآن الفـــترة الزمنية (T_2) الذي يكون القاطع خلالها مفتوحاً. بما أنه لا يمكن للتيار المار في ملف أن يتغير بشكل آني، فإن:

$$i_L(T_1 -) = i_L(T_1 +)$$

وبالـــتالي، يصبح الثنائي بحالة (ON) ويمر التيار (i_L) خلال الثنائي إلى المكثفة (C). في الحالـــة المستقرة Steady State يجب أن يكون الجهد عبر المكثفة (C) نفسه في نهايـــة الدور: $T = T_1 + T_2$ كما كان في البداية عند $t = 0$. بشكل مماثل، يجب أن يتناقص التيار $(d i_L / dt < 0)$ خلال (T_2) بالمقدار $V_{in} \frac{T_1}{L}$ الذي زاد بها خلال (T_1). باهمـــال جهد الثنائي، نحصل من الشكل (3-37) على قيمة (V_o) (جهد الخرج الآني) الذي يعطى كما يلي:

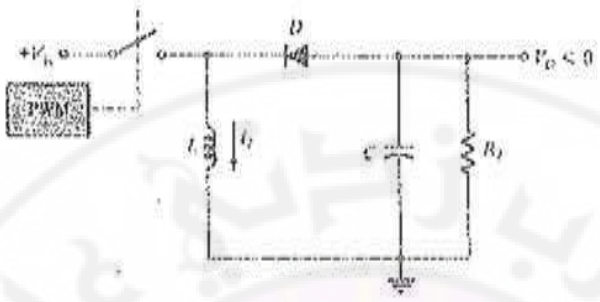
$$V_o = V_{in} - L\, di/dt > V_{in} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (3-43)$$

وذلك بسبب أنّ: $(d i_L / dt)$ هو سالب. هذه الطريقة تبرهن أن جهد الخرج (V_o) يزيد عن جهد الدخل بالنسبة لهذه التشكيلة. يمكن، على سبيل المثال، أن نحصل على عمل القاطع باستخدام زوج داراينغتون $(Q_1 - Q_2)$ المساق من قبل (Q_3) بطريقة مماثلة لتلك المبينة في الشكل (3-36b).

3-6-4-2-2) جهود خرج سالبة (Vo<0)

Negative Output Voltages (Vo<0)

يستخدم الشكل (3-38) للحصول على تغذية سالبة من جهد مستمر موجب. لنتصـــور بداية أن $V_o < 0$ و نبرهن هذا الافتراض. إنّ البرهان على ذلك مماثلاً لذلك الذي استخدم في الفقرة السابقة.



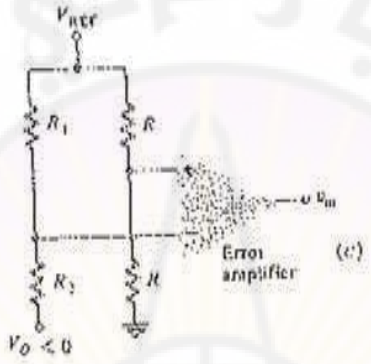
شكل (3-38)

خلال الفترة (T_1) عندما يكون القاطع مغلقاً closed، يكون الثنائي بحالة قطع off بسبب أن جهد المهبط له يكون $(+V_{in})$ وجهد المصعد سالباً. تفرغ المكثفة بشكل بطيء خلال الحمل و يتزايد تيار الملف بالقيمة $V_{in}\frac{T_1}{L}$. في اللحظة التي يفتح opens فيها القاطع، لا يمكن للتيار (i_L) أن يتغير، و يجبر الثنائي أن يصبح بحالة ON بحيث يستدفق (i_L) في الحلقة المشكلة من (L,C,D). بما أن (i_L) يدخل من أسفل صفيحة المكثفة (C)، فسوف تشحن هذه الصفيحة ايجابياً، و بالتالي يصبح جهد الخرج سالباً. يمكن ذكر برهان مماثل لكون $(V_o < 0)$ هو أن (i_L) يجب عليه أن يتناقص خلال الفترة (T_2) بالكمية نفسها التي ازداد فيها خلال الفترة (T_1)، بحيث تكون: $\frac{di_L}{dt} < 0$، و بالتالي يكون جهد الخرج $V_o = L\frac{di_L}{dt}$ سالباً. لا يوجد قيود عادة على قيمة (V_o)، فهو يمكنه أن يكون أكبر أو أصغر من (V_{in}). تتحدد قيمته بواسطة حلقة التحكم المبينة بالشكل (3-35). لو كان (V_o) سالباً عندما يجب استخدام مزيح مستوى لجعل جهد التغذية الخلفية الفعال موجباً، و ذلك كما هو مبين بالشكل (3-39)، حيث يحد من هذه الدارة بسهولة أن:

$$V_o = \frac{V_{ref}}{2}\left(1 - \frac{R_2}{R_1}\right) \quad \text{.....(3-44)}$$

في حالة: $V_o < 0$ يجب أن تكون النسبة:

$$\frac{R_2}{R_1} > 1$$



شكل (3-39)

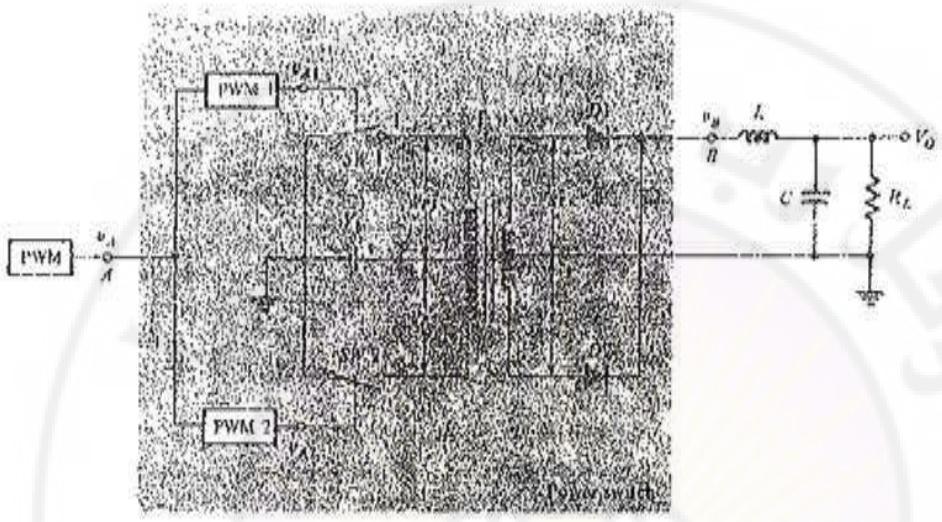
3-6-4-2-3) مبدل دفع وجذب مترابط بمحول

Transformer-Coupled Push-Pull DC-DC Converter

تعد تشكيلة المنظم المقطع هذه من أكثر التشكيلات مرونة و فاعلية بسبب أن جهد الخرج (V_o) يمكن أن يكون أكبر أو أصغر من جهد الدخل المستمر (V_{in})، كما يمكن لاشارة (V_o) أن تكون من القطبية نفسها أو ذات قطبية معاكسة لـ (V_{in}).

يبين الشكل (3-40) تشكيلة عناصر الاستطاعة لهذا المنظم، حيث تستخدم هذه التشكيلة محوّلة ذات قلب حديدي ملف ابتدائي ذي نقطة وسط ($V_{P1} = V_{P2}$) و ملف ثانوي ذي نقطة وسط أيضاً ($V_{S1} = V_{S2}$). تكون عدد لفات الابتدائي أكبر أو أصغر من الثانوي بمقدار (n). بحيث يكون $V_{S1} = nV_{P1}$ ، $V_{S2} = nV_{P2}$. إذا

كـــان $n > 1$ فمـــن الممكن الحصول على $V_o > V_{in}$، بينما إذا كانت $n \leq 1$ يكون $V_o \leq V_{in}$.



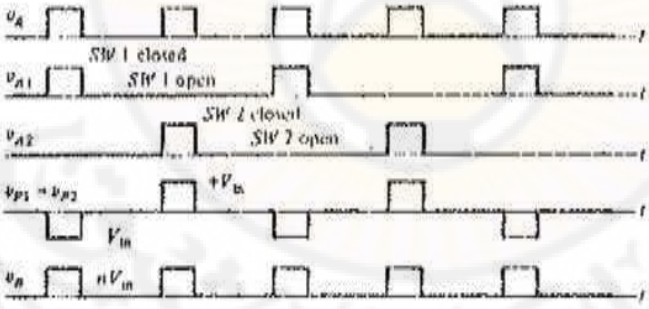
شكل (3-40)

يـــتمّ التحكّم بالقاطعين (sw_1, sw_2) بالموجات (V_{A1}, V_{A2}) التي يمكن الحصول علـــيهما من مخرج دارة (PWM) (V_A) ، وذلك كما سيتم شرحه في الشكل التالي (3-42). يبين الشكل (3-41 a,b,c) رسماً لأشكال الموجات المطلوبة (V_A, V_{A1}, V_{A2}) على التوالي. يتمّ الحصول على الموجة (V_A) من نظام الـ (PWM) المبين بالصندوق المظلّـــل في الشـــكل السابق (3-35). نلاحظ أنّ (sw_1, sw_2) يكونان مغلقين بالنسبة للدورة نفسها، لكن كُلاً منهما يعمل فقط بالنسبة لإحدى فترات الموجة (V_A) لنظام الـــ (PWM). بكـــلمات أخرى، يعمل كل قاطع خلال نصف التردد للمبدّل ذي الـــنهاية الوحـــيدة المـــبين بالشـــكل (3-35). يكون القاطع sw_1 (sw_2) عبارة عن ترانزيستور تكون الموجة المطبقة على قاعدته هي V_{A1} (V_{A2}).

نجد من الشكل (3-40) جهود أوّلي المحوّلة كما يلي:

$$V_{P1} = V_{P2} = \begin{cases} -V_{in} & \text{if } sw_1 \text{ is closed and } sw_2 \text{ is open} \\ +V_{in} & \text{if } sw_1 \text{ is open and } sw_2 \text{ is closed} \\ 0 & \text{if } sw_1 \text{ is open and } sw_2 \text{ is open} \end{cases} \quad \cdots\cdots(3-45)$$

يبين الشكل (3-41d) هذه الموجة. يكون لجهود ثانوي المحوّلة ($V_{S1} = V_{S2}$) شكل الموجات نفسها لكن أكبر بـ (n) مرّة من موجات الابتدائي. خلال الفترات الزمنية التي يكون فيها $V_{S1} = V_{S2}$ موجبة يوصل (D_1) و يقطع (D_2)، و بذلك: $V_B = nV_{IN}$. عندما تكون $V_{S1} = V_{S2}$ سالبة يوصل (D_2) ويقطع (D_1) ، و بذلك تكون أيضاً $V_B = nV_{IN}$. عندما تكون الآن $V_{S1} = V_{S2} = 0$ يصبح الثنائيان موصولين على التوازي من النقطة (B) إلى الأرض، و بالتالي يسلكان سلوك الثنائي الطائر flyback diode الذي رأيناه في الشكل السابق (3-36)، بحيث يصبح $V_B = 0$ خلال هذه الفترة. لذلك ينتج لدينا شكل الموجة (V_B) المبينة بالشكل (3-41c).



شكل (3-41)

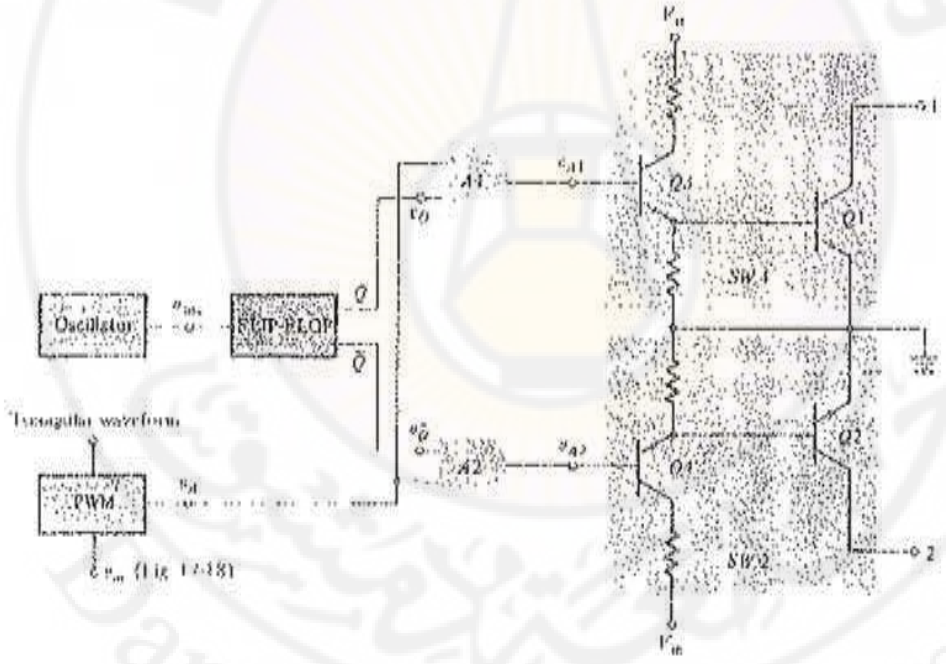
نلاحظ أن (V_B) يكون متناسبا مع (V_A). بسبب وجود المرشح (LC)، يكون جهد الخرج (V_o) مساوياً للقيمة المتوسطة لشكل موجة (V_B) ، و الذي يمكن أن يكون أكبر (أصغر) من (V_{in})، وفقاً لقيمة (n) التي يمكن أن تكون أكبر أو أصغر

من الواحد. إذا عكسنا وضع الثنائيات تصبح اشارة (V_o) سالبة. يعد الصندوق المظلّل بين النقطتين (A, B) في الشكل (3-40) بديلاً عن صندوق قاطع الاستطاعة المبين في حلقة الاستخابة الخلفية للشكل (3-36b). معادلة المخرج المنظم تبقى نفسها المعادلة (3-42) في حالة جهد المخرج الموجب و المعادلة (3-44) في حالة جهد المخرج السالب.

3-6-4-2-4) توليد أشكال الموجات لقاطع الاستطاعة

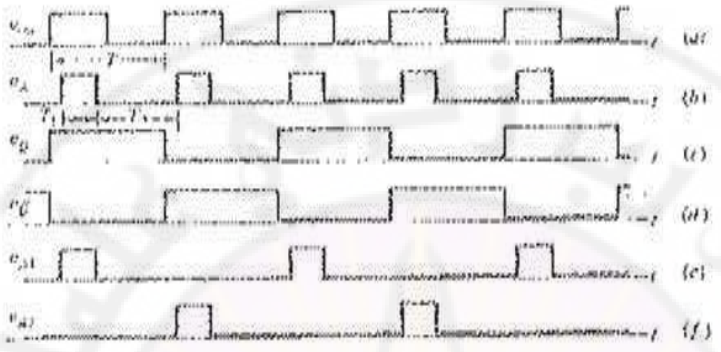
Generating The Switching Waveforms

نبين في هذه الفقرة كيفية الحصول على أشكال موجات القطع (V_{g1}, V_{g2}) لقاطع الاستطاعة انطلاقاً من شكل موجة النظام الـ (PWM) V_g .



شكل (3-42)

يبين الشكل (3-42) المخطط الصندوقي لنظام الحصول على هذه الموجات، والشكل (3-43) أشكال الموجات الناتجة.



شكل (3-43)

نستخدم موجة مولد الموجة المربعة (V_{osc}) في الشكل (3-43a) لتوليد جهد مثلثي لازم لمشكل عرض النبضة الذي يقدم موجة (V_A) مبينة بالشكل (3-43b). يساوي مردود الدورة لـ (V_A): $\frac{T_1}{T_1+T_2}$. يستخدم القلاب Flip-Flop كدارة مقسم على (2)، حيث يكون دخله هو مولد الموجة المربعة (V_{osc})، و يقدم خرجين متمماتين complementary ($V_Q, V_{\overline{Q}}$) كما هو مبين بالشكل (3-43 c,d). يكون دخلي البوابة AND A_1 و A_2 هما (V_Q) و ($V_{\overline{Q}}$)، و خرجها (V_{A1}) V_{A1}، حيث تم رسمهما في الشكلين (3-43 e,f)، وهما يطابقان رسمي الموجات المبينة بالشكلين (3-41 d,e).

يتم استبدال القاطع SW_2 (SW_1) المبين بالشكل (3-40) بترانزيستور الاستطاعة Q_2 (Q_1) المبين بالشكل (3-42). يتم تغذية تياري القاعدة لـ (Q_1) و (Q_2) من قبل الترانزيستورين (Q_3) و (Q_4) و اللذان يقادان بدورهما بواسطة الموجات (V_{B1}) و

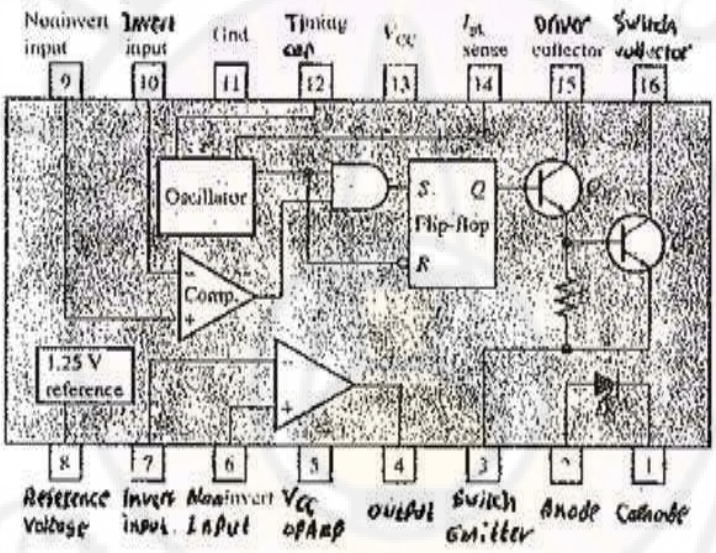
(V_{R3}) على التوالي. إن تعقيد نظام المنظم المقطع (غير الخطي) يحول دون فائدته فيما إذا استخدم بشكل عناصر مفردة، و يكون في الغالب ضمن دارات متكاملة. تعد الدارة $SG1524$ مثالاً على المنظمات المقطعة المتكاملة، حيث تحتوي الرقاقة السيليكونية كل الدارات التالية: منظم مرجعي، معدّل عرض نبضة (مشتملاً على مولد سن منشار و مقارن)، مكبر خطأ، ترانزيستورين غير مرتبطين مع بعضهم (Q_3 و Q_4 بالنسبة للشكل 3-42 ، أو Q_3 بالنسبة للشكل 3-36)، قلاب محكوم بدخله (steering F.F)، و بوابتي AND (شكل 3-42) و دارات احتياطية لتحديد التيار و قطع الدارة shut down.

يتم وضع الدارة المتكاملة ($SG1524$) في حلقة التغذية الخلفية للشكل (3-35) لتشكيل منظم مقطع بإضافة مقاومات التغذية الخلفية (R_1, R_2) وعناصر قاطع الاستطاعة المفرد المبين بالشكل (3-36b) أو المبين بالشكل (3-40). بالنسبة لجهد دخل: $V_{in} = 28v$ ، من الممكن الحصول على جهد خرج منظم ($V_o = 5v$) عند تيار ($1A$) و ذلك بالنسبة لنظام النهاية المفردة single-ended والحصول على جهد خرج منظم ($V_o = 5v$) عند تيار ($5A$) بالنسبة لنظام الدفع و الجذب. بالنسبة لمرشح بعناصر: $L \approx 1mH$ و $C \approx 1000\mu F$ ، مركّب مع الدارة $SG1524$، فإننا نحصل على تنظيم خط و تنظيم حمل بحدود (0.2%) مع أقلّ من (1%) كقيمة أعظمية للتعرّج او تغيّرات الجهد. تعمل دارة التحكّم بجهد مرجعي ($5v$)، و تسحب تياراً أقل من ($10mA$) وهي قادرة على العمل عند ترددات أعلى من ($100KHz$)، حيث يتمّ تحديد التردد بواسطة مقاومة R_T و مكثفة C_T خارجيتان. تكون معدّلات التيار لترانزيستورات الخرج الموجودة على الشريحة السيليكونية بحدود ($100mA$) وتكون محميّة ضد قصر الدارة. يتمّ استقرار حلقة التغذية الخلفية بإضافة شبكة تأخير $RC\ lag$.

3-6-4-3) دارة منظم مقطع عماية

Practical Switching Voltage Regulator

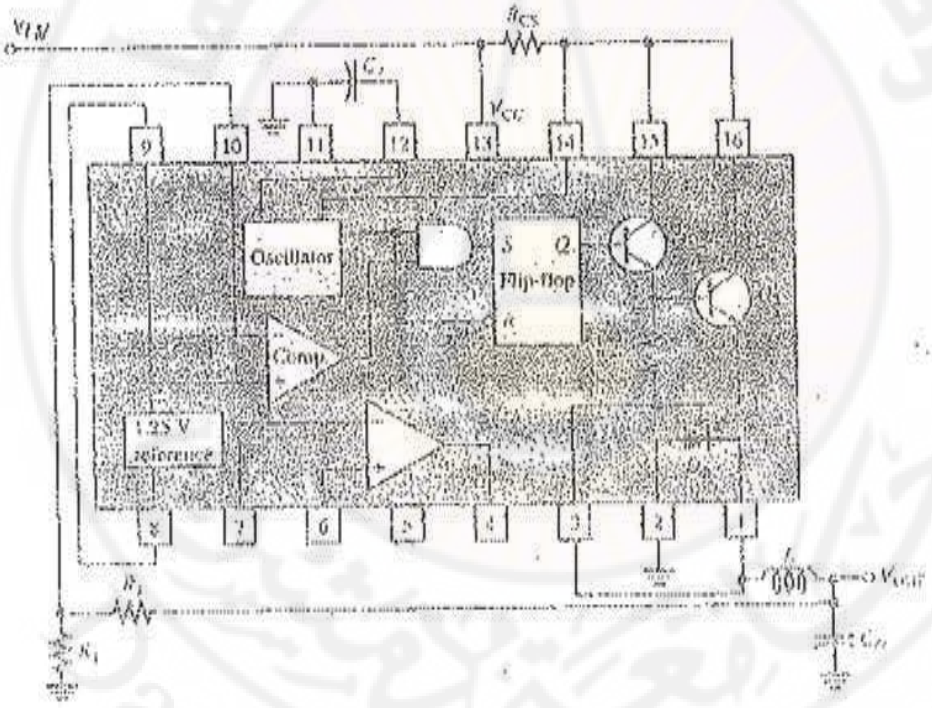
يبين الشكل (3-44) مثالاً على منظم جهد مقطع متكامل، وهو الدارة المتكاملة **(78S40)**. يمكن استخدام هذه الدارة المتكاملة العامّة مع عناصر خارجية؛ للحصول على جهد أكبر أو أصغر من جهد الدخل، أو الحصول على جهد معاكس فيما يسمّى بالعمل العاكس inverting operation.



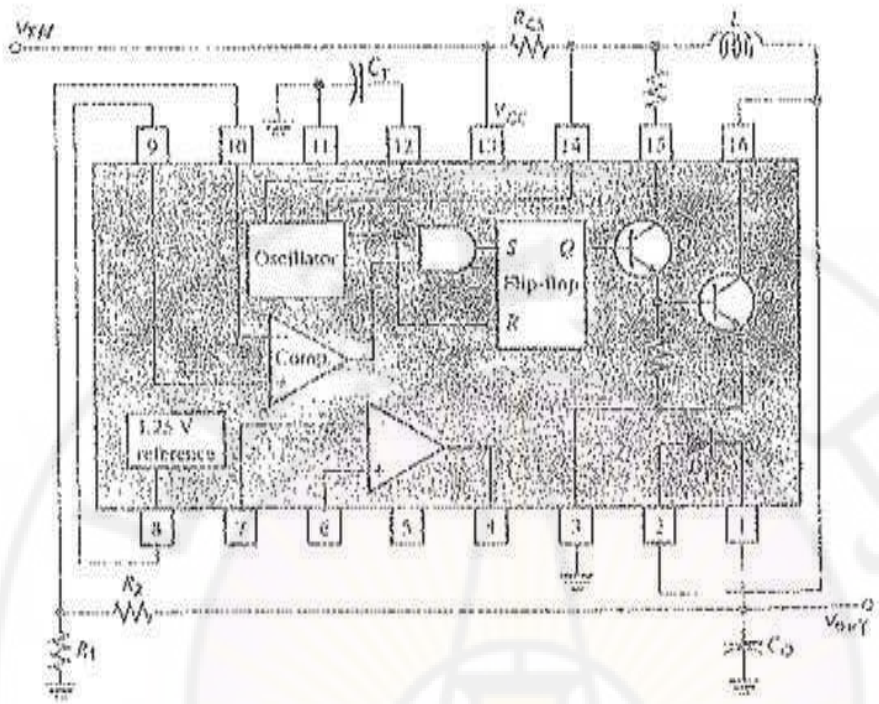
شكل (3-44)

يمكن مقارنة التركيب الداخلي للدارة **(78S40)** بمنظم الجهد المقطع الأساسي الذي رأيناه في الفقرة (3-6-4-1)، و تطويره إلى منظم الدفع والجذب المبين بالفقرة (3-6-4-2-4). نلاحظ من الشكل (3-44) أن هذه الدارة تحتوي على مكبر عمليات مستقل غير موصول، لازم لبعض التشكيلات الخاصة للمنظم المقطع.

باستخدام الدارة 78S46 يمكننا أن نحصل (مع توصيل العناصر الخارجية) إلى ما يسمّى بتشكيلة جهد خرج أخفض Step – down configuration ، حيث يكون جهد الخرج أقل من جهد الدخل، وهو مبين بالشكل (3-45). أو نحصل (مع توصيل العناصر الخارجية) إلى مما يسمّى بتشكيلة جهد خرج أعلى Step – up configuration ، حيث يكون جهد الخرج أعلى من جهد الدخل، وهو مبين بالشكل (3-46). يمكن أيضاً أن نحصل على تشكيلة ذات جهد خرج معاكس بجهد الدخل، وهي غير ملاحظة هنا.



شكل (3-45)



شكل (3-46)

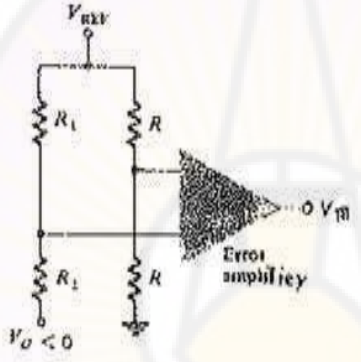
إنّ مكثفة التوقيت (C_T) تتحكّم بعرض النبضات و تردد الهتزاز، وبذلك تحقّق حالة التوصيل الترانزيستور (Q_2). يستخدم الجهد عبر المقاومة الحساسة للتيار (R_{CS}) بشكل داخلي من قبل المهتز ليتغير مردود الدورة المعتمد على تيار الحمل الأعظمي Peak المطلوب. مقسم الجهد المؤلف من (R_1, R_2)، يقلّل جهد الخرج إلى القيمة الاسمية المساوية إلى جهد المرجع reference. لو تجاوز (V_{out}) قيمة موضوعة ما، يقوم مجسر الفارق بتبديل حالته إلى الحالة المنخفضة، مما يؤدي إلى تعطيل البوابة و جعل (Q_2) بحالة OFF قطع حتى يتناقص جهد الخرج. و لن نطيل بشرح عمل الدارة لأنه تمّ شرحها بالتفصيل عند دراسة النظم القطع الأساسي في الفقرة (3-6-4-1).

مسألة (3-16) غير محلولة :-

لو كان جهد الخرج (V_o) لمنظم مقطع سالباً، تستخدم عندها دارة مزيح مستوى عند دخل مكبر الخطأ المبين بالشكل (3-40). برهن أن جهد الخرج يساوي إلى:

$$V_o = \frac{1}{2} V_{ref} \left(1 - \frac{R_2}{R_1}\right)$$

يبين الشكل (3-47) مزيح المستوى المذكور.



شكل (3-47)

الفصل الرابع
مولدات الإشارة الجيبية وغير الجيبية
Waveform Generators

١ ـ المهتزات الجيبية

٢ ـ المهتزات الكريستالية

٣ ـ متعددات الاهتزاز

٤ ـ توليد موجات مربعة ومثلثية

٥ ـ الموقت الزمني IC555

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

4-1) مقدمة :

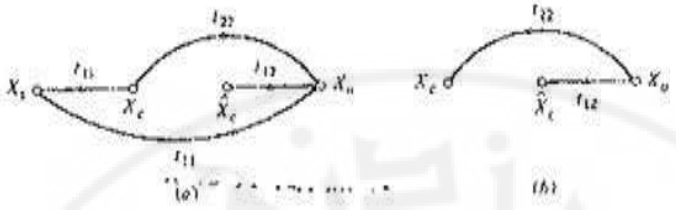
يوجد ثلاثة أشكال من الموجات الأساسية مستخدمة بشكل كبير في الحياة العملية و هي الجيبية sinusoidal (توليد ترددات)، الموجة المربعة square-Wave (توليد اشارة ساعة Clock Function)، و الاشارة المنحدرة ramp (توليد القاعدة الزمنية time-base). سوف نناقش في هذا الفصل المهتزات، و متعددات الاهتزاز و دارات من المنشار المستخدمة لتوليد هذه الاشارات .

4-2) المهتزات الجيبية

Sinusoidal Oscillators

لو تم ادخال اذياح طور بشكل ملائم إلى حلقة تغذية عكسية معطية على مكبر عندما يكون كسب الحلقة أكبر من الواحد يصبح عندها مكبر التغذية الخلفية غير مستقر Unstable معنى ذلك أنه يهتز. و بسبب هذه الظروف فإن أقطاب الحلقة المغلقة تنسحب إلى نصف المستوى اليمين Right half-plane، و بالتالي Y تحتاج إلى تعريض المكبر لولد اشارة في خرجه. لو أمكن وضع أقطاب الحلقة المغلقة على المحور (jw) فسان الاستجابة الطبيعية للنظام تكون جيبية بتردد هو تردد القطب. تعد هذه الفكرة أساس دارات المهتزات الجيبية. أي إن المهتز الجيبي هو مكبر مغذى عكسياً مصمماً بأقطاب حلقة مغلقة؛ لتكون على المحور (jw) عند تردد الخرج المطلوب.

لشرح فكرة مهتز، نأخذ مخطط تدفق الاشارة المبين:



شكل (4-1)

بالشكل (4-1a). إنّ هذا هو مخطط تدفق الاشارة الأساسي لمكبر تغذية خلفية وحيد الحلقة قبل إغلاق الحلقة. (التوصيل بين X_c و خرج شبكة الجمع، و $\hat{X}_c$ ، و دخل شبكة المكبر، هي مفتوحة). لو كان: $X_s = 0$ فإن الشكل (4-1b) يعد مخطط التدفق للنظام. و الآن تطبق اشارة $X_i = \hat{X}_c$ مباشرة إلى المكبر. و نتيجة لهذة الاشارة، فإن خرج المكبر يكون: $X_o = t_{12} \cdot \hat{X}_c$. يكون خرج شبكة التغذية الخلفية هو:

$$X_c = t_{22} \cdot X_o = t_{12} \cdot t_{22} \cdot \hat{X}_c = -T \cdot \hat{X}_c$$

حيث (T) هي نسبة العودة return ratio للمكبر. لنفرض جدلاً أنه كانت الاشارة (X_c) مماثلة لإشارة الدخل المطبقة خارجياً $(\hat{X}_c)$. بما أن المكبر ليس لديه الوسيلة لتمييز منبع اشارة الدخل المطبقة عليه، فسوف يحدث، أنه لو تمّ إزالة المنبع الخارجي و لو كانت العقدة (X_c) موصولة إلى العقدة $(\hat{X}_c)$؛ فسوف يستمرّ المكبر بتقديم إشارة الخرج (X_o) نفسها كما كان قبل إزالة المنبع. نلاحظ بالطبع أن حالة: $X_c = \hat{X}_c$ تعني أن القسيم الآنية لـ X_o و $X_c = \hat{X}_c$ هي متساوية تماماً في كل الأوقات. إنّ الشرط $X_c = \hat{X}_c$ هو مكافئ لقولنا: $T = -1$ ؛ أي إنّ شرط الاهتزاز أن تكون نسبة العودة (T) مساوية لـ (-1).

4-2-1) شرط باركهاوزن

The Barkhausen Criterion

بالنسبة لموجة خرج جيبية، فإن العلاقة $X_c = \bar{X}_c$ ، مكافئة لشرط وجود كون المطال amplitude، الطور phase، و التردد frequency لـ (X_c) و $(\bar{X}_c)$ متماثلة. لذلك فنحن لدينا الآن المبدأ الهام التالي: إنّ التردد الذي يعمل عنده المهتز الجيبي هو التردد (F_o) حيث يكون:

$$T(J2\pi F_o) = -1 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-1)$$

بشكل مماثل وبطريقة أخرى، نقول أن شرط الاهتزاز الجيبي هو أن يكون:

$$T(J2\pi F_o) = 1 \quad ; \angle T(J2\pi F_o) = -180^\circ \ldots\ldots\ldots\ldots\ldots\ldots (4-2)$$

أو بشكل آخر:

$$\left.\begin{array}{l} Real\ Part\ \ [T(J2\pi F_o)] = -1 \\ \\ Imaginary\ Part\ [T(J2\pi F_o)] = 0 \end{array}\right\} \quad \ldots\ldots\ldots\ldots\ldots\ldots (4-3)$$

تشير المعادلات (4 - 1,2,3) بأنه يجب تأمين شرطين للدارة حتى تحافظ على الاهتزاز، وهما:

1- أن يكون انزياح الطور خلال المكبر و شبكة التغذية الخلفية (360°) أو $(2\pi\ n\ radians)$. لنتذكر أنّ احتواء (T) على اشارة الناقص يكافئ انزياح طور (180°).

2- أن تكون قيمة magnitude الكسب للمكبر و شبكة التغذية الخلفية مساوية للواحد.

يدعى الشرط أن يكون $T(J\omega) = -1$ بشرط باركهاوزن Barkhausen criterion. يتوافق هذا الشرط مع تحليل مكبرات التغذية الخلفية التي يكون فيها: $A_F = A_{OL}/(1+T)$. في حالة $T = -1$ فإنّ $A_F \to \infty$ و بذا يمكن تفسير هذه

النتيجة بأنه سيكون هنالك اشارة خرج للمكبر حتى في حالة غياب الإشارة الخارجية الطفيفة. من المعروف (من دراسة استقرار المكبرات) أنّ هنالك طرق تعويض معينة لمنع اهتزاز المكبرات بحيث يكون:

$$T(J\omega) < 1 \qquad when \qquad \angle T(J\omega) = -180^\circ$$

لذلك فإن شرط بارکهاوزن مكافئ لقولنا إنّ كلا هامش الطور phase margin وهامش الكسب gain margin مساوٍ للصفر.

ينتج عن ذلك أنّ تردد تقاطع الطور phase-crossover وتردد تقاطع الكسب gain-crossover متساويان.

ومنه فإن تردد الاهتزاز هو التردد الذي يكون فيه هامش الطور:

$$\phi_M = \angle T(J\omega_c) + 180^\circ = 0$$

4-2-2) اعتبارات عملية

Practical Considerations

بالعودة إلى الشكل (4-1) نجد أنه لو كان $|T|$ عند تردد الهتز مساوياً تماماً للواحد، فإنه بوجود اشارة التغذية الخلفية موصولة إلى نهايات الدخل، فلن يحدث أي قصور عند إزالة مولد الاشارة الخارجي. لكن لو كانت $|T|$ أصغر من الواحد (أي إن هامش الكسب موجب)، فإن إزالة المولد الخارجي سيؤدي إلى انقطاع الاهتزاز. لكن لنفرض الآن أن $|T|$ كانت أكبر من الواحد عندها، لو كان هنالك مثلاً اشارة (2V) موجودة بالدخل على نهايات الدخل، فبمجرد مرورها حول الحلقة و عائداً إلى نهايتي الدخل، فسوف يظهر جهد ذو مطال أكبر من (2V). هذا الجهد الأكبر سوف يعود للظهور مرّة أخرى بشكل أكبر و يتزايد بشكل متسارع و هكذا. معنى ذلك أنه لو كان $|T|$ أكبر من الواحد، فإن مطال الاهتزاز سيستمرّ بالزيادة بدون حدود.

لكن بالطبع هذا التزايد في المطال يمكن أن يستمرّ حتى يتمّ تحديده من قبل أحد أشكال اللاخطية في العمل كالوسائل الفعالة (ترانزيستورات مثلاً) المساهمة في تصميم المكبر.

هذه اللاخطية بتحديد مطال الاهتزاز هي الخاصية الأساسية لعمل كل المهتزات العملية. إنّ الشرط $|A|=1$ لا يعطي مجالاً لقيم مقبولة لـ $|A|$، لكن يعطي قيمة وحيدة و دقيقة. لنفرض الآن أن الحالة المثالية كانت ممكنة لتأمين هذا الشرط. لكن بسبب وجود مكونات الدارة خاصة المكوّنات الفعالة منها، فإنه يحدث لها تغيرات في الخصائص (انسياق drift)، و ذلك مع تغير درجة الحرارة، تقادم المكوّنات، قيم الجهود.....الخ. فمن الواضح أنه لو ترك المهتز بحالته الأساسية فسوف يحدث خلال زمن قصير جداً لـ $|A|$ أن تصبح أقل أو أكبر من الواحد. عندها فإن حالة الاهتزاز الاساسية ستتوقف أو سيحدث تزايد في المطال الذي سوف يحدّ من قبل لاخطية العناصر كما ذكرنا سابقاً. انّ مهتزاً بكسب حلقة مساوياً تماماً للواحد هو عملياً غير قابل للتحقيق. لذلك فمن الضروري نتيجة لذلك، عند تصميم مهتز عملي، أن نجعل $|A|$ أكبر قليلاً (حوالي 5%) من الواحد، لكي نؤمن عدم انخفاض $|A|$ عن الواحد. في هذه الحالة يمكننا أن نضيف المبدأ العام الثالث للاهتزاز نتيجة للاعتبارات العملية (بعد تأمين المبدأين السابقين) و هو كمايلي:

في كل مهتز عملي يكون كسب الحلقة أكبر قليلاً من الواحد، و يتمّ تحديد مطال الاهتزازات بواسطة لاخطية العناصر.

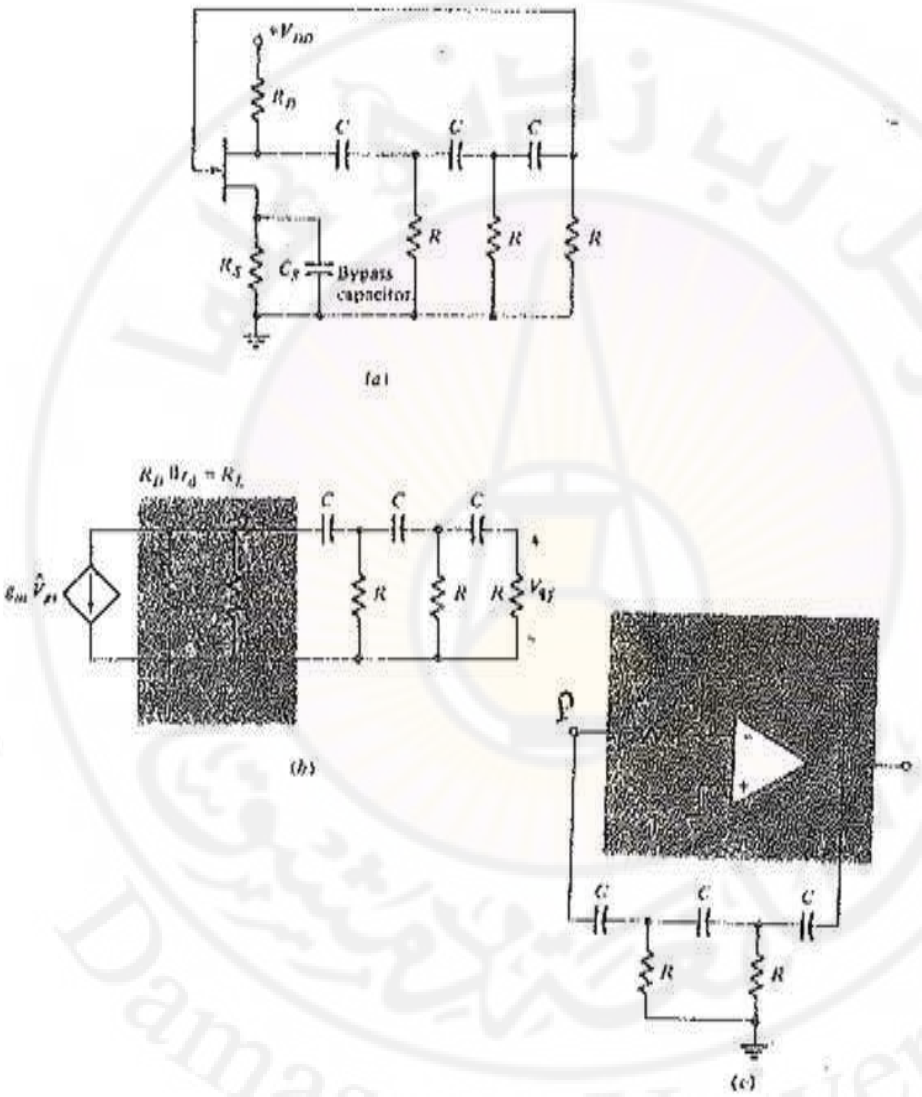
4-3) مهتز مزيح الطور

The Phase-Shift Oscillator

لنختار مهتز مزيح الطور المبين بالشكل (4-2)؛ كمثال أوّل بسبب انه يعد مثالاً جيداً وبسيطاً لتطبيق المبادئ المذكورة أعلاه.

تمّ استخدام في هذا المثال مكبر يعتمد على عنصر منفرد discrete هو الترانزيستور ذي التأثير الحقلي ذي الوصلة (JFET) متبوعاً بثلاث خلايا متتالية مؤلفة من شبكة ($R-C$)، حيث تمّ إعادة توصيل خرج التركيبة الأخيرة (RC) إلى بوابة

الترانزيستور. لو أمكننا إهمال تحميل شبكة ازاحة الطور على المكبر ($R >> R_L$)، عندها نجد أنّ المكبر سوف يزيح الطور لأي جهد يظهر على بوّابته بمقدار ($180°$)، و بالوقت نفسه تزيح شبكة المقاومات و المكثفات الطور بالمقدار نفسه.

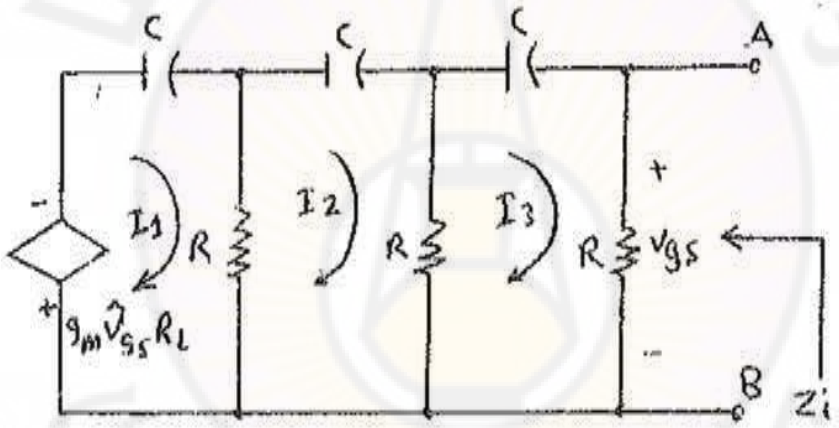


شكل (2-4)

عند تردد ما، فإن الطور المزاح من قبل الشبكة (**RC**) سوف يكون مساوياً تماماً (**180°**)، و بذلك يكون انزياح الطور الكلي عند هذا التردد – بدءاً من بوابة الترانزيستور حول الدارة عودة إلى البوابة مساوياً– الصفر تماماً. يكون هذا التردد الخاص أحد الترددات الذي سوف تهتز الدارة عنده، بشرط أن تكون قيمة التكبير كبيرة بشكل كاف.

لنحسب تردد الاهتزاز لهذه الدارة كمايلي:

بفرض أنّ $R_L \ll R$ (عدم تحميل الشبكة على المكبر) فإنه بامكاننا الافتراض أنّ مرحلة الـ JFET تولّد جهداً في خرجها مساوياً:



شكل (4-2d)

$-g_m \cdot \bar{V}_{gs} \cdot R_L$ – وهي دخل شبكة ازاحة الطور، كما هو مبين بالشكل (4-2d) .بأخذ معادلات الحلقات، نجد:

$$I_1\left(R+\frac{1}{SC}\right)-I_2\cdot R+0I_3=-g_m\cdot\bar{V}_{gs}\cdot R_L \quad \cdots\cdots\cdots(a)$$

$$I_1\cdot R+I_2\left(R+R+\frac{1}{SC}\right)-R\cdot I_3=0 \quad \cdots\cdots\cdots\cdots\cdots(b)$$

$$0I_1 - R \cdot I_2 + I_3\left(R + R + \frac{1}{SC}\right) = 0 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(c)$$

بحـــلّ المعادلات الثلاث بالنسبة لـــ (I_3) ، نحسب التيار (I_3) و بعدها نكتب:

$V_{gs} = I_3 \cdot R$، ومـــن ثم نحســـب $T = -\frac{V_{ds}}{V_{gs}}$. بفـــرض أنّ: $\omega_N = \omega \cdot RC$ و

$S = J\omega$ نجد:

$$T(J\omega_N) = \frac{Jg_m \cdot R_L \cdot \omega_N^3}{\left(1 - 6\omega_N^2\right) + J\omega_N\left(5 - \omega_N^2\right)} \quad \ldots\ldots\ldots\ldots\ldots\ldots(4-4)$$

بتطبـــيق العلاقـــة (3 – 4) أي بجعل الجزء التخيلي من المعادلة (4 – 4) مساوياً للصفر نجد:

$$\omega_N^2 = \frac{1}{6}$$

ومنه نجد تردد الاهتزاز:

$$(\omega_o \cdot RC)^2 = \frac{1}{6}$$

$$F_o = \frac{1}{2\pi RC\sqrt{6}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(4-5)$$

بوضع نتيجة: $\omega_N = \frac{1}{\sqrt{6}}$ في المعادلة (4 – 4) نجد:

$$T(J \cdot \omega_N) = \frac{Jg_m \cdot R_L / 6\sqrt{6}}{J\left(5 - \frac{1}{6}\right)/\sqrt{6}}$$

ومنه نجد:

$$g_m \cdot R_L = 29$$

وذلك حسب القاعدة ذات المعادلة (2 – 4).

لذلـــك لحفظ الاهتزاز، يجب على كسب مرحلة الـــ JFET أن يساوي (29) على الأقل.

لـــو أخذنـــا تأثير تحميل شبكة إزاحة الطور (RC) بعين الاعتبار سوف نجد (تترك مسألة مطلوب حلّها من قبل الطالب) أن تردد الاهتزاز سوف ينقص و كسب مرحلة الـــ JFET سوف يزيد.

يمكـــن للترانزيســـتور FET المبين في الشكل (4-2a) أن يستبدل بمكبر عمليات كما مبين بالشكل (4-2c). بسبب من وجود نقطة الأرض التخيلية على مدخل مكبر العملـــيات، فإن المقاومة المنظورة بين عقدة الدخل (P)والأرض تساوي: $R_1 = R$ لذلك فإن شبكة إزاحة الطور المبينة بالشكل (4-2c) مماثلة لتلك التي رأيناها في الشكل (4-2a). لذلـــك لا يـــزال تردد الاهتزاز يعطى بالمعادلة(4 – 5) . بما أنّ كسب مكبر العمليات كما نعلم من السابق يساوي: $A_v = -\frac{R_2}{R}$ فيجب على $|A_v|$ أن يكون على الأقـــل(29) أي أنّ: (R_2 / R) يجب أن تكون أكبر قليلاً من(29) (بحوالي 5% من القيمة النظرية).

مـــن الممكـــن تبديل مكبر العمليات المبين بالشكل (4-2c) بمرحلة ترانزيستور وحـــيدة بوضع: $R_2 = \infty$ و $R_1 = R - R_i$ ، ومن ذلك يمكن أن نبرهن أنه ليحصل الاهـــتزاز في الـــدارة الجديدة يجب أن يكون ربح تيار دارة قصيرة للترانزيستور (β_o) ذوقيمة مساوية على الأقل:

$$\beta_{o\,min} = 44.5$$

[تترك مسألة حلّ الطالب].

يجب الملاحظة بأنه ليس من الضروري دائماً أن يكون كسب التحويل transfer gain للمكبر $|A| > 1$ لتأمين شرط باركهاوزن. في الواقع فإنه من الضروري فقط أن يكون $|T| > 1$.

إنّ مهـــتز مـــزيح الطور ملائم بشكل خاص لمجال من الترددات تقع بين بضعة هرتز إلى بضعة مئات من الكيلوهرتز، و هذا يقع ضمن مجال الترددات السمعية. يمكن

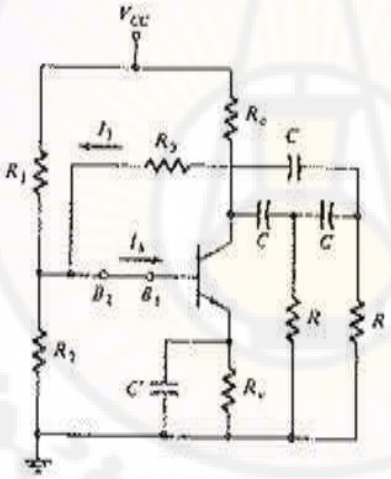
تغـــيير تردد الاهتزاز بتغيير أيّاً من عناصر الممانعة في شبكة إزاحة الطور. لتغيير التردد على مجال عريض، نلجأعادة إلى تغيير المكثفات الثلاثة معاً بشكل آني. يحفظ مثل هذا التغـــيير ممانعـــة دخل شبكة إزاحة الطور ثابتة، و يحفظ أيضاً قيمة (T) ثابتة. لذلك ســـوف لـــن يتأثر مطال الاهتزاز عند تعديل التردد. يعمل مهتز مزيح الطور عادة في الصنف (A) من المكبرات للإقلال من التشويه قدر الامكان.

مسائل غير محلولة :-

مسألة (١) :-

حدّد الكسب المطلوب و تردد الاهتزاز للدارة المبينة بالشكل (4-2a)، آخذاً بعين الاعتبار تأثير التحميل على مرحلة المكبر JFET.

مسألة (٢) :-



شكل (4-3)

بالنســـبة لمهـــتز مزيح الطور الذي يستخدم ترانزيستور (BJT) المبين بالشكل (4-3)، يمكـــن أن نعد مقاومات الانحياز (R_1, R_2) مهملة التأثير، و المكثفة (C) ذات قيمة عالية بشكل كافٍ بحيث تعمل كمكثفة تمرير بشكل كامل.

a) حدّد $T(S)$.

b) برهن أن شروط الاهتزاز هي كما يلي:

$$F_o = \frac{1}{2\pi RC}\sqrt{\frac{1}{6+4K}}$$

$$\beta_o \geq 4K + \frac{29}{K} + 23$$

حيث:

$$K = R_C / R$$

2) برهن أن قيمة (β_o) الدنيا اللازمة للاهتزاز يجب أن تتجاوز القيمة (44.5).

مسألة (٣) :-

تستخدم الدارة المبينة بالشكل (4-2a) ترانزيستور (JFET) بمعاملات: $g_m = 5\,mS$ ، $r_o = 50\,k\Omega$. بإهمال المكثفات الطفيلية C_{ds}, C_{gs} عند تردد الاهتزاز، حدّد (R_D, C) بالنسبة لقيمة: $R = 100\,k\Omega$ ، الضرورية لحفظ الاهتزاز عند تردد $(10\,KHz)$.

4-4) مهتز جسر واين

The Wien Bridge Oscillator

مهتز جسر وايسن المبين بالشكل (4-4a) هو دارة مهتز يستخدم فيه جسر متوازن كشبكة تغذية خلفية. يبين الشكل (4-4b) الجسر المذكور بشكل واضح.

نلاحظ الأذرع الأربعة للجسر و هي (Z_1, Z_2, R_1, R_2). يعد خرج مكبر العمليات (V_o) دخلاً للجسر، ويؤخذ خرج الجسر بين العقدتين (1,2) اللتين تعدان الدخل التفاضلي لمكبر العمليات.

نلاحظ وجود مساري تغذية خلفية كما هو مبين بالشكل (4-4a): الأوّل بشكل تغذية خلفية موجبة من خلال (Z_1, Z_2) حيث تحدّد عناصرها تردد الاهتزاز، والثاني بشكل تغذية خلفية سالبة من خلال (R_1, R_2) حيث تؤثر هذه العناصر على

مطال الاهتزاز، و تحدد كسب مرحلة مكبر العمليات. يمكن البرهان أن كسب الحلقة لهذه الدارة تعطى بالعلاقة التالية:

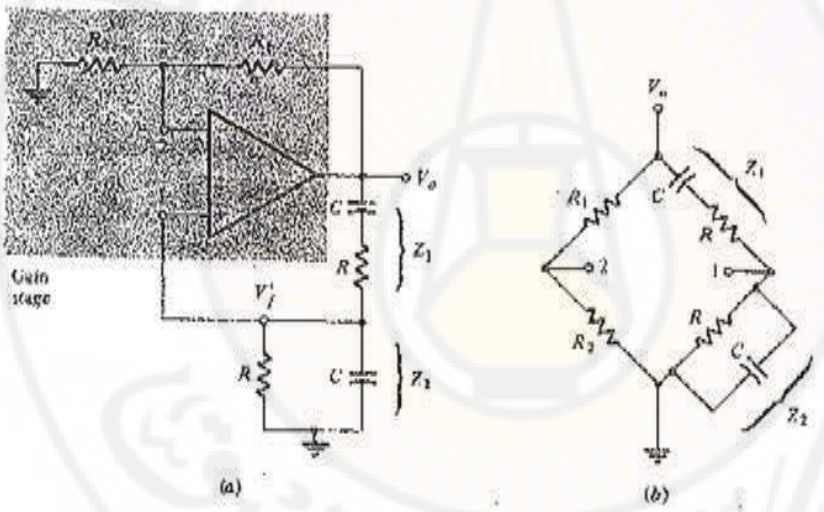
$$T(S) = -\left(1+\frac{R_2}{R_1}\right)\frac{Z_2}{Z_1+Z_2} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(4-6)$$

بسبب أنّ:

$$Z_1 = (RCS+1)/CS \quad , \quad Z_2 = R/(RCS+1$$

وبتطبيق شرط بارکهاوزن نجد: ... ...

$$F_o = -\frac{1}{2\pi RC} \quad , \quad R_1 = 2R_2 \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(4-7)$$



شكل (4-4)

إذاً فـإن كسب مرحلة مكبر العمليات غير العاكس هو (3) ونجعله عملياً أكبر بحـوالي 3% لحفظ الاهتزاز من التضاءل. يكون التردد الأعظمي للاهتزاز محدوداً من قبل معدّل التياطؤ Slew-rate للمكبر. لتغيير التردد بشكل مستمرّ و بسيط نعمل

على تغيير آني لمكثفي الجسر، بينما تغيير التردد بشكل أكبر (تغيير مجال التردد)، فإنّ ذلك ينجز بتغيير آني للمقاومتين المتماثلتين (R).

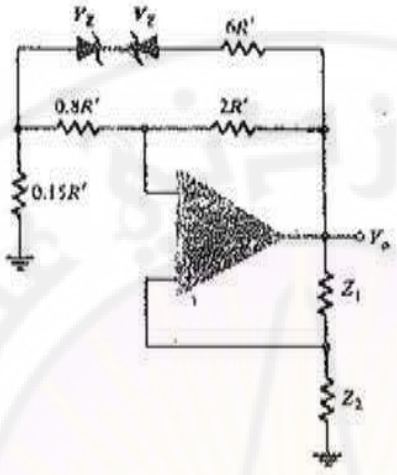
استقرار المطال

Amplitude Stabilization

لنقوم الآن بتعديل ما على الدارة شكل (4-4)، بغرض استقرار المطال ضد المتغيرات العرضية الناتجة عن تقادم الترانزيستورات، العناصر الأخرى.....الخ. أحد هذه التعديلات هو بشكل بسيط تبديل المقاومة (R_2) بمقاومة حرارية sensistor ذات مكافئ حراري موجب.

يحدّد مطال الاهتزاز بمدى كون كسب الحلقة أكبر من الواحد. لو تزايد جهد الخرج (V_o) (لأي سبب كان)، يتزايد التيار المار في (R_2) و بالتالي يتناقص الكسب. إنّ آلية التنظيم الحاصلة بواسطة المقاومة الحرارية تعمل على تغيير أوتاماتيكي للكسب (A) لحفظ نسبة العودة Return ratio أكثر ثباتاً. تحدد درجة حرارة (R_2) بالقيمة الفعالة (rms) للتيار المار خلالها. لو تغيرت قيمة الـ(rms) للتيار، فبسبب التباطؤ الحراري thermal tag للمقاومة الحرارية، فسوف تتحدّد درجة الحرارة بواسطة القيمة المتوسطة average على مدى عدد كبير من دورات قيمة الـ(rms) للتيار، نتيجة لذلك التباطؤ الحراري للمقاومة الحرارية، فإن مقاومتها خلال دورة وحيدة يكون تقريباً ثابتاً إلى حدّ كبير. ينتج عن ذلك، أنه عند أي مطال محدّد للاهتزاز، فإن المقاومة الحرارية تسلك تماماً كمقاومة خطية عادية.

يمكن استخدام أيضاً المقاومة الحرارية thermistor ذي المكافئ الحراري السالب، لكن عندها يستبدل بالمقاومة (R_1) بدلاً من (R_2).



شكل (4-5)

يبين الشكل (4-5) طريقة أخرى أكثر كفاءة لاستقرار مطال الاهتزاز. في البداية يكون كلا ثنائيي زينر غير موصلين، و بالتالي يكون كسب الحلقة مساوياً:

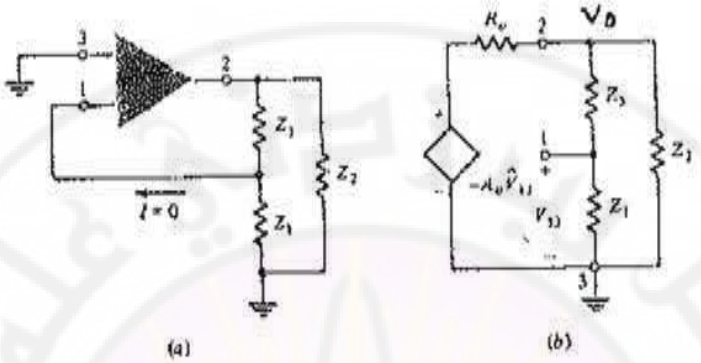
$$\frac{1}{3}\left(1+\frac{R_1}{R_2}\right)=\frac{1}{3}\left(1+\frac{2R'}{0.15R'+0.8R'}\right)=1.04>1$$

وبذلك يبدأ الاهتزاز. عندما يتجاوز كسب الحلقة الواحد، فإن مطال الاهتزازات يكبر حتى تتجاوز قمّتها جهد انهيار الثنائي (V_z). عندما يحصل ذلك، تدخل المقاومة التفرّعية ($6R'$) في التوصيل؛ مما يودي إلى نقصان الكسب، و يحدّ ذلك من المطال إلى قيمة قريبة من (V_z). يمكن نتيجة لهذه الدارة أن ينقص التشويه على الاشارة إلى حوالي (0.5%) تقريباً.

إنّ الطريقتين السابقتين المشروحتين لاستقرار المطال هما مثالان على ما يسمى بالمتحكّم الآلي بالربح (AGC). يمكن أيضاً استخدام حلقة (AGC) بترانزيستور (FET) مستخدم كمقاومة محكومة بالجهد (VCR).

4-5) الشكل العام لتشكيلة مهتز

A General Form of Oscillator Configuration



شكل (4-6)

يمكن ارجاع العديد من دارات الاهتزاز إلى الشكل العام المبين بالشكل (4-6a) . في تحليلنا التالي سوف نفترض أن الوسيلة الفعالة المستخدمة لها مقاومة دخل عالية جداً مثل مكبر العمليات أو الـ FET. يبين الشكل (4-6b) الدارة المكافئة الخطية للشكل (4-6a)، مستخدماً مكبر بكسب حلقة مفتوحة سالب ($-A_v$) ومقاومة خرج (R_o). من الواضح أنّ التشكيلة المبينة بالشكل (4-6) هي من نوع تغذية خلفية تفرعية- تسلسلية shunt-series feedback.

4-5-1) نسبة العودة

The Return Ratio

سوف نحصل على قيمة (T) لأن الدارة شكل (4-6a) مكبر تغذية خلفية بخرج مأخوذ من النهايتين (2,3) إلى دخل ذي النهايتين (1,3). تتألف ممانعة الحمل (Z_L) من (Z_4) على التوازي مع التركيبة التسلسلية (Z_1, Z_3). ومنه نجد:

$$V_o = \frac{A_V \cdot \hat{V}_{13} \cdot Z_L}{Z_L + R_o} \quad , \quad V_{13} = \frac{Z_1}{Z_1 + Z_3} \qquad \cdots\cdots\cdots\cdots(4-8)$$

بتركيب العلاقتين (8 – 4) و تعويض (Z_L) بقيمتها في نسبة العودة نجد:

$$T = -\frac{V_{13}}{\hat{V}_{13}} = \frac{A_V \cdot Z_1 \cdot Z_2}{R_o(Z_1 + Z_2 + Z_3) + Z_2(Z_1 + Z_3)} \qquad \cdots\cdots\cdots\cdots(4-9)$$

4-5-2) مهتزات (LC) المؤلفة

LC – Tunable Oscillators

إنّ المهتزين السابقين الموصوفين في الفقرتين (4-3,4) هما دارات (RC) المؤلفة. أي إن تـردد الاهتزاز يحدد بواسطة قيم المقاومة و المكثفة المستخدمة في المهتز. غالباً، فـإن التـردد الذي نحصل عليه من هذه الدارات يكون محدوداً على بضعة مئات من الكيلو هرتز. عندما نرغب بالحصول على ترددات اهتزاز أعلى، مثل تلك المستخدمة في مستقبلات الـ AM و الـ FM، عند ذلك يجب انجاز التوليف بواسطة تغير سعة أو تحريض. في تشكيلة المهتز العام المبين بالشكل (4-6)، بجعل (Z_1, Z_2, Z_3) إعاقات بحتة pure reactances (إمّا تحريضية أو سعوية)، فإننا نحصل على المهتز القابل للتوليف (LC). لو جعلنا:

$$Z_1 = jX_1 \quad , \quad Z_2 = jX_2 \quad , \quad Z_3 = jX_3$$

حيث: $X = \omega \cdot L$ بالنسبة للتحريض

و: $X = -\frac{1}{\omega \cdot C}$ بالنسبة للسعة

فإنّ المعادلة (4-9) تصبح كما يلي:

$$T = \frac{+A_V \cdot X_1 \cdot X_2}{jR_o(X_1 + X_2 + X_3) - X_2(X_1 + X_3)} \qquad \cdots\cdots\cdots\cdots(4-10)$$

في حالة (T) ذات قيمة حقيقية real، يجب أن يكون:

$$X_1 + X_2 + X_3 = 0 \qquad \cdots\cdots\cdots\cdots(4-11)$$

ومنه:

$$T = \frac{A_v \cdot X_1 \cdot X_2}{-X_2(X_1 + X_3)} = \frac{-A_v \cdot X_1}{X_1 + X_3} \quad \ldots\ldots\ldots\ldots\ldots\ldots(4-12)$$

نجد من المعادلة (4-11) أنّ الدارة سوف تهتز عند التردد الرنيني resonant Frequency للتركيبة التسلسلية (X_1, X_2, X_3).

باستخدام المعادلة (4-11) وتبديلها في المعادلة (4-12) نجد:

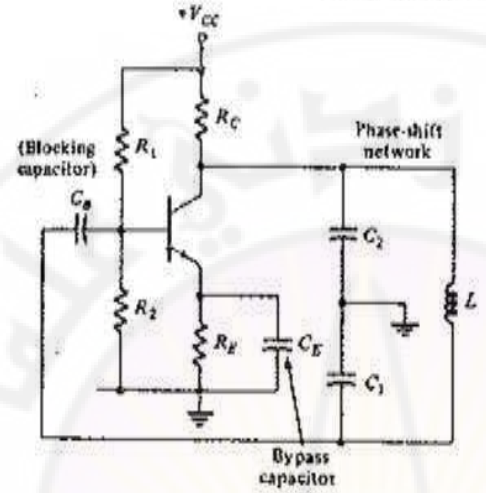
$$T = \frac{+A_v \cdot X_1}{X_2} \quad \ldots\ldots\ldots\ldots\ldots\ldots(4-13)$$

بما أنه يجب على (T) أن تكون موجبة و مساوية للواحد في المطال على الأقل، لذلك يجب على (X_1, X_2) أن يكون لها الاشارة نفسها (حيث A_v موجبة). بكلمات أخرى، يجب أن يكون لها الإعاقة نفسها، إمّا كلاهما حثية أو كلاهما سعوية. لذلك من المعادلة (4-11) فإنّ: $X_3 = -(X_1 + X_2)$ يجب أن تكون تحريضية إذا كانت (X_1, X_2) سعوية، و العكس بالعكس.

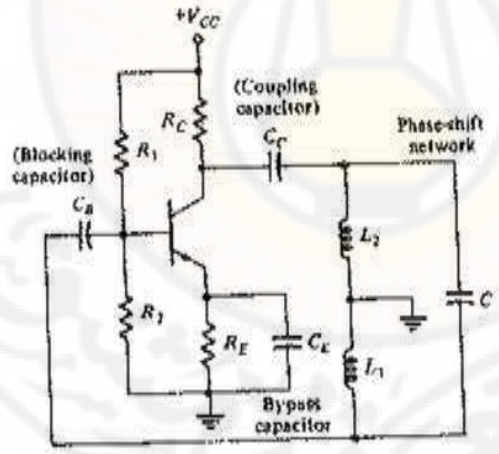
لو كانت (X_1, X_2) عبارة عن مكثفات فإن (X_3) عبارة عن ملف، و بالتالي ينتج لدينا ما يدعى بمهتز كولبيتس Colpits Oscillator. لو كانت (X_1, X_2) عبارة عن ملفات فإن (X_3) عبارة عن مكثفة، و بالتالي ينتج لدينا ما يدعى بمهتز هارتلي Hartley Oscillator. في هذه الحالة الأخيرة، قد يحدث ترابط متبادل mutual coupling بين (X_1, X_2) (و بالتالي لم يعد تطبيق العلاقات أعلاه ممكناً).

يمكن استخدام ترانزيستورات (BJT) في مهتزات (LC) المذكورة، و ذلك مثل مهتز كولبيتس المشار إليه في الشكل (4-7a) . وصفياً، تعمل هذه الدارة بالطريقة نفسها المشروحة أعلاه، لكن بعد التحليل التفصيلي لدارة مهتز (BJT) أكثر صعوبة، و ذلك لسببين أساسين. الأوّل هو أن ممانعة الدخل المنخفضة للترانزيستور (BJT) يفرّع (Z_1) في الشكل (4-6a) ، وبالتالي يعقد هذا علاقات كسب الحلقة المعطاة أعلاه. السبب الثاني، هو أنه لو كان تردد الاهتزاز أعلى من المجال السمعي، فإن نموذج الدارة المكافئة في الترددات المنخفضة لن يعد صالحاً للحل. ضمن هذه

الاحـــتمالات، يجـــب أن تستخدم نموذج الدارة المكافئة الهايبريد- π التي نعرفها في حســـاب الترددات العالية للترانزيستورات (BJT). يبين الشكل (4-7b) مهتز هارتلي باستخدام الترانزيستورات (BJT) أيضاً.



(a)



(b)

شكل (4-7)

مسألة محلولة (4-4) :-

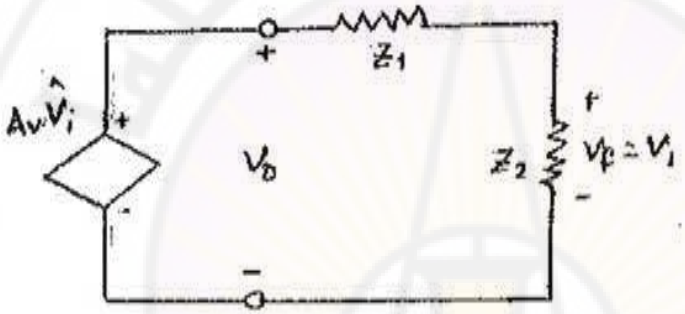
في دارة مهتز جسر واين شكل (4-4):

a) تحقّق من المعادلة (6 – 4)

b) حدّد تردد الاهتزاز و الكسب المطلوب للمهتز.

الحل:-

a) يمكن لدارة المهتز أن يرسم لها دارة مختصرة كما يلي:



حيث: $A_v = 1 + \frac{R_2}{R_1}$

من الدارة المكافئة نجد:

$$V_i = \frac{A_v \cdot \hat{V}_i \cdot Z_2}{Z_1 + Z_2}$$

ومنه:

$$T = \frac{-A_v \cdot Z_2}{Z_1 + Z_2} = \frac{-A_v \cdot R/(RCS+1)}{(RCS+1)/CS + R/(RCS+1)}$$

$$= \frac{-A_v \cdot RCS}{1 + 3RCS + R^2C^2S^2}$$

b) في حالـــة الاهتزاز: $T(J\omega) = -1$، فبفرض أنّ $RCS = P$ و $P = J\omega_N$ نحصل على:

$$T(J\omega_N) = -1 = \frac{-J\omega_N \cdot A_V}{1 - \omega_N^2 + J3\omega_N}$$

في حالة الاهتزاز يجب أن تكون $T(J\omega_N)$ حقيقية، و منه:

$$1 - \omega_N^2 = 0$$

$$\omega_N = 1$$

$$\omega_o = \frac{1}{RC}$$

عند $|T| = 1$ يكون:

$$\omega_N \cdot A_V / 3\omega_N = 1$$

$$A_V = 3$$

$$\frac{R_2}{R_1} = 2$$

نلاحظ أنه لو كانت (R, C) في (Z_1, Z_2) مختلفة عندها يكون:

$$\omega_o = \frac{1}{\sqrt{R_1 \cdot C_1 \cdot R_2 \cdot C_2}} \quad ; \quad A_V = 1 + \frac{R_1}{R_2} + \frac{C_2}{C_1}$$

مسألة محلولة (4-5) :-

يصمّم مهتز هارتلي بقيم: $L_1 = 2\,mH$, $L_2 = 20\,\mu H$ ومكثفة متغيرة.

a) حدد مجال قيم المكثفات في حالة ترددات نرغب بتغييرها بين $(950 - 2050\,KHz)$

b) صمّم مرحلة مكبر عمليات ملائمة لتحقيق (A_V) المطلوبة.

الحل:-

a) من المعادلات (4-11, 13) نجد:

$$\omega_o = \frac{1}{\sqrt{C(L_1 + L_2)}} \qquad or:$$

$$C = \frac{1}{\omega_o^2 (L_1 + L_2)}$$

لأجل: $F_o = 950\ KHz$ نجد:

$$C_{max} = \frac{1}{(2\pi \times 950 \times 10^3)^2 (2 + 0.02) \times 10^{-3}} = 13.9\ pF$$

لأجل: $F_o = 2050\ KHz$ نجد:

$$C_{min} = \frac{1}{(2\pi \times 2050 \times 10^3)^2 (2 + 0.02) \times 10^{-3}} = 3.0\ pF$$

b) بما أن $|T| = 1$ عند تردد الاهتزاز، أي إنّ:

$$|T| = |A_v| \frac{L_1}{L_2} = 1 \qquad or:$$

$$|A_v| = \frac{L_2}{L_1}$$

بما أنّ:

$$T = -1$$

$$A_v = -\frac{L_2}{L_1} = -2000\ \mu H / 20\ \mu H = -100$$

وبالتالي ما نحتاجه هو مرحلة مكبر عمليات عاكس ذي كسب (100).

لذلك ستكون نسبة المقاومات: $R_2 / R_1 = 100$. يمكن اختيار قيم معقولة للمقاومات بحيث:

$$R_1 = 1k\Omega \quad , \quad R_2 = 100k\Omega$$

مسائل غير محلولة :-

مسألة (4-6) :-

a) صمّم دارة مهتز جسر واين كما بالشكل (4-4) ليهتز عند التردد ($2\ Hz$). اختر $R_1 = R_2$ ، $C_1 = C_2$ بأدنى مقاومة مسموحة مساوية لـ ($1k\Omega$).

b) لو سمحت طريقة صنع الدارة أن تتوافق المقاومات و المكثفات ضمن قيم اسمية 1% ، ما مجال تردد الاهتزاز؟

مسألة (4-7) :-

يصمّم مهتز كولبيتس بقيم $C_1 = 100\ pF$ و: $C_2 = 7500\ pF$ ، و جعل التحريض متغيراً.

a) حدّد مجال قيم التحريض لو رغبنا بالحصول على تردد اهتزاز يتغير بين ($950 - 2050 KHz$).

b) صمّم مرحلة مكبر العمليات الملائمة لتحقق (A_v) المطلوبة.

$$Ans: \quad L: 3.69\ \mu H \rightarrow 0.793\ \mu H$$
$$A_v = -75$$

مسألة (4-8) :-

في هذه المسألة سنعمل على أخذ تأثير العناصر العملية على انحاز الاهتزاز.

فيفرض في دارة كولبيتس المبينة بالشكل (4-6) كانت قيم المكثفات هي: ($500\ pF$) و ($0.05\ \mu F$) و قيمة التحريض ($20\ \mu H$) الذي يحتوي على مقاومة تسلسلية ($R_L = 4\Omega$). حدّد تردد الاهتزاز وقيمة (A_v) اللازمة لبقاء الاهتزاز.

$$Ans: \quad \omega_o = 1.015 \times 10^7\ rad/S$$
$$A_v = 104$$

4-6) المهتزات الكريستالية

Crystal Oscillator Oscillators

بوجود بلورة تتمتع بخاصية الضغط الكهربائي Piezoelectric crystal ، والمسمّاة عادة بالكوارتز Quartz ، و تملك أقطاباً بشكل متقابل، وتمّ تطبيق كمون كهربائي بين هذه الأقطاب، فسوف تظهر قوى تمارس ضغطاً على الشحنات المحيطة داخل البلّورة. لو تمّ تركيب هذه الوسيلة بشكل ملائم فسوف يحدث تخلخل داخل البلورة، و يتشكل لدينا نظام كهرميكانيكي سيهتز عندما يحرّض بكمون كهربائي مناسب. يعتمد تردد الرنين و عامل الجودة (Q) على أبعاد البلّورة، على كيفية توجيه سطوح البلّورة بالنسبة لمحاورها، و على طريقة تركيب الوسيلة. يكون تجارياً مجال الترددات لهذه الوسيلة متراوحة بين بضعة كيلو هرتز إلى بضعة مئات من الميغا هرتز، كما أن قيم (Q) تتراوح بين بضعة آلاف إلى بضعة مئات الآلاف.

هذه القيم الكبيرة غير العادية لعامل الجودة (Q) وحقيقة أنّ خصائص الكوارتز مستقرّة إلى حدّ كبير جداً مع درجة الحرارة و الزمن، يعطي استقراراً عالياً في تردد المهتزات المساهمة مع الكوارتز.

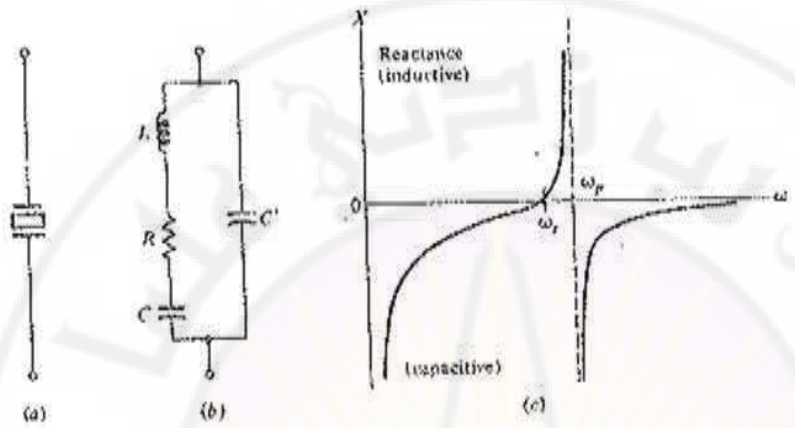
يبين الشكل (8-4) الدارة المكافئة الكهربائية للبلّورة المذكورة.

إنّ الملف (L) و المكثفة (C) و المقاومة (R) تماثل الكتلة mass ، المطاوعة compliance (مقلوب ثابت الفتل spring)، و عامل تخامد اللزوجة — Viscous damping للنظام الميكانيكي. يمكن أن تكون القيم النموذجية Typical لبلّورة تعمل عند تردد $90 - KHz$ كما يلي:

$$L = 137\,H \quad , \quad C = 0.0235\,pF \quad , \quad R = 15\,k\Omega$$

والذي يقابل عامل جودة: $Q = 5500$. يكون لمثل هذه البلّورة أبعاد هي: $30 \times 4 \times 1.5\,mm$. بما أن (C') تمثل السعة الكهرساكنة بين قطبي البلّورة التي تعتبر

كعـــازل كهـــربائي dielectric ، فإن قيمتها تساوي تقريباً $(3.5\,pF)$ حيث، نلاحظ كبرها الشديد مقارنة مع المكثفة (C).



شكل (4-8)

لـــو أنـــنا أهملـــنا المقاومـــة (R)، تكون عندها ممانعة البلّورة اعاقة تحريضية reactance (JX)، حيث يُعطى اعتمادها على التردد بالعلاقة التالية:

$$JX = -\frac{J}{\omega \cdot C'}\,\frac{\omega^2 - \omega_s^2}{\omega^2 - \omega_p^2} \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-14)$$

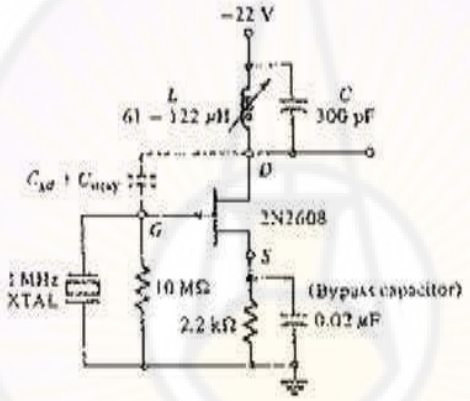
حيث: $\omega_s^2 = \dfrac{1}{LC}$ هو تردد الرنين التسلسلي (تردد الممانعة الصفرية) و:

$\omega_p^2 = (1/L)\left(1/C + \dfrac{1}{C'}\right)$ هو تردد الرنين التفرعي (تردد الممانعة اللانهائية).

بمـــا أنّ: $C' >> C$ ، لذلـــك يكـــون: $\omega_p \approx \omega_s$. بالنسبة للبلّورات ذات المعـــاملات المعيّنة اعلاه، فإنّ التردد التفرعي يكون أعلى من التردد التسلسلي، بمقدار ثلاثـــة أعشـــار فقـــط مـــن الواحـــد بالمـــئة. بالنسبة للترددات التي تقع قيمها بين

$\omega_s < \omega < \omega_p$ ، تكون الاعاقة تحريضية، و تكون الاعاقة سعوية خارج هذا المجال، كما هو مبين بالشكل (4-8).

يمكن تصميم مجموعة متعدّدة من دارات المهتزات الكريستالية. لو استخدمنا الكريستال بدلاً من (Z_1) في التشكيلة الأساسية للمهتزات شكل (4-6a)، ووضعنا تركيبة مولّفة tuned من (LC) بالنسبة لـ (Z_2)، و فرضنا المكثفة الطفيلية (C_{gd}) بين البوابة و المصرف على أنها (Z_3)، فإننا نحصل على المهتز الكريستالي المبين بالشكل (4-9).



شكل (4-9)

من النظري الذي رأيناه في الفقرة السابقة، فإن إعاقة الكريستال، و أيضاً شبكة الـ (LC)، يجب أن تكون تحريضية inductive . عندما يكون كسب الحلقة أكبر من الواحد، رأينا من المعادلة (4-13) أن (X_1) لا يمكن أن تكون صغيرة جدّاً. لذلك سوف تهتز الدارة عند تردد يقع بين (ω_s, ω_p)، لكنه أقرب إلى قيمة الرنين التفرّعي،

بمـــا أنّ $\omega_o \approx \omega_p$ ، ســـيكون تردد المهتز محدّداً بشكل أساسي من قبل الكريستال، وليس من قبل باقي الدارة.

4-7) متعددات الاهتزاز

Multivibrators

تعـــد المهـــتزات الموصوفة في الفقرات السابقة نوعاً من أنواع الدارات المسمّاة الـــدارات المـــتراكمة regenerative Circuits . لاحظنا أنه عند تردد الاهتزاز، فإن المهـــتزات الجيبـــية تكون عبارة عن مكبرات ذات تغذية خلفية موجبة. تعد متعدّدات الاهـــتزاز مجموعة أخرى مهمة من الدارات المتراكمة المستخدمة بشكل كبير جدّاً في تطبيقات التوقيت. تقسم عادة متعدّدات الاهتزاز تقليدياً إلى:

1) الدارات ثنائية الاستقرار bistable

2) الدارات أحادية الاستقرار monostable

3) الدارات عديمة الاستقرار astable

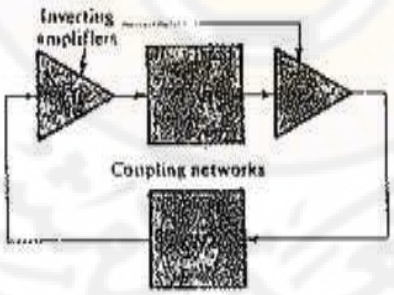
يمكـــن أن نعد القلابات flip-flops على أنها متعددات اهتزاز ثنائية الاستقرار bistable multivibrators. كمـــا أنـــه يمكن أن نعد المقارن المتراكم regenerative comparator أو ما يسمّى عملياً قادح شميث Schmitt Trigger بدارة ثنائي استقرار. أحـــد الخصـــائص المهمّة لدارة ثنائي الاستقرار أنه يحافظ على حالة أو مستوى خرج معـــين، إلاّ إذا تمّ تطبيق اشارة أو قدح خارجي. يسبب تطبيق اشارة خارجية ملائمة عـــلى ثنائي الاستقرار، تغيير حالته، و بعدها يبقى مستوى الخرج الجديد هذا محافظاً عـــلى حالته بشكل غير محدود؛ حتى يتمّ تطبيق اشارة قدح ثانية. لذلك تتطلّب دارة ثنائي الاستقرار قدحين خارجيين؛ قبل أن يعود إلى حالته الابتدائية.

يولـــد أحـــادي الاســـتقرار، أو مـــتعدّد الاهـــتزاز ذو الطلقـــة الواحـــدة "one-shot" نبضـــة وحيدة بفترة دوام محدّدة، و ذلك عند كل اشارة قدح خارجية.

كمـــا نلاحظ من اسم الدارة فهي تملك حالة استقرار وحيدة. إن تطبيق القدح يسبب تغيراً لما يسمّى بالحالة شبه المستقرة quasistable state.

تبقى الدارة في هذه الحالة شبه المستقرة لفترة زمنية محدّدة، و من ثم تنعكس و تعود إلى حالـــتها المستقرة الأصلية. في الواقع، تتولد اشارة قدح داخلية هي التي تولد العبور إلى الحالة المستقرّة الأصلية. و إن ما يولّد اشارة القدح الداخلية هو شحن و تفريغ مكثفة موجودة في الدارة.

مـــتعدّدات الاهـــتزاز عديمة الاستقرار Astable أو ما يسمّى أحياناً بمتعددات الاهتزاز ذات الجريان الحرّ "free-running"، هي دارات لديها حالتان شبه مستقرّتين (لا يوجـــد حالات مستقرّة)، حيث تهتز الدارة ضمن هاتين الحالتين. يتحدّد دوام بقاء الدارة ضمن كل حالة حسب قيم مركبات هذه الدارة. بسبب اهتزاز الدارة بين هذه الحـــالات، فـــإن دارات عديمةالاستقرار تستخدم لتوليد موجات مربّعة. إن التحكم الدقـــيق بدور الموجة المربعة الناتجة يمكن أن ينجز باستخدام بلّورة الكوارتز، مما يمكن مثل هذه الدارات لأن تستخدم كمولدات ساعة clock في الأنظمة الرقمية.



شكل (4-10)

يبين الشكل (4-10) تشكيلة متعدد اهتزاز عامّ. كما هو مبين بالشكل، يشكل المكبرين العاكسين (A_1, A_2) مكبر تغذية خلفية موجبة. في الغالب، تستخدم بوابات منطقية بدلاً من المكبرات، حيث إن قيمة ميل خواص التحويل بين البوابات المنطقية هي أكبر من الواحد مما يشير إلى التكبير. تحدّد طبيعة شبكات الربط بين المراحل نوع متعدد الاهتزاز. عندما يكون كلا ($CN1$, $CN2$) مقاومات، نحصل عمل ثنائي استقرار. تطبيق اشارة على (A_1) يولّد عبوراً ينتقل خلال ($CN1$) ، ويؤدي إلى تغيير حالة (A_1). عملاً مماثلاً لـ ($CN2$) يجبر (A_1) للبقاء في حالته الجديدة حتى تطبق اشارة قدح أخرى.

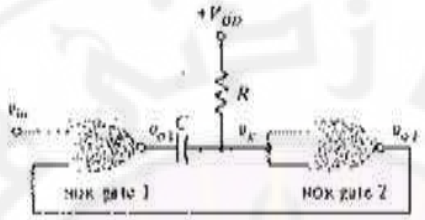
لو احتوت ($CN1$) أو ($CN2$) أو كلاهما على مكثفة تسلسلية، عندها لا يمكن للاشارات المستمرّة أن تنتقل بشكل غير محدّد. بسبب أن جهد المكثفة لا يمكنه أن يستغير بشكل آني (أي بشكل فجائي)، فإنّ عبور A_1 (A_2) يتمّ خلال فترة قصيرة. إن عمل شحن (تفريغ) المكثفات كنتيجة للعبور الابتدائي يولد قدحاً "trigger" داخلياً؛ يسبب المدارة بأن تعود إلى حالتها الابتدائية. تستخدم دارات أحادية الاستقرار واحداً من هذه الترابطات، بينما تكون في متعددات الاهتزاز عديمة الاستقرار كلا ($CN1$, $CN2$) ترابطات سعوية.

4-7-1) متعددات الاهتزاز أحادية الاستقرار

Monostable Multivibrators

يبين الشكل (4-11) دارة أحادي استقرار بسيط يستخدم بوابات *NOR CMOS* ذات مستطق موجب positive-logic. نلاحظ من الشكل أنّ شبكة الربط بين بوابة ($NOR1$) وبوابة ($NOR2$) هو سعوي وبين البوابة ($NOR2$) والبوابة ($NOR1$) هو مقاومي ($R = 0$). لنفرض أن بوابات *NOR* هذه تعمل عند: $V(0) = 0$, $V(1) \approx V_{DD}$ وأن: $V_T > 0$ وهو جهد العتبة لترانزيستورات القيادة

(*NMOS*). أكـثر من ذلك، لنفرض للتبسيط أنّ العبور بين الحالات في البوابات هو آني instantaneous؛ لذلك يمكن أن نعد سرعة التبديل لبوابات *NOR* صغيرة مقارنة مع فترة دوام نبضة الخرج المطلوبة.



شكل (4-11)

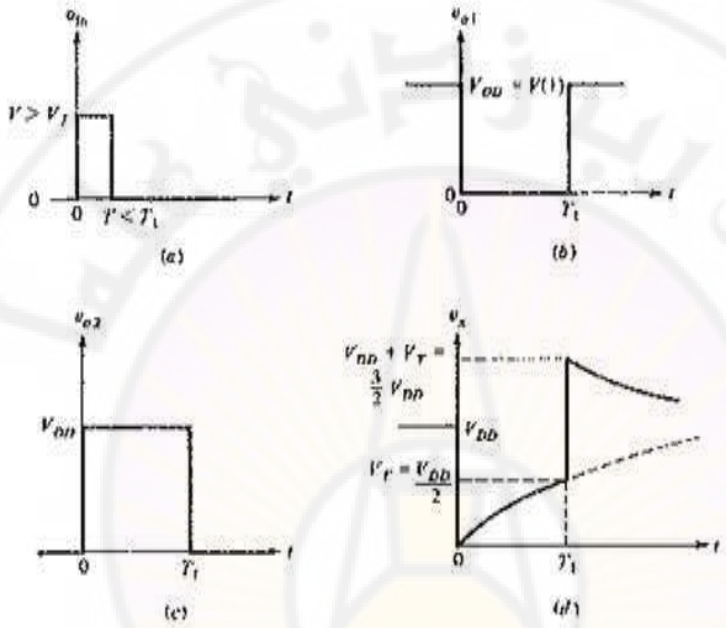
لـنفرض أن (v_{in}) هي اشارة القدح كما هو مبين بالشكل (4-12a). بالنسبة للـزمن $t < 0$، لا يوجد أي تيار يمرّ في (R) و تكون عندها: $v_X = V_{DD} = V(1)$. نتيجة لذلك يكون خرج بوابة *NOR 2* الموصولة كعاكس هو: $v_{o2} = V(0) = 0$. بوجود كلا دخلي البوابة *NOR 1* على $V(0)$، فإن جهد خرجها يكون عند المستوى: $v_{o1} = V(1) = V_{DD}$. لذلك يكون جهد المكثفة (v_C) عندها هو كمايلي:

$$v_C = v_{o1} - v_X \quad and \quad v_C = V_{DD} - V_{DD} = 0 \qquad \ldots\ldots\ldots\ldots (4-15)$$

بسـبب تطبيق اشارة قدح $v_{in} > V_T$ عند: $t = 0$ عبوراً في البوابة *NOR 1*، ويصبح v_{o1} مساوياً إلى: $V(0) = 0$ كما هو مبين بالشكل (4-12b). بما أنّ (v_C) لا يمكـنه التغير آنياً $\left[v_C(0^+) = 0\right]$، فمن المعادلة $(4-15)$ ينتج أنّ: $v_X(0^+) = 0$. إن تطبـيق $V(0)$ عند دخل البوابة *NOR 2* يجعل $v_{o2}(0^+) = V_{DD}$ (شكل 4-12c). نتـيجة لذلك ينتقل $V(1)$ إلى دخل البوابة (*NOR 1*) ويحفظ $v_{o1} = 0$. في هذه الحالة يـسيل جهـد المكثفة (v_C) للشحن باتجاه ($-V_{DD}$) خلال المقاومة (R)، كما هو مبين

بالشـــكل (4-13a). لذلـــك يمـــيل (v_X) إلى الـــتزايد من الصفر باتجاه V_{DD} شكل (4-12d) كما هو معطى بالعلاقة (4 – 16) التالية:

$$v_X(t) = V_{DD}\left(1 - e^{-t/RC}\right) \quad \text{.....(4 – 16)}$$



شكل (4-12)

عندما يكون $v_X = V_T$، تغير البوابة **NOR 2** حالتها، و يصبح $v_{o2} = 0$ و هذا يولـــد عبوراً في البوابة **NOR 1** من $V(0)$ إلى $V(1)$. يمكن أن نحصل على الزمن (T) الذي يحدث خلاله العبور transition من العلاقة (4-16) كمايلي:

$$v_X(T_1) = V_T = V_{DD}\left(1 - e^{-T_1/RC}\right.$$

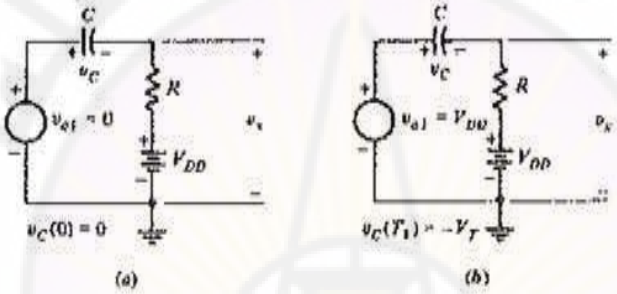
ومنه: $$e^{-T_1/RC} = \frac{V_{DD} - V_T}{V_{DD}}$$

بأخذ لوغاريتم الطرفين و حل المعادلة بالنسبة لـ (T_1) نجد:

$$T_1 = RC \ln \frac{V_{DD}}{V_{DD} - V_T} \quad \text{.....(4-17)}$$

لـو كـان: $V_T = \frac{V_{DD}}{2}$ كمـا هو غالباً بالنسبة لبوابات ***CMOS*** المزدوجة العزل double-buffered، تصبح عندها المعادلة **(4-17)** كمايلي:

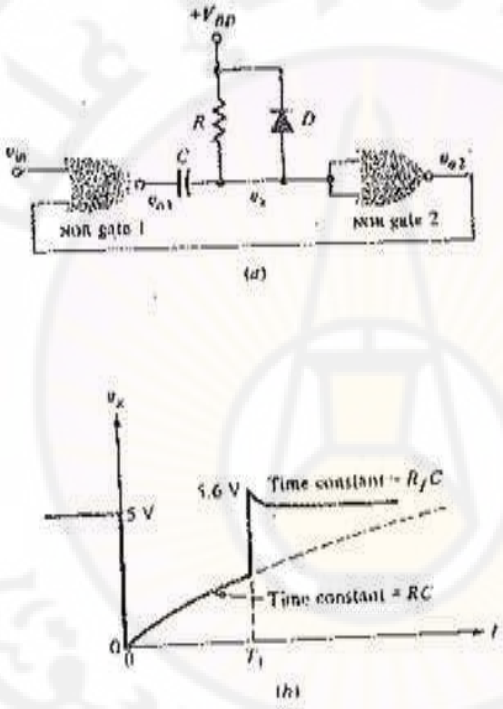
$$T_1 = RC \ln 2 \cong 0.693RC \quad \text{.....(4-18)}$$



شكل (4-13)

الآن، مـا قـبل العـبورات للـبوابات ***NOR*** تماماً، عـند $T = T_1$، فإن $v_C(T_1) = -V_T$ (معادلـة 4-15). عـند: $t = T_1^+$ فـإنّ: $v_{o1} = V_{DD}$ و لحفظ $v_C(T_1^+) = -V_T$ فإنّ: $v_X(T_1^+) = V_{DD} + V_T$. يفرّغ جهد المكثفة إلى الصفر (شكل 4-13b)، و تعـود شروط الدارة إلى تلك التي كانت قد حرّضت عند $t < 0$. يظهر الشـكل (4-12) اشـكال الموجـات لمختـلف الجهـود المذكورة عند شرط كون $V_T = \frac{V_{DD}}{2}$. نلاحظ أن دوام تفريغ المكثفة $(t > T_1)$ له الثابت الزمني (RC) نفسه، تماماً كما كان خلال الفترة: $0 \le t \le T_1$.

إن جهد الدخل للبوابة **NOR 2** (v_X)، وذلك كما هو مبين بالشكل (4-12d)، يرتفع إلى: $3\frac{V_{DD}}{2}$ عند: $t = T_1$. غالباً ما يكون هذا المستوى من الجهد كبيراً بالنسبة لوسائل الـ **MOS** في بوابات **NOR**. لمنع حدوث ذلك، يستخدم ثنائي مانع Catching diode في الدارة، كما هو مبين بالشكل (4-14a).



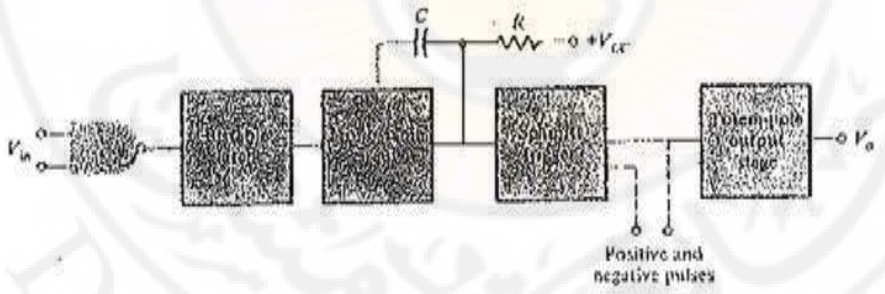
شكل (4-14)

يكون الثنائي (**D**) دارة مفتوحة خلال معظم فترة الدورة Cycle. لكن، حين توصل البوابة **NOR 2** عند $t = T_1$، يوصل الثنائي (**D**) بحيث لا يسمح للجهد (v_X) بأن يتجاوز (V_{DD}) إلا بمقدار جهد التوصيل للثنائي (V_γ). في الواقع يكون (v_X) أعلى

بقليل من $(V_{DD}+V_\gamma)$ بسبب المقاومة الأمامية الصغيرة (R_F) للثنائي. بما أن $R_F << R$، فالتركيبة التفرّعية الناتجة عنهما تساوي تقريباً (R_F). لذلك فإن تفريغ المكثفة من $V_{DD}+V_\gamma$ إلى V_{DD} يحدث بثابت زمني مساوياً لـ $(R_F \cdot C)$ ويحدث بشكل سريع. يبين الشكل (4-14b) الموجة الناتجة عن الشكل (4-14a)، لأجل:

$$V_T = \frac{V_{DD}}{2} \quad , \quad V_\gamma = 0.6v \ .$$

إن مستعددات الاهتزاز احادية الاستقرار من نوع المبينة بالشكل (4-11)، تبنى بسهولة باستخدام بوابات **CMOS** التجارية. بما أن بوابات **CMOS** ذات عزل مضاعف، فان استخدام وحدة تغذية $(5v)$ يجعل: $V_T = \frac{V_{DD}}{2} = 2.5v$. بالاضافة لذلك، فان معظم بوابات **CMOS** تملك مداخلاً محمية بثنائيات لمنع الجهود الزائدة من أن تطبق على دخلها و تعمل على تخريبها. لذلك تكون ثنائيات المنع مصنوعة على الرقاقة السيليكونية Chip نفسها. العناصر الوحيدة التي تبقى موصولة من الخارج تكون هي عناصر التوقيت (R, C).



شكل (4-13)

يمكن أيضاً استخدام بوابات منطقية من العائلة الأساسية **54/74 TTL** لإنشاء دارات وحسيدة الاستقرار على شريحة سيليكونية متكاملة وحيدة. تستخدم العائلة **TI 9600** مدخـــل بوابة **NAND** نوع **TTL** ومرحلة خرج من نوع totem – pole القياسية (مـــرحلة استطاعة). تتضمّن المراحل الداخلية تتالياً لدارة ثنائي استقرار، دارة أحادي اســـتقرار، و قـــادح شميث، و ذلك كما هو مبين بالشكل (4-15). تكون كل هذه الدارات الخمسة مصنّعة على الرقاقة السيليكونية الوحيدة نفسها. يتمّ تحقيق فترة دوام النبضة بواسطة مقاومة **(R)** و مكثفة **(C)** الموصولتين خارجياً.

يمكـــن أخذ قيم نموذجية مثل: $R \geq 5k\Omega$, $C \geq 1000\,pF$، بحيث تؤدي هذه القيم إلى توليد نبضات ذات عرض أكبر من **($1\,\mu S$)**. مع ذلك يمكن استخدام قيم منخفضة لـــ **(R, C)** عن القيم المذكورة بحيث يصبح بالامكان الحصول على نبضات بعرض **($100\,nS \approx$)**. لو تمّ ازالة مرحلة الخرج، و أخذ الخرج من قادح شميث، عندها نستطيع الحصول على نبضات موجبة و سالبة؛ حسب متطلبات التطبيق المطلوب (هذا واضح من الخطوط المنقطة في الشكل 15-4).

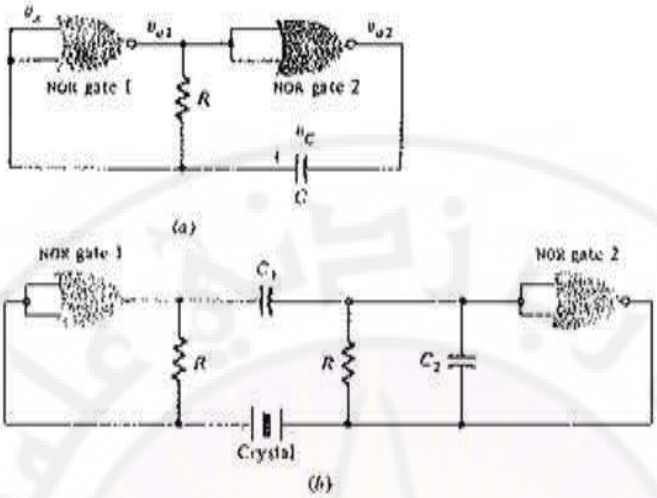
4-7-2) متعددات الاهتزاز عديمة الاستقرار

Astable Multivibrators

يمكـــن تعديـــل الـــدارة المبينة في الشكل (4-11) لتشكل متعدّد اهتزاز عديم الاستقرار كما هو موضح بالشكل (4-16a). نلاحظ أن كلا بوابتي **NOR** الموجودتين في الدارة تعمل كعواكس. لنفرض أن بوابتي **NOR** المستخدمة تملك مستويات منطقية بحيث:

$$V(0) \approx 0 \quad , \quad V(1) = V_{DD}$$ (جهد التغذية)

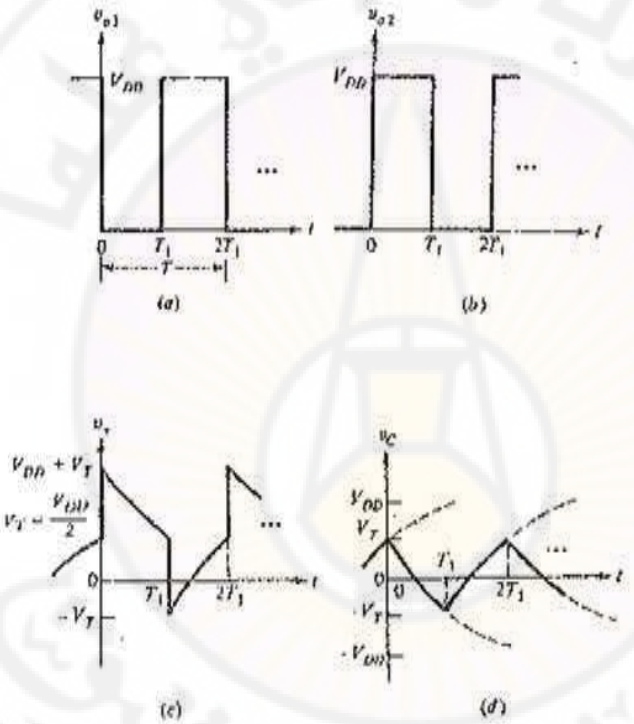
و أنّ جهد العتبة: $V_T = V_{DD}/2$.



شكل (4-16)

لنعد أيضاً، كما هو مبين بالشكل (4-17)، أنّ البوابة **NOR** تجتاز عبوراً من $V(1)$ إلى $V(0)$ عند زمن صفري $t = 0$. لذلك، عند الزمن: $t = 0^-$، يكون: $v_{o1} = V_{DD}$ و $v_{o2} = V_{DD}$. يكون جهد الدخل للبوابة **NOR 1** هو: $v_X = V_T$ عند تبديل حالاتها. بما أنّ: $v_C = v_X - v_{o2}$ و: $v_C(0^-) = V_T$، فعند الزمن: $t = 0^+$، و بعد أن تغير البوابة **NOR 1** حالتها تماماً، فإن: $v_{o1}(0^+) = 0$، و الذي يؤدي بالبوابة **NOR 2** لتجتاز عبوراً، جاعلة: $v_{o2}(0^+) = V_{DD}$. بسبب أنه لا يمكن لـ (v_C) أن يتغير آنياً، يميل (v_X) باتجاه: $V_T + V_{DD}$. (نلاحظ أن استخدام ثنائي المنع، يحدّ من قيمة v_X على: $(V_{DD} + V_\gamma)$. بحالة $v_{o1} = 0$ و: $v_{o2} = V_{DD}$، تشحن المكثفة أسياً إلى (V_{DD}) بثابت زمني $(\tau = RC)$. (يميل الجهد v_C باتجاه $-V_{DD}$). عندما تشحن المكثفة، يتناقص (v_X) باتجاه الصفر. عند الزمن: $t = T_1$ يكون $v_X = V_T$، و بهذا تتحوّل البوابة **NOR 1** إلى القطع، و يصبح: $v_{o1} = V_{DD}$ مسبباً

عبور البوابة NOR 2 ، يهبط جهد الخرج (v_{o2}) للبوابة (NOR 2) إلى الصفر، ولحفظ (v_C) ثابتاً خلال التبديل، يتناقص (v_X) بقيمة (V_{DD}). ينشحن المكثف (v_C) أسياً إلى ($v_{o1} = V_{DD}$)(+V_{DD}) بثابت زمني: $\tau = RC$ ، ($v_{o2} = 0$). عندما يتجه (v_C) باتجاه (V_{DD}) وعند $t = 2T$ يكون $v_X = V_T$ مكملاً بذلك دورة التبديل. تتكرر هذه العملية في كل دورة كما هو مبين في أشكال الموجات (4-17).



شكل (4-17)

تكون موجة الخرج المربعة متناظرة Symmetrical. كل بوابة يكون لديها جهد خرج (V_{DD}) في نصف الدورة و جهد خرج $V(0) = 0$ في نصف الدور الآخر. يكون زمن

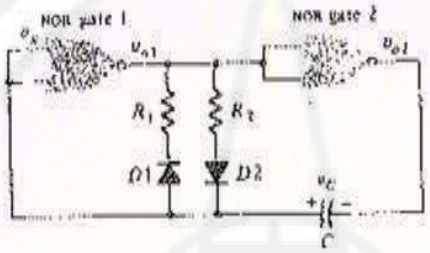
نصف الدورة مساوياً لـ: $RC\ln 2$. بفرض وجود ثنائيات مانعة مثالية يكون:

$$T = 2T_1 \approx 2RC \cdot \ln 2 = 1.39RC$$

ويكون تردد الاهتزاز مساوياً إلى:

$$Fo = \frac{1}{T} = \frac{1}{1.39RC} \cong \frac{0.721}{RC} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(4-19)$$

يمكن أن تصمّم الدارة لتوليد موجة مربعة غير متناظرة asymmetrical بتغيير إمّا (V_{mm}) أو (V_T) بحيث يكون $V_T \neq V_{DD}/2$.



شكل (4-18)

يستخدم أيضاً تركيبات الثنائي- مقاومة المبينة في الشكل (4-18) لتوليد اشارة خرج غير متناظرة. في هذه الدارة تتحكم الثنائيات بمسار التفريغ، فباختيار $R_1 \neq R_2$ ينتج ثوابت زمنية مختلفة لكل دور عبور مؤدياً بذلك إلى موجة مربعة غير متناظرة.

يبين الشكل (4-16b) دارة معدّلة للشكل (4-16b) لتشكيل مولّد ساعة بسيط حيث يتحكّم تردد البلّورة (F_o) بشكل دقيق بدور الموجة المربعة. يتمّ اختيار المكثفة (C_2) بحيث يكون: $2\pi C_2 \cdot R \cdot F_o \approx 1$ (أي أن ممانعة $R//SC_2$ لها قطب عند: $S = -1/2\pi F_o$، و لذلك فهي دارة مفتوحة عند التردد F_o). يتمّ اختيار المكثفة (C_1) ليكون لها اعاقة مهملة عند التردد (F_o). لذلك، عند تردد الاهتزاز فإن الدارتين (4-16a,b) تكونان متماثلتين طالما قرّرنا أنّ الكريستالة موجودة كبديل

للمكثفة (C) في الشكل (4-16a). تساعد كلا المكثفتين على إلغاء التوافقيات الأعلى المولّدة و تقدم تردد خرج مستقرّ. يمكن لمولد الساعة البسيط هذا أن يعمل عند ترددات عالية ($<30MHz$)؛ لو تمّ استخدام عواكس ***CMOS*** من السلسة ***74HC*** أو عواكس ***TTL*** من السلسلة ***74LS*** أو ***74ALS***.

مسألة (4-9) محلولة :-

تكون البوابتان ***NOR*** في الشكل (4-14) مصنوعتين بتكنولوجيا ***NMOS***. جهد التغذية هو ($5v$)، والمستويات المنطقية هي:

$$V(0) = 0.2v \quad , \quad V(1) = 5v$$

افترض أنّ: $V_T = 2.5$

a) اشتق معادلة دوام النبضة، بفرض أن ثنائيات المنع المستخدمة لديها جهد عتبة $V_\gamma = 0.6v$ ومقاومة أمامية $R_F = 20\Omega$.

b) ارسم أشكال الموجات لـ $(v_X)\,(v_{o2})\,(v_{o1})$.

الحل :-

a) قبل القدح يكون:

$$v_{o1} = V(1) \quad , \quad v_{i2} = V(1) \quad , \quad v_C = 0 \quad , \quad v_{o2} = V(0)$$

يتم تطبيق القدح عند $t = 0$، جاعلاً:

$$v_{o1} = V(0) \quad , \quad v_{o2} = V(1)$$

لحفظ $v_C = 0$ فإنّ: $v_C = v_{o1} - v_{i2} = 0$ أو: $v_{i2} = V(0)$

لذلك يميل (v_X) للشحن من $V(0)$ إلى $V(1)$ و يتبع العلاقة:

$$v_X(t) = V(1) - [V(1) - V(0)]e^{-t/RC}$$

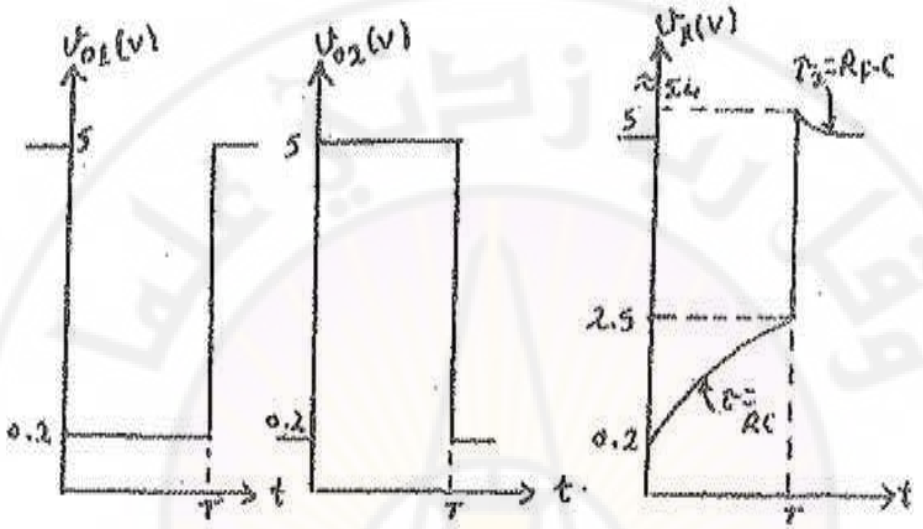
عندما تصبح $t = T$ يصبح: $v_X(T) = 2.5V_T$ و تنعكس الدارة إلى حالتها الأصلية. لذلك نجد:

$$V_T = V(1) - [V(1) - V(0)]e^{-T/RC}$$

بحلّ المعادلة بالنسبة لـ (T) نجد:

$$T = RC\ln\frac{V(1)-V(0)}{V(1)-V_T} = RC\ln\frac{5-0.2}{5-2.5} = 0.652RC$$

ب) فيما يلي اشكال الموجات المختلفة:



شكل (4-19)

مسألة (4-10) محلولة :-

صمّمت الدارة المبينة بالشكل (4-18) بمكثفة $C = 0.01\,\mu F$. تملك البوابات NOR جهد عتبة $V_T = 2.5v$، و تغذى من منبع (5v). بفرض أن الثنائيات لها توصيل $V_\gamma = 0.5v$، حدّد قيم (R_1, R_2) بحيث نحصل على موجة مربعة بدور $(50\,\mu S)$ بإحدى نبضات $(10\,\mu S)$.

الحل :-

نجد من المسألة أن حوافي موجة الخرج المربعة هما بعرض $(10,40\,\mu S)$. بأخذ $V_\gamma = 0.5v$ للثنائيين، و بمعرفة أن $T_1(R_1)$ تحسب كمايلي:

$$T_1 = R_1 \cdot C \cdot \ln \frac{V_{DD} + V_\gamma}{V_T}$$

نجد:

$$10 = R_1 \times 10 \times \ln \frac{5 + 0.5}{2.5}$$

ومنه:

$$R_1 = 1.27\,k\Omega$$

بما أنّ $T_2 = 4T_1$ فإنّ:

$$R_2 = 4R_1 = 4 \times 1.27 = 5.07\,k\Omega$$

مسائل غير محلولة :-

مسألة (4-11) :-

يصمّم مستعدّد الاهتزاز عدم الاستقرار المبين بالشكل (4-16) بمقاومة $R = 50\,k\Omega$ و مكثفة $C = 0.01\,\mu F$. تملك بوابات *NOR* المستخدمة جهد عتبة: $V_T = 2.5v$ و موصولة داخلياً مع ثنائيات منع ذات جهد أمامي: $V_\gamma = 0.5v$. تغذى الدارة من منبع: $V_{DD} = 5v$.

a) حدد دور اشارة الخرج.

b) ما قيمة التيار الآني الأعظمي الذي تسحبه بوابات الـ *CMOS*؟

الجواب:

a) $T = 2.2RC$

b) $0.15\,mA$

مسألة (4-12) :-

المطلوب تصميم دارة تقدّم موجة مربعة بفترة دوام نبضاتها مقداره ($20\,\mu S$) وذات دور ($20\,mS$)، و ذلك باستخدام الدارة شكل (4-18) ببوابات *NOR* من

النوع **CMOS** بجهد عتبة $V_T = 2.5v$ و مغذاة من منبع **(5v)**. بفرض أن أكبر مقاومة يمكن استخدامها في الدارة هي $(1M\Omega)$ ، حدد كلاً (C, R_1, R_2). هل تجد قيمة (C) النائجة عملية؟

الجواب:

$$R_1 = 1M\Omega$$
$$R_2 = 1k\Omega$$
$$C = 28.8nF$$

4-8) المقارنات

Comparator

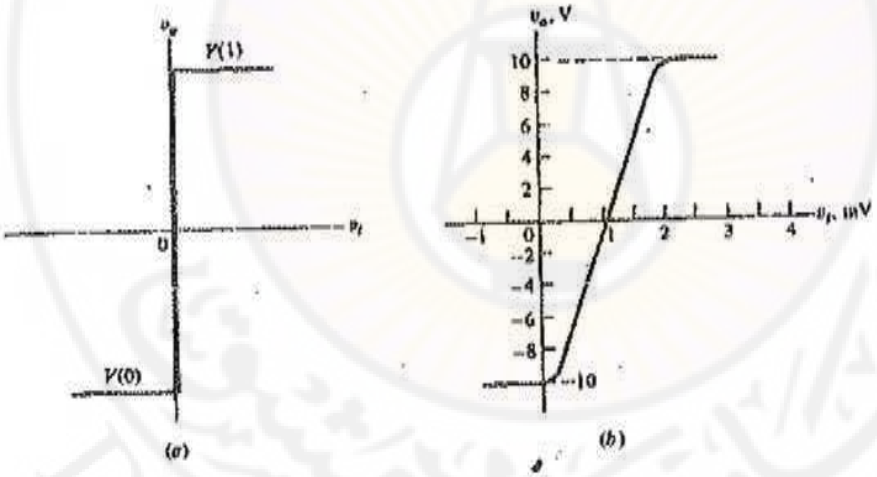
إنّ دارات أحادية و عديمة الاستقرار التي نوقشت في الفقرة السابقة (4-7) استفادت من عملية التبديل المحكومة بالجهد لبوابات **CMOS** المنطقية الرقمية. معنى ذلك، أنّ مستوى جهد الدخل يتحدّد بالحالة الثنائية binary state للخرج، $V(0)$ أو $V(1)$. لحسن نعلم أيضاً من دراسة المكبر التفاضلي (المترابط بالباعث)، أنه يقدّم جهد خرج ثنائي binary عند تطبيق اشارات دخل $|v_i| > 4V_T$. عمل هذا المكبر بهذه الصفة، فإنه يعمل كمقارن تمثيلي، وبذلك يكون مفيداً في توليد الموجات.



شكل (4-20)

يعرف المقارن التمثيلي analog comparator أو بشكل بسيط المقارن بأنه وسيلة تملك جهدي دخل (v_1, v_2) و جهد خرج واحد (v_o). غالباً ما يكون الدخل (v_2) عبارة عن جهد مرجعي ثابت (V_R)، و يطبق على الدخل الآخر اشارة متغيرة مع الزمن. إنّ

هـذا الترتيب مستخدم في مرحلة الدخل لبوابات *OR / NOR* التابعة للعائلة المنطقية *ECL*. يملك المقارن المثالي المبين بالشكل (4-20) خواص تحويل جهد مبينة بالشكل (4-21a)، ويكون جهد خرجه ثابتاً $v_o = V(0)$ في حالة كون: $v_1 - v_2 = v_i < 0$ وجهد خرج ثابت مختلف $v_o = V(1)$ في حالة كون: $v_i > 0$. لذلك إذا كان، $v_2 = V_R$ كجهد مرجعي فإنّ: $v_o = V(0)$ عندما يكون $v_i < V_R$، و $v_o = V(1)$ عندما يكون $v_i > V_R$. نلاحظ بوضوح، أنه يتمّ مقارنة compared المدخل مع مرجع معين، و بذلك يصبح الخرج رقمياً بإحدى حالتين، صفر جهد منطقي $V(0)$ و واحد جهد منطقي $V(1)$. يمكن الحصول على جهود منطقية $V(0)$ و $V(1)$ متوافقة compatible مع المستويات المنطقية للعائلات (*TTL, ECL, CMOS*). كما يمكن الحصول بشكل متوفر على جهود منطقية أخرى مثل (± 10 v).



شكل (4-21)

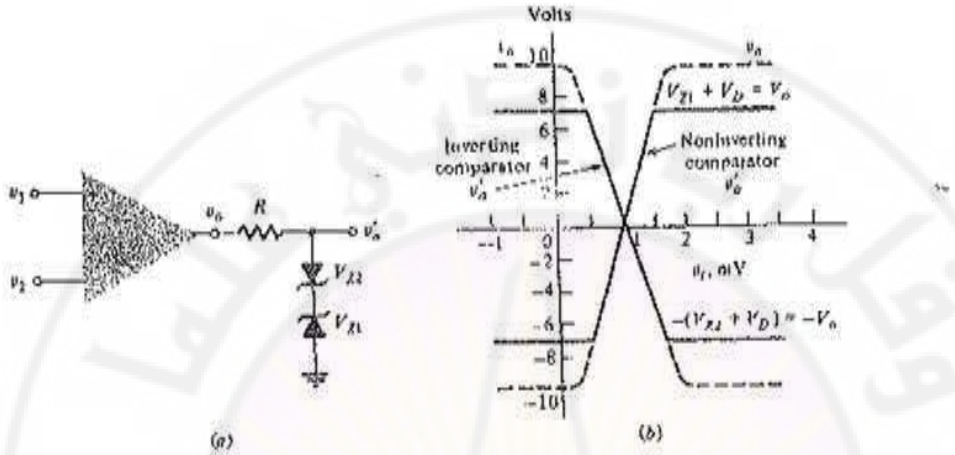
كما أشرنا آنفاً، تقرّب خواص تحويل الجهد لزوج المكبر التفاضلي من المقارن المثالي. إلاّ أنّ تأرجح الدخل الكلي بين مستويي الخرج الحدّيين يساوي تقريباً:

$V_o = 200mV$. δV_o . يمكن لهذا المجال لمستوى الجهد أن ينخفض بشكل عنيف عند وصل المكبر التفاضلي على التتالي مع مراحل أخرى ذات كسب عالٍ. و بما أن هذا الوصف ينطبق بنية مكبر العمليات، لذلك فهو يستخدم عادة (بحالة دارة مفتوحة) كمقارن مثالي. يبين الشكل (4-21b) خواص تحويل نموذجية لمكبر عمليات. نلاحظ من الشكل أنه يحدث تغيراً في الخرج عند تزايدٍ في الدخل (ΔV_i) بمقدار ($2mV$) تقريباً. نلاحظ (كتعليق على مكبر العمليات العملي) أنّ جهد انزياح الدخل input offset يساهم بخطأ عند المقارنة بين (V_1, V_2) من رتبة ($1mV$). لذلك نجد في بعض التطبيقات أنّ هذا الانزياح يمكن أن يكون كبيراً، و عندها من الضروري عمل موازنة balancing لانقاص هذا الانزياح إلى الحد الأدنى.

من الناحية العملية، يتمّ في الصناعة تصميم العديد من مكبرات العمليات لتعمل بشكل خاص في تطبيقات المقارنات و هي مميزة في مواصفات الصانعين تحت اسم مقارن الجهد/عازل Voltage comparator/buffer بدلاً من اسم مكبر عمليات. بما أن المقارن ليس مصمّماً ليعمل مع تغذية خلفية سالبة، لذلك فهو عادة مكوّنات التعويض الترددي، لذلك نحصل منه على عرض مجال أكبر (و بالتالي سرعة أعلى) مما يمكن أن نحصل عليه من مكبر العمليات. تشير تسمية "عازل" buffer إلى أن المقارن سوف لن يحمّل منبع الاشارة المطبّق عليه بسبب مقاومة دخله العالية جداً. من بين العديد من المقارنات المتوفرة في السوق التجارية على سبيل المثال نذكر:

Fairchild NA710 , ***National LM111*** , ***Analog Devices AD504*** ، و ***Harris HA2111***. يمكن أن تكون المنطقة المشكوك فيها Δv_i صغيرة بحدود ($15\mu V$) وبمجال زمن الاستجابة (و هي الفترة الضرورية لتغيير حالة المقارن) من ($20 - 200nS$). يتوفر في الصناعة علب دارات متكاملة تحتوي على مقارنين أو

أربعـــة مقارنـــات مستقلة. بعض هذه الدارات المتكاملة مصمّمة بدخل خاص رقمي بحيث يمكن وقف عمل المقارن خلال عبور الدخل.



شكل (4-22)

للحصـــول على جهود خرج محدودة و بشكل مستقل عن جهود وحدة التغذية لـــلمقارن يضاف مقاومة (R) وثنائيا زينر الموصولان بشكل متعاكس -- back – to – back في خـــرج المقارن، وذلك كما هو مبين بالشكل (4-22a). يتمّ اختيار المقاومة بحيث يعمل زينر في منطقة تيار زينر المفضّلة. يتبين من الشكل (4-22b) أن المنحنيات المســـتمرّة تعطي جهد الخرج (v_o') عبر الثنائيين، بينما تعطي المنحنيات المهشرة جهد الخرج المباشر للمقارن (v_o). اذا طبقت اشارة دخل على النهاية غير العاكسة للمقارن و ربـــط جهـــد مـــرجعي (V_R) إلى النهاية العاكسة، عندها نحصل على المقارن غير العـــاكس. بينما لو تغير مكان (v_i) و (V_R) بشكل تبادلي، عندها نحصل على خواص المقارن العاكس. تكون الجهود المحدّدة لـــ (v_o') هي:

$$V_{Z1} + V_D = V_o$$

$$-(V_{Z2} + V_D) = -V_o$$

حيث: $V_D (\approx 0.7v)$ هو الجهد الأمامي للثنائي (Pn).

هـنالك ميزة أخرى لاضافة ثنائيات زينر في خرج المقارن، هو أنّ هذا التحديد يمكـن أن يجعـل (v'_o) أكـثر حدّية sharper من (v_o). و لكن يقابل ذلك سيئة هو الاسـتجابة العابـرة السيئة لثنائيات أفلانش. للمقارن استخدامات عديدة في معالجة الاشـارة و دارات توليد الموجات. يستفيد كل تطبيق من مقدرة المقارن على كشف فـيما إذا كانت اشارة ما؛ هي أكبر أو أصغر من اشارة أخرى (أو جهد مرجعي). في بحثـنا هـذا سـنعالج تطبيق توليد الموجات، و نترك مسألة تطبيقات معالجة الاشارة لبحوث أخرى.

(4-9) توليد موجة مربعة بدءاً من موجة جيبية

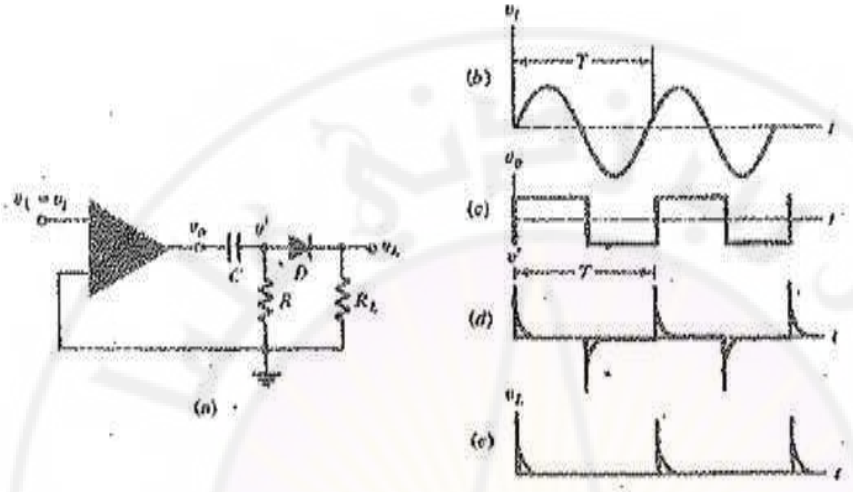
Square-Wave Generation From A Sinusoid

يـنجز المقارن تشكيل موجات عالية اللاخطية بسبب ان الخرج يقدّم عدم تماثل مع موجة الدخل. يستخدم في الغالب لتحويل اشارة تتغير بشكل بطيء مع الزمن، إلى اشارة أخرى تتغير بشكل سريع و حدّي. أحد هذه التطبيقات هو توليد موجة مربعة بدءاً من اشارة جيبية.

اذا وضـعنا (V_R) على الصفر، سيتغير الخرج من حالة إلى أخرى بشكل سريع جـداً (و لكـن بشكل محدد تبعاً لمعدل التباطؤ) في كل مرّة يمرّ الدخل فيها بالصفر. تدعى مثل هذه التشكيلة بكاشف التقاطع الصفري Zero – crossing detector .

لـو كان دخل المقارن عبارة عن موجة جيبية، سينتج لدينا خرج موجة مربعة. باستخدامنا لكاشف التقاطع الصفري، المبين بالشكل (4-23a)، فسنحصل على موجة مـربعة متـناظرة، كما هو مبين بالشكل (4-23c). تظهر هذه الموجة المثالية بحوافّ

شاقولية، و لو أنه في الحقيقة تميل قليلاً عند تغير في اشارة الدخل عن الصفر بمقدار قد يكون جزءاً من الميلّي فولت.



شكل (4-23)

نلاحظ من الشكل (4-23a) أنه تمّ تطبيق الخرج ذي الموجة المربعة (v_o) على دارة (RC) تسلسلية. إذا كان الثابت الزمني (RC) صغيراً جداً بالمقارنة مع الدور (T) لموجة الدخل الجيبية، فإننا نحصل على جهد (v') عبر المقاومة (R) و الذي هو سلسلة انبضات موجبة و سالبة، و ذلك كما هو مبين بالشكل (4-23d). لو طبّق (v') على دارة تحديد تيار Clipper كما بالشكل (4-23a) (بفرض الثنائي مثالي) فسنجد أن جهد الحمل (v_L) سيحتوي فقط على نبضات موجبة كما بالشكل (4-23e). لذا نجد أنّ الإشارة الجيبية تمّ تحويلها إلى قطار من النبضات الموجبة متباعدة بينها بالمقدار (T) الذي هو دور الإشارة الجيبية الأساسية المطبقة على دخل المقارن. يمكن أن تستخدم هذه النبضات في العدّادات أو الموقتات الزمنية timing markers (وذلك كجهد مسح Sweep voltage مثلاً في أنابيب الأشعة المهبطية CRT).

عملياً يمكن أن تتوضّع قفزات جهد Voltage Spikes موجبة و سالبة طفيلية Spurious على اشارة الدخل بمطال قريب من (V_H)، بحيث يمكن أن تسبّب تذبذب "Chatter" الخرج (تغيير من جهد ثنائي إلى آخر) عدّة مرّات قبل أن يستقرّ على المستوى الصحيح. يمكن تجنب هذه الصعوبة، و انقاص قيم زمن العبور أيضاً بإضافة تغذية خلفية موجبة (أو تراكمية) إلى المقارن، والذي هو موضوع فقرتنا التالية.

4-10) المقارن المتراكم (قادح شميت)

Regenerative Comparator (Schmitt Trigger)

تقدم خواص التحويل المبينة بالشكل (4-22b) تغيراً في الخرج يتراوح بين (+7v ← -7) لتأرجح في الدخل بحدود (1.0mV)، لذا يكون كسب الجهد مساوياً إلى (14,000). باستخدامنا للتغذية الخلفية الموجبة يزداد الكسب بشكل كبير عن ذلك، نتيجة لذلك يحدث تأرجح الخرج بفترة زمنية ينتج عنها تأثير تغير الدخل بمقدار أقل بكثير من (1mV). نظرياً، لو تمّ تعديل نسبة العودة (F) إلى قيمة (1-)، عندما يصبح الكسب بوجود التغذية الخلفية لا نهائياً. تولّد مثل هذه الحالة المثالية عبوراً حدّياً abrupt سريعاً (زمن صعود صفري) بين القيم الحدّية لجهد الخرج. لو تمّ اختيار كسب الحلقة بحيث يزيد عن الواحد، تتابع عندها موجة الخرج لتكون فعلياً غير متواصلة عند جهد المقارنة. لكن الآن، تقدّم الدارة ظاهرة تدعى بالتخلّف hysteresis (إعاقة)، أو الارتجاعية backlash، و التي سنشرحها فيما يلي.

يسمّى عادة المقارن المتراكم المبين بالشكل (4-24a) بقادح شميت Schmitt trigger . يطبق جهد الدخل على النهاية العاكسة (2) وجهد التغذية الخلفية على النهاية غير العاكسة (1). بفرض أن مقاومة خرج المقارن مهملة مقارنة مع ($R_1 + R$)، نكتب:

$$v_1 = \frac{R_2}{R_1 + R_2} v_o$$

بما أن: $v_i = v_i$ عندما: $v_2 = 0$ فإنّ: $v_o = A_v \cdot v_i$ فباستخدام تحليل الاشارة الصغيرة نجد أن نسبة العودة تعطى كما يلي:

$$T = \frac{-R_2 \cdot A_v}{R_1 + R_2}$$

نلاحظ بوضوح، أنه مع $A_v > 0$ فإن: $T < 0$ و تكون التغذية الخلفية موجبة (متراكمة). بفرض أن:

$$R_1 = 10k\Omega \quad , \quad R_2 = 100\Omega \quad , \quad A_v = 14{,}000$$

تكون نسبة العودة return ratio:

$$T = \frac{0.1 \times 14{,}000}{10 + 0.1} \approx -139$$

من السهولة التحقق بأنّ التغذية الخلفية هي متراكمة. لو تزايد الخرج بمقدار (Δv_o)، فإن الإشارة المغذاة خلفياً إلى (v_i)، النهاية غير العاكسة، تكون مساوية إلى: $\Delta v_o \frac{R_1}{R_1 + R_2}$. لذلك سوف يتزايد (v_o) أكثر بمقدار:

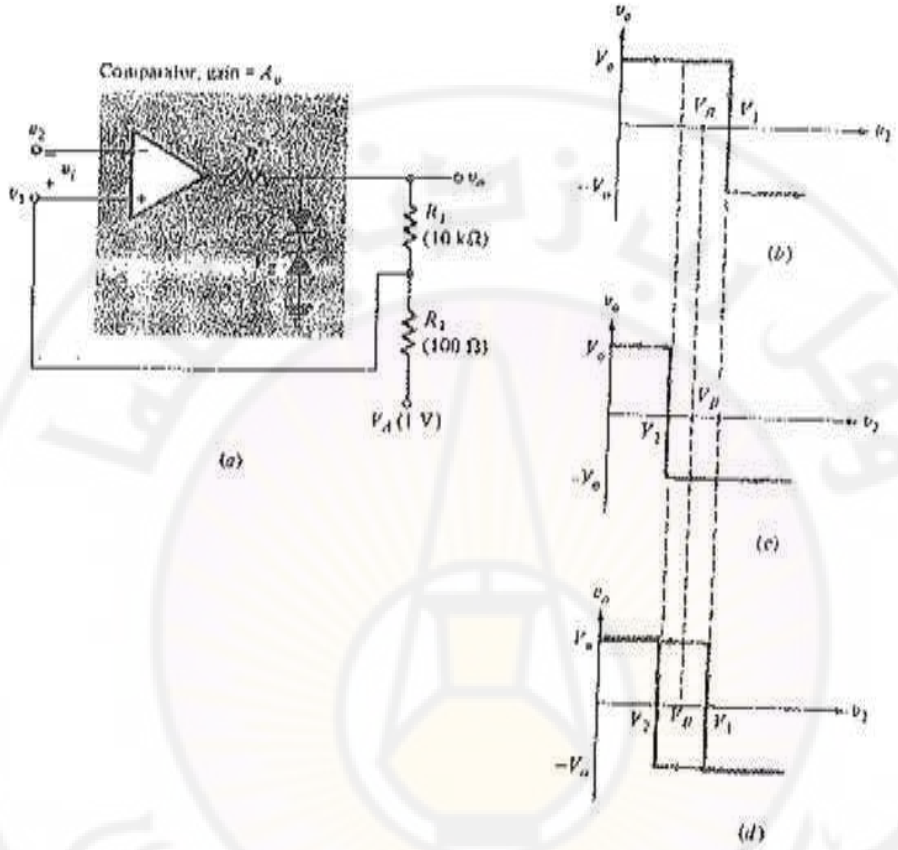
$$\Delta v_o \cdot R_2 \cdot A_v / (R_1 + R_2) = -T \cdot \Delta v_o$$

مشيراً بذلك إلى تغذية خلفية موجبة.

لنأخذ: $V_o = V_2 + V_1$ ونفرض أن: $v_2 < v_1$ بحيث أنّ: $v_o = +V_o$. فمن الشكل (4-24) نجد أن الجهد عند النهاية غير العاكسة يُعطى بالعلاقة:

$$v_i = V_1 + \frac{R_2}{R_1 + R_2}(V_o - V_1) = V_t \quad \cdots\cdots\cdots\cdots\cdots\cdots (4-20)$$

لو تزايد الآن (v_2)، فإن (v_o) يبقى ثابتاً عند (V_o) ويبقى $v_i = V_t = cte$ حتى تصبح: $v_2 = V_t$. عند جهد العتبة أو الجهد الحرج أو جهد القدح هذا، يبدّل الخرج بشكل سريع إلى: $v_o = -V_o$ و يبقى عند هذه القيمة طالما: $v_2 > V_t$. تظهر خواص التحويل هذه في الشكل (4-24b).



شكل (4-24)

لأجل: $v_2 > V_1$ يكون الجهد عند النهاية غير العاكسة كما يلي:

$$v_1 = V_A - \frac{R_2}{R_1 + R_2}(V_o + V_A) = V_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-21)$$

بشكل رقمي ومن أجل قيم المعاملات المعطاة في الشكل (4-24) بفرض أنّ:

$V_o = 7\,v$ نحصل على:

$$V_1 = 1 + \frac{0.1 \times 6}{10.1} = 1 + 0.059 = 1.059v$$

$$V_2 = 1 - \frac{0.1 \times 8}{10.1} = 1 - 0.079 = 0.921v$$

نلاحظ أنّ: $V_2 < V_1$، و يُدعى الفرق بين هاتين القيمتين بالتخلّف hysteresis (V_H):

$$V_H = V_1 - V_2 = \frac{2R_2 \cdot V_o}{R_1 + R_2} = 0.138v \quad \ldots\ldots\ldots\ldots\ldots\ldots (4-22)$$

لو أنقصنا الآن (v_2)، يبقى الخرج عند القيمة ($-V_o$) حتى يساوي (v_2) قيمة الجهد عند النهاية غير العاكسة (1) أو حتى يصبح: $v_2 = V_2$. عند هذا الجهد يحدث العبور المتراكم من جديد، كما هو مبين بالشكل (4-24c)، ويعود الخرج بشكل آني تقريباً إلى القيمة ($+V_o$).

يبين الشكل (4-24d) تابع التحويل الكامل. نلاحظ أنه بسبب التخلّف أو الإعاقة، فإن الدارة تقدح عند جهد أعلى عند التزايد من ذلك الذي يحدث عند تناقص الإشارة.

لاحظنا آنفاً، أن كسب التحويل يتزايد من القيمة (14,000) إلى اللانهاية عندما تتناقص نسبة العودة من الصفر إلى القيمة (1-)، و لن يكون هنالك إعاقة أو تخلّف طالما كان: $T \leq 1$ -. إلاّ أن تعديل الكسب بشكل دقيق إلى الـ(1-) ليس عملياً. تكون معاملات المقارن، و بالتالي الكسب (A_o) متغيرة عادة ضمن مجال تأرجح الإشارة. للمسك فسوف تعديلاً يؤمن قيمة عظمى لـ($|T|$) مساوية الواحد يمكن أن يستحقّق ضمن مجالات جهد حيث يكون التكبير أقل من الواحد، مع نتيجة فقدان في سرعة استجابة الدارة. أكثر من ذلك، سوف لن تكون الدارة مستقرة بشكل كافٍ لحفظ (T) بشكل دقيق مساوية للـ(1-) لفترة طويلة من الزمن بدون إعادة تعديل مستكرّر. عملياً، و نتيجة لما سبق، يتمّ اختيار $|T|$ أكبر من الواحد مع السماح بمقدار قليل من التخلّف hysteresis. إن مجال الرجوع الكبير (لمسافة التخلّف) في بعض

التطبيقات لن يسمح للدارة بأن تعمل بشكل صحيح، لذلك لو كانت قيمة الإشارة peak-to-peak أصغر من (V_{pp})، فإن دارة ثبيت، التي تستجيب إلى جهد عتبة عند الصمود في أحد الاتجاهات، لن تعود إلى ما كانت عليه في البداية. بكلمات أخرى، عندما يقفز الخرج إلى مستوى جهد معين، و ليكن (V_o) مثلاً، فسوف يبقى عند هذا المستوى، و لن يعود أبداً إلى المستوى الآخر ($-V_o$).

بالمنطق نفسه الذي رأيناه في الفقرة السابقة ينتج أنه لو تجاوز (V_2) المثلاً (V_1)، يحدث هبور للخرج و تبقى (v_o) عند ($-V_o$)، حتى و لو كان هنالك بعض الضجيج متوضعاً على إشارة الدخل. طالما لم يتجاوز جهدُ الضجيج (من القمة إلى القمة) جهد الإعاقة (V_H)، فإن (v_o) لا يمكنه أن يهبط إلى أقل من (V_2)، و لذلك، يتمّ تجنّب تغيّر الحالة عكساً إلى ($+V_o$). بكلمات أخرى، يتمّ حذف تذبذب (تغيّر عدّة مرّات) الضجيج المبين في الفقرة (9-4).

إن جهد انزياح المخرج output offset لقادح شميت المبين بالشكل (4-24a) هو: $I_B R_3$، حيث (I_B) هو تيار الحياز الدخل و: $R_3 = R_1 // R_2$. إن إضافة مقاومة (R_3) على التسلسل مع إشارة الدخل (v_s) يؤدّي إلى جهد انزياح خرج قيمته ($I_B R_3$)، حيث (I_B) هو تيار انزياح الدخل. بما أنّ: $I_B < I_B$، نجد أنّ جهد الانزياح الناتج قد تمّ إنقاصه.

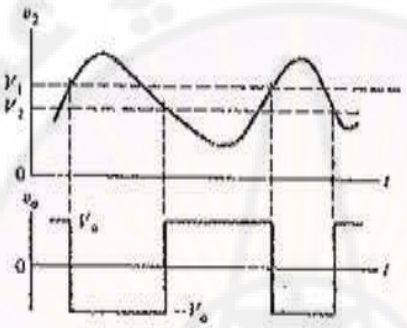
من أحد أهم الاستخدامات لقادح شميت هو تحويل جهد دخل يتغير بشكل بطيء إلى موجة خرج يتغير بشكل حدّي، يكاد يكون غير مستمرّ discontinuous، تغيّر يحدث عند قيمة محدّدة دقيقة لجهد الدخل. مثلاً، يبين الشكل (4-25) استخدام قادح شميت كدارة توليد موجة مربعة.

نلاحظ أن إشارة الدخل هي إشارة اعتباطية ما عدا أنّ لها مجالاً عريضاً من الستارجيح لحمل الدخل إلى ما وراء حدود مجال التعلّق (V_H). يكون الخرج عادة عبارة عن موجة مربعة غير متناظرة (كما هو مبين بالشكل)، حيث مطالها مستقلّ عن

مثـــال إشارة الدخل. بشكل واضح، نجد أن موجة الخرج لها حواف صاعدة و نازلة أسرع بكثير من موجة الدخل.

يمكـــن توليـــد موجات مربعة متناظرة، وذلك بجعل $V_A = 0$، فمن المعادلتين (4 – 20,21) ينتج:

$$V2 = -V1 = -R_2 \cdot V_0 / (R_1 + R_2)$$



شكل (4-25)

إنّ تطبـــيق موجة دخل جيبية ذات تردد $F = 1/T$ و مطال قمّة (V_M) على قادح شميت المذكور؛ ينتج موجة خرج مربعة متناظرة ذات نصف دور مساوياً $T/2$. مـــن الناحـــية العلمـــية فإن أزمان صعود و هبوط حواف الموجة المربعة لا تحدث بالأوقات نفسها لعبور الموجة الجيبية من الصفر، كما هو مبين بشكل مثالي في الشكل (4-23a)، و إنما تكون مزاحة بالطور بمقدار (θ)، حيث:

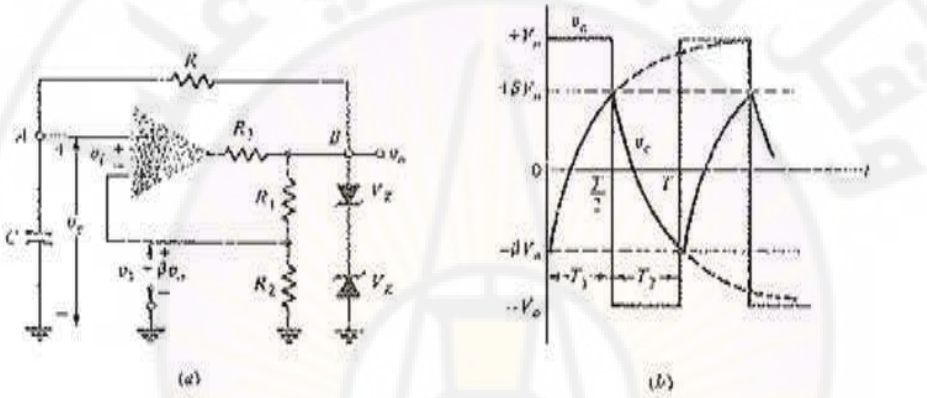
$$\theta = \sin^{-1} V_1 / V_M$$

يـــتوفّر تجاريـــاً قـــوادح شميت ذات أغراض خاصّة. تسلك الدارات المتكاملة TI 132 من عائلة TTL المنطقية كبوابة $NAND$ ذات منطق موجب مع دارة خرج مـــن الـــنوع totem-pole ومســـافة إعاقـــة $V_H = 0.8v$ (جهـــود العتبـــة:

$V_1 = 1.7v, V_2 = 0.9v$)، و حيث تحتوي الدارة المتكاملة على دارتين من هذا النوع. سنرى فيما بعد أنّ تشكيلة المقارن المتراكم المذكور هو أساس الدارة المتكاملة لمتعدّد الاهتزاز وحيد الاستقرار من النوع **TT 9600**.

4-11) مولدات الموجة المربعة والموجة المثلثية

Square-Wave and Triangle-Wave Generators



شكل (4-26)

يمكن استخدام قادح شميت العاكس للحصول على مولد موجة مربعة ذات جريان حرّ (متعدّد اهتزاز عديم الاستقرار)، و ذلك بوصل شبكة تغذية خلفية (RC) بين الخرج و الدخل العاكس. يبين الشكل (4-26a) مثل هذه الدارة التي تشير إلى أنه تمّ استبدال الإشارة الخارجية بشبكة التغذية الخلفية (RC). يُعطى جهد الدخل التفاضلي لهذا المولّد بالعلاقة التالية:

$$v_i = v_C - v_1 = v_C - \frac{R_2}{R_1 + R_2} v_o = v_C - \beta \cdot v_o \quad \cdots\cdots\cdots\cdots (4-23)$$

من خواص المقارن المثالي يكون:

$$v_o = V_z + V_D = V_o \qquad \text{if} \quad v_i < 0$$

$$vo = -Vo \qquad \text{if} \quad v_i > 0$$

لنحدد اللحظة التي يكون فيها: $v_i < 0$ أو: و $v_c < \beta \cdot v_o = \beta \cdot V_o$. عندما تتشحن المكثفة (C) أسياً باتجاه (V_o) خلال التركيبة (RC). يبقى الخرج ثابتاً عند (V_o) حتى يساوي (v_c) إلى $(+\beta V_o)$، حيث عند هذه اللحظة ينعكس خرج المقارن إلى $(-V_o)$. يتشحن الآن (v_c) أسياً باتجاه $(-V_o)$. يظهر الشكل (4-26b) أشكال موجات جهد الخرج (v_o) و جهد المكثفة (v_c). لو جعلنا الزمن $t = 0$ عندما: $v_c = -\beta V_o$ بالنسبة لنصف الدور الأوّل فسيكون لدينا (حيث يصل v_c إلى V_o أسياً بثابت زمني RC):

$$v_c(t) = V_o\left[1 - (1+\beta)e^{-t/RC}\right] \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-24)$$

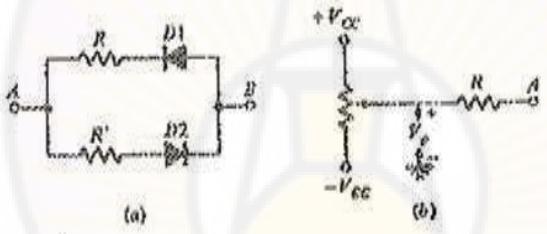
بما أنه عند: $t = T/2$ يكون: $v_c(t) = +\beta V_o$ فإننا نوجد (T) بحلّ المعادلة $(4-24)$، ينتج لدينا:

$$T = 2RC \cdot \ln\frac{1+\beta}{1-\beta} = 2RC \cdot \ln\left(1 + \frac{2R_1}{R_2}\right) \qquad \ldots\ldots\ldots\ldots (4-25)$$

نلاحظ من المعادلة $(4-25)$ أن الدور (T) مستقل عن (V_o). يمكن أن نعد مولد الموجة المربعة هذا مفيداً بشكل خاص ضمن مجال من الترددات بين $(10Hz \rightarrow 10KHz)$. تحدّ معدل التباطؤ لمكبر العمليات عند الترددات الأعلى من ميل موجة الخرج المربعة. يعتمد تناظر موجة الخرج المربعة على تماثل ثنائي زينر الموجودين في خرج الدارة.

لو كان المرغوب به الحصول على موجة متناظرة بالمطال $(\pm V_o)$ و لكنها ليست متناظرة في العرض $(T_1 \neq T_2)$، و ذلك بالنسبة للشكل (3-26)، عندها تستبدل المقاومة (R) الموصولة بين النقطتين (A, B) بالشبكة المبينة بالشكل (4-27a). إنّ هذا

بشـــابه الطـــريقة المستخدمة في دارة ذاتي الاستقرار CMOS المبينة سابقاً في الشكل (4-20). خلال الفترة الزمنية التي يكون الخرج فيها موجباً، يوصل (D_1) ويقطع (D_2). لذلـــك تـــؤول الدارة ثانية إلى الشكل (4-26) باستثناء أنّ (V_o) ينقص قليلاً بمقدار هـــبوط الجهد الأمامي على الثنائي. بما أنّ الدور هو مستقل عن الخرج (V_o)، لذلك يُعطى (T_1) بالقيمة ($T/2$) طبقاً للمعادلة (25 – 4). خلال الفترة الزمنية التي يكون الخرج فيها سالباً، يقطع (D_1) و يوصل (D_2). لذلك يكون ثابت التفريغ (أو ثابت الشـــحن باتجاه معاكس) الآن هو ($R'C$)، و بذلك يُعطى (T_2) بالقيمة ($T/2$) طبقاً للمعادلة (25 – 4) أيضاً مع استبدال (R) بـــ (R'). لو جعلنا: $R' = 2R$ نحصل على $T_2 = 2T_1$.



شكل (4-27)

طـــريقة أخـــرى للحصـــول على موجة مربعة غير متناظرة هو توصيل الشبكة المبينة بالشـــكل (4-27b) إلى النقطة (A) المبينة بالشكل (4-26a). لنفترض بداية أن مقاومة جزء الجهد صغيراً بالمقارنة مع (R) و الجهد المأخوذ بين ذراع جزئ الجهد و الأرض هو (V_p). لذلك تشحن المكثفة بثابت زمني ($RC/2$) باتجاه $(V_p + V_o)/2$، لكن هـــذه المكـــثفة (C) تفرّغ باتجاه $(V_p - V_o)/2$ (بالثابت الزمني نفسه). نتيجة لذلك نحصل على موجة غير متناظرة بـــ: $T_1 \neq T_2$.

4-11-1) مولدات الموجة المثلثية

Triangle-Wave Generators

لقد لاحظنا من الشكل (4-26b) أنّ شحن و تفريغ مكثفة يجعل الجهد (v_c) عبر طرفيها موجة مثلثية تقريباً. لجعل هذه الموجة خطيةً بشكل جيد، يتطلب شحن المكثفة بتيار ثابت، مما يؤدي إلى تغير (v_c) بشكل خطي مع الزمن (انحدار *ramp*) بدلاً من الشكل الأسي، الذي رأيناه في الشكل (4-25). يُستخدم عادة مكبر عمليات بمكثفة تغذية خلفية (C) (مكامل) لتغذية هذه المكثفة بتيار ثابت، و ذلك كما بدارة مولد الموجة المثلثية المبينة بالشكل (4-28).

بسبب من عكس الطور في مكامل مكبر العمليات، فإن خرج هذه المرحلة يغذى خلفياً إلى النهاية غير العاكسة للمقارن بدلاً من النهاية العاكسة التي ظهرت في الشكل (4-26). لذلك يسلك المقارن الآن كقادح شميت غير عاكس. في الواقع، يستخدم خرج مرحلة مكبر العمليات بدلاً من جهد المرجع (V_R) في قادح شميت.

لايجاد القيمة العظمى لموجة الخرج المثلثية نفترض أن جهد الخرج (v_o) لقادح شميت عند نهايته السالبة كبداية أي: $-(V_R + V_D) = -V_o$. بوجود دخل سالب للمكامل فإنّ خرجه $V_o'(t)$ هو عبارة عن انحدار متزايد. نحصل على الجهد عند دخل المقارن غير العاكس (v_1) باستخدام نظرية التراكم و نحصل بذلك على:

$$v_1 = -\frac{V_o \cdot R_2}{R_1 + R_2} + \frac{v_o' \cdot R_1}{R_1 + R_2} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-26)$$

عندما ترتفع (v_1) إلى (V_R) ، يغير المقارن حالته، ويصبح: $v_o = +V_o$ ، و يبدأ عندها $v_o'(t)$ بالتناقص بشكل خطي. لذلك فإنّ قمّة (V_{max}) للموجة المثلثية تحدث عندما: $v_1 = V_R$.

من المعادلة (4-26) نجد:

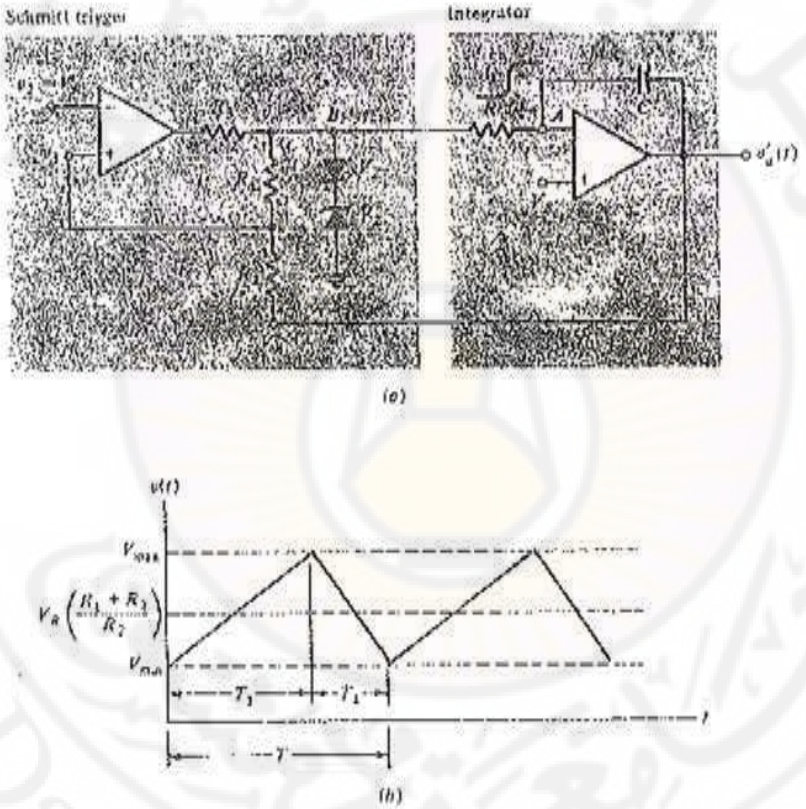
$$V_{max} = V_R \frac{R_1 + R_2}{R_1} + V_o \frac{R_2}{R_1} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-27)$$

باستخدام تحليل مماثل نحصل على القمّة (V_{min}) كمايلي:

$$V_{min} = V_R \frac{R_1 + R_2}{R_1} - V_o \frac{R_2}{R_1} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-28)$$

ومنه فإنّ تأرجح الإشارة المثلثية من القمّة إلى القمة يساوي:

$$V_{max} - V_{min} = 2V_o \frac{R_2}{R_1} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-29)$$



شكل (4-28)

يبين الشكل (4-28b) الموجة المثلثية الناتجة. نجد بشكل واضح من المعادلتين

(4 – 27,28) أن القيمة المتوسطة للموجة المثلثية يساوي إلى:

$$V_R(R_1 + R_2)/R_1$$

نلاحظ أنه لو كان: $V_R = 0$، فإنّ الموجة تتغير بين المستويين: $-V_o \frac{R_2}{R_1}$ و $+V_o \frac{R_2}{R_1}$. يتمّ التحكّم بانزياح مستوى الموجة بتعديل الجهد (V_R)، و التحكّم بتأرجح الموجة من القمة إلى القمّة بتغيير النسبة R_2/R_1 .

لنحسب الآن أزمان المسح sweep times (T_1, T_2) عندما يكون: $V_s = 0$.

يعطى تيار شحن المكثفة كمايلي:

$$i_C = C\frac{dv_C}{dt} = -C\frac{dv'_o}{dt} \quad \text{.....(4 – 30)}$$

حيث: $v_C = -v'_o$ جهد المكثفة. عندما يكون: $v_o = -V_o$، يكون: $i = -\frac{V_o}{R}$، و تكون عندها سرعة المسح الموجبة مساوية:

$$dv'_o/dt = V_o/RC$$

ومنه نجد:

$$T_1 = \frac{V_{max} - V_{min}}{V_o/RC} = \frac{2R_2 \cdot RC}{R_1} \quad \text{.....(4 – 31)}$$

حيث استخدمنا المعادلة (4 – 29) أثناء التعويض.

بما أن سرعة المسح السالبة لها القيمة نفسها التي حسبناها أعلاه فإنّ:

$$T_2 = T_1 = T/2 = 1/2F$$

حيث التردد (F) يُعطى كما يلي بعد التعويض من العلاقات السابقة:

$$F = \frac{R_1}{4R_2 \cdot RC} \quad \text{.....(4 – 32)}$$

نلاحظ أن تردد الموجة المثلثية (F) مستقل عن الجهد (V_o). يكون التردد الأعظمي للموجة المثلثية الناتجة محدوداً؛ إما من قبل معدل التباطؤ للمكامل؛ أو من تيار

خسرته الأعظمي، الذي يحدّد معدّل شحن المكثفة (C). المسح الأبطأ يكون محدوداً من قبل تيار الانحياز لمكبر العمليات. من الناحية العملية، نحصل على تغيرات في التردد بمقدار عشرة مرّات لكل تغير عن طريق تغيير سعة المكثفة بالمقدار (10)، و نزيد التردد ضمن مسافة التردد العشرية هذه بتغيير مستمّر للمقاومة (R).

4-11-2) تعديل مردود الدورة

Duty-Cycle Modulation

لو رغبنا بمسافات مسح غير متساوية ($T_1 \neq T_2$)، عندها يمكن استبدال المقاومة (R) المبينة بالشكل (4-28a) بالشبكة التي رأيناها في الشكل (15-27a). يمكن استخدام طريقة أخرى لتحقيق ذلك، و هو بتطبيق جهد متغير ($V_S \neq 0$) على النهاية غير العاكسة للمكامل، كما هو مبين بالشكل (4-28a). تصبح سرعة المسح الموجبة الآن:

$$(V_o + V_S)/RC$$

وسرعة المسح السالبة (أو ميل الانحدار السالب):

$$(V_o - V_S)/RC$$

إلا أن مطال الموجة المثلثية من القمة للقمّة لا يتأثر بجهد التحكم بالمسح (V_S). لذلك نجد:

$$\frac{T_1}{T_2} = \frac{V_o - V_S}{V_o + V_S} \quad \text{.....(4-33)}$$

يمكن البرهان (ينجز من قبل الطالب): إن تردد الاهتزاز في هذه الحالة يعطى من المعادلة (4-32) بعد ضربها بالحدّ: $\left[1 - (V_S/V_o)\right]$. نحصل على تردد أخفض عندما يكون $V_S \neq 0$.

يعرّف مردود الدورة (δ) لمهتز موجة مربعة أو مثلثية بأنه يساوي: (T_1/T)، حيث: $T = T_1 + T_2$. فمن المعادلة (4-33) نجد:

$$\delta = \frac{T_1}{T} = \frac{1}{2}\left(1 - \frac{V_S}{V_o}\right) \quad \text{.....(4-34)}$$

يدعى النظام المبين بالشكل (4-28) بإضافة (V_S) بمعدّل مردود الدورة. يتغير مردود الدورة خطياً مع (V_S) و يمتد من ($V_S = V_o$ for 0) إلى ($V_S = 0$ for 1/2) إلى ($V_S = -16$ for 1).

4-11-3) المهتز المحكوم بالجهد (VCO)

Voltage-Controlled Oscillator (VCO)

نلاحظ أن (V_S) في الشكل (4-28) لا يعمل على تعديل مردود الدورة فقط وإنما يؤثر أيضاً على دور الإشارة $T = 1/F$.

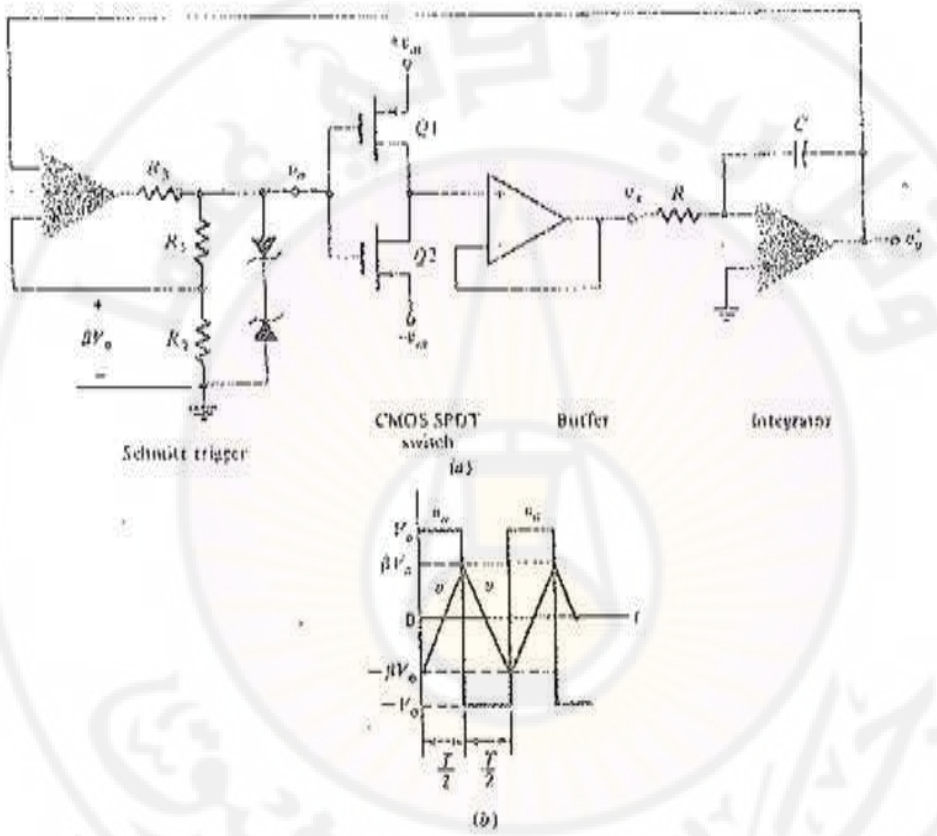
إنّ هذا مثال على عملية التبديل من جهد إلى تردد أو (*VCO*). إلا أنه من ناحية أخرى، لا يكون تغير التردد مع (V_S) خطياً، و كما رأينا سابقاً فإنّ التردد يعتمد على الحدّ: $\left[1-(V_S/V_o)^2\right]$.

يبين الشكل (4-29a) نظاماً للحصول على مولد موجة مربعة أو مثلثية يعتمد فيه التردد خطياً على ما يسمّى بجهد التعديل (v_m). يتشكل القاطع *CMOS* من ترانزيستورين (Q_1, Q_2) يعملان كقاطع من النوع (*SPDT*) Single – Pole double throw ... . مرحلة العازل المبينة بالشكل هي عبارة عن تابع جهد Voltage Follower يقود مكاملاً بدءاً من ممانعة منخفضة. يختلف هذا النظام وظيفياً عن ذلك المبين بالشكل (4-28) بأنّ سرعة المسح الآن تتحدّد من قبل (v_m)، لكن يستمرّ مطال الموجة بالثبات و يتعلّق فقط بمعاملات المقارن، كما كان في الشكل (4-26)، ولتكن $\pm \beta \cdot V_o$. نحصل على الجهد السالب ($-v_m$) من مكبر عمليات عاكس ذي كسب واحدي.

لنفرض جدلاً أن خرج مقارن شميت هو: $v_o = V_o$، حيث تتجاوز (V_o) القيمة العظمى لـ (v_m). لذلك، بالنسبة للقاطع *CMOS*، يكون بهذه الحالة (Q_1) بحالة قطع Off و (Q_2) بحالة وصل On، وبذا يكون دخل المكامل (v_x) (وهو خرج تابع

الجهد بالوقت نفسه) عند القيمة $(-v_{in})$. لذلك نجد أن $v_o'(t)$ يتزايد خطياً مع سرعة المسح v_{in}/RC (v/S) حتى يصل (v_o') إلى مستوى العتبة للمقارن:

$$\beta \cdot V_a = V_a \cdot R_2/(R_1+R_2)$$



شكل (4-29)

عندما يغير خرج شميت حالته إلى: $v_o = -V_a$ كما هو مبين بالشكل (4-29b). هذه الحالة يكون (Q_1) بحالة وصل ON و (Q_2) بحالة قطع Off: ويصبح خرج القاطع

CMOS ($+v_m$)، منتجاً انحدار سالب خطي ذي جهد: $v_o' = -v_m t / RC$ حتى يصل (v_o') إلى مستوى العتبة السالب $-\beta \cdot V_o$.

بشكل واضح، نجد أنّ نصفي الدور متماثلان، يكون فيهما:

$$\frac{v_m}{RC}\frac{T}{2} = \beta \cdot V_o - (-\beta \cdot V_o) = 2\frac{R_2}{R_1 + R_2} \quad \ldots\ldots\ldots\ldots\ldots\ldots (4-35)$$

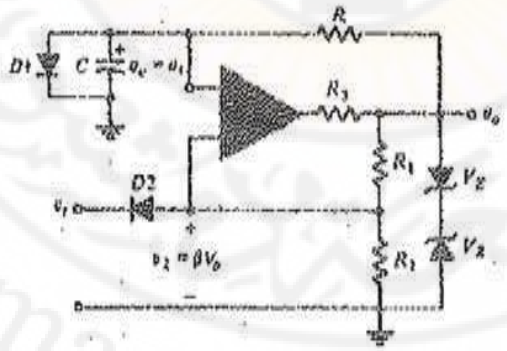
ومنه نجد أنّ تردد الاهتزاز المطلق بالعلاقة $F = 1/T$ يساوي:

$$F = \frac{R_1 + R_2}{4R \cdot C \cdot R_2}\frac{v_m}{V_o} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-36)$$

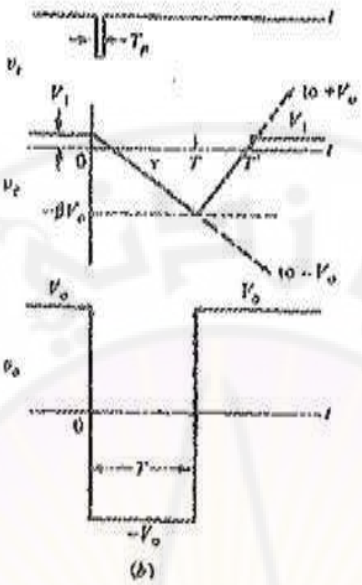
نلاحظ أن تسرد النظام (VCO) يتغير خطياً مع جهد التعديل (v_m). وجد عملياً أنّ هذه الخطية تمتد على مدى أكثر من ثلاثة أضعاف عشرية three decades (من أقل من 2mV إلى أعلى من 2v تقريباً). نقول أخيراً إنّ النظام المبين بالشكل (4-29) يولّد موجة مربعة أو مثلثية معدّلة ترددياً.

4-12) مولدات النبضات

Pulse Generators



(a)



شكل (4-30)

يبين الشكل (4-30a) تعديلاً لمولد الموجة المربعة المبين بالشكل (4-26) ليعمل مستقرّ اهتزاز وحيد الاستقرار، و ذلك بإضافة ثنائي تحديد clamping Diod (D_2) عملي التوازي مع المكثفة (C). تطبق عند تشغيل الدارة نبضة قدح سالبة ضيّقة (v_i) على النهاية غير العاكسة عن طريق ثنائي (D_2). لمعرفة كيفية عمل الدارة، سنفترض أنّهـا في حالتها المستقرّة عند خرج: $v_o = +V_o$ مع تحديد الجهد $V_1 \approx 0.7v$ نتيجة الثنائي (D_1) الذي هو الآن بحالة ON (مع الانتباه إلى أنّ: $\beta \cdot V_o > V_1$). إذا كان مطـال القـدح أكبر من: $\beta \cdot V_o - V_1$، فإنّ ذلك سيؤدي بالمقارن ليبدّل إلى خرج مسـاوٍ لـ: $v_o = -V_o$. كما هو مبين بالشكل (4-30b)، فإن المكثفة الآن سوف

تشحن أسياً بثابت زمني $\tau = RC$ خلال المقاومة (R) باتجاه $(-V_o)$ بسبب أن الثنائي (D_1) أصبح بحالة انحياز عكسي.

عندما يصبح (v_C) أكثر سلبية من $(-\beta \cdot V_o)$، فإنّ خرج المقارن يبدّل عندها حالته إلى الحالة الأولى $(+V_o)$. يبدأ الآن المكثف الشحن باتجاه $(+V_o)$ خلال (R) حتى يصل (v_C) إلى (V_1) و تصبح المكثفة محدّدة ثانية عند الجهد $v_C = V_1$. يمكننا بسهولة (وظيفة للطالب) إيجاد عرض النبضة الناتجة في الخرج (T)، و المساوي إلى:

$$T = RC \ln \frac{1 + V_1 / V_o}{1 - \beta} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-37)$$

لو كان مثلاً: $V_o >> V_1$; $R_2 = R_1$ بحيث تكون: $\beta = \frac{1}{2}$ عندها نجد:

$$T = 0.69RC \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-38)$$

يجب على عرض نبضة القدح (T_p) ان تكون أصغر بكثير من عرض نبضة الخرج الناتجة. لا يعد وجود الثنائي (D_2) ضرورياً لعمل الدارة؛ و إنما هو يخدم لتجنّب العمل السيء للدارة نتيجة احتمال وجود قفزات ضجيج موجبة noise spikes على خط القدح.

بما أن متعدّد الاهتزاز ذا الطلقة الواحدة (وحيد الاستقرار one-shot) يولد موجة مستطيلة تبدأ عند لحظة معينة من الزمن، و بذلك تستخدم لتشغيل to gate أجزاء أخرى من نظام معين، لذلك يدعى أحياناً بدارة التشغيل gating circuit. بشكل آخر، بما أنه يولّد عبوراً سريعاً عند زمن محدّد مسبقاً predetermined (T) يأتي بعد قدح دخله، فهو يسمّى نتيجة لذلك بدارة التأخير الزمني time delay circuit.

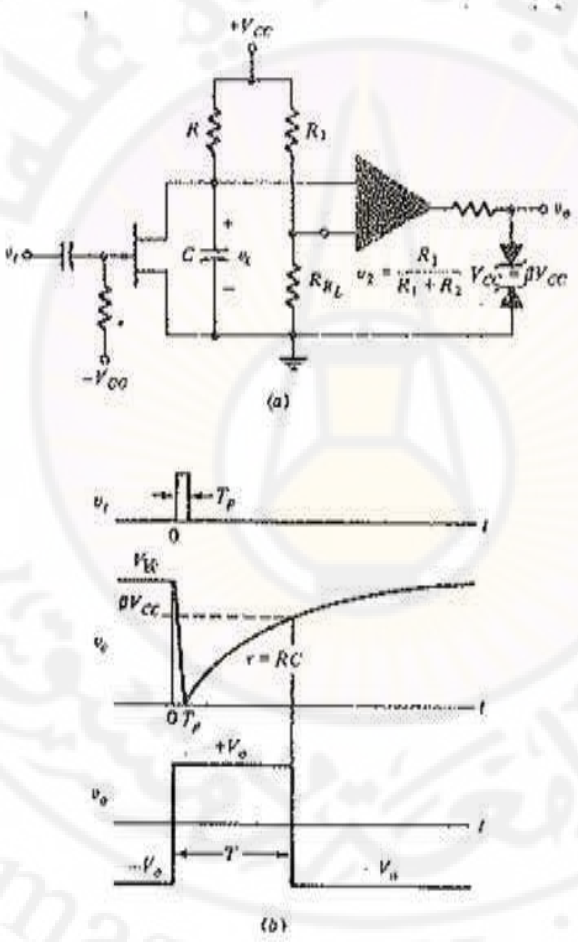
نلاحظ أن جهد المكثفة (v_C) في الشكل (3-30b) لا يصل إلى قيمته الساكنة $v_C = V_1$ حتى الزمن $T' > T$. لذلك يوجد ما يسمّى بزمن الاستعادة recovery time $(T' - T)$ حيث لا يجب قدح الدارة ثانية خلاله. بكلمات أخرى، يجب تأخير

نبضـــة القـــدح التالية عن النبضة السابقة بمقدار (T') ثانية على الأقل. هنالك دارات وحيدة استقرار ذات زمن استعادة أسرع يمكن أن تدرس فيما بعد.

متعدد اهتزاز وحيد استقرار قابل لإعادة القدح

A Retriggerable Monostable Multivibrator

يبين الشكل (4-31a) مثل هذه الدارة.



شكل (4-31)

في الحالة الساكنة (قبل تطبيق القدح) يكون الترانزيستور JFET بحالة قطع Off بسبب الانحياز العكسي لجهد البوابة — منبع ($-V_{cc}$). تشحن المكثفة إلى جهد التغذية (V_{cc}) بحيث يكون الجهد عند النهاية العاكسة للمقارن مساوياً $v_c = V_{cc}$. يكون جهد دخل النهاية غير العاكسة ثابتاً، يساوي: $\beta \cdot V_{cc} = V_{cc} \cdot R_2 / (R_1 + R_2)$. بما أنّ: $v_c > \beta \cdot V_{cc}$، يكون خرج المقارن عند مستواه المنخفض أي: $v_o = -V_o$.

بفرض أنه عند الزمن $t = 0$، طبقت إشارة قدح موجبة ضيقة (v_i) بمطال نبضي يحدود (V) تقريباً. عند ذلك يوصل الـ (JFET) بتيار ثابت كبير، ويفرغ المكثفة (C) بشكل سريع و خطي باتجاه الأرض، بالنسبة لجهود صغيرة نسبياً لا يهبط (v_c) بشكل خطي، لكنه يميل إلى الصفر أسياً بثابت زمني $r_{ds}(On) \cdot C$. يبين الشكل (4-31b) أشكال موجات (v_c ، v_o). حالما يهبط (v_c) تحت القيمة ($\beta \cdot V_{cc}$)، يغير خرج المقارن حالته إلى مستواه العالي: $v_o = +V_o$.

نحسن نفترض أن عرض نبضة القدح (T_p) هو عريض بشكل كاف بحيث يكون: $v_c \approx 0$ في نهاية إشارة الدخل. معنى ذلك أنه عند الزمن: $t = T_p$ تشحن المكثفة أسياً بثابت زمني (RC) باتجاه (V). عندما يصبح: $v_c = \beta \cdot V_{cc}$، يبدّل المقارن حالته ثانية، و لأجل $v_c > \beta \cdot V_{cc}$، يبقى (v_o) عند القيمة ($-V_o$)، مولّداً موجة تشغيل موجبة Positive gating Waveform بعرض (T) كما هو مبين بالشكل (4-31b). يمكن البرهان أنّ:

$$T = RC \ln\left(1 + \frac{R_2}{R_1}\right) \quad \text{.....(4-38)}$$

عند برهاننا أو اشتقاقنا لهذه المعادلة يجب أن نفترض أنّ: $T \gg T_p$، و الاشتقاق التقريبي الأفضل هو إضافة (T_p) إلى الجانب اليميني للمعادلة (4-38).

نلاحظ أنه بخلاف معظم تشكيلات وحيد الاستقرار (مثلاً ذلك المبين بالشكل (4-30)، لا يلزم زمن استعادة قبل أن يتمكّن النظام المبين بالشكل (4-31) من القدح

ثانية. لو ظهرت نبضة دخل موجبة ثانية عند أي زمن (t') (أقل أو أكبر من T)، فإن الترانزيستور JFET ينقص الجهد على طرفي (C) إلى الصفر و أشكال الموجات المبينة بالشكل (4-31b) تتولّد ثانية عند $t = t'$ بدلاً من $t = 0$. لذلك تبدأ مسافة تشغيل جديدة عند $t = t'$. تدعى مثل هذه الدارة متعدد الاهتزاز وحيد الاستقرار القابل لإعادة القدح Retriggerable monostable multi.

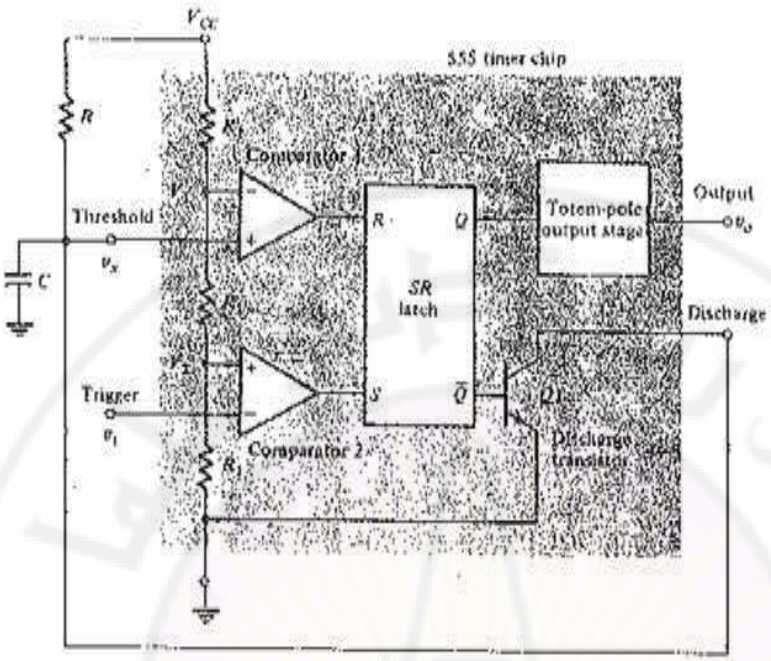
4-13) المؤقت الزمني المتكامل IC 555

The 555 IC Timer

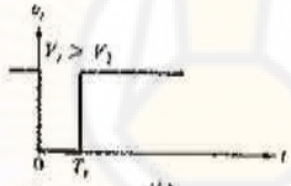
يستخدم المؤقت الزمني المتكامل (555) بشكل واسع كمتعدّد اهتزاز وحيد استقرار أو عديم الاستقرار. تتوفر مثل هذه الدارة المتكاملة عند كثير من الصانعين بتكنولوجيا ثنائي القطبية bipolar أو بتكنولوجيا *CMOS*. يبين الشكل (4-32) التشكيلة الأساسية لهذا المؤقت الزمني، و يتبين أنه يشتمل على مقارنين، مثبت *SR latch*، ترانزيستور تفريغ (Q_1)، و مرحلة خرج من النوع أحادي القطبية totem-pole. باستخدام الجهد $V_{cc} = 5v$، يكون المؤقت متوافقاً compatible مع سلسلة 54/74 للعائلات المنطقية *TTL* و *CMOS*.

وصلت الدارة المبينة بالشكل (4-32a) كمتعدد اهتزاز وحيد الإستقرار، حيث نجد أن المقاومة (R) و المكثفة (C) عبارة عن عناصر خارجية عن الدارة المتكاملة، و تتحدّد قيمهما حسب عرض نبضة الخرج المطلوبة. تنعز المقاومات الداخلية المتساوية الثلاث (R_1) جهود مرجعية (V_1,V_2) للمقارنين (1,2)، حيث نلاحظ أنّ:

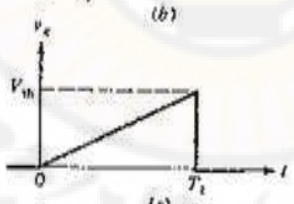
$$V_1 = 2V_{cc}/3 \quad , \quad V_2 = V_{cc}/3$$


555 timer chip
Comparator 1
Comparator 2
SR latch
Totem-pole output stage
Output
Threshold
Trigger
Discharge
Discharge transistor
R
C

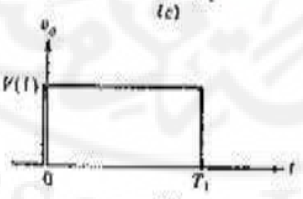
(a)


$V_1 > V_3$
0
T_1
t

(b)


V_{th}
0
T_1
t

(c)


V(1)
0
T_1
t

(d)

شكل (4-32)

لا يمكـــن ضبط قيمة المقاومة (R_1) بشكل دقيق داخل الدارة المتكاملة بسبب طبيعة التكنولوجيا، و لكن يمكن ضبط نسبة المقاومات بشكل دقيق بحيث نحصل على قيم لـــ (V_1, V_2) بشكل دقيق. لنحلّل عمل الدارة:

قبل تطبيق جهد القدح (V_i)، تكون دارة التثبيت ***SR latch*** بحالة راحة reset بمستويات خرج: $Q = V(0)$ و $\overline{Q} = V(1)$. لذلك تجعل هذه المستويات جهد الخرج: $v_o = V(0) \approx 0$ و تسبب للترانزيستور (Q_1) أن يكون بحالة إشباع، حاعلاً جهـــد العتبة للمقارن الأول: $v_X \approx 0$. بما أن: $v_X < V_1$، يكون خرج المقارن الأول عند: $V(0)$، و يكون خرج المقارن الثاني أيضاً عند $V(0)$ طالما: $v_i > V_2$.

الآن، عند الزمن $t = 0$ ، فإن تطبيق نبضة قدح $v_i < V_2$ يؤدّي بخرج المقارن (2) ليصـــبح: $V(1)$، عـــندها يصبح المثبّت ***Latch*** بحالة وضع Setting. من ذلك نجد: $Q = V(1)$ و $\overline{Q} = V(0)$، مما يجعل الخرج: $v_o = V(1)$ و يقطع بذلك (Q_1) . تشـــحن مكـــثفة التوقيت (C) باتجاه (V_{cc}) بثابت زمني: $\tau = RC$. عندما تصل (v_X) إلى (V_1) عند: ($t = T_1$) يبدّل المقارن (1) وضعه و يصبح خرجه على $V(1)$. يـــؤدي هـــذا العـــبور إلى إعادة وضع resets المثبت مما يعيد خرج (v_o) إلى مستواه الأصـــلي $V(0)$. تعمل مقاومة الإشباع المنخفضة لـــ(Q_1) على تفريغ المكثفة (C) بسرعة. يظهر الشكل (4-32b,c,d) أشكال الموجات للجهود (v_i, v_X, v_o).

يـــتحدّد عـــرض النبضة الناتجة (T_1) بواسطة الزمن اللازم لجهد المكثفة (v_X) لتشحن إلى (V_1). فلأجل:

$$0 \le t \le T_1$$

يكون جهد المكثفة:

$$v_X = V_{cc} - [V_{cc} - V(0)]e^{-t/RC} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-39)$$

بحلّ المعادلة (4 – 39)، عندما: $t = T_1$ عندما: $v_X(T_1) = V_1 = 2V_{cc}/3$ نجد:

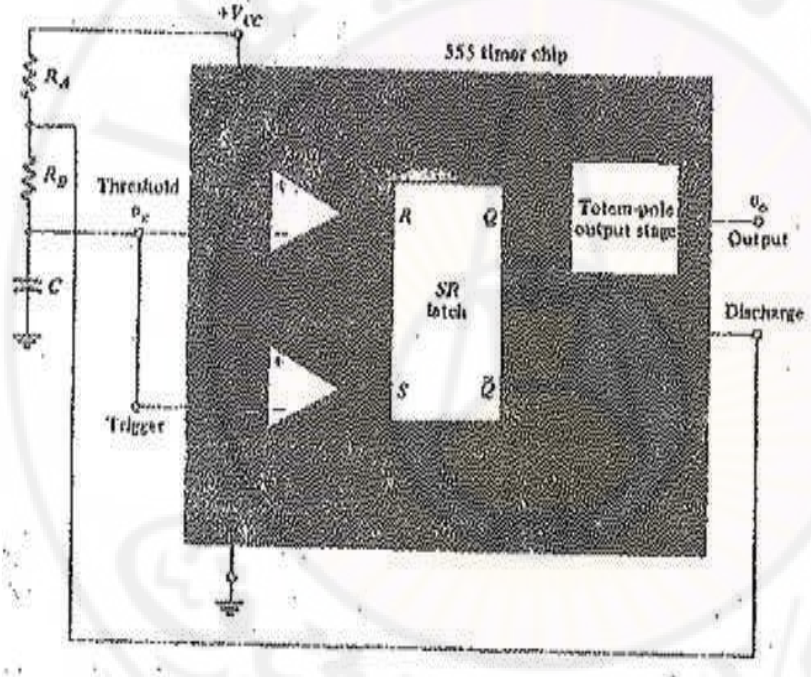
$$T_1 = RC \ln \frac{V_{cc} - V(0)}{V_{cc}/3} \quad \ldots\ldots(4-40)$$

لو كان: $V(0) = 0$ تصبح المعادلة (4 – 40) عندما كمايلي:

$$T_1 = RC \ln 3 = 1.1RC \quad \ldots\ldots(4-41)$$

4-13-1) متعدد الاهتزاز عديم الاستقرار

The Astable Multivibrator



شكل (4-33)

يبين الشكل (4-33) توصيل الموقت الزمني (555) كمتعدد اهتزاز عديم الاستقرار. نلاحظ، و كما في الشكل (4-32)، أن العناصر و التوصيلات الخارجية مبينة خارج الصندوق المهشر الذي يحدد الدارة المتكاملة بعناصرها الداخلية.

لنفرض أنه، عند الزمن $t = 0$ كان $v_X = V_1$، يؤدي ذلك إلى جعل المقارن (1) يبدّل حالته و يجعل خرجه مساوياً $V(1)$. يصبح المثبت الآن بحالة إعادة و وضع reset ، و بذلك يتشبع الترانزيستور (Q_1) و يفرّغ المكثفة (C) خلال المقاومة (R_B).

عند الزمن: $t = T_1$، يكون جهد العتبة: $V_2 = V_{CC} / 3$ و يصبح خرج المقارن (2) عند المستوى $V(1)$، مما يؤدي إلى وضع Sets المثبت. عندها يقطع الترانزيستور (Q_1)، و تشحن المكثفة (C) باتجاه (V_{CC}) خلال المقاومة $(R_A + R_B)$.

عند الزمن: $t = T_2$، يكون الجهد: $v_X = V_1$، مما يؤدي إلى عبور في المقارن (1) ، و بذلك تكتمل الدورة، و بعدها تعيد نفسها من جديد، مما يعطي موجة مربعة عند الخرج (v_o). يمكن البرهان (من قبل الطالب) على أنّ فترة دوام النبضة تساوي إلى:

$$T_1 = R_B C \cdot \ln 2 \quad , \quad T_2 - T_1 = (R_A + R_B) C \cdot \ln 2 \quad \cdots\cdots\cdots\cdots (4-42)$$

أثناء برهان العلاقة (4 – 42) افترضنا أنّ $V(0) = 0$ كما بالفقرة السابقة.

نلاحظ من العلاقة (4 – 42) أن الموجة المربعة الناتجة ليست متناظرة، و ذلك بسبب اختلاف الثوابت الزمنية خلال الشحن والتفريغ.

لحساب تردد الاهتزاز لهذه الموجة المربعة الناتجة نكتب:

$$T_o = T_2 = (R_A + 2R_B) C \cdot \ln 2$$

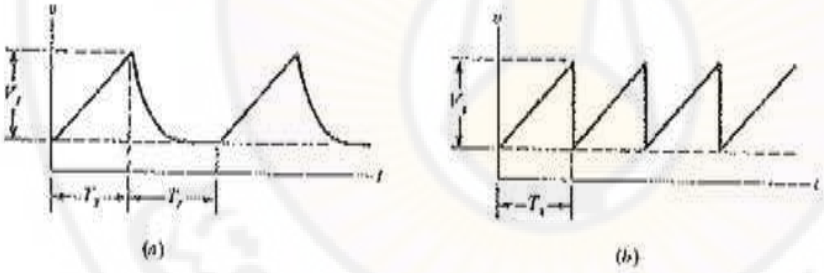
ومنه:

$$F_o = \frac{1}{T_2} = \frac{1}{(R_A + 2R_B) C \cdot \ln 2} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (4-43)$$

4-14) مولدات جهد القاعدة الزمنية

Voltage Time-Base Generators

يعد مولد القاعدة الزمنية الخطي دارة تقدّم موجة خرج حيث يظهر جزءاً منها تغيراً خطياً في الجهد أو التيار مع الزمن. أحد التطبيقات الهامة جداً لمثل هذه الموجة هو استخدامها في راسم الإشارة ذي الأشعة المهبطية *CRT*، و ذلك بتطبيقها على مجموعة صفائح الانحراف لجعل حزمة الالكترونات تمسح sweep شاشة الراسم أفقياً بشكل منتظم، لذلك يدعى جهد هذه الدارة بجهد المسح sweep voltage. يوجد، بالطبع، العديد من التطبيقات الأخرى لدارات القاعدة الزمنية مثل، شاشات الرادار والتلفاز، و القياسات الزمنية الدقيقة، و في التعديل الزمني time modulation.



شكل (4-34)

يبين الشكل (4-34a) شكلاً نموذجياً لجهد القاعدة الزمنية. يبدأ الجهد من قيمة ابتدائية معينة، و يتزايد خطياً مع الزمن إلى مطال أعظمي (V_s)، حيث يهبط بعد ذلك إلى قيمته الابتدائية. يتطلب الجهد زمناً (T_r) ليعود إلى القيمة الابتدائية، و يسمّى هذا الزمن بزمن الاستعادة restoration time أو زمن العودة return time أو زمن

الطيران العكسي flyback time. غالباً ما يكون شكل الموجة أثناء عودتها و المدة اللازمة لذلك (T_2) غير مهمّين.

في بعض الحالات، يلزم أن يكون زمن العودة قصيراً جداً مقارنة مع الزمن المشغول خلال الجزء الخطي من الموجة. لذلك يبين الشكل (4-34b) مثل هذه الموجة. هذا الشكل يقودنا إلى تصميم ما يسمّى بمولّد موجة سن منشار sawtooth أو مولد الموجة المنحدرة ramp. تدعى الموجة المبينة هذه بموجة المسح sweep wavform حتى ولو كانت التطبيقات المستخدمة فيها لا تشتمل على مسألة التحكم بانحراف الحزم الالكترونية.

نلاحظ، بشكل واضح، أن الموجة المثلثية المبينة بالشكل السابق (4-28b) هي موجة مسح بزمن مسح (T_1) و زمن عودة (T_2). نحصل على شكل موجة سن منشار بجعل $T_2 << T_1$. بالطبع، لا يمكن لزمن العودة أن ينقص إلى الصفر بسبب الحدود العملية لمعدّل تباطؤ المكامل أو بسبب تيار الخرج الأعظمي (I)، حيث إن سرعة المسح تساوي: $dv/dt = I/C$.

4-14-1) مولدات المسح

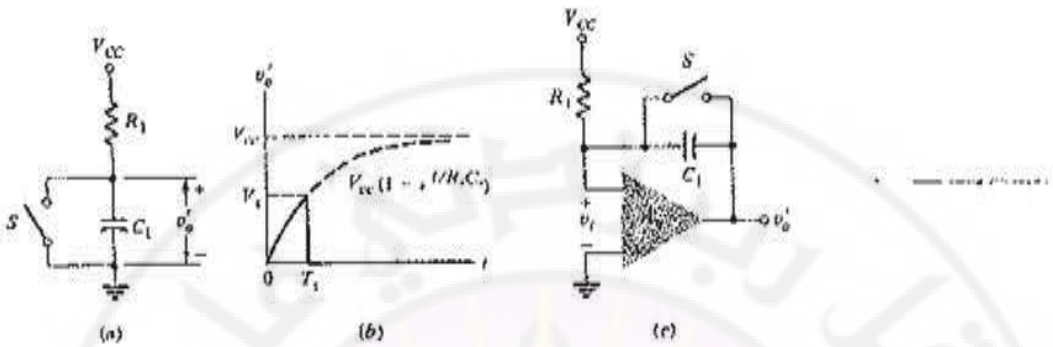
Sweep Generators

يبين الشكل (4-35a) أبسط طريقة للمسح، و ذلك بشحن مكثفة (C_1) خلال مقاومة (R_1) من قبل جهد تغذية (V_{cc}).

عند الزمن: $t = 0$ يفتح القاطع (S) و نحصل على جهد المسح $v'_0(t)$ كما يلي:

$$v'_0 = V_{cc}\left(1 - e^{-t/R_1C_1}\right) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-44)$$

سنفاضي حالياً عن نوع القاطع (S). بعد الزمن (T_s)، عندما يصل مطال المسح إلى V_s، يغلق القاطع ثانية. نتيجة لذلك، يظهر الشكل (4-35b) موجة المسح الناتجة (بفرض أنّ مقاومة القاطع تساوي الصفر).



شكل (4-35)

نلاحظ أن جهد المسح هو أسّي و ليس خطياً. في حالة راسم الإشارة ذي الأشعة المهبطية، من الضروري أن تكون سرعة المسح ثابتة. لذلك، يمكننا أن نعرّف الآن الانزياح deviation عن الخطية لموجة معينة عن طريق ما يسمّى بخطأ الميل أو خطأ سرعة المسح Slope or Sweep – speed error e_s كما يلي:

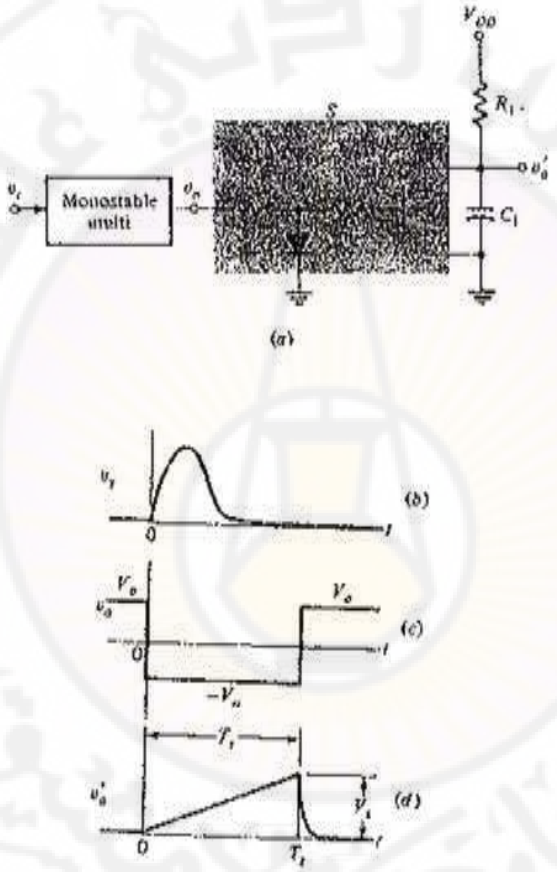
$$e_S = \frac{\textit{Difference in Slope at beginning and end of Sweep}}{\textit{Initial Value of Slope}} \quad \cdots(4-45)$$

لو طبّقنا هذا التعريف على المعادلة (4-44) فسوف نجد (تترك مسألة للطالب) أنّ استقلالية الموجة عن الثابت الزمني بالنسبة لمطال مسح ثابت (V_s) و جهد تغذية مستمرّة (V_{cc})، يُعطى:

$$e_S = \frac{V_s}{V_{cc}} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots(4-46)$$

نلاحظ من الشرح السابق، أنّ الخطية تتحسّن عندما تتناقص النسبة: V_s / V_{cc}. لذلك يمكن للدارة المبينة بالشكل (4-35a) أن تكون مفيدة فقط في التطبيقات التي

تتطلب جهود مسح من مرتبة الفولت أو عشرات الفولت. مثلاً، يمكن الحصول على جهد مسح (20v) بخطأ سرعة مسح أقل من 10% باستخدام جهد تغذية بقيمة (200v) على الأقل. بالأسلوب نفسه، تحتاج جهود قاعدة زمنية من مرتبة مئات الفولت إلى جهود تغذية من مرتبة آلاف الفولت، و الذي هو غير ملائم من الناحية العملية.



شكل (4-36)

يمكن الحصول على تحسين كبير جداً في الخطيّة باستخدام مكامل ميلر باستخدام مكبر

العمليات، حيث يبين الشكل (4-35c) مثل هذه الدارة. لو كانت قيمة كسب الجهد للمكبر (A_v)، و لو كانت مقاومة الدخل للمكبر ($R_i = \infty$)، و مقاومة الخرج له ($R_o = 0$)، فإنه يكون: $v_i = V_s / A_v$. $v_o' = A_v \cdot v_i$. أي إن: عندما يكون مطال المسح لخرج المكبر هو (V_s). لذلك، من المعادلة (4-46)، نجد أنّ:

$$e_s = V_s / A_v \cdot V_{cc}$$

والذي يشير إلى أنّ:

$$e_s(of\ figure\ 4-35c) = \frac{1}{A_v} e_s(of\ fig.\ 4-35a) \quad \ldots\ldots\ldots\ldots\ldots\ldots (4-47)$$

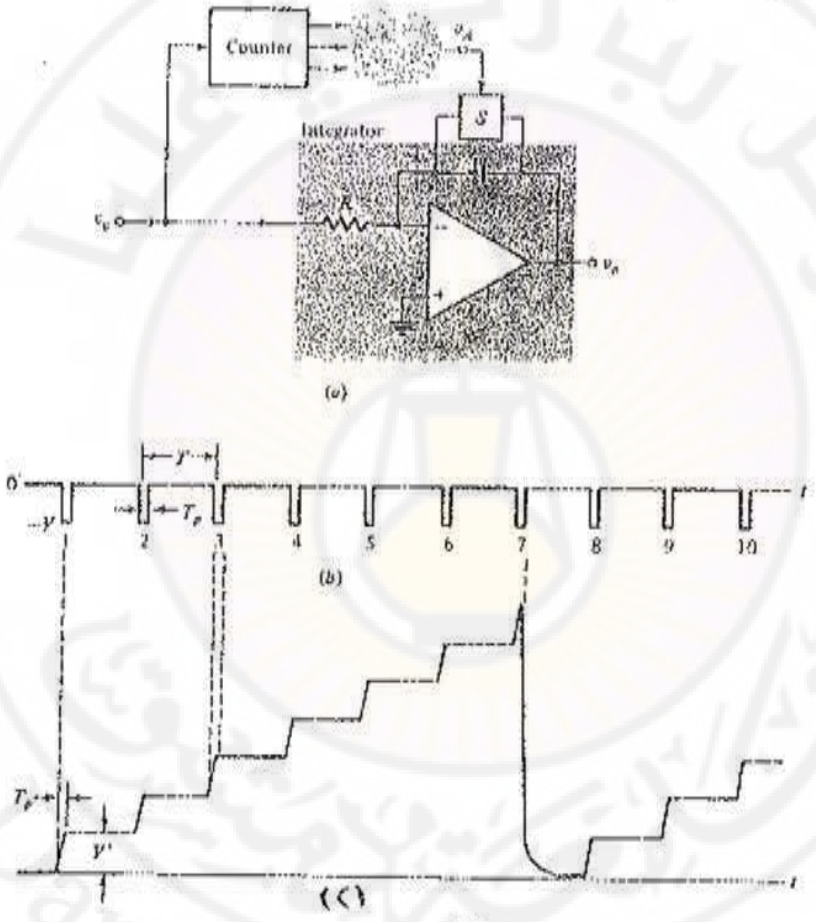
بما أنّ: $A_v \approx 10^5$ لمكبر العمليات، فإنّ الدارات المتكاملة (مكبرات العمليات) تولّد جهود انحدار بالغة الخطية.

يمكن للقاطع (S) أن يكون ترانزيستور (JFET) مقاد من مولّد بوّابة gate generator، كما هو مبين بالشكل (4-36a) (و هو موافق للشكل 4-35a). يبين الشكل (4-36b) إشارة الصورة Video (v_s). تكبّر هذه الإشارة لتشكل إشارة القدح (v_i) لمتعدّد الاهتزاز أحادي الاستقرار Mon - multi ، حيث يقدّم موجة خرج (v_o) مبينة بالشكل (4-36c). هناك فترة تأخير صغيرة delay (غير مبينة بالشكل) بين بداية النبضة شكل (4-36b) وبداية نبضة البوابة شكل (4-36c). في الحالة الساكنة يكون (Q) بحالة وصل ON بسبب أنّ: $v_o = V_o$ ، و بذا تحفظ شحنة المكثفة قريبة من الصفر حيث إنّ: $R_{ds}(ON) << R_1$. خلال مسافة نبضة البوابة (T_p) يقطع الـ FET نتيجة جهد البوابة ($-V_o$) فتشحن المكثفة مولدة جهد المسح (v_o') شكل (4-36d). في نهاية الفترة (T_p)، يعود (v_o) إلى المستوى ($+V_o$)، حيث يقود الترانزيستور FET إلى حالة الوصل ON ، مفرغاً بذلك المكثفة بسرعة خلال زمن قصير، مثلما تمّ شرحة بالنسبة للموجة (v_o) في الشكل (4-31b). (يمنع الثنائي D بوابة الترانزيستور (Q) من استمرار تيار زائد عن الحدّ).

4-15) مولدات الخطوة (الموجة الدرجية)

Step (staircase) Generators

يستخدم التنفيذ البسيط المبين بالشكل (4-37a) لتوليد موجة درجية مبينة بالشكل (4-37c). يطبق قطار من نبضات ساعة سالبة (v_p) كما بالشكل (4-37b) على مكامل يستخدم مكبر عمليات.



شكل (4-37)

يرتفع الخرج (v_o) للمكامل خطياً خلال فترة قصيرة (T_p) عند كل نبضة، و يبقى ثابتاً بعد ذلك بين النبضات المتتالية شكل (4-37c). لو كان: $T_p << T$ (حيث

T دور نبضات الساعة) فإنّ الموجة (v) تصل إلى شكل درجي مثالي.

نلاحظ أن العدّاد و القاطع (S) المبينين بالشكل (4-37a) لا يلعبان دوراً في تشكيل الموجة الخطوية، و هما لازمان فقط لإعادة وضع (v_o) إلى الصفر بعد عدد مرغوب فيه من الخطوات. بفرض أن (V) هو مطال النبضة، فإن سرعة المسح هي: V/RC ، و بذا ارتفاع كل خطوة يُعطى كما يلي:

$$V' = \frac{V \cdot T_p}{RC} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4-48)$$

لو كان المرغوب فيه انهاء الدرج Staircase بعد سبعة خطوات مثلاً، عندها يجب استخدام عدّاد تعرّجي ripple counter في النظام. يطبق خرج كل من الفلابات الثلاثة على بوابة AND (شكل 4-37a). بعد النبضة السابعة يحدث إنهاء للعدّ و يصبح خرج البوابة AND (v_4) بمستوى منطقي عالٍ يبقى عليه حتى بداية النبضة الثامنة. تستخدم الموجة الناتجة للتحكّم بالقاطع (S)، الذي يفرّغ المكثفة (C) بسرعة إلى الصفر، كما هو مبين بالشكل (4-37c). يتمّ إنجاز إعادة الوضع Resetting عند أي خطوة مرغوبة بتعديل العدّاد التعرّجي ببوابة تغذية خلفية ملائمة (كما هو معروف بالدارات المنطقية).

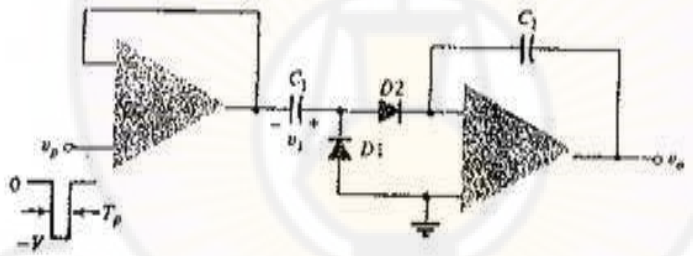
4-15-1) عداد التخزين

A Storge Counter

إنّ التغير من خطوة إلى خطوة تالية (شكل 4-37c) يحدث بزمن (T_p) أي خلال عرض نبضة واحدة. يمكننا الحصول على ارتفاع حادّ أكبر عند كل خطوة، و ذلك بتطبيق دارة عدّاد التخزين المبينة بالشكل (38-4). لفهم عمل النظام سنفترض أن المكثفة (C_1) غير مشحونة بينما المكثفة (C_2) مشحونة إلى جهد (v). تؤدي نبضة دخل معاكسة على النظام إلى شحن (C_1) من خلال الثنائي (D_1). يكون الثابت الزمني الذي تتشحن من خلاله (C_1) عبارة عن جداء (C_1) بمجموع مقاومتي الثنائي و تابع

الجهـــد voltage-follower. يمكن لهذا الثابت الزمني أن يكون صغيراً جداً مقارنة مع فـــترة دوام النبضـــة، و بذا سوف تشحن (C_1) بشكل كامل إلى القيمة: $v_1 = V$، بالقطبية المبينة على الشكل. خلال زمن شحن (C_1)، لن يوصل (D_2) و يبقى الجهد عبر المكثفة (C_2) عند (v_o). عند نهاية نبضة الدخل، تترك المكثفة (C_1) عند الجهد: $v_1 = V$، الـــذي يظهـــر الآن عبر (D_1). تكون قطبية هذا الجهد بحيث لا يوصل الثنائي (D_1). مع ذلك، فإنّ المكثفة (C_1) سوف تفرّغ خلال (D_2) و مقاومة خرج المكبر إلى (C_2). نحن نعلم أن نقطة الأرض التخيلية عند نهايات دخل مكبر العمليات لا تســـبّب استجرار أيّ تيار. لذلك، فإن كل الشحنة $(C_1 \cdot V)$ التي تترك (C_1) يجب أن تنتقل إلى (C_2)، يكون التناقص في الجهد عبر المكثفة (C_2) اذاً يساوي إلى:

$$v' = \frac{C_1 \cdot V}{C_2} \quad \text{.....(4-49)}$$



شكل (4-38)

ويـــتمّ إنقاص الجهد عبر (C_1) إلى الصفر. بالتحليل السابق نفسه، تقوم النبضة التالـــية بشحن (C_1) إلى الجهد (V) خلال الزمن (T_p) و تنقل بشكل حدّي الشحنة $(C_1 \cdot V)$ إلى (C_2) عـــند نهايـــة النبضـــة، بحيث يتناقص (v) بواسطة خطوة أخرى بالارتفاع نفسه (V') حسب المعادلة (4-49).

4-15-2) تطبيقات

Applications

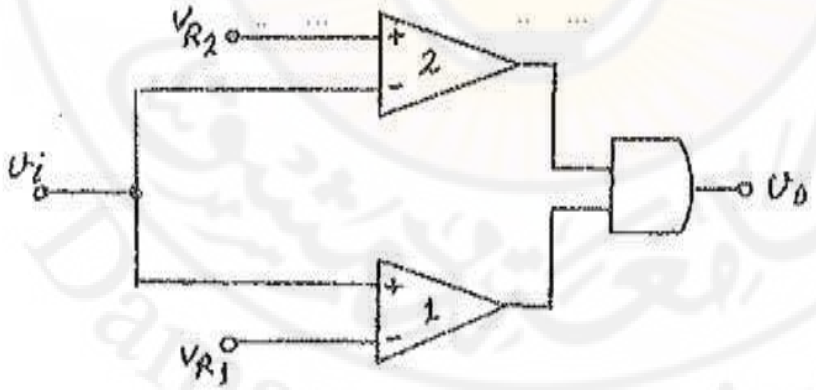
تكون الموجة الدرجية مفيدة بشكل كبير للقيام بتغيير جهد ما بشكل خطوي. يستخدم راسم الإشارة المسمّى sampling scope (في الترددات العالية جداً) مثل هذا المولد الخطوي step generator. يمكن أيضاً أن تستخدم الموجة الدرجية لتعقّب و رسم منحنيات خواص الجهد- تيار لترانزيستورات الـ BJT و الـ FET على شاشة أنبوب الأشعة المهبطية *CRT*. يوافق هذا التطبيق كل خطوة من الموجة الدرجية قيمة ثابتة خاصة لتيار القاعدة أو جهد البوابة.

مسألة (4-13) محلولة :-

استخدم مقارنين وبوابة *AND* ارسم نظام يكون خرجه (1) منطقي لو أن الدخل وقع فقط داخل نافذة تمتد بين (V_{R_1} و V_{R_2}). اشرح عمل النظام.

الحل :-

نرسم الشكل التالي (4-39):



شكل (4-39)

يعطي المقارن (1) مستوى منطقياً (1) فقط عندما يكون: $V_i > V_{R_1}$. يقدّم المقارن (2) مستوى منطقياً (1) فقط عندما يكون: $V_i < V_{R_2}$. لذلك، نجد أن $V_o = 1$: فقط عندما يكون:

$$V_{R_2} > V_i > V_{R_1}$$

مسألة (4-14) محلولة :-

a) نفرض لدينا مولد الموجة المربعة المبين بالشكل (4-26)، حيث استخدم ثنائيي أفالانش غير متماثلين (V_{Z1}, V_{Z2}). نفرض أن الخرج هو إمّا (V_{o1}) أو ($-V_{o2}$)، حيث: $V_{o1} = V_{Z1} + V_D$ و $V_{o2} = V_{Z2} + V_d$، تحقّق أن فترة دوام الجزء الموجب من الموجة هو:

$$T = RC \cdot \ln \frac{1 + \beta \cdot V_{o2} / V_{o1}}{1 - \beta}$$

b) تحقّق من أن (T_2) (فترة دوام الجزء السالب من الموجة) يعطى بالعلاقة نفسها مع تبادل بين (V_{o1}, V_{o2}).

c) لو كان: $V_{o1} > V_{o2}$ هل تكون (T_1) أكبر أو أصغر من (T_2) و لماذا؟

الحل :-

حسب الشكل (4-40) نجد:

عند الزمن: $t = 0$ يكون: $V_C = -\beta \cdot V_{o2}$. عند الزمن: $t = \infty$: يكون: $V_C = V_{o1}$. يكون جهد المكثفة الأسي (V_C) تابعاً للثابت الزمني (RC) و للشروط التي حدّدناها حيث:

$$V_C = V_{of} + Ae^{-t/RC}$$

$for: t = 0$ و

$$-\beta \cdot V_{o2} = V_{o1} + A \qquad or:$$

$$A = -\left(V_{o1} + \beta \cdot V_{o2}\right)$$

و منه:

$$V_C = V_{o1} - (V_{o1} + \beta \cdot V_{o2}) e^{-t/RC}$$

$$at: t = T_1 ,$$

$$V_C = +\beta \cdot V_{o1}$$

$$\beta \cdot V_{o1} = V_{o1} - (V_{o1} + \beta \cdot V_{o2}) e^{-T_1/RC} \qquad or:$$

$$V_{o1} - \beta \cdot V_{o1} = (V_{o1} + \beta \cdot V_{o2}) e^{-T_1/RC}$$

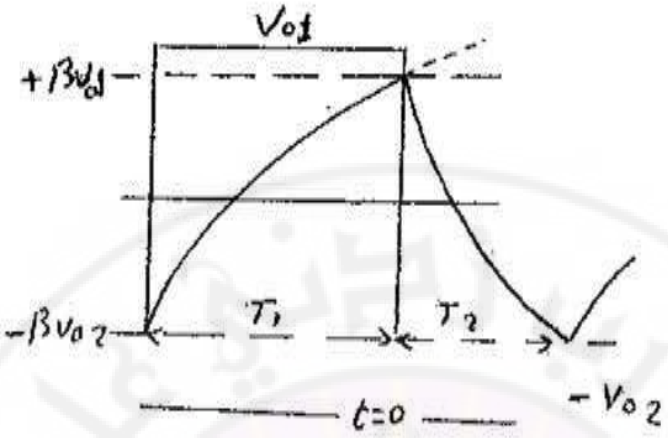
$$T_1 = RC \cdot \ln \frac{V_{o1} + \beta \cdot V_{o2}}{(1-\beta) V_{o1}}$$

$$= RC \cdot \ln \frac{1 + \beta \cdot V_{o2}/V_{o1}}{1-\beta}$$

b) لـو أن مـبدأ الـزمن أزيح إلى $t' = 0$ (في نهاية T_1)، معنى ذلك أنه: عند $t' = 0$ يكـون: $V_C = \beta \cdot V_{o1}$ و عـند $t' = \infty$ يكون: $V_C = -V_{o2}$. لذلك نجد أنّ الحلّ السابق لا يزال صحيحاً لو تمّ تبادل بين $(V_{o1}, -V_{o2})$ ، لذلك نجد:

$$T_2 = RC \cdot \ln \frac{1 + \beta \cdot V_{o1}/V_{o2}}{1-\beta}$$

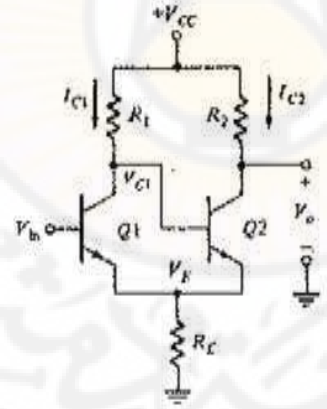
c) مـن علاقـتي (T_1, T_2) نجد أنه لو كان: $V_{o1} > V_{o2}$ فإنّ $T_2 > T_1$ كما نرى من مقارنة مقامي المعادلتين.



شكل (4-40)

مسألة (4-15) محلولة :-

يبين الشكل (4-41) قادح شميت ذا ترابط الباعث.



شكل (4-41)

تمّ تصميم الدارة حسب القيم التالية:

$$V_{CC} = 5v \quad , \quad R_1 = 3.9k\Omega \quad , \quad R_2 = 2.6k\Omega \quad , \quad R_E = 1k\Omega$$

بفرض أنّ الترانزيستورين متماثلان بقيمة $\beta_F = 100$ في المنطقة الفعالة و:

$\beta_{Forced} = 50$ في منطقة الإشباع.

a) حدّد مستويات جهد الخرج المنخفضة و العالية

b) احسب جهد التخلّف.

الحل :-

a) عندما يكون: $V_{in} = 0$، يكون: Q_1 قاطعاً حتى و لو كان Q_2 هو قاطعاً أيضاً بحيث يكون: $V_E = 0$ ، $V_{BE} = 0$ و لا يمكن لـ (Q_1) أن يوصل. بشكل مماثل، لا يمكن لـ (Q_2) أن يكون قاطعاً بسبب أنه بوجود (Q_1) بحالة قطع Off فإن القاعدة (B_2) تكون موصولة إلى جهد التغذية $(+5v)$ عن طريق المقاومة $(R_1 = 3.9k\Omega)$.

بفرض أن (Q_2) هو بحالة إشباع بوجود (Q_1) قاطعاً، فإننا نستطيع أن نكتب حسب قوانين كيرشوف (KVL) مايلي:

$$-5 + I_{B2} \cdot R_1 + V_{BE2} + (I_{B2} + I_{C2})R_E = 0$$

$$-5 + I_{C2} \cdot R_2 + V_{CE2\,sat} + (I_{B2} + I_{C2})R_E = 0$$

بتعويض القيم المناسبة نجد:

$$4.9I_{B2} + I_{C2} = 4.2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(1)$$

$$I_{B2} + 3.6I_{C2} = 4.8 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(2)$$

بحل هاتين المعادلتين آنياً نجد:

$$I_{B2} = 0.62mA \quad , \quad I_{C2} = 1.16mA$$

بما أنّ: $(I_{C2} / I_{B2}) < \beta_F = 100$ ، معنى ذلك أن الإشباع محقّق. بشكل مماثل نجد:

$$V_{E1} = V_i - (I_{B2} + I_{C2})R_E = 0 - (0.62 + 1.16)(1.0) = -1.78v$$

وبالتالي من الواضح أن (Q_1) هو بحالة قطع Off .

$$V_o = 5 - 2.6\, I_{C2} = 5 - 2.6(1.16) = 1.98v$$

نلاحظ أنّ هذه القيمة لـ (V_o) هي: $V(0)$. عندما يكون Q_2 بحالة قطع Off يكون $V_o = 5v$، إذاً فإنّ: $V(1) = 5v$.

b) عندما نزيد (V_i) من الصفر، لا يمكن لـ (Q_1) أن يوصل حتى يصبح:

$$V_i \approx V_\gamma + V_E \quad \text{أو:}$$

$$V_i = 0.7 + 1.78 = 2.48v = V_t$$

لأجل $V_i > V_t$ ، يكون (Q_1) بحالة ON وصل و يكون (Q_2) بحالة قطع Off.

نلاحظ أن: $V_{CE1} = V_{BE2}$. حالما يصبح (Q_1) بحالة إشباع لأجل: $V_i > 2.48v$ ، فإن (V_i) يجب أن ينقص بحيث يدخل (Q_1) المنطقة الأمامية الفعالة بقيمة: $V_{CE1} = 0.7v$. تحت هذا الظرف يوصل Q_2 .مع (Q_1) بحالة FA و: $V_{CE1} \approx 0.7v$ (مع Q_2 Off)، يلزم تطبيق قانون كيرشوف KVL كما يلي:

$$-5 + I_{C1} \cdot R_1 + 0.7 + I_{C1}\left(1 + 1/\beta_F\right) = 0 \quad \ldots\ldots\ldots\ldots(3)$$

$$V_i = V_{BE1} + V_R = 0.7 + I_{C1}\left(1 + 1/\beta_F\right) \quad \ldots\ldots\ldots\ldots(4)$$

بحلّ (3) بالنسبة لـ (I_{C1}) يعطي:

$$I_{C1} = 0.876mA$$

ومنه من المعادلة (4) نجد:

$$V_i = 0.7 + 0.876\left(1 + 1/100\right) = 1.58v$$

لذلك نجد:

$$V_2 = V_i = 1.58v$$

ومنه:

$$V_H = V_1 - V_2 = 2.48 - 1.58 = 0.9v$$

وهو جهد التخلف Hysteresis .

مسائل غير محلولة :-

مسألة (4-16):-

برهن المعادلات (4-42) و (4-43).

مسألة (4-17):-

a) استخدم المؤقت الزمني **(555)** لتصميم دارة أحادي استقرار، لديه فترة دوام النبضة **($20\,\mu S$)**، بفرض أنّ:

$$V_{CC} = 5v \quad , \quad V(o) = 0 \quad , \quad R = 91k\Omega$$

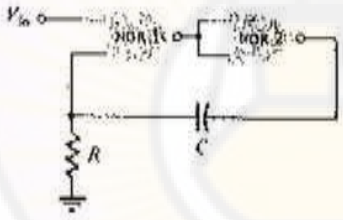
b) باستخدام القيم المعطاة في (a) ما فترة دوام النبضة لو كان:

$$V(0) = 0.2v$$

الجواب a) $C = 200\,pF$

b) $19.25\,\mu S$

مسألة (4-18):-



شكل (4-42)

a) بالنسبة لدارة أحادي الاستقرار ***CMOS*** المبين بالشكل (4-42)، حدّد فترة دوام النبضة.

b) ارسم كلاً من $(v_{o1}, v_{o2}, v_X, v_C)$ كتابع للزمن.

الجواب: $T = RC \cdot \ln \frac{V_{cc}}{V_T}$

مسألة (4-19):-

a) تحقّق من المعادلة (15-46) بالنسبة لخطأ سرعة مسح (e_1) عند مسح أسّي.

b) في الـــدارة شكل (4-35a)، تمّ تفريغ المكثفة (C_1) بمقاومة (R_2). برهن أنه في هذه الحالة سوف تضرب (e_s) بالعامل: $\frac{R_1 + R_2}{R_2}$.

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل الخامس

القواطع الالكترونية باستخدام (BJT , FET)

BJT & FET Switches

١ ـ القاطع BJT

٢ ـ القاطع التمثيلي JFET

٣ ـ القواطع CMOS – MOS

٤ ـ قاطع الاستطاعة IGBT

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

5-1) مقدّمة :

تُستخدم الترانزستورات بشكلٍ واسع في الدارات المنطقية الرقمية وتطبيقات التبديل switching وذلك بشكلٍ مماثل لما وصف في أسس الهندسة الإلكترونية بالنسبة لتطبيقات الثنائيات في الدارات الرقمية . لنتذكّر أنّ الموجات Waveforms المستخدمة في تلك التطبيقات كانت تتغيّر بين مستويي جهد ، منخفض "Low" وعالٍ "High" ، مثل : " 0v " و " +5v " . تُعتبر دارة العاكس Inverter هي الدارة الأساسيّة المستخدمة في تطبيقات التبديل هذه .

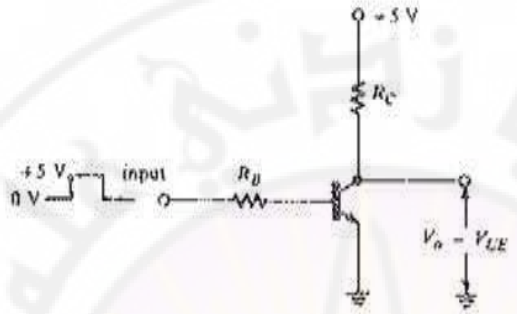
5-2) الترانزيستور BJT :

5-2-1) الترانزيستور BJT كعاكس :

The BJT Inverter

يبيّن الشكل (5-1) ترانزيستور ثنائي القطبيّة (BJT) من النوع (NPN) يعمل كقاطع عاكس Inverter Switch .

نلاحظ من الشكل أنّ الترانزيستور موصول بتشكيلة باعث مشترك (CE) لكن بدون تطبيق جهد انحياز على القاعدة ، كما هو المألوف في دارات انحياز (CE) التي درست في الفصل الأوّل . بدلاً من ذلك ، وصلت مقاومة (R_B) على التسلسل مع القاعدة . ثمّ تطبيق موجة مربعة Square (Pulse) على طرف المقاومة (R_B) التي تُستخدم كدخل للعاكس . نرى ، في الدارة المبيّنة بالشكل ، أنّ (V_{CC}) أو المستوى العالي "High" المطبّق على الدخل هو نفسه (+5v) . خرج العاكس هو الجهد بين المجمّع والباعث (V_{CE}) .

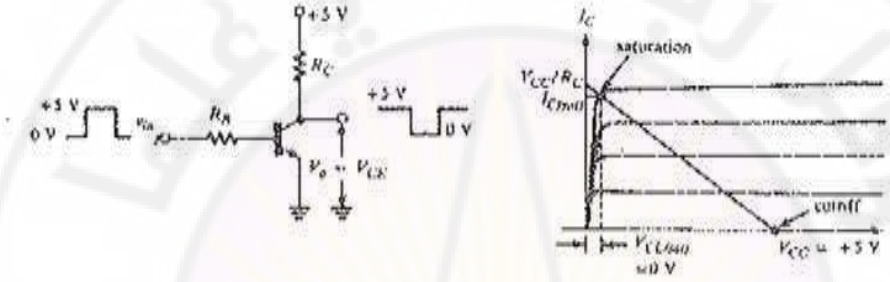


الشكل (5-1)

عـندما يكـون الجهد المطبّق على العاكس عالياً (High) أيّ (+5v) ، تصبح وصلة القاعدة_باعث منحازة أمامياً وسوف يتدفّق تيّار إلى القاعدة من خلال المقاومة (R_B) . يتمّ اختيار قيم المقاومات (R_B,R_C) أيّ تصميمها ، بحيث تكون كمية تيّار القاعدة المتدفّق كافياً لإشباع الترانزيستور ، أيّ ، كافياً لسوق الترانزيستور إلى منطقة الإشباع في خصائص خرجه .

يبيّن الشكل (5-2) خط حمل مرسوم على مجموعة خواص الخرج لتشكيلة (CE) ،ومبيّناً النقطة على خط الحمل الذي يحدث الإشباع عندها .نلاحظ أنّ قيمة (V_{CE}) المسوافقة لهذه النقطة ، تدعى بجهد الإشباع ($V_{CE(sat)}$) ، وهي ذات قيمة صغيرة وقريبة من الصفر (نموذجياً حوالي 0.1v في ترانزيستورات السيليكون) . يُدعى التيّار عند نقطة الإشباع المذكورة بتيّار الإشباع $I_{C(sat)}$ وهي تكون ذات قيمة مساوية إلى حدّ كبير لنقطة تقاطع خط الحمل مع محور (I_C) ، والمحدّدة بالقيمة V_{CC}/R_C . عندما يصبح الترانزيستور بحالة إشباع ، يُقال له عندها أنه بحالة (On) .

معنى الشرح السابق أو حالة الإشباع من ناحية التحليل هو أنّ تطبيق جهد عالٍ "High" على دخل العاكس (+5v) يولّد في خرجه جهد منخفض "Low" (≈ 0v) .



الشكل (2-5)

عندما يطبّق جهد (0v) على دخل الترانزيستور أيّ مستوى منخفض"Low" ، معنى ذلك أنّ وصلة القاعدة_باعث لم تعد منحازة أمامياً ، وبالتالي لن يمرّ تيّار في القاعدة أيّ لن يتدفّق أيّ تيّار في المجمّع . نتيجةً لذلك ، لن يتواجد أيّ هبوط جهد عبر المقاومة (R_C) أيّ أنّ (V_{CE}) يجب أن يكون له نفس قيمة (V_{CC} = +5v) . إنّ هذا ناتج عن المعادلة المعروفة من أسس الهندسة الإلكترونية :

$$V_{CE} = V_{CC} - I_C R_C = V_{CC} - (0)R_C = V_{CC} = +5V$$

في هذه الحالة ، يكون الترانزيستور في منطقة القطع Cut Off في منحنى خواص خرجه ، وذلك كما هو مبيّن بالشكل (2-5) ، ويقال له عندها أنّه بحالة (Off) . إنّ تطبيق جهد منخفض على دخل العاكس نتج عن جهد عالٍ ؛ وبالتالي من

الواضح تماماً بعد كل الشرح السابق لماذا تسمّى الدارة السابقة بالعاكس Inverter .

عند تصميم تحليل العواكس الترانزيستورية (BJT) ، فإنّه يفترض عادةً أنّ :

$$I_C(sat) = \frac{V_{CC}}{R_C}$$

$$V_{CE}(sat) = 0v$$

هذه الافتراضات هي قريبة جدّاً من الواقع وتقودنا إلى نتائج مقبولة إلى حدّ كبير في معظم التطبيقات العملية . ضمن هذه الشروط أو الافتراضات ، بإمكاننا بسهولة اشتقاق علاقات الجهد والتيّار في دارة العاكس (BJT) . بما أنّ الترانزيستور يكون بحالة قطع عندما يكون دخله منخفض Low ، فبغضّ النظر عن قيم المقاومات R_B, R_C ، فإنّ المعادلات التي سوف ندرسها هي تلك التي تطبّق عندما يكون الدخل عالياً High . في الواقع ، تُعتبر هذه المعادلات هي نفسها التي اشتقّت في تشكيلة الباعث (CE) سابقاً ، ولكن في الحالة الخاصّة الآن وهي عندما : $I_C = I_C(sat)$. المعادلات المطلوبة في حالة الإشباع هي :

$$I_C = I_C(sat) = \frac{V_{CC}}{R_C} \quad \text{.....(5-1)}$$

$$I_B = \frac{I_C(sat)}{\beta} = \frac{V_{CC}}{\beta R_C} \quad \text{.....(5-2)}$$

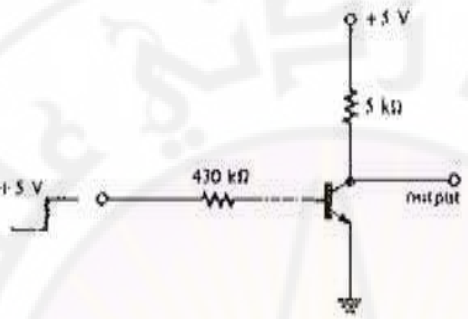
$$I_B = \frac{V_{HI} - V_{BE}}{R_B} \quad \text{.....(5-3)}$$

حيث : V_{HI} هو المستوى العالي لجهد الدخل ، والذي يكون عادةً نفس وحدة التغذية (V_{CC}).

مسألة (5-1) محلولة :

تحقّق أنّ الدارة المبيّنة بالشكل (5-3) تسلك كعاكس عندما يبدّل جهد الدخل قيمته من (0) الى (+5v) . افترض أنّ الترانزيستور هو سيليكوني له : $\beta = 100$.

الحـــــــلّ :



الشكل (5-3)

من الضروري فقط التأكّد من أنّ الترانزيستور هو بحالة إشباع عند تطبيق جهد دخل : $(V_{in} = +5v)$. من المعادلة (5-3) نجد :

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} = \frac{(5-0.7)v}{430k\Omega} = 10\mu A$$

إذاً :

$$I_C = \beta I_B = 100(10\mu A) = 1mA$$
$$V_{CE} = V_{CC} - I_C R_C = 5 - (1mA)(5k\Omega) = 5 - 5 = 0v = V_{CE_{sat}}$$

أيّ أنّ الترانزيستور بحالة إشباع وجهد الخرج تغيّر إلى (0v) عندما يتغيّر جهد الدخل إلى (+5v) ، ونلاحظ أنّ الترانزيستور عمل كعاكس .

5-2-2) تصميم العاكس (BJT) :

(BJT) Inverter Design :

لتصميم عاكس ترانزيستوري بحسب وضع حدود تحدّد قيم المقاومات (R_B, R_C) . نموذجياً ، واحدة من هذه القيم تكون معروفة (أو يتمّ اختيارها بشكلٍ

اعتباطي Arbitrarily) ، وتشتق قيمة المقاومة الأخرى من الأولى .باستخدام المعادلتين (5-2,3) ، نحصل على العلاقات التالية بين (R_B,R_C) :

$$R_B = \frac{V_{TH} - V_{BE}}{I_B} = \frac{(V_{TH} - V_{BE})\beta R_C}{V_{CC}} \quad \text{.....(5-4)}$$

$$R_C = \frac{V_{CC} R_B}{\beta(V_{TH} - V_{BE})} \quad \text{.....(5-5)}$$

يمكن أن تستخدم المعادلة (5-4) لإيجاد (R_B) عندما تكون (R_C) معروفة ، والمعادلة (5-5) لإيجاد (R_C) عندما تكون (R_B) معروفة . على كلّ حال ، بما أنّ هذه المعادلات صالحة فقط لقيمة محدّدة لـ (β)، فهي ليست عملية بشكلٍ كامل . نحن نعلم سابقاً حقيقة أنّ (β) لترانزيستور معيّن يمكن أن تكون مختلفة على مجال عريض في الصناعة . لذلك لو أنّ القيمة الفعلية لـ (β) هي أصغر من التي استخدمت في معادلات التصميم ، فسوف لن يشبّع الترانزيستور . لهذا السبب ، يجب على قيمة (β) المستخدمة في معادلات التصميم أن تكون القيمة الأصغر التي يمكن أن تحدث في تطبيق معيّن بكلمات أخرى ، تكون المعادلات (5-4,5) عملية أكثر عندما يعبّر عنها بشكل متراجحات Inequalities ، وذلك كما يلي :

$$R_B \le \frac{(V_{TH} - V_{BE})\beta R_C}{V_{CC}} \quad \text{.....(5-6)}$$

$$R_C \ge \frac{V_{CC} R_B}{\beta(V_{TH} - V_{BE})} \quad \text{.....(5-7)}$$

يجب على هذه المتراجحات أن تكون محقّقة بالنسبة لكلّ مجال قيم (β) التي يمكن أن يملكها الترانزيستور المستخدم في دارة العاكس . إنّ هذا ممكن حقيقة لو استخدمت القيمة الدنيا لـ (β) .

يجب أن نلاحظ أيضاً أنه عندما يكون للترانزيستور قيمة لـ (β) أعلى من تلك التي صمّمت عليها دارة العاكس ، فإنّ الدخل العالي High سوف يؤدّي

بالعـــاكس إلى إشباع عميق . تخلق عملية الإشباع الزائد Overdriving للترانزيستور بعض المشـــاكل الجديـــدة ، مـــنها حقيقة أنّ سرعة التبديل Switching Speed للترانزيستور تصبح أبطأ أيّ عند التبديل من حالة الـ(On) إلى حالة الـ(Off) ، ولو أنّ الخـــرج لا يـــزال يعمل بشكلٍ سليم أيّ يصبح بحالة (On) عند الخرج المنخفض "Low" .

مسألة (5-2) محلولة :

لديـــنا عـــاكس لـــه $R_C = 1.5K\Omega$ مصـــمّم لكي يعمل بشكلٍ صحيح مع ترانزيستورات سيليكونية لها (β) تتراوح بين(80-200). ما هي قيمة المقاومة (R_B) التي يجب أن تُستخدم في هذا العاكس . افترض أنّ : $V_{CC} = V_{HI} = 5v$.

الحـــــــــــل :

باستخدام المعادلة (5-4) بأخذ : $\beta = \beta_{(min)} = 80$ نجد :

$$R_B = \frac{(V_{in} - V_{BE})\beta_{(min)} R_C}{V_{CC}}$$

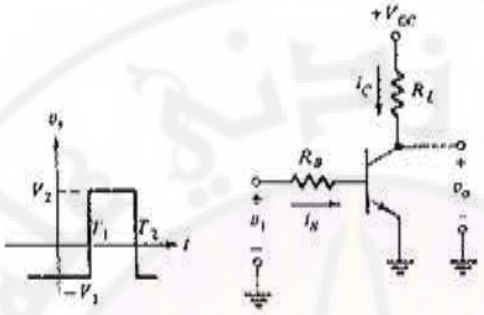
$$= \frac{(5 - 0.7)(80)(1.5K\Omega)}{5} = 103.2K\Omega$$

5-2-3)الترانزيستور (BJT) كقاطع إلكتروني :

The BJT As A switch :

يبين الشكل (5-8a) قاطع بسيط بشكلة (CE) . سوف ندرس هذا القاطع بتوسّع أكثر من الفقرة السابقة . تستخدم موسعة الجهد الموجودة في دخل القاطع للتحكّم بحالة القاطع (بين المشبع والقاطع) . نلاحظ أنه لأجل : $V_I = -V_1$ يكون : $V_O = +V_2$ وبالتالي يكون ثنائي الباعث قاعدة منحازاً عكسياً . لو أهملنا مركبة التيار العكسي Reverse Current ، حيث أنّ ثنائي المجمع_قاعدة هو أيضاً منحازاً عكسياً ،

يكون عندها الترانزيستور (BJT) بحالة قطع Cut Off ولن يتواجد أيّ تيّار في الدارة .

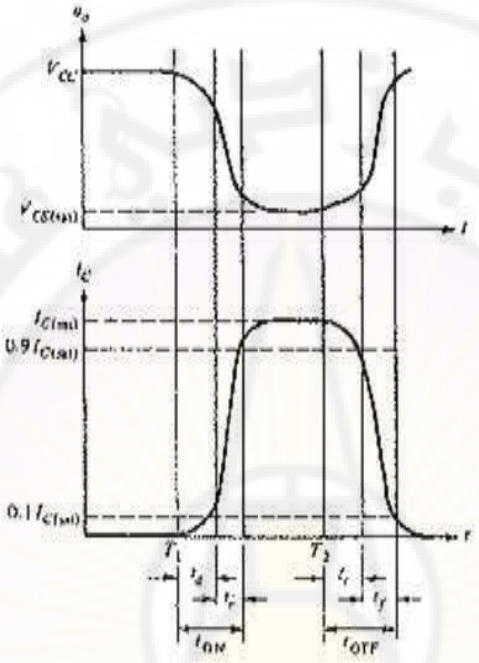


الشكل (5-4a)

نتيجة لذلك يكون : $V_o = V_{CC}$ مع : $i_C = 0$ ، وهذه حالة القاطع مفتوح Open . عملياً ، يكون : $i_c \approx I_{C0}$ و : $V_o = V_{CC} - I_{C0}R_L$.على كلّ حال ، إذا كان التيّار العكسي (I_{C0}) من رتبة النانو أمبير Nanoampere و(R_L) من رتبة الكيلو أوم ، عند ذلك يختلف ، V_o عملياً عن V_{CC} ببضعة مايكرو فولط فقط . لذلك ولأسباب عملية ، نقول أنّ : $V_o = V_{CC}$.

يصبح جهد الدخل (V_2) وذلك بالنسبة لزمن $T_1 < t < T_2$.يتم اختيار (V_2) لتأمين أن يكون الترانزيستور (BJT) عند حافة الإشباع . عند ذلك تكون :

$V_{CE} = V_o = V_{CE}(sat) \leq 0.3v$ و : $i_c = (V_{CC} - V_{CE}(sat))/R_L$ ، تُحقّق هذه القيم بشكلٍ تقريبي حالة القاطع بحالة الإغلاق Closed . نلاحظ أنّ التيّار المارّ في القاطع المغلق يحدّد من قبل العناصر الخارجية مثل (V_{CC}, R_L) . فمثلاً بالنسبة $V_{CE} > 0.3v$ يكون : $i_c = V_{CC}/R_L$.



الشكل (5-4b)

عـــند الزمن : $t = T_2$ تبدّل موجة الدخل حالتها إلى المستوى ($-V_1$) ويمكن أن تسبّب للترانزيستور (BJT) في نهاية المطاف أن يتحوّل إلى حالة القطع . يبيّن الشكل (5-4) رسمـــاً لعلاقـــة (i_0, v_0) مع الزمن (t) . نلاحظ الحالة العابرة Transient عند عمليـــة التـــبديل والـــتي سنذكرها لاحقاً . يمكن التمييز بشكلٍ واضح طبيعة خواص التـــبديل مـــن منحني خواص التحويل ، والذي هو عبارة عن علاقة (V_0) مع (V_S) للدارة . سوف نرى هذا لمنحني خواص التحويل من خلال المثال التالي :

مسألة (5-3) محلولة :

تستخدم الدارة المبيّنة بالشكل (5-4a) الترانزيستور 2N2222A ، حيث لديها المعطيات التالية :

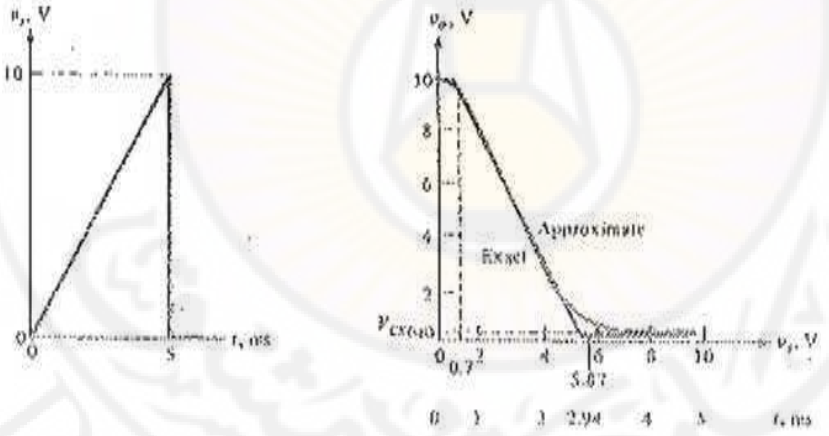
$$V_{CC} = 10v, R_L = 500\Omega, R_B = 47k$$

والمطلوب :

a) رسم منحني خواص التحويل للدارة .

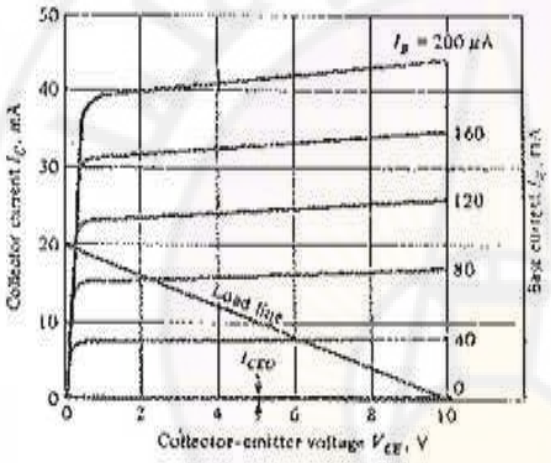
b) رسم موجة الخرج لأجل $t \le 10ms$ بالنسبة لجهد الدخل المبيّن بالشكل (5-5a).

الحـــــــل :

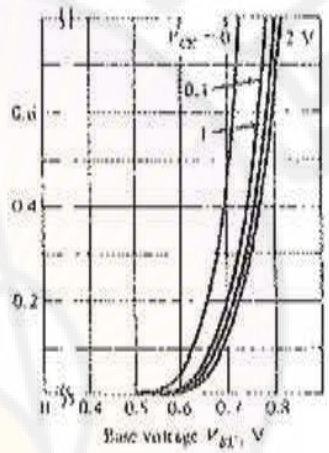


الشكل (5-5)

إذا رسمنا خط الحمل المتراكب على منحنى خواص الخرج للترانزيستور نجد أنه مماثل لما هو موجود بالشكل (5-6) ، كما نجد منحنيات الجهد وتيار للمدخل مبيّنة بالشكل (5-7) .



الشكل (5-6)



الشكل (5-7)

نلاحظ من الشكل (5-7) أنه لا يوجد تيّار قاعدة في الترانزيستور حتى يتمّ تجاوز جهد البدء Cut-In Voltage (جهد العتبة) .فمثلاً ، بالنسبة في الشكل (5-6) نجد أنه لأجل $I_B = 0$ يكون : $V_O = V_{CE} = 10v$. نحن قد أشرنا سابقاً أن تزايد الجهد (V_{CE}) يعمل على إزاحة المنحنيات [كما هو مبيّن بالشكل (5-7)] إلى اليمين . لذلك يمكن أن نفترض أنه بالنسبة لـ $V_{CE} = 10v$ يحدث جهد العتبة بالقرب من : $V_{BE} = 0.7v$. إنّ هذه النتيجة متوقّعة ، وهو أنه عند زيادة (V_S) فإنّ هذا سيسبّب

عبوراً في منطقة خواص الـ(BJT) من منطقة القطع إلى المنطقة الفعّالة.

حالمـــا يصبح الترانزيستور في المنطقة الفعّالة فإن : $V_{BE} = 0.7v$ ، ومن علاقة كيرشوف (KVL) حول حلقة القاعدة بالنسبة للشكل (5-4a) نجد :

$$i_B = \frac{V_S - V_{BE}}{R_B} = \frac{V_S - 0.7v}{4.7k} mA$$

عـــندما يتزايد (I_B) خطياً مع (V_S) ، نرى أنّه على طول خط الحمل يتناقص (V_{CE}) بشكلٍ خطي تقريباً حتى يقترب الترانزيستور من منطقة الإشباع .

يحـــدث الإشباع (كما هو مبيّن بالشكل 5-6) عندما تقترب (I_B) من القيمة ($120\mu A$) . لنفرض أنّ هذه القيمة لـــ(I_B) تساوي تقريباً ($110\mu A$) ، وذلك حسب الشكل (5-6) ، بذلك نجد أنّ القيمة الموافقة لـــ(V_S) تساوي :

$$0.110 = \frac{V_S - 0.7}{47}$$

ومنه :

$$V_S = 5.87v$$

أيّ زيـــادة في (V_S) أكثـــر من ذلك ، وبالتالي في (i_B) ، لن يعد له تأثير على الخرج .

نحصـــل علـــى النقاط الموجودة على خواص التحويل ، أولاً بتحديد (i_B) لقيم مستعددة لـــ(V_S) . بعدها نُستخدم هذه القيم لإيجاد القيم الموافقة لـــ(V_{CE}) من خط الحمـــل المبيّن في الشكل (5-6) في المنطقة الفعّالة الأمامية . في حالة الإشباع يكون : $V_{CE} < 0.3V$.

تتـــراوح خـــواص الـــتحويل الدقيقة المبيّنة بالشكل (5-5b) بالقرب من القطع والإشباع .نفسّر هذه المسألة بأنّ الـــ(BJT) لا يمكنه أن يتحوّل إلى التوصيل Turn-On بشـــكلٍ فجائي وحدّي بالقرب من نقطة عتبة التوصيل Cut-In لكن وكما نرى من الشكل (5-7) يوجد قرنة (زاوية) Knee في منحني خواص الدخل . بشكلٍ مماثل،

إنّ الزاوية في منحنيات خواص الخرج للشكل (5-6) قرب الإشباع تظهر أنّ المنحنيات بالنسبة للقيم المتعددة لـ(Ib) يكون لها عنق أو محدّبة ولا تنتقل بشكلٍ فجائي .

تفترض خواص التحويل الخطية التقريبية ذات الخط المستقيم انتقالاً أو عبوراً حدّياً من القطع إلى المنطقة الفعّالة ومن مخطط المنطقة الفعّالة إلى الإشباع . نلاحظ وكما هو مبيّن بالشكل (5-5b) ، أنّ هذا المنحني هو تقريب جيّد للخواص الدقيقة ، وهو الذي يستخدم على الغالب .

b) إنّ للاستجابة لموجة الدخل التي تتغيّر خطياً مع الزمن نفس شكل خواص التحويل . لذلك تُشير المنحنيات المبيّنة بالشكل (5-5b) إلى موجة الخرج التقريبية (ويمكن أن نقول الدقيقة) كتابع للزمن . يوافق تدريج الزمن لميل موجة الدخل والذي هو $(2v/ms)$ ، و : $V_0 = V_{CE}(sat)$ عند :

$t = 2.94ms$.

يشرح منحني خواص التحويل التقريبي سلوك الدارة المذكورة . تُشير القطع المستقيمة الأفقية إلى حالات الفتح Open (Off) والوصل Closed (On) للقاطع . على طول أيّاً من هذه القطع Segments ، لا يتأثّر الخرج في حالة تغيّر الدخل ، على أساس أنّ الـ(BJT) هو إمّا في حالة القطع أو الإشباع . تبيّن القطعة المستقيمة الواصلة بين القطع الأفقية للخواص مقدار الاعتماد الخطي للخرج على الدخل . هذا السلوك لمنبع محكوم Controlled-Source (غير مستقلّ) ضروري لعملية التكبير ويكون خاضعاً لشروط الحياز الترانزيستور (BJT) في المنطقة الفعّالة الأمامية .

5-2-4) سرعة التبديل للترانزيستور BJT :

BJT switching speed :

إنّ وصفنا للدارة في الشكل (5-4a) كان مركّزاً على حالات الوصل (On) والقطع (Off) للقاطع . سوف نعتبر الآن الحالة العابرة لعملية التبديل والمشار إليها في

أشكال الموجات للشكل (5-4b) .

كما نرى من الشكل (5-4) لا يستجيب التيّار مباشرة إلى إشارة الدخل . بدلاً من ذلك ، هنالك تأخير زمني Delay ، وبالتالي فإنّ الزمن المنقضي خلال فترة التأخير هذه إذا جمعناه مع الزمن اللازم لارتفاع التيّار إلى (10%) من قيمته العظمى (الإشباع)، هو ما يسمّى بزمن التأخير Delay Time (t_d) . أيضاً فإنّ موجة التيّار لها زمن ارتفاع Rise Time (t_r) لا يساوي الصفر حتماً ، والذي هو الزمن اللازم لارتفاع التيّار خلال المنطقة الفعّالة من (10%) إلى (90%) من قيمة تيّار الإشباع ($I_{C(sat)}$) يكون زمن التوصيل الكلّي ton عبارة عن مجموع زمن التأخير وزمن الارتفاع أيّ :

$$t_{ON} = t_d + t_r \quad \text{.....(5-8)}$$

عندما تعود إشارة الدخل إلى حالتها الابتدائية أيّ عند : $t = T_2$ ، فإنّ التيّار لا يمكنه أن يستجيب ثانية وبشكلٍ مباشر لهذا التغيّر في إشارة الدخل . تدعى المسافة الزمنية المنقضية Elapsed بين عبور موجة الدخل والزمن اللازم لكي يهبط التيّار (i_C) إلى (90%) من قيمة (I_{CS}) بدعى بزمن التخزين Storage Time (t_s) . يتبع زمن التخزين زمناً آخر هو زمن الهبوط Fall Time (t_f) ، وهو الزمن اللازم للتيّار (I_C) ليهبط من (90%) إلى (10%) من تيّار الإشباع $I_{C(sat)}$. يعرّف على هذا الأساس ، زمن القطع Turn-Off Time (t_{OFF}) على أنه مجموع أزمان التخزين والهبوط ، أيّ :

$$t_{off} = t_s + t_f \quad \text{.....(5-9)}$$

سوف نأخذ بعين الاعتبار الآن الأسباب الفيزيائية لوجود هذه الأزمان . تعتبر الحسابات الدقيقة لهذه الأزمان معقدة ، إلاّ أنه يمكن اللّجوء إلى طرق تقريبية معقولة لحساب المسافات الزمنية المساهمة في المنطقة الفعّالة للـ(BJT) .

يوجد ثلاثة عوامل تُساهم في زمن التأخير Delay Time :

1- عندما تطبّق إشارة على دخل الترانزيستور ، يلزم زمن معيّن غير صفري

Nonzero Time لشحن مكثفة وصلة الباعث للترانزيستور بحيث يتمّ وضع الترانزيستور من منطقة القطع إلى المنطقة الفعّالة .

2- حتى عندما يتم رفع الترانزيستور إلى النقطة التي تبدأ عندها الحوامل الأصلية بعبور وصلة الباعث إلى القاعدة ، فإنه يلزم زمناً معيّناً Interval قبل أن تستطيع هذه الحوامل أن تعبر منطقة القاعدة إلى وصلة المجمّع لتصبح كتيّار مجمّع .

3- يلزم أيضاً زمناً معيّناً لكي يرتفع تيّار المجمّع إلى 10% من قيمته العظمى .

تكون أزمان الارتفاع والهبوط ناتجة عن حقيقة أنه حينما يستخدم تيّار قاعدة خطوي Base-Current Step لإشباع الترانزيستور أو لتحويله من الإشباع إلى القطع، فإنه يجب على تيّار المجمّع للترانزيستور أن يعبر المنطقة الفعّالة .

في الواقع يزيد أو ينقص تيّار المجمّع على طول منحنى أسّي ثابته الزمني (τ_r)، والذي يمكن البرهان أنه يساوي إلى :

$$\tau_r = \beta_0 (C_\mu R_L + \frac{1}{\omega_T}) \quad \text{.....(5-10)}$$

حيث :

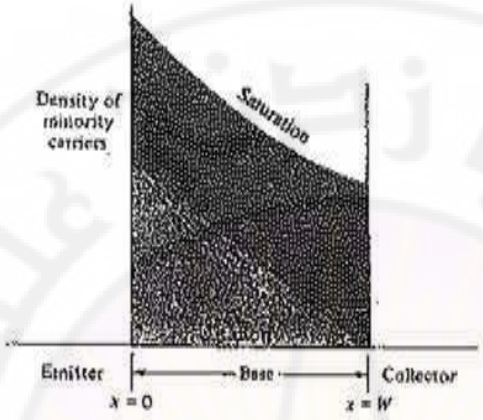
C_μ = مكثفة عبور المجمّع .

ω_T = التردّد الزاوي الذي عنده يصبح كسب التيّار مساوياً للواحد .

إنّ عجز الترانزيستور في أن يستجيب للحافة الهابطة للنبضة المطبّقة على الدخل خلال الفترة الزمنية (ts) ينتج من حقيقة أنّ للترانزيستور في منطقة الإشباع حوامل أقلية زائدة مختزنة في القاعدة . لذلك لا يمكن للترانزيستور أن يستجيب مباشرة حتى يتمّ إزالة هذه الحوامل الزائدة أو المخزونة . يبيّن الشكل (5-8) كثافة الشحنة المختزنة في القاعدة وذلك ضمن أنماط وشروط عمل متعدّدة .

يماثل تأثير الحوامل الأقلية الزائدة في القاعدة ما هو معروف لحالة العبور إلى حالة القطع والتي تمّ شرحها في أسس الهندسة الإلكترونية بالنسبة للثنائيات ذات

الوصلة (p-n) .

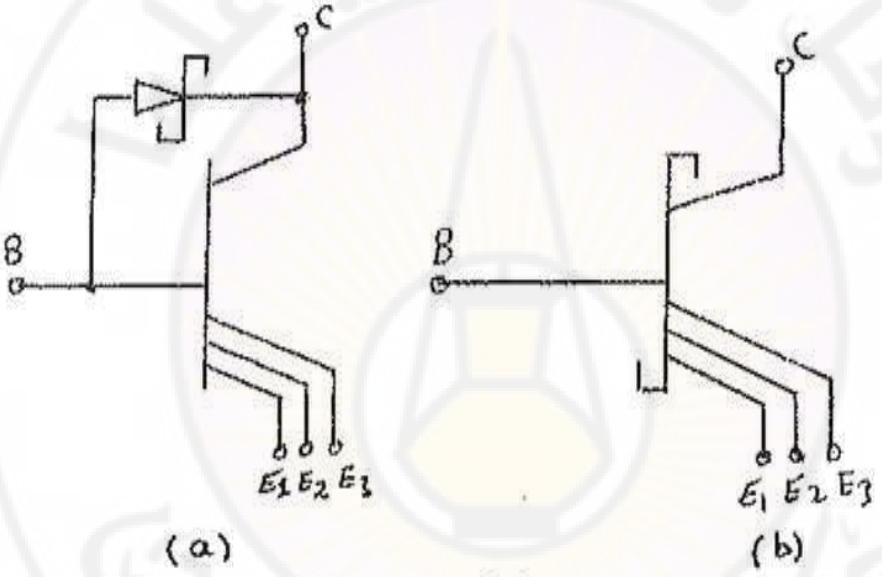


الشكل (5-8)

لنفرض أنّ الترانزيستور هو في منطقة الإشباع له وأنّه عند : $t = T_2$ استخدم جهد دخل خطوي Input Step لقطع الترانزيستور Off وذلك كما هو مبيّن بالشكل (5-4). بما أنّ عملية القطع لا يمكنها أن تبدأ حتى تزال كثافة الحوامل الشاذة Abnormal (وهي المنطقة الغامقة) من الشكل (5-8) ، لذلك يجب أن ينقضي زمن تأخير طويل نسبياً (زمن تخزين ts) وذلك قبل أن يستجيب الترانزيستور إلى إشارة القطع المطبّقة على الدخل . في الحالة القصوى لهذا الزمن فإنّه يمكن أن يكون أكبر بعدة مرّات من زمن الارتفاع أو زمن الهبوط خلال المنطقة الفعّالة . من الواضح ، طبعاً ، أنّه عندما تستخدم القواطع الترانزيستورية في تطبيقات تكون السرعة فيها لها الأولوية ، فإنّه من المفيد إنقاص زمن التخزين هذا . الطريقة المتّبعة عادةً ، لمنع الترانزيستور من التشبّع ، وبالتالي حذف زمن التخزين ، هو استخدام ثنائي شوتكي (المذكور في أسس الهندسة الإلكترونية) كجزء من الترانزيستور (BJT) . تُدعى هذه

الوسائل الإلكترونية المركّبة بترانزيستورات شوتكي Schottky Transistors ، والمستخدمة في الدارات الرقمية لزيادة سرعة التبديل .

يبيّن الشكل (5-9a) ترانزيستور شوتكي بواعث متعدّدة حيث نلاحظ وجود ثنائي شوتكي (D) موصولاً بين المجمّع والقاعدة والذي يكون مصنوعاً بنفس الوقت الذي يصنع فيه الترانزيستور على نفس الشريحة السيليكونية ويبيّن الشكل (5-9b) الرمز الكهربائي الحقيقي لترانزيستور شوتكي .



الشكل (5-9)

نلاحظ من الشكل (5-9a) استخدام ثنائي شوتكي كعنصر تحديد Clamp بين القاعدة والمجمّع . لو طبّقت إشارة على دخل الترانزيستور لرفعه إلى الإشباع بواسطة زيادة تيّار القاعدة ، يهبط جهد المجمّع ، يوصل D ، ويبقى جهد القاعدة-مجمّع محدوداً على حوالي (0.4v) . بما أنّ وصلة المجمّع منحازة أمامياً عند جهد أقلّ من جهد البدء Cutin (0.5v) ، لذلك لا يدخل الترانزيستور في منطقة الإشباع .

لتوضيح فكرة القطع والإشباع للترانزيستور (BJT) ندرس الفقرة التالية .

5-2-5) أنماط القطع والإشباع :

Cutoff And Saturation Modes :

5-2-5-I) نمط القطع :

Cutoff Mode

في حالة القطع فإنّ كلا وصلتي الترانزيستور تكونان بحالة انحياز عكسي . في تشكيلة (CB) مثلاً فإننا نعلم أنّ القطع يحدث عندما يكون تيّار الدخل : $I_E = 0$ وبالتالي : $I_C = -I_B = I_{C0}$. نفحص الآن هذه المسألة بالنسبة لتشكيلة (CE) الأكثر أهمية في تطبيقات التبديل ، وذلك عندما يكون تيّار الدخل $I_B = 0$. من المهمّ الملاحظة ، نظرياً ، أنّ كلا الوصلتين ليستا بحالة انحياز عكسي لو أنّ القاعدة كانت دارة مفتوحة . من المعادلة المعروفة من أسس الهندسة الإلكترونية ($I_B = -(I_E + I_C)$) ، نجد أنه عندما يكون : $I_B = 0$ يكون : $I_E = -I_C$ ، وباستخدام المعادلة المعروفة سابقاً أيضاً : $I_C = \frac{\alpha_F I_B}{1-\alpha_F} + \frac{I_{CO}}{1-\alpha_F}$ ، فإنّ هذا يعطي .

$$I_C = -I_E = \frac{I_{CO}}{1-\alpha_F} = I_{CEO} \quad \text{.....(5-11)}$$

تعني الأدلة Subscripts في رمز التيّار I_{CEO} في المعادلة (5-11) ، أنّ هذا التيّار هو الذي يتدفّق من (C) إلى (E) عندما يكون طرف القاعدة (B) مفتوح Open . عند : $I_C \approx I_{C0}$ تكون (α_F) قريبة جداً من الصفر بسبب الاندماج Recombination الحاصل في المنطقة المحرّمة لوصلة الباعث_قاعدة . لذلك من المعادلة (5-11) ، نجد أنّ : $I_C = -I_B = I_{CEO} = I_{CO}$ ، ولأسباب عملية ، يكون الترانزيستور (BJT) قريباً جداً من القطع Cut-Off . في الواقع فإنّ القطع (أيّ $I_E = 0$) في ترانزيستورات السيليكون يتطلّب جهد عكسي (V_{BB}) بحيث يكون عملياً مساوياً للصفر و : $-I_B = I_C = I_{C0}$.

يُشار لتيّار المجمّع في الترانزيستور الفيزيائي (الحقيقي وليس المثالي) ، وذلك

عندما يكون تيّار الباعث صفراً ، يُشار إليه بالرمز (I_{CBO}) . هنالك عاملان Factors يُساهمان بجعل التيّار (I_{CBO}) أكبر من (I_{CO}) :

1 -- وجـود تيّار تسريب Leakage يتدفّق ، ليس خلال الوصلة ، لكن حولها وعبر السطح Surface . هذا التيّار يكون متناسباً مع الجهد المطبّق عبر الوصلة .

2- يستجاوز التيّار (I_{CBO}) قيمة (I_{CO}) بسبب الحوامل الجديدة التي يمكن أن تتولّد بسبب استخدام الحوامل في منطقة العبور لوصلة المجمّع ، والذي يؤدّي إلى مضاعفة الانهيارية لحوامل الشحنات Avalanche Multiplication . لكن قبل أن يحدث الانهيار ، يمكن لمركبة التيّار هذه (الناتجة عن مضاعفة حوامل الشحنات) أن تؤدّي إلى خصائص هامّة يجب أخذها بعين الاعتبار .

عند الدرجة (25°) ، بالنسبة لترانزيستورات السيليكون التي تكون الاستطاعة المبدّدة بالنسبة لها من درجة بضع مئات من الميلّي وات ، يكون I_{CBO} من درجة النانو أمبير . نموذجياً ، تملك الترانزيستورات (I_{CS} BJT) ذات الحجم الصغير قيماً لـ (I_{CBO}) من رتبة عشرات ومئات البيكو أمبير . تُعتبر الترانزيستورات السيليكونية ذات الاستطاعة المنخفضة Low-Power سيّئة التركيب "leaky" إذا تجاوز التيّار (I_{CBO}) فيها القيمة (10nA)عند الدرجة ($25C^{\circ}$) .

5-2-5-2) القطع في الترانزيستور العاكس :

Cutoff In The Inverted Transistor :

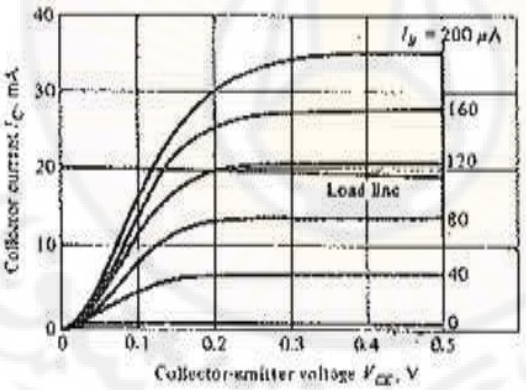
يوافق الانحياز العكسي لثنائي الباعث_قاعدة والدارة المفتوحة للمجمّع إلى حالة القطع في الترانزيستور العاكس . ضمن هذه الظروف ، يكون تيّار قطع الباعث The Emitter Cutoff Current هو : I_{EBO} . بالنسبة لقيم محدّدة لـ(V_{CE}) و (V_{BE}) (انحياز عكسي) ، يرمز لتيّار قطع المجمّع بالرمز (I_{CEX}) ولتيّار قطع القاعدة (I_{BL}) . تحدّد القيم العظمى لهذه التيّارات في النشرات الفنيّة للترانزيستورات وتكون عادةً من

نفس رتبة (I_{CBO}) .

5-2-5-3) منطقة الإشباع لتشكيلة CE :

The CE Saturation Region :

في منطقة الإشباع تكون وصلة المجمّع (وأيضاً وصلة الباعث) بحالة انحياز أمامي وذلك على الأقلّ عند جهد بدء للتوصيل (Cut-In) . بما أنّ الجهد (V_{BE}) (أو V_{BC}) عبر وصلة منحازة أمامياً له قيمة بحدود بضعة أعشار فقط من الفولت ، لذلك يكون : $V_{BC} - V_{CE} = V_{BE}$ هـو أيضاً بقيمة بضعة أعشار فقط من الفولت عن الإشباع . لـذلك نجـد في الشـكل (5-6) أنّ منطقة الإشباع هي قريبة جداً من محور الجهد الصفري، حيث تندمج كلّ المنحنيات وتهبط بسرعة باتجاه نقطة المبدأ Origin .



الشكل (5-10)

نلاحظ من الشكل (5-6) أنّ خط الحمل موجود فوق منحنيات الخواص والذي يوافق إلى مقاومـة $R_C = 500\Omega$ وجهـد تغذيـة (10V) . يجب أن نلاحظ أنه في منطقة

الإشباع يكون تيّار المجمع مستقلاً تقريباً عن تيّار القاعدة بالنسبة لقيم محدّدة لـ (V_{CC},R_C) . لذلك بإمكاننا اعتبار أنّ بداية الإشباع تحدث عند زاوية منحنيات الترانزيستور المبيّنة بالشكل (5-6) .

في الواقع فإنّه لا يمكننا قراءة جهد المجمّع_باعث $V_{CE(sat)}$ بدقّة من المنحنيات المبيّنة بالشكل (5-6) . بدلاً من ذلك يجب الرجوع إلى الشكل (5-10) الذي تمّ رسم المنحنيات فيه ضمن المنطقة من ($0 \rightarrow 0.5v$) . تمّ إظهار نفس خط الحمل الموافق لـ ($V_{CC} = 10v, R_C = 500\Omega$) . ، والموجود فوق منحنيات الخواص .

نلاحظ في منطقة الإشباع أنّ كلا (I_C,V_{CE}) هما تقريباً مستقلاّن عن (I_B) . يُشم تغيّراً في (I_B) من ($120 \rightarrow 160\mu A$) إلى تغيّر في $V_{CE(sat)}$ بحدود (50mv) ، وتغيّراً لا يكاد يُذكر في (I_C) . بالمقابل ، وفي الشكل (5-6) نجد أن تغيّراً في (I_B) مقداره ($40\mu A$) بين ($40 \rightarrow 80\mu A$) يسبّب تغيّراً واضحاً في كلا (I_C,V_{CE}) . هذه هي المنطقة الفعّالة حيث فيها يكون : $I_C = \beta_F I\beta$. عند الإشباع ، لن يعد (I_B) هو الذي يتحكّم بـ(I_C) بحيث أنّ (α_F) لن تعد تربط بينهما . من الملائم إدخال معامل جديد عند الإشباع هو :

$$\beta_{forced} = \frac{I_C}{I_B}\Big|_{in\ saturation} \quad \text{..... (5-12)}$$

نلاحظ أنّ : $\beta_{forced} < \beta_F$ ، حيث أن $\beta_{forced} = \beta_F$ يوافق المنطقة الفعّالة . يظهر الشكلان (5-6,10) بأن يتمّ تحديد (I_C) في منطقة الإشباع بواسطة العناصر الخارجية (V_{CC},R_C) والذي يساوي تقريباً إلى : (V_{CC} / R_L) .

نلاحظ أيضاً من الشكل (5-10) أنّ جهد المجمّع_باعث $V_{CE(sat)}$ يتغيّر إلى حدّ ما مع (I_B) . في الدارات الرقمية التي يستخدم فيها الترانزيستور (BJT) كقاطع Switch ، تكون قيمة $V_{CE(sat)}$ هامّة بشكل خاص . تستخدم عادةً معادلات آبر مول Ebers- Moll (التي رأيناها سابقاً) لتحديد قيمة $V_{CE(sat)}$ تحليلياً ، والتي يمكن للطالب

أن يقوم بها ، والتي نذكرها هنا بدون برهان كما يلي :

$$V_{CK} = V_{CE(sat)} = V_T Ln \frac{1/\alpha_R + \beta_{forced}/\beta_R}{1 - \beta_{forced}/\beta_F} \quad \ldots\ldots\ldots\ldots\ldots\ldots (5\text{-}13)$$

يوضّح الجدول (5-1) تغيّر $V_{EC(sat)}$ مع (β_{forced}) عند درجة حرارة الغرفة وذلك لترانزيستور منكامل (Ic) له : $\beta_F = 100$ و : $\beta_R = 1$.

Variation in $V_{CE(sat)}$ with β_{forced}

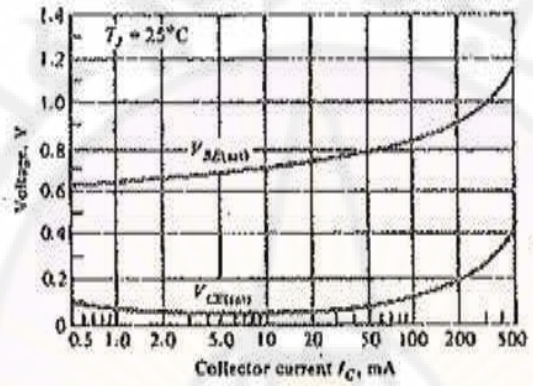
β_{forced}	99.9	99	75	50	25	10	5	1	0.1	0.01
$V_{CE(sat)}$ (mV)	286	231	143	116	86	65	50	28	19	18

جدول (5-1)

من الواضح بالنسبة للجدول (5-1) تناقص $V_{CE(sat)}$ مع تناقص (β_{forced}) مع الاتجاه إلى حمل الترانزيستور (BJT) بشكلٍ عميق إلى الإشباع . إنّ اشتقاق المعادلة (5-13) تمّ إنجازه بإهمال مقاومة جسم Bulk resistance نصف الناقل المشكّل لمنطقة المجمّع ، بحيث أنه حتى بمقاومة منخفضة (5Ω) ، مثلاً ، فمرور تيّار بحدود (10mA) سوف يولّد هبوطاً في الجهد (50mv) بحيث يفترض بشكلٍ عام أنّ $V_{CE(sat)}$ يمكن أن يكون بحدود (0.2v) . نلاحظ أيضاً من الجدول أنه عندما تقترب (β_{forced}) من (β_F) يكون $V_{CE(sat)}$ بحدود (0.3 v) . تستخدم ، وبشكلٍ شائع ، القيمة $V_{CE(sat)} = 0.3v$ كحدّ بين المنطقة الفعّالة ومنطقة الإشباع . لذلك يُقال للترانزيستور الذي يعمل عند هذا الحدّ بأنه على حافة الإشباع .

يظهر معظم صانعي الترانزيستورات المفردة Discrete منحنى تغيّر $V_{CE(sat)}$ مع I_C عند قيمة $\beta_{forced} = 10$. بيّن الشكل (5-11) مثل هذا المنحنى لترانزيستور 2N2222A . عند التيّارات العالية نلاحظ تزايداً في $V_{CE(sat)}$ ناتجاً عن تأثيرات مقاومة

جسم الترانزيستور . خلال المجال الوسطي للتيار ، نجد أنّ قيم $V_{CE(sat)}$ تكون قريبة من تلك المعروفة للترانزيستورات المتكاملة (IC_8) . نلاحظ أيضاً في الشكل (5-11) منحنى تغيّر جهد الباعث_قاعدة عند الإشباع $V_{BE(sat)}$ ، مع التيار (I_C) .



الشكل (5-11)

يستخدم أحياناً المقدار : $V_{CE(sat)}/I_C$ وذلك لوصف الترانزيستور (BJT) عند الإشباع ، ويدعى هذا المقدار بمقاومة الإشباع لتشكيلة الباعث المشترك Saturation Resistance والتي يرمز لها بـ(R_{CES}) أو (R_{CS}) أو $R_{CE(sat)}$ وأحياناً (R_{on}) . عادةً عندما يتم الحصول على (R_{CES}) من قيم معيّنة مقاسة فإنّ هذه المقاومة تشتمل على تأثير مقاومة جسم الترانزيستور . تظهر فائدة (R_{CES}) من حقيقة أنه إلى يسار زاوية كل منحني ، وذلك لـ I_B معيّن ، يمكن اعتبار هذا الجزء من المنحني "كأنه خط مستقيم Straight Line (وذلك كما يظهر من الشكل (5-10)) .

يمكن تلخيص القيم النموذجية لجهود عمل الترانزيستور وذلك حسب الجدول

. (5-2)

Typical Junction Voltages at 25°C

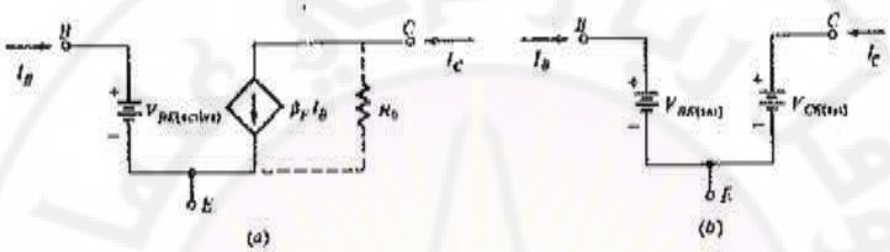
Quantity	V_{CE} at edge of saturation	$V_{CE(sat)}$	V_{BE}			
			Cut-in	Active	Saturation	Cutoff
Value (in V)	0.3	0.2	0.5	0.7	0.8	0

جدول (2-5)

لنفترض أنّ تغيّر درجة الحرارة على الجهد عبر وصلة منحازة أمامياً هي نفسها بالنسبة للثنائي Diode ($-2.5mv/c^{\circ}$). يشتمل الترانزيستور في منطقة الإشباع على ثنائيين منحازين أمامياً موصولين بشكلٍ متعاكس Back To Back على التسلسل . لذلك يمكننا أن نستنتج أنّ تغيّر الجهد ـ الناتج عن تغيّر درجة الحرارة ـ في إحدى الوصلات سوف يُلغى بواسطة تغيّر الجهد في الوصلة الأخرى . وبالتالي نجد في هذه الحالة أنّ المعامل الحراري لـ $V_{CE(sat)}$ صغير وهو بحدود عُشر المعامل الحراري $V_{BE(sat)}$.

إنّ القيم الموجودة في الجدول (2-5) هي قيم عملية مقبولة بشكلٍ عام وليست دقيقة تماماً ، وهذا راجع إلى عملية تصنيع الترانزيستورات وتصميم الدارات التي تختلف بشكلٍ أو بآخر ، والذي يؤدّي بمصمّمي الدارات Designers أن يكونوا أكثر دقّة في نتائجهم إذا رغبوا أن تكون تصاميمهم عالية الوثوقية . عادةً يلجأ كثير من مصمّمي الدارات إلى برامج المحاكاة الحاسوبية Computer-Simulation مثل : SPICE المستخدم بشكلٍ واسع بين المهندسين . يبيّن الشكل (5-12) الدارات المكافئة المستمرّة (dc) لترانزيستور (npn) ، حيث يمثّل الشكل (5-12a) حالة المنطقة

الفعّالة والشكل (5-12b) حالة منطقة الإشباع . تمّ إهمال التيّارات العكسية في الشكل



الشكل (5-12)

مسألة (5-4) محلولة :

بالنسبة للدارة المبيّنة بالشكل (5-13a) ، حدّد منطقة العمل للترانزيستور وقيم (I_B, I_C, V_{CE}) لأجل :

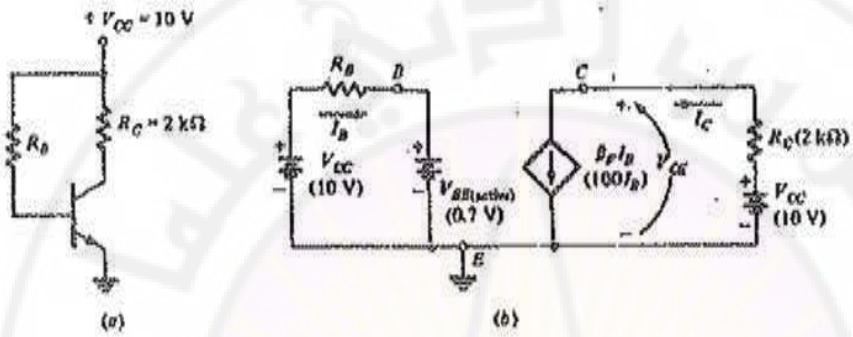
a) $R_B = 300k\Omega$ b) $R_B = 150k\Omega$

افرض أن الترانزيستور له : $\beta_F = 100$ وأهمل تيّارات الإشباع العكسية .

الحـــــــل :

بالنظـــر إلى الـــدارة شكل (5-13a) نلاحظ أنّ V_{BE}(0) بداهةً . لذلك يمكننا القـــول مباشرة أنّ وصلة الباعث_قاعدة منحازة أمامياً . نتيجة لذلك ، فالترانزيستور (BJT) إمّـــا أن يكـــون عاملاً في النمط الفعّال الأمامي أو في نمط الإشباع . لنفرض بدايـــةً أنّ العمـــل هو في المنطقة الفعّالة وبالتالي نرسم الدارة المكافئة المبيّنة بالشكل (5-13b). للتحقّق من أنّ فرضيتنا صحيحة ، نحسب قيمة V_{CE} ، فلو أنّ V_{CE}(0.3v

فـإنّ فرضيتنا صحيحة . وإذا كانت : V_{CE}(0.3v فإنّ هذا يُشير إلى عدم صحة هذه الفرضـية وبالتالي تنتقل حلّ المسألة على أساس الإشباع . في هذه الحالة نُعيد حساب التيّارات والجهود باستخدام النموذج (BJT) المبيّن بالشكل (5-12b) .



الشكل (5-13)

a) $R_B = 300k\Omega$

باستخدام الدارة شـكل (5-13b) وكتابة علاقة كيرشوف (KVL) لحلقة الباعث_قاعدة نجد :

$$-V_{CC} + I_B R_B + V_{BE} = 0$$

ومنه :

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{10 - 0.7}{300} = 0.031mA$$

من علاقات حلقة المجمّع نجد :

$$-V_{CC} + I_C R_C + V_{CE} = 0 \qquad I_C = \beta_F I_B$$

ومنه نجد :

$$I_C = \beta_F I_B = 100 \times 0.031mA = 3.1mA$$

$$V_{CE} = V_{CC} - I_C RC = 10 - 3.1 \times 2 = 3.8v$$

بما أنه في الحالة الفعّالة يكون : $V_{CE} > 0.3v$ إذاً فرضيتنا التي بدأنا بها وهو أنّ الدارة تعمل في المنطقة الفعّالة صحيحة .

(b) $R_B = 150k\Omega$

باستخدام العلاقات المستخدمة في الجزء (a) ، نحصل على :

$$I_B = \frac{10 - 0.7}{150} = 0.062mA$$

$$I_C = 100 \times 0.062mA = 6.2mA$$

$$V_{CE} = 10 - 3.2 \times 2 = -2.4v$$

بما أنه في حالة الإشباع يكون : $V_{CE} < 0.3v$ لذلك فإنّ فرضيتنا السابقة غير صحيحة والترانزيستور (BJT) هو في حالة إشباع . بالطبع ، فإنه بوجود جهد تغذية موجب على المجمّع مع تأريض الباعث ، فإنه من المستحيل فيزيائياً الحصول على قيمة سالبة لـ(V_{CE}) . والذي حصل هو بسبب أننا قمنا بحلّ المسألة طبقاً لقوانين الترانزيستور الفعّالة بينما هو يعمل في منطقة الإشباع .

في حالة الإشباع ، يكون : $V_{BE(sat)} = 0.8v$ و : $V_{CE(sat)} = 0.2v$ باستخدام هذه القيم في العلاقات السابقة نجد :

$$I_B = \frac{10 - 0.8}{150} = 0.0613mA$$

$$I_C = \frac{10 - 0.2}{2} = 4.9mA$$

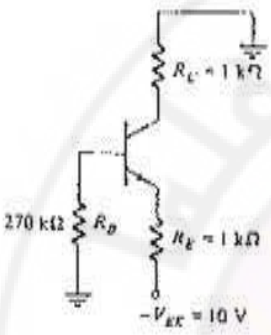
مسائل غير محلولة :

مسألة (5-3) :

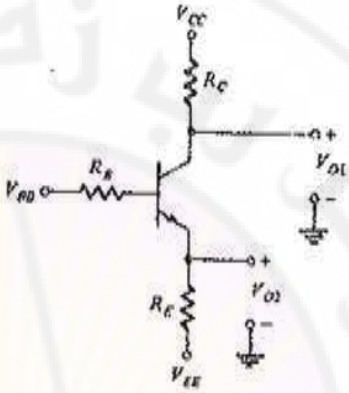
بالنسبة للدارة المبيّنة بالشكل (5-14) ، حدّد منطقة العمل للترانزيستور ، مع حساب قيم (I_B, I_C, V_{CE}) . افترض أنّ : $\beta_F = 100$ للترانزيستور .

مسألة (5-6) :

انطلاقاً من معادلات ايبرمول المأخوذة سابقاً برهن على صحة المعادلة (5-13) .



الشكل (5-14)



الشكل (5-15)

مسألة (5-7)

في الدارة المبيّنة بالشكل (5-15) حدّد قيمة V_{BB} بحيث :

a) بالكاد يتشبّع الترانزيستور .

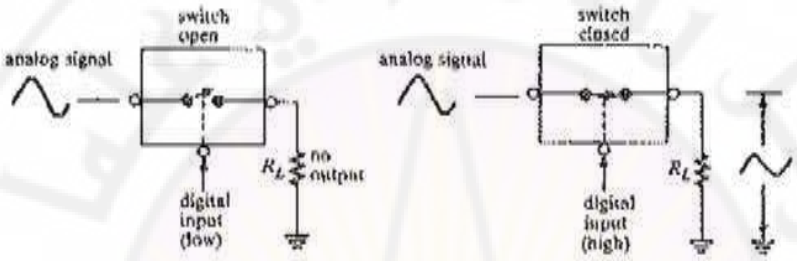
b) تجعل قيمة : $\beta_{forced} = 10$.

مع العلم أنه لدينا المعطيات التالية :

$$R_C = 0.5k\Omega, R_E = 1.0k\Omega, R_B = 44k\Omega, V_{CC} = 15v, V_{EE} = -15v$$

5-3) الترانزيستور JFET كقاطع تمثيلي :

The JFET As Analog Switch :

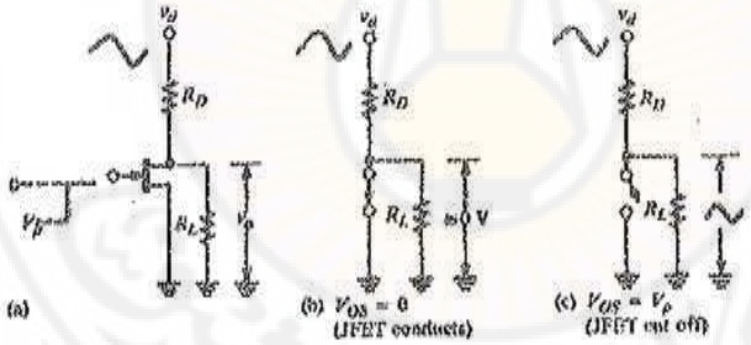


الشكل (5-16)

يُعرّف القاطع التمثيلي بأنه وسيلة محكومة إلكترونياً ، تسمح أو تمنع مرور إشارة من النوع التمثيلي ذات تغيّر مستمرّ في المطال . يبيّن الشكل (5-16) هذه الفكرة . بنفس التفكير تُعرّف القاطع الرقمي بأنه ذلك الذي يبدّل خرجه بين مستويين ممكنين (منخفض أو عالٍ) Low Or High ، وذلك كما يشبه العاكس (BJT) الذي درسناه سابقاً . نلاحظ من الشكل (5-16) أنّ القاطع التمثيلي Analog يفتح "Opened" أو يغلق "Closed " بواسطة دخل رقمي Digital . حسب طبيعة وسيلة القطع (أو التبديل) يمكن للدخل High أن يغلق القاطع ، والدخل Low أن يفتحه ، أو بالعكس . يدعى القاطع التمثيلي أحياناً بالقاطع التمثيلي الرقمي (DAS) بسبب تحكّم الدخل الرقمي بتبديل القاطع التمثيلي .

يمكن للترانزيستور (JFET) أن يُستخدم كقاطع تمثيلي بوصله كما هو مبيّن بالشكل (5-17) . نلاحظ أنّ الإشارة التمثيلية (V_d) موصولة إلى مقاومة المصرف (R_D) ، حيث عادةً (في المكبرات) يتمّ وصل وحدة تغذية ثابتة (V_{DD}) إلى هذه المقاومة .

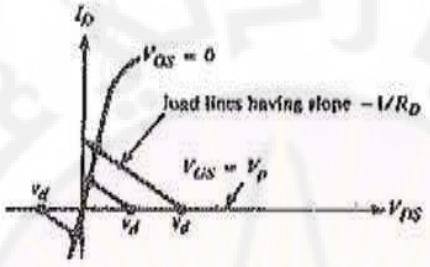
إنّ الإشارة الرقمية التي تفتح وتغلق القاطع هي جهد البوابة-منبع (V_{gs}) الذي يأخذ إمّا قيمة (0) ، والذي يسبّب توصيل الـ(JFE) ، أو قيمة (V_p) (جهد سالب بالنسبة للنوع ذي القناة N) ، والذي يعمل على قطع الـJFET . يكون جهد الخرج للقاطع (V_o) هو جهد المصرف-منبع ، والذي يكون إمّا (V_d) (عندما يكون الـ JFET قاطعاً Cutoff) ، أو (0v) (عندما يكون الـJFET موصولاً Conducting).



الشكل (5-17)

عندما يستخدم الـ(JFET) كقاطع تمثيلي فإنه يعمل في منطقة المقاومة المحكومة بالجهد ، بدلاً من أن يعمل في منطقة الاختناق Pinch-Off . للمساعدة في

فهم كيفية عمل الـ(JFET) كقاطع ، نبيّن الشكل (5-18) ، الذي يوضّح جزءاً من خواص المصرف لأجل : $V_{GS} = 0v$ و $V_{GS} = V_P$.



الشكل (5-18)

في الشكل (5-18) تمّ إظهار الجزء الصاعد فقط من منحني : $V_{GS} = 0$ وذلك في منطقة المقاومة المحكومة بالجهد (VCR) . يوافق الخط $V_{GS} = V_P$ الخط الأفقي المماس للمحور الأفقي (V_{DS}) ، حيث أنّ : $I_D = 0$ بالنسبة لهذا الخط . لنفرض جدلاً أنّ تغيّر (V_d) صنعت سلسلة من خطوط الحمل المتوازية ، حيث كلاً من هذه الخطوط تتقاطع مع المحور (V_{DS}) عند قيمة آنيّة لـ(V_d) ، كما لو أنّ خط الحمل سوف يتقاطع عند (V_{DD}) لو كان هنالك جهد تغذية مصرف ثابت القيمة . يوافق هذه الحالة ما هو مبيّن في الشكل (5-17c) . عندما يكون $V_{gs} = 0$ ، تتحرّك نقطة العمل إلى منحني $V_{gs} = 0$ ويكون جهد الخرج (V_{DS}) صغيراً جدّاً . توافق هذه الحالة ما هو مبيّن بالشكل (5-17b) . طالما بقي الجهد (V_{GS}) عند القيمة (0v) ، فإنّ التغيّرات في (I_D, V_{DS}) تبقى على المنحني $V_{GS} = 0$ صعوداً وهبوطاً . بالنسبة لتغيّرات بسيطة ، يمكن عندها اعتبار المنحني خطياً تقريباً . تكون المقاومة ($\Delta V/\Delta I$) في هذه

المنطقة نتيجة لذلك صغيرة جداً وتماثل ظرف الدارة المقصورة ، حيث يكون الـ JFET بحالة "On" .

نلاحظ من الشكل (5-18) امتداد منحني (V_{GS}) إلى الربع الثالث ، وهي المنطقة التي يكون فيها (V_{DS}) و (I_D) سالبين . هذه هي المنطقة التي تتغيّر فيها الإشارة التمثيلية (V_d) بشكلٍ سالب ويكون التيّار المار في القنال باتجاه عكسي . تسبّب القطبية العكسية لوصلة البوابة_منبع بأن تنحاز أمامياً ولكن هذا لا يؤثّر على مقاومة القنال بحيث لا يتغيّر ميل المنحني $V_{GS} = 0$. يجب أن يكون التغيّر لـ(V_d) صغيراً بحيث يحدث العمل على جزء صغير خطي تقريباً لمنحني $V_{GS} = 0$ بالنسبة لكلا حانبي نقطة المبدأ Origin . يجب على المقاومة (R_D) أيضاً أن تكون كبيرة بشكلٍ كافٍ للتأكّد من أنّ التغيّر يحدث على طول الجزء المنخفض من منحني $V_{GS} = 0$.

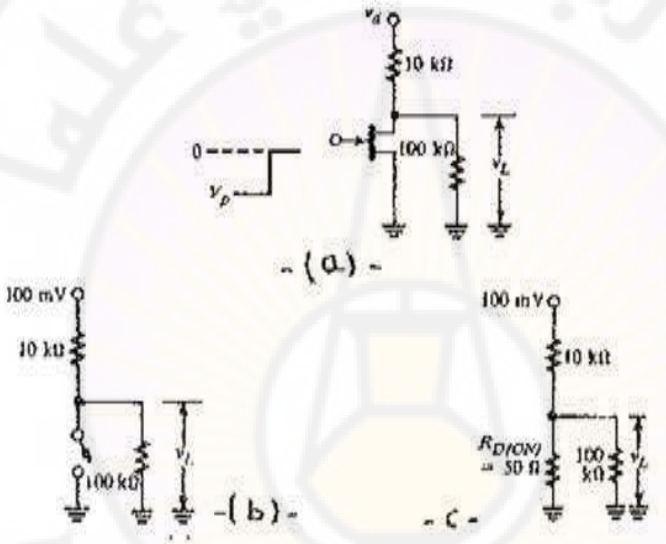
عندما يكون الـ (JFET) بحالة توصيل فإنّ المقاومة الصغيرة: $V_{DS} / I_D \approx V_d / i_d$ في المنطقة حول نقطة المبدأ تدعى بمقاومة الوصل No-Resistance أو : $R_D(On)$. تكون القيم النموذجية لهذه المقاومة واقعة عادةً بين ($20-100\Omega$) . كلما كانت قيمة $R_D(On)$ أصغر ، كلّما كان القاطع أقرب إلى الحالة المثالية . أخيراً ، في الوقت الذي يكون للترانزيستور BJT مقاومة وصل On منخفضة ، فإنّ القاطع JFET له ميزة أنّ : $i_d = 0$ عندما $V_d = 0$.

مسألة (5-6) محلولة :

في الدارة المبيّنة بالشكل (5-19a) ، فإنّ للترانزيستور JFET مقاومة وصل $R_D(ON) = 50\Omega$. لنفرض أن $V_d = 100mv$ ، ماذا يجب أن يكون عليه جهد الحمل (V_L) وذلك عندما :

$V_{GS} = V_P$ -1 $V_{GS} = 0v$ -2

الحـــــــل :



الشكل (5-19)

1- عـــندما : $V_{GS} = V_P$ يكون الـ JFET قاطعاً Cut-Off ، وهذه الحالة موضّحة بالدارة المكافئة شكل (5-19b) ، حسب قاعدة مجزّئ الجهد نجد :

$$V_L = \frac{100k}{10k + 100k} \cdot (100mv) = 90.9mv$$

2- عندما : $V_{GS}=0v$ يكون الـ JFET موصلاً Conducting ، وهذه الحالة موضّحة بالدارة المكافئة شكل (5-19c) . لحد من هذه الدارة المكافئة :

$$R'_L = R_L \,//\, R_D(On) = 50\Omega \,//\, 100k \approx 50\Omega$$

ومنه :

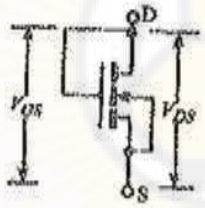
$$V_L = \frac{50}{50 + 10k\Omega}(100mv) = 0.497mv$$

5-4) العواكس MOSFET :

MOSFET Inverters :

5-4-1) الترانزيستور MOSFET المستخدم كمقاومة :

The MOSFET AS A Resistor :



الشكل (5-20)

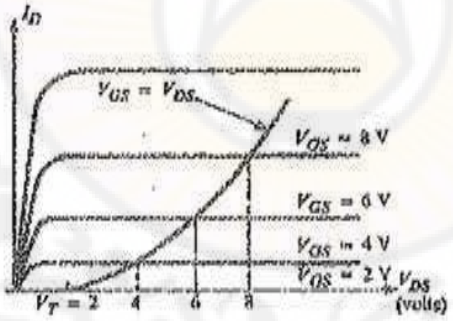
لقد شرحنا سابقاً أنّ تصنيع ترانزيستور في الدارات المتكاملة أسهل وأكثر فعالية من تصنيع مقاومة ، خاصة بالنسبة للترانزيستورات MOSFET نوع إغناء Enhancement وذلك بسبب البنية البسيطة لهذه الوسائل . لهذا السبب يوصل MOSFET بطريقة ليقوم بدور مقاومة في الدارات المتكاملة . إحدى الطرق المستخدمة

لوصل ترانزيستور MOSFET نوع إغناء كمقاومة يبيّنها الشكل (5-20).

نلاحظ من هذا الشكل أنّه تمّ توصيل المصرف مباشرة إلى البوّابة ، حيث يظهر في هذه الحالة أنّ : $V_{DS} = V_{GS}$. نحن نعلم أنّه إذا كان : $|V_{DS}| \geq |V_{GS} - V_T|$ ، عندها تبقى الوسيلة داخلاً في منطقتها الفعّالة .

يبيّن الشكل (5-21) رسماً لمنحني $V_{DS} = V_{GS}$ ضمن مجموعة نموذجية من خواص المصرف لترانزيستور NMOS ، حيث يتبيّن أنّ المنحني يقع بكامله في المنطقة الفعّالة . من الواضح تماماً أنّ هذا المنحني هو غير خطي ، مما يعني أنّ الـ MOSFET يسلك سلوك مقاومة غير خطية . بما أنّ : $V_{GS} = V_{DS}$ يساوي المقدار (V) عبر هذه المقاومة غير الخطية ، فإننا نجد بشكل واضح من الخواص (V-I) أنّ :

$$\left.\begin{aligned} I &= 0.5\beta(V - V_T)^2 && V \geq V_T \\ &= 0 && V \leq V_T \end{aligned}\right\} \quad \ldots\ldots\ldots(5\text{-}14)$$



الشكل (5-21)

حيث :

β = ثابت تعتمد قيمته على أبعاد الترانزيستور ، وحيث القيمة النموذجية لها بحدود : $0.5mA/V^2$.

V_T = جهد العتبة ويساوي تقريباً : $V_T = 2v$.

من المعادلة (15-4) ، يمكننا أن نجري حساباً للمقاومة في حالة الإشارة الصغيرة عند أيّ قيمة لـ(I) لتعلّي :

$$r = \frac{1}{\sqrt{2\beta I}} \qquad (V > V_T) \quad \ldots\ldots\ldots\ldots\ldots\ldots (5\text{-}15)$$

حيث :

$$r = \frac{dI}{dV}$$

بحلّ المعادلة (14-5) بالنسبة لـ : $(\frac{V}{I})$ نجد المقاومة المستمرّة (ds) :

$$R = \frac{V}{I} = \sqrt{\frac{2}{\beta I}} + \frac{V_T}{I} \qquad (V > V_T) \quad \ldots\ldots\ldots\ldots (5\text{-}16)$$

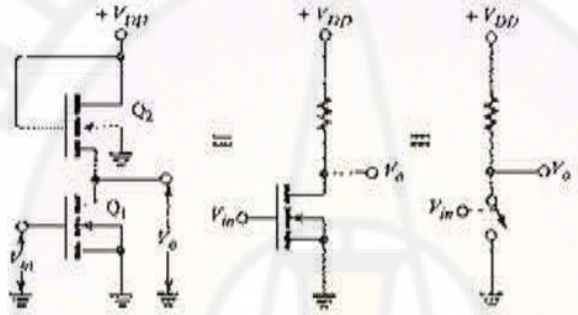
يتبيّن من المعادلتين (15-5,16) اعتماد المقاومة على قيمة (β) ، والتي بدورها تعتمد على نسبة الشكل Aspect Ratio (Length / Width) للقنال . للحصول على قيم كبيرة للمقاومات (قيم صغيرة لـβ) ينجز ذلك بجعل القنال طويلة وضيّقة .

5-4-2) العاكس MOSFET يستخدم MOSFET كحمل :

The MOSFET Inverter With MOSFET Load :

يبيّن الشكل (22-5) دارة عاكس NMOS تُستخدم NMOSFET كمقاومة حمل . إنّ نظرية عمل هذا العاكس مماثلة لتلك المدروسة للعاكس BJT ، حيث يعمل الترانزيستور MOSFET (Q_1) كقاطع محكوم بالجهد (VCS) . الفرق الرئيسي هو أنّ العاكس NMOS له مقاومة MOSFET تعمل كمقاومة غير خطية ذات قيمة تعتمد على فيما إذا كان (Q_1) بحالة (On) ، أو (Off) ، بينما العاكس (BJT) له مقاومة

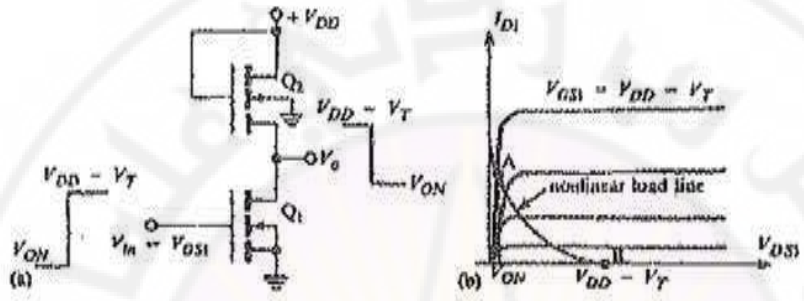
ثابتة . نلاحظ من الشكل أنّ الأساس Substrate لـ(Q_2)موصول إلى الأرض وليس إلى المنبع . لو كان موصولاً إلى المنبع ، عندها يكون مصرف (Q_1) مؤرضاً ، وهذا يُسبطل عمل العاكس . إنّ ترتيب الدارة له تأثير جعل جهود العتبة لـ (Q_1,Q_2)مختلفة عن بعضها قليلاً ، لكننا سنهمل هذا الفرق حالياً .



الشكل (5-22)

يبيّن الشكل (5-23b) مجموعة نموذجية لخواص مصرف NMOS للترانزيستور (Q_1) المبيّن بالشكل (5-23a) . تمّ رسم على منحنيات الخواص هذه خط حمل غير خطي ينتج عند استخدام (Q_2)كمقاومة حمل . في مناقشتنا التالية نستخدم الدليل (1) لتمييز الجهود والتيّارات للترانزيستور (Q_1) والدليل (2) للترانزيستور (Q_2) . عندما يكون (Q_1) بحالة قطع Off ، يكون : $I_{D1} \approx 0$ و (V_{DS1}) ذو قيمة عالية ، وهي ظروف النقطة (B) في الشكل (5-23b) . عندما يكون (Q_1) موصولاً Conducting ، يكون : V_{DS1} (حيث تم تحديده على الشكل كـ: V_{ON}) ذو قيمة صغيرة ، ويكون (Q_1) في منطقة المقاومة المحكومة بالجهد (VCR) ، وهي ظروف

النقطة (A) في الشكل (5-23b) .

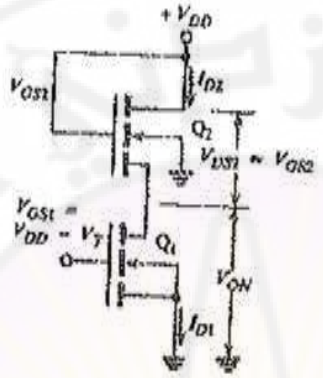


الشكل (5-23)

كما هو مبيّن في الشكل (5-23) ، يمثل جهد الخرج بين $V_{ON}(low)$ و $V_{DD} - V_T(high)$. نفترض أنّ دخل العاكس يتغيّر أيضاً بين نفس هاتين القيمتين ، حيث يمكن اعتبار أنّ خرج دارة أخرى مماثلة هو بشكل طبيعي دخلاً للعاكس . عندما يكون الدخل عند (V_{ON}) ، والذي يعني جهد صغير أقلّ من (V_T) ، فلن يوصل الترانزيستور (Q_1) ، وبالتالي يكون الخرج عند المستوى العالي (V_{DD}-V_T) ، أيّ عند النقطة(B) . عندما يكون الدخل عند المستوى العالي $V_{GS1} = V_{DD} - V_T$ ، عندها يوصل (Q_1)ويصبح الخرج عند المستوى المنخفض (V_{ON}) أيّ عند النقطة (A) .

تمّ تحديد نسب الشكل Aspect Radios لـ: (Q_1,Q_2) في دارة العاكس بحيث مقاومة (Q_2)، تكون هي الأكبر ، وتكون نموذجياً أكبر بعشرة مرّات من مقاومة (Q_1). هذا يعني أنّ (β_2) هي نموذجياً عشر قيمة (β_1) .

لتحديد قيمة (V_{ON}) ، يجب تحليل الدارة بالنسبة للحالة حيث :



الشكل (5-24)

من الشكل (5-24) نلاحظ أنّ : $V_{GS1} = V_{DD} - V_T$. $V_{DS2} = V_{GS2}$.

بكتابة قانون كيرشوف للجهد بين (V_{DD}) والأرض نجد :

$$V_{DD} = V_{GS2} + V_{ON}$$

أو :

$$V_{GS2} = V_{DD} - V_{ON} \quad \text{.....(5-17)}$$

لذلك نكتب :

$$I_{D2} = \frac{1}{2}\beta_2 (V_{GS2} - V_T)^2$$

$$= \frac{1}{2}\beta_2 [(V_{DD} - V_{ON}) - V_T]^2 \quad \text{.....(5-18)}$$

يمكن البرهان أنّ التيّار المارّ في الـ MOSFET نوع Enhancement في منطقة

المقاومة المحكومة بالجهد ، يمكن أن يُعطى كما يلي :

$$I_D = \beta\left[(V_{GS} - V_T)V_{DS} - 0.5V_{DS}^2\right] \quad \text{.....(5-19)}$$

بتطبيق المعادلة (5-19) على (Q_1) ، بعد وضع : $V_{GS1} = V_{DD} - V_T$ نجد :

$$I_{D1} = \beta_1\left[(V_{DD} - V_T - V_T)V_{ON} - 0.5V_{ON}^2\right] \quad \text{.....(5-20)}$$

لكن : $I_{D1} = I_{D2}$ ، لذلك بمساواة العلاقتين (5-18,20) نجد :

$$\frac{1}{2}\beta_2\left[(V_{DD} - V_{ON}) - V_T\right]^2 = \beta_1\left[(V_{DD} - 2V_T)V_{ON} - 0.5V_{ON}^2\right] \quad \text{.....(5-21)}$$

بتبسيط هذه العلاقة نجد :

$$(1 + \frac{\beta_1}{\beta_2})V_{ON}^2 - 2\left[(V_{DD} - V_T) + \frac{\beta_1}{\beta_2}(V_{DD} - 2V_T)\right]V_{ON} + (V_{DD} - V_T)^2 = 0 \quad \text{.... (5-22)}$$

معادلة من الدرجة الثانية نحلّها بالنسبة لـ: V_{ON} حسب الصيغة :

$$V_{ON} = \frac{-B - \sqrt{B^2 - 4AC}}{2A} \quad \text{..... (5-23)}$$

حيث :

$$A = 1 + \frac{\beta_1}{\beta_2}$$

$$B = -2\left[(V_{DD} - V_T) + \frac{\beta_1}{\beta_2}(V_{DD} - 2V_T)\right]$$

$$C = (V_{DD} - V_T)^2$$

مسألة (5-7) محلولة :

للعاكس NMOS المبيّن بالشكل (5-23a) المعاملات التالية :

$V_{T1} = V_{T2} = 2v, \beta_1 = 0.25 \times 10^{-3}, \beta_2 = 0.025 \times 10^{-3}, V_{DD} = 10v$

أوجد جهود الخرج العالية والمنخفضة .

الحـــــــل :

يُحسب جهد الخرج العالي كما يلي :

$$V_{HI} = V_{DD} - V_T = 10 - 2 = 8v$$

لإيجاد الجهد المنخفض : V_{ON} سنستخدم المعادلة (5-23) كما يلي :

$$A = 1 + \frac{\beta_1}{\beta_2} = 1 + \frac{0.25}{0.025} = 11$$

$$B = -2\left[(V_{DD} - V_T) + \frac{\beta_1}{\beta_2}(V_{DD} - 2V_T)\right]$$

$$= -2\left[(10 - 2) + \frac{0.25}{0.025}(10 - 4)\right] = -136$$

$$C = (V_{DD} - V_T)^2 = (10 - 2)^2 = 64$$

$$V_{ON} = \frac{-B - \sqrt{B^2 - 4AC}}{2A}$$

$$= \frac{136 - \sqrt{136^2 - 4(11)(64)}}{2(11)} = 0.49V$$

بما أنّ : $V_{ON} = 0.49v$ هو أقلّ من جهد العتبة $V_T = 2v$ ، فنحن سنكون متأكّدين بأنّ الـ MOSFET سيبقى قاطعاً عندما يطبّق على دخله الجهد V_{ON} الناتج عن عاكس آخر مماثل .

لقد استخدمنا في دراستنا السابقة وخاصّة في الأمثلة العناصر NMOS وذلك لمناقشة العواكس MOSFET . في الواقع فإنّ الدراسة السابقة ونظرية العمل تطبّق بأكملها على العناصر PMOS أيضاً . لكن، نلاحظ ، هنا أنّ المستوى العالي "High" في العاكس PMOS يكون جهداً قريباً من الصفر بينما المستوى المنخفض "Low" يكون جهداً سالباً كبيراً قريباً من ($-V_{DD}$) . في النظم الحديثة العملية تُعتبر الوسائل NMOS أكثر انتشاراً من الوسائل PMOS في الدارات المتكاملة بسبب أنّ سرعة التبديل فيها أكبر . عملياً كلا الوسائل NMOS و PMOS قليلة الاستخدام لصناعة ما

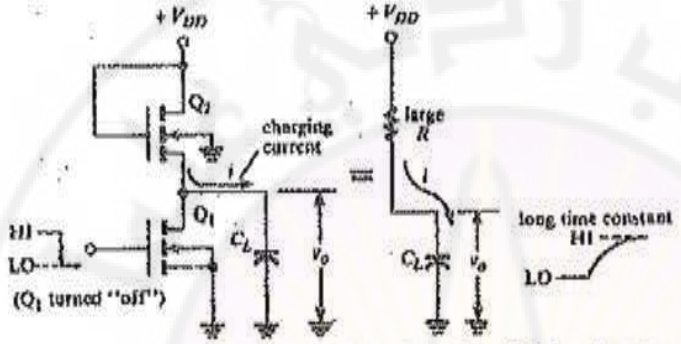
يسمّى بالدارات المنطقية ذات الأغراض العامّة General-Purpose ،وذلك بسبب أنّ سرعة تبديلها بطيئة مقارنةً مع ما يسمّى بدارات CMOS ، والتي سنرى شرحاً عنها في الفقرات اللاحقة . تُستخدم الوسائل NMOS في دارات VLSI الخاصّة ، والتي تُنجز وظائف شديدة الخصوصيّة في أنظمة رقمية كبيرة ، وذلك مثل الذواكر Memories والمعالجات الصغرية Microprocessor .

5-4-3) تأثير الحمل السعوي في العاكس MOSFET :

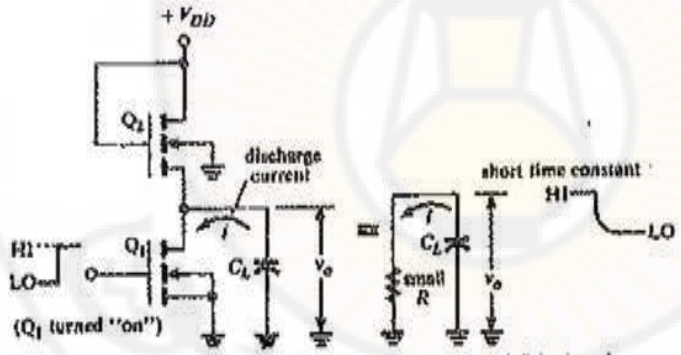
Capacitive Loading Of The MOSFET Inverter

في كثير من دارات التبديل ، تختلف مقاومة الخرج عندما يتغيّر الخرج من المستوى المنخفض إلى العالي عن تلك المقاومة التي يتغيّر عندها الخرج من المستوى العالي إلى المنخفض . لذلك ، فإنّ الوسيلة قد تكون أكثر سرعة عند التبديل إلى حالة الوصل Turn On من حالة التبديل إلى حالة القطع Turn Off والعكس بالعكس . هذه هي حالة العاكس MOSFET كما هو مشروح وبشكلٍ واضح بالشكل (5-25)، وذلك بسبب أنّ مقاومة (Q_2) تكون عادةً أكثر بكثير من مقاومة (Q_1) .عندما يبدّل (Q_1) إلى حالة القطع Off بواسطة دخل منخفض ، يرتفع خرج العاكس عندما تشحن مكثّفة الحمل (الموجودة بشكلٍ طفيلي في خرج العاكس مع الحمل) خلال مقاومة (Q_2) الكبيرة . من جهة أخرى ، عندما يبدّل (Q_1) إلى حالة الوصل On بواسطة دخلٍ عالٍ ، تفرّغ مكثّفة الحمل بشكلٍ سريع خلال مقاومة التوصيل On الصغيرة لـ(Q_1) .

لدراسة وتميز الزمن اللازم للموجة لتتغيّر من المستوى المنخفض إلى العالي ، ومن المستوى العالي إلى المنخفض فإنّه من الشائع عملياً إعطاء الرمز (t_r) لزمن صعود الموجة Rise Time ، و (t_f) لزمن هبوط الموجة Fall Time .



(a) The time required for the output to change from LO to HI is long because the time constant is large when the capacitance charges through Q_2.

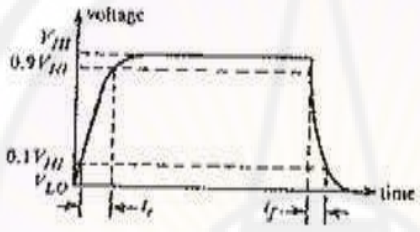


(b) The time required for the output to change from HI to LO is short because the time constant is small when the capacitance discharges through Q_1.

A comparison of switching times (LO to HI versus HI to LO) in an NMOS inverter

الشكل (5-25)

يتبيّن من الشكل (5-26) أنّ (t_f) هو الزمن الكلي اللازم لارتفاع الموجة من (10%) من قيمتها النهائية "High" إلى (90%) من قيمتها النهائية ، و(t_r) هو الزمن الكلّي اللازم لهبوط الموجة من (90%) إلى (10%) من قيمتها ذات المستوى العالي "High" .



الشكل (5-26)

يمكن اعتبار العلاقات التالية ذات تقريب جيّد ومقبول من الناحية العملية وذلك فيما يخصّ أزمان الصعود والهبوط لخرج عاكس NMOS بحمل فعّال NMOS :

$$t_r \approx \frac{17.8C_L}{\beta_2(V_{DD}-V_T)} \quad \text{.....(5-24)}$$

$$t_f \approx \frac{1.6C_L}{\beta_1(V_{DD}-2V_T)} \quad \text{.....(5-25)}$$

تبيّن هذه المعادلات أنّ (t_r,t_f) تتناسب طرداً مع (C_L) وعكساً مع (β) ، إنّ الاعتماد على (β) ناتج عن حقيقة أنّ مقاومة القناة تتعلّق بشكلٍ عكسي مع (β). بما أنّ (β_1) هي تقريباً أكبر بحوالي عشر مرّات من (β_2) ، لذلك تكون مقاومة

القنال لـ(Q_1) هي حوالي عُشر مقاومة (Q_2) . يشرح المثال التالي التفاوت الكبير بين أزمان الصعود والهبوط لعاكس NMOS .

مسألة (5-8) محلولة :

للعاكس NMOS المبيّن بالشكل (5-25) المعاملات التالية :

$$\beta_1 = 40\times10^{-6}\,,\ \beta_2 = 4\times10^{-6}\,,\ V_T = 1v\,,\ V_{DD} = 10v$$

بفرض أنّ الحمل السعوي له مكثّفة (1 PF) ، أحسب أزمان الصعود والهبوط التقريبية لموجة الخرج .

الحـــــلّ :

من المعادلة (5-24) نجد :

$$t_r \approx \frac{17.8\times10^{-12}}{(4\times10^{-6})(10-1)} = 494ns$$

من المعادلة (5-25) نجد :

$$t_f \approx \frac{1.6\times10^{-12}}{(4\times10^{-6})(10-2)} = 5ns$$

يتبيّن لنا من هذه النتائج أنّ زمن الصعود أكبر بحوالي مائة مرّة من زمن الهبوط ، وهي نسبة نموذجية Typical في دارات التبديل التي تستخدم ترانزيستورات NMOS .

مسألة (5-9) محلولة :

للعاكس NMOS الذي رأيناه في الشكل (5-23a) حمل سعوي مقداره (10 PF) ومُساق بواسطة موجة مستطيلة Rectangular تتغيّر بين (+8v - 0) بتردّد قدره (400KHz) . يساوي عرض النبضة ($0.5\mu s$) . احصل على مخطط لرسم موجة الخرج على مدى دورة كاملة لموجة الدخل ، وذلك باستخدام برنامج (SPICE) .

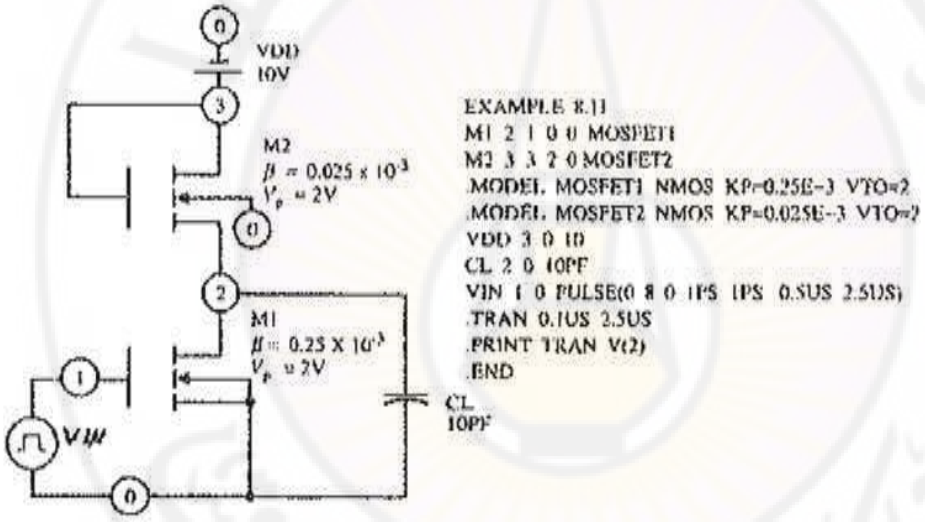
الحـــــلّ :

يبيّن الشكل (5-27a) دارة SPICE مع العقد المحدّد عليها ، مع ملف المعطيات

لدخل البرنامج (برنامج PSPICE) .

يساوي دور إشارة موجة الدخل :

$$T = \frac{1}{F} = \frac{1}{400KH_z} = 2.5\mu S$$



الشكل (5-27a)

إنّ تعليمة TRAN. تولّد خرجاً خلال دورة كاملة بدءاً من (0.1μS) . نرى أنّ مواصفات النبضة (V_{IN}) تُعطي معلومات حول أزمان الصعود والهبوط لنبضة الدخل لكلّ (1 PS) ، والتي هي صغيرة مقارنةً مع عرض النبضة . تجعل هذه المواصفات نبضة الدخل قريبة جداً من المثالية . لو أنّ أزمان الصعود والهبوط للدخل

كان موضوعاً على الصفر أو سمح له ليكون By Default ، سيقوم برنامج SPICE في هذه الحالة بوضع هذه الأزمان مساوية لزمن أطول بكثير : $TSTEP = 0.1\mu S$. نلاحظ أيضاً وجود تعليمتين MODEL. لتوصيف الترانزيستورين MOSFET بسبب اختلاف قيم (β) لهما .

```
****     TRANSIENT ANALYSIS   .TURE =   27.000 DEG C
**********************************************************************
   TIME        V(2)
                    0.000D+00      0D+00      6.000D+00   8.000D+00
                    - - - - - - - - - - - - - - - - - - - - - - - -
0.000D+00   7.999D+00 .                                            *
1.000D-07   4.900D-01 .  *                                         .
2.000D-07   4.900D-01 .  *                                         .
3.000D-07   4.900D-01 .  *                                         .
4.000D-07   4.900D-01 .  *                                         .
5.000D-07   4.900D-01 .  *                                         .
6.000D-07   4.128D+00 .     *                                      .
7.000D-07   5.416D+00 .                *                           .
8.000D-07   6.053D+00 .                                 *          .
9.000D-07   6.437D+00 .                                    *       .
1.000D-06   6.693D+00 .                                     *      .
1.100D-06   6.877D+00 .                                      *     .
1.200D-06   7.016D+00 .                                       *    .
1.300D-06   7.124D+00 .                                        *   .
1.400D-06   7.210D+00 .                                         *  .
1.500D-06   7.281D+00 .                                         *  .
1.600D-06   7.341D+00 .                                          * .
1.700D-06   7.391D+00 .                                          * .
```

الشكل (5-27b)

يبيّن الشكل (5-27b) مخطط رسم موجة الخرج . نلاحظ أنّ زمن الصعود لهذه الموجة هو أكبر بكثير من زمن الهبوط . نلاحظ أيضاً أنّ مستوى الخرج المنخفض هو حوالي $V_{ON} = 0.49v$ ، وهو متوافق مع حساباتنا في المسألة السابقة (5-7) التي أجريت على نفس الدارة .

(5-5) دارات CMOS :

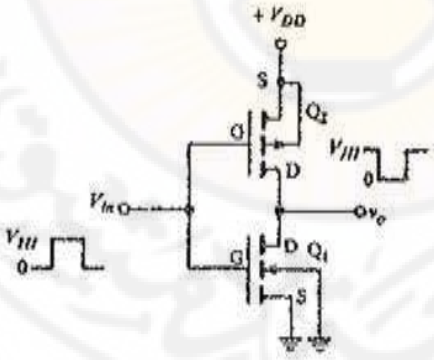
CMOS Circuits :

(5-5-1) العواكس CMOS :

CMOS Inverters :

لنتذكّر من أسس الهندسة الإلكترونية أنّ الدارات المتكاملة المتمّمة (CMOS)

Complementary MOS تحتوي على كلا الوسيلتين NMOS و PMOS مزروعتين على نفس الشريحة السيليكونية . تُستخدم الدارات CMOS بشكلٍ واسع الآن في الدارات الرقمية ذات الأغراض العامّة بسبب أنّ سرعة تبديلها أعلى من الوسائل NMOS أو PMOS كلاً على حده ، بالإضافة إلى الاستطاعة المصروفة المنخفضة جداً فيها . تُستخدم هذه الدارات أيضاً في الدارات ذات الأغراض الخاصّة من النوع LSI و MSI . يبيّن الشكل (28-5) دارة عاكس باستخدام الدارة CMOS ، وتُعتبر دارة العاكس هذه صندوق البناء الأساسي Fundamental Building Block للعائلة المنطقية CMOS . نلاحظ وجود وحدة تغذية موجبة واحدة (V_{DD}) ونهاية منبع ترانزيستور PMOS موصولة إلى وحدة التغذية هذه ، ونهاية منبع الترانزيستور NMOS موصولة إلى الأرض .



الشكل (28-5)

تُعتبر هذه التوصيلة ضرورية للعمل الصحيح لكلّ من الترانزيستورين ، حيث

يجب أن يكون مصرف الـ PMOS سالباً بالنسبة للمنبع ، بينما يجب أن يكون مصرف الـNMOS موجباً بالنسبة للمنبع . نلاحظ أيضاً من الشكل (5-28) أنّ نهاية الأساس Substrate للترانزيستور (Q_2) موصولة إلى ($+V_{DD}$) ، حيث نعلم أنّ الأساس في وسيلة الـP-Channel هي من النوع (N) ، والتي يجب أن توصل إلى الجهد الأكثر إيجابية في الدارة لتأكيد أنّ الوصلة Junction بين الأساس والقنال (p) المحرّضة هي بحالة انحياز عكسي . نعلم أيضاً أنّ الأساس للوسيلة (Q_1) ذي القنال (N) هو من النوع (P) ويشكّل حوضاً tub (داخل أساس ترانزيستور Q_2) حيث تكون مزروعة فيه الوسيلة المذكورة .لذلك يجب أن توصل نهاية الأساس للترانزيستور (Q_1) إلى الجهد الأكثر سلبية في الدارة (وهو الأرض) لتأكيد الانحياز العكسي لها .

لنحاول أنّ نفهم الآن عمل العاكس CMOS . إذا رجعنا إلى مبدأ وخصائص الترانزيستورين NMOS ، PMOS نوع إغناء ، فإنّه يمكننا أن نلخّص شروط الجهد V_{gs} لكل منهما لكي يكون موصلاً أو قاطعاً ، ويمكن إعطاء الجدول التالي لتحقيق شروط العمل :

قطبية V_{gs} :

	لإحداث التوصيل Turn on	لإحداث القطع Turn off
NMOS:	V_{gs} موجب وأكبر إيجابية من V_T	V_{gs} صفراً وأقلّ إيجابية من V_T
PMOS:	V_{gs} سالب وأكبر سلبية من V_T	V_{gs} صفراً وأقلّ إيجابية من V_T

لشرح العمل بشكلٍ أوضح نقوم بما يلي : لنفترض أوّلاً أنّ للترانزيستور NMOS جهد عتبة : $V_T = +2v$ وأنّ منبعه مؤرّض ، وذلك كما بالشكل (5-28) . من ذلك ، فإنّه بتطبيق جهد (0v) على بوّابته سوف يجعله بحالة قطع Off بسبب أنّ $V_{gs}=0<V_T$. عند تطبيق جهد (+10v) على بوّابته فإنّ هذا سيجعله بحالة وصل On بسبب أنّ : $V_{gs}=+10v)V_T$. بالنسبة للترانزيستور PMOS سنفرض أنّ له جهد عتبة : $V_T = -2v$ ، ومطبّق جهد التغذية (+10v) على منبعه كما بالشكل (5-28)

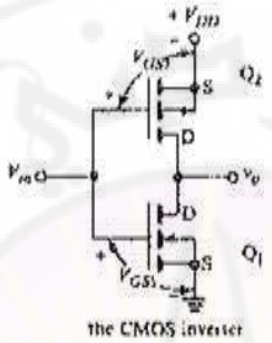
بالنسبة لـ(Q_2) ، نتيجة لذلك فإنه بتطبيق جهد (0 v) على بوّابته سوف يجعله بحالة وصل (On) بسبب أنّ ($V_T = -10v$) وهو أكثر سلبية من ($V_T = -2v$) . عند تطبيق جهد (+10v)على بوّابته فإنّ هذا سيجعله بحالة قطع Off بسبب أنّ $V_{gs} = 10-10 = 0v$ وهو أكثر إيجابية من ($V_T = -2v$) .

نلاحظ من الشكل (5-28) أنّ بوّابتي (Q_1,Q_2) موصولتان معاً عند دخل العاكس .لذلك ، عندما يكون (V_{in}) بمستوى High (وليكن ، +10v) ، عند ذلك يصبح (Q_1) بحالة(On) و (Q_2) بحالة (Off) . من ناحية أخرى ، عندما يكون (V_{IN}) بمستوى منخفض Low (0v) ، عند ذلك يصبح (Q_1) بحالة (Off) و (Q_2) بحالة (On) . إذا حاولنا أن نتخيّل الترانزيستورين (Q_1,Q_2) وكأنهما قاطعان مغلقان أو مفتوحان عند ذلك يمكننا رسم الشكل (5-29) الذي يبيّن دارة مكافئة لكلا الحالتين أيّ عندما يكون (V_{in}) بحالة " High" أو "Low" ، والمطبّق على دخل دارة CMOS المبيّن بالشكل (5-28) .

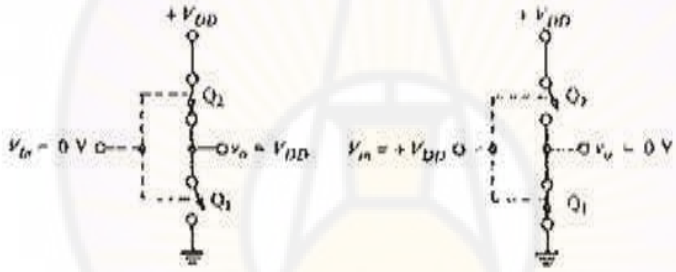
كما نلاحظ من الشكل (5-29) مقارنةً مع الشكل (5-28) أنه عندما يكون الدخل "Low" يكون (Q_2) مغلقاً و(Q_1) مفتوحاً ، بحيث يصبح الخرج موصولاً من خلال (Q_2) إلى ($+V_{DD}$) . وعند تطبيق دخل "High" يصبح (Q_1) مغلقاً و(Q_2) مفتوحاً ، بحيث يصبح الخرج موصولاً من خلال (Q_1) إلى الأرض (0v) . لذلك ، دائماً وبكلا الحالتين ، نجد أنّ أحد الترانزيستورين يكون بحالة (On) ، ويكون مستوى الخرج معاكس لمستوى الدخل .

تتراوح مستويات الدخل والخرج لعواكس CMOS بين قيمة منخفضة قريبة من (0v) وقيمة عالية قريبة من ($+V_{DD}$) . إحدى ميزات دارة CMOS هو أنه يمكن للمستوى العالي أن يكون أيّ قيمة تقع ضمن المجال (3-18v) ، وهو مجال عريض جداً بالمقارنة مع العائلات المنطقية الرقمية الأخرى . كلّما كان المستوى العالي أكبر كلّما كان زمن التبديل أسرع وينتج عن ذلك حصانة أفضل More Immune للدارة ضدّ ما

يسمّى بالضجيج الكهربائي Electrical Noise (والمعبّر عنه بتموّجات عشوائية في مستويات الإشارة) ، لكن بنفس الوقت كلّما كانت الاستطاعة المصروفة أكبر .



the CMOS inverter



(a) $V_{GS1} = 0$ V $\Longrightarrow$ Q_1 OFF
$V_{GS2} = -V_{DD} \Longrightarrow$ Q_2 ON

(b) $V_{GS1} = +V_{DD} \Longrightarrow$ Q_1 ON
$V_{GS2} = 0$ V $\Longrightarrow$ Q_2 OFF

الشكل (29-5)

بشكلٍ عام تُعتبر دارات الـCMOS ذات تبديد استطاعة منخفض جدّاً مقارنةً مع العائلات المنطقية الرقمية الأخرى .

إنّ السبب الذي يجعل دارات الـCMOS ذات زمن تبديل أسرع من مثيلاتها من الـNMOS والـPMOS هو أنّ مقاومة الخرج أصغر وذلك في كلا حالتي تبديل الخرج من المستوى المنخفض إلى العالي أو بالعكس . عندما يتغيّر الخرج من المستوى المنخفض إلى العالي ، تشحن مكثّفة الحمل خلال مقاومة الوصل (R_{ON}) الصغيرة

للترانزيستور (Q_2) شكل (5-29a) . عندما يتغيّر الخرج من المستوى العالي إلى المنخفض ، تفرّغ مكثّفة الحمل خلال مقاومة الوصل (R_{ON}) الصغيرة أيضاً للترانزيستور (Q_1) (شكل 5-29b) . لذلك ، يكون الثابت الزمني صغيراً في كلا الحالتين ، وتكون أزمان الصعود والهبوط متساوية تقريباً .

5-5-2) القاطع التمثيلي CMOS :

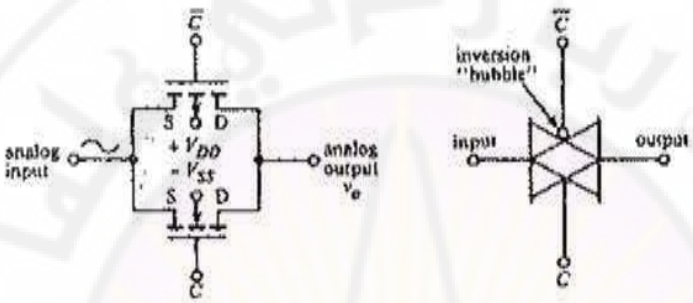
The CMOS Analog Switch :

يتشكّل القاطع التمثيلي CMOS (والذي يدعى أحياناً ببوّابة النقل ثنائية الاتجاه Bilateral Transmission Gate) من توصيل وسيلة NMOS على التوازي مع وسيلة PMOS . كما سوف نشرحه لاحقاً ، تعمل هذه التركيبة كقاطعين على التوازي يكون كلاهما مغلقين آنياً أو مفتوحين آنياً . عملياً ، عندما يكون القاطعين مغلقين يمرّران كلاهما إشارات موجبة وسالبة ، لكن يوصل واحد منهما إشارات موجبة كبيرة ، ويوصل الآخر إشارات سالبة كبيرة .

يبيّن الشكل (5-30) كيفية توصيل كلا الوسيلتين والرمز الكهربائي لهذا القاطع التمثيلي CMOS . نلاحظ من الشكل أنّ الأساس في الترانزيستور (PMOS) موصول إلى الجهد الأكثر إيجابية ($+V_{DD}$) ، بينما الأساس في الترانزيستور (NMOS) موصول إلى الجهد الأكثر سلبية ($-V_{SS}$) .

نجد من الشكل (5-30) وجود دخلي تحكّم هما ($C,\overline{C}$)، حيث ($\overline{C}$) هي مكمّلة أو معاكسة لـ(C) . لذلك عندما تكون (C) بمستوى عال "High " تكون ($\overline{C}$) بمستوى منخفض "Low" ، وبالعكس . يحدّد دخلي التحكّم حسب القيمة الرقمية المطبّقة عليهما فيما إذا كانت الإشارة التمثيلية سوف تمرّ من الدخل إلى الخرج أم لا . لنفرض جدلاً ، أنّ ($C,\overline{C}$) تمّ الحصول عليهم من نهايات دخل وخرج لعاكس رقمي ، غير مبيّن على الشكل ، لذلك عندما نعطي قيمة معيّنة لـ(C) تصبح

مباشرةً ($\bar{C}$) بقيمة معاكسة . تُستخدم الدائرة (o) في الرمز الكهربائي (5-30b) للدلالة على أنّ الدخل عندها معكوس .



(a) The NMOS and PMOS devices are connected in parallel.

(b) Schematic symbol for a CMOS analog switch

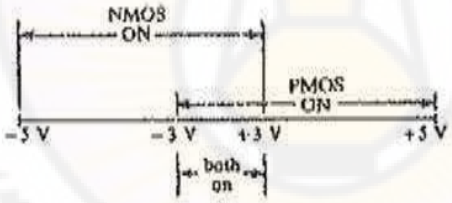
الشكل (5-30)

للمساعدة في تحليل القاطع التمثيلي CMOS لنأخذ قيم معيّنة لمعاملات الدارة ، ولنفترض مثلاً أنّ $V_T = +2v$ بالنسبة للترانزيستور NMOS و $V_T = -2v$ بالنسبة للترانزيستور PMOS ، و $V_{SS} = -5v, V_{DD} = +5v$. لنفرض جدلاً أيضاً أنّ إشارة الدخل التمثيلية تتغيّر باستمرار Continuously بين (+5v) و (-5v) ، وأنّ $(C,\bar{C})$ يكونان إمّا (-5v) أو (+5v) .

عندما تكون :($C = -5v$) ، تكون بوّابة الـNMOS عند الجهد (-5v) لذلك يكون الترانزيستور (Off) وذلك بالنسبة لكلّ جهود الدخل الموجودة ضمن المجال (+5v → -5v) . (ليكون الترانزيستور بحالة On ، يجب أن يملك الدخل جهداً أكثر سلبية من-7V) . بما أنّ ($C = +5v$) ، فإنّ بوّابة الـPMOS

(+5v → −5) .(ليكون هذا الترانزيستور بحالة On ، يجب على الدخل أن يملك جهداً أكثر إيجابية من +7v) . نستنتج من ذلك أنّ (C=-5v) يسبّب للقاطع التمثيلي أن يكون مفتوحاً . لنفترض الآن أنّ :(C = +5v) . إذاً تكون بوّابة الـ(NMOS) عند جهد (+5v) ويكون الترانزيستور بحالة (On) بالنسبة لكلّ الجهود التي تقع ضمن المجال (+3v → −5) . بما أنّ ($\overline{C} = -5v$) ، يكون الـPMOS بحالة (On) بالنسبة لكلّ الجهود التي تقع ضمن المجال (+5v → −3v). بين الوسيلتين ، يوجد ممرّ توصيل من الدخل إلى الخرج بالنسبة لكامل مجال جهود الدخل الواقعة بين (+5v → −5v) ، ونستنتج بالتالي أنّ حالة (C = +5v) تغلق القاطع التمثيلي .

يبيّن الشكل (5-31) تراكب Overlapping بحالات جهود الدخل التي توصل عندها كلّ وسيلة . من الواضح أنّ توصيل كلا الوسيلتين معاً يحدث في المجال بجهود الدخل بين (+3v → −3v) .



الشكل (5-31)

5-6) قاطع الاستطاعة IBJT :

The IBJT Power Switch :

5-6-1) مقدمة:-

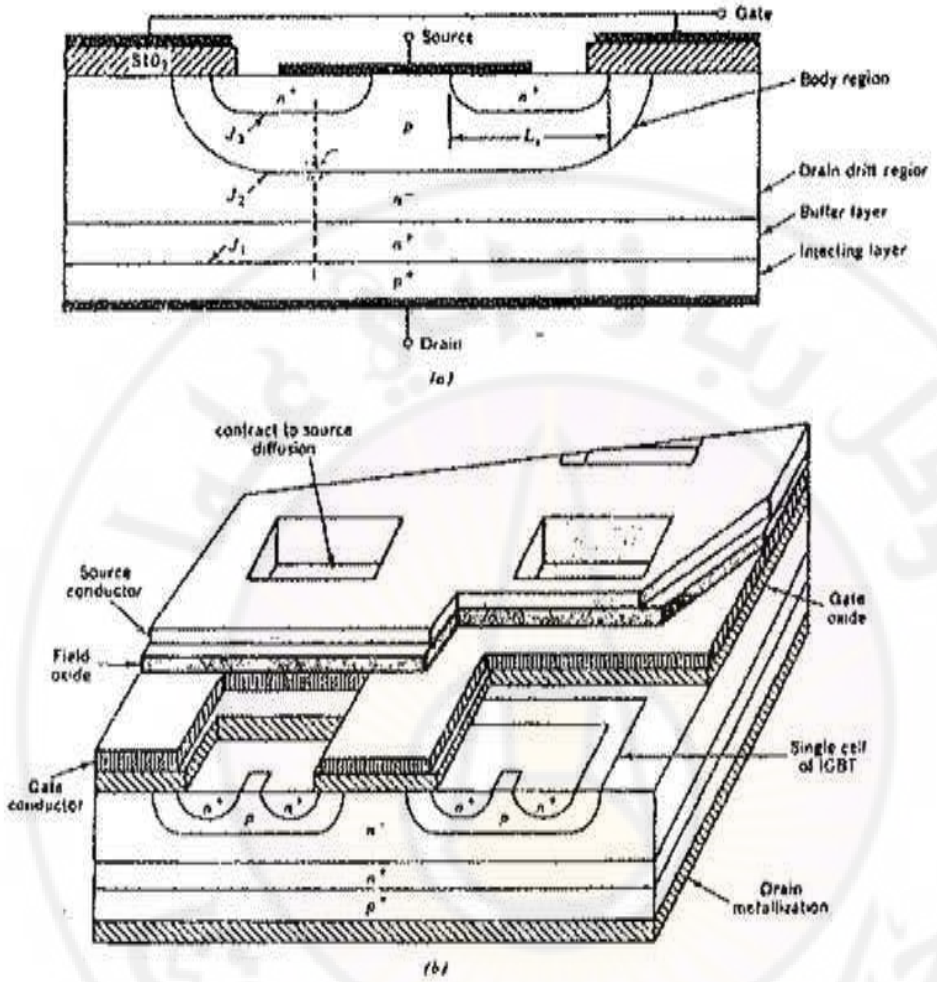
نحن نعلم أن الترانزيستورات ثنائية القطبية (BJT) لها ضياعات توصيل Conduction Loses صغيرة عند التوصيل on ، خاصة في الوسائل الخاضعة لجهود إغلاق كبيرة ، لكنها بالمقابل لها أزمان تبديل عالية ، خاصة في حالة القطع Turn-Off . من جهة أخرى يمكن للترانزيستورات MOSFET أن توصل وتقطع بسرعة أكبر ، لكن بالمقابل لها ضياعات توصيل كبيرة نسبياً مقارنة مع وسائل الـ BJT ، خاصة في الوسائل الخاضعة لجهود إغلاق عالية (عدة مئات من الفولت أو أعلى) . هذه المواصفات المتعاكسة بين وسائل الـ BJT والـ MOSFET أدى إلى ابتكار وسيلة جديدة مركبة من وسيلتي الـ BJT والـ MOSFET على الشريحة السيليكونية نفسها ، وذلك لامتلاك أفضل الخواص الموجودة في كلا النوعين .

هذا الابتكار أدى إلى تطوير الترانزيستور ثنائي القطبية ذي البوابة المعزولة Insulated Gate Bipolar Transistor (IGBT)، الذي أصبح من أهم الوسائل نصف الناقلة شهرةً حالياً في مجال إلكترونيات الاستطاعة .

5-6-2) البنية الأساسية للوسيلة IGBT :

Basic Structure

يبين الشكل (5-32a) مقطع عرضاني شاقولي لوسيلة (IGBT) عام ذي قنال (n) ، وهو مشابه إلى حد كبير للترانزيستور MOSFET ذي الانتشار الشاقولي (VMOS) . يكمن الفرق الاساسي بينهما بوجود طبقة (P+) التي تشكل مصرف الوسيلة (IGBT) . تشكل هذه الطبقة وصلة (pn)(J1) ، التي تحقن الحوامل الأقلية إلى ما سيظهر على أنه منطقة المصرف Drain للترانزيستور MOSFET الشاقولي . تم إخراج نهايتي البوابة والمنبع هندسياً بشكل مماثل لذلك المستخدم في الترانزيستور MOSFET الشاقولي .



شكل (5-32)

تستخدم مستويات تطعيم Doping (إشابة) في كل طبقات الوسيلة (IGBT) بشكل مماثل لتلك المستخدمة في الطبقات المقارنة مع بنى الترانزيستور MOSFET الشاقولي باستثناء منطقة الهيكل Body Region ، كما سوف نشرح ذلك لاحقاً . من الممكن أيضاً صنع (IGBT) بقناة (p) ، وذلك بواسطة تغيير نوع التطعيم في كل طبقات الوسيلة .

يتبين من الشكل (5-32a) وجود ثايرستور طفيلي Parasitic في بنية الـ (IGBT) ، حيث يجب عدم السماح بتوصيله لأنه يعرقل عمل الوسيلة (IGBT) الأساسية ، ولا مجال للشرح حالياً عن كيفية منع أو إضعاف عمل هذا الثايرستور الطفيلي ، خاصةً أن البنية الهندسية العملية للوسيلة (IGBT) تختلف إلى حدٍ ما عن البنية المبسطة المبينة بالشكل (5-32a) .

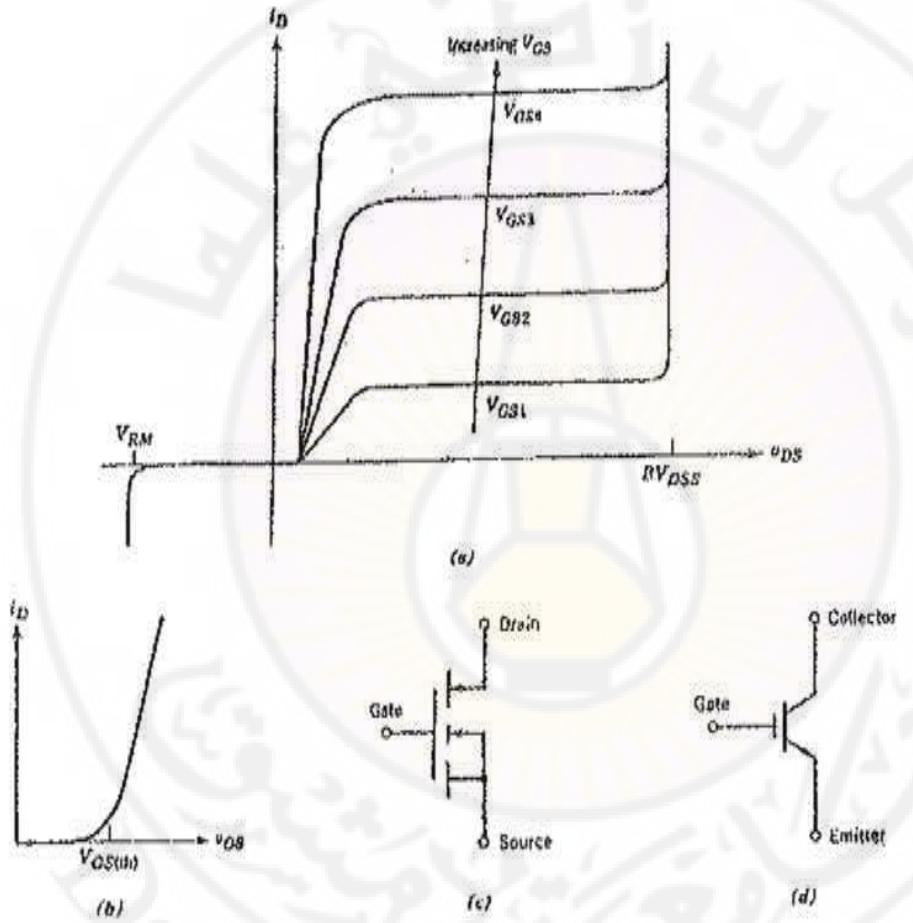
يجب توسيع طبقة المعدن المتصلة بالمنبع Source في الـ IGBT على منطقة هيكل الوسيلة Body region ، وذلك كما هو مستخدم في ترانزيستورات الاستطاعة MOSFET . إن قصر المسافة بين الهيكل Body والمنبع Source في الـ IGBT يساعد على إضعاف التوصيل المحتمل للثايرستور الطفيلي ، كما سنرى ذلك فيما بعد.

إن طبقة العزل Buffer Layer (n+) الموجودة بين اتصال المصرف (p+) Drain Contact وطبقة الحرف drift Layer (n-) ليست هامة لعمل الـ IGBT الأساسي ، ويوجد بعض وسائل الـ (IGBT) مصنوعة بدونها ، ويطلق أحياناً على هذه الوسائل NPT-IGBT (Non-Punch-Through) ، بينما يطلق على الوسائل التي تحتوي على هذه الطبقة PT-IGBT (Punch-Through) . لو تم اختيار كثافة تطعيم وسماكة ملائمة لهذه الطبقة ، فإن وجودها يمكن أن يحسن بشكل كبير عمل الـ IGBT وخواصه .

يبين الشكل (5-32c) الرمز الكهربائي Circuit Symbol للوسيلة IGBT ذات القنال (n) . بالطبع يجب عكس الأسهم المبينة على الرمز في حالة الوسيلة ذات القنال (p) . نلاحظ أن هذا الرمز الكهربائي مماثل إلى حد كبير مع ذلك المستخدم في الترانزيستور MOSFET ذي القنال (n) ، لكن بإضافة سهم آخر في نهاية المصرف الموجهة إلى هيكل أو جسم الوسيلة Body of the device ، مشيرةً بذلك إلى منطقة الحقن Injecting Contact .

توجد بعض الخلافات بين مجموعة المهندسين حول مسألة الرمز المستخدم

للوسلة IGBT ، حيث يفضل بعضهم أن يعد الـ IGBT أساساً على أنه BJT مع دخل بوابة MOSFET ، لذلك يستخدمون رمز الـ BJT المعدّل للوسيلة IGBT ، وذلك كما هو مبين بالشكل (5-33d) .



شكل (5-33)

كما يبين الشكل (5-33a) منحنيات خواص الخرج ، بينما يبين الشكل (5-33b) منحني خواص التحويل .

5-6-3) فيزياء عمل الوسيلة :

Physics Of Device Operation

5-6-3-1) عملية الإغلاق:

Blocking State Operation

بما أن الوسيلة IGBT هي بالأساس MOSFET ، فإن ما يتحكم بحالة هذه الوسيلة هو جهد البوابة-منبع V_{GS} . عندما يكون V_{GS} أقل من $V_{GS(th)}$ ، فلن تتشكل الطبقة المقابلة Inversion Layer لوصل المصرف إلى المنبع ، وبالتالي تكون الوسيلة بحالة قطع Off State . يهبط جهد المصرف-منبع عبر الوصلة (J2) ولا يتدفق إلاّ تيار تسريب ضئيل جداً . تكون حالة الإغلاق Blocking State هذه مماثلة بشكل جوهري لما يحدث في الوسيلة MOSFET .

تمتد المنطقة المحرّمة Depletion Region للوصلة (J2) بشكل أساسي إلى منطقة الجرف Drift Region (n-) . حيث إن منطقة الهيكل Body Region التي من النوع (p) تكون مشوبة بشكل أكبر بكثير من منطقة الجرف . تكون سماكة منطقة الجرف كبيرة بشكل كافي بحيث لا يحصل تماس بين محيط الطبقة المحرمة وطبقة الحقن Injecting Layer (p+) . يدعى هذا النوع من الوسائل IGBT أحياناً بالـ IGBT المتناظر Symmetrical أو الـ IGBT غير المتداخل Non-Punch-Through ، ويمكن لجهود الإغلاق العكسية Block Reverse Voltages أن تكون كبيرة في القيمة بالمقدار نفسه المصمم عليها الجهود الأمامية Forward Voltages . هذه الإمكانية في الإغلاق العكسي تكون مفيدة في بعض تطبيقات الدارات المتناوبة (ac) .

من جهة أخرى ، من الممكن إنقاص السماكة اللازمة لمنطقة الجرف بمقدار النصف ضمن تقنية معينة . في هذه التقنية يسمح للطبقة المحرمة (الناضبة) بالامتداد بكل الاتجاهات عبر منطقة الجرف عند جهود أقل بشكل واضح من حد جهد الانهيار المرغوب فيه . يتم تجنب وصول الطبقة المحرمة إلى الطبقة (p+) بواسطة إدخال منطقة

عزل Buffer Layer (n+) بين منطقة الجرف والمنطقة (p+) ، كما هو مبين بالشكل (5-32a) . يدعى هذا النوع من بنى الـ IGBT أحياناً بالـ IGBT غير المتناظر Antisymmetric أو المتداخل Punch-Through . ما يميز الطول الأقصر لمنطقة الجرف هو الضياعات القليلة في حالة الوصل on ، لكن يعني وجود طبقة العزل هو الإمكانية الضعيفة للإغلاق العكسي لهذه البنية الهندسية Geometry للـ IGBT المتداخل (بضعة عشرات من الفولت) .

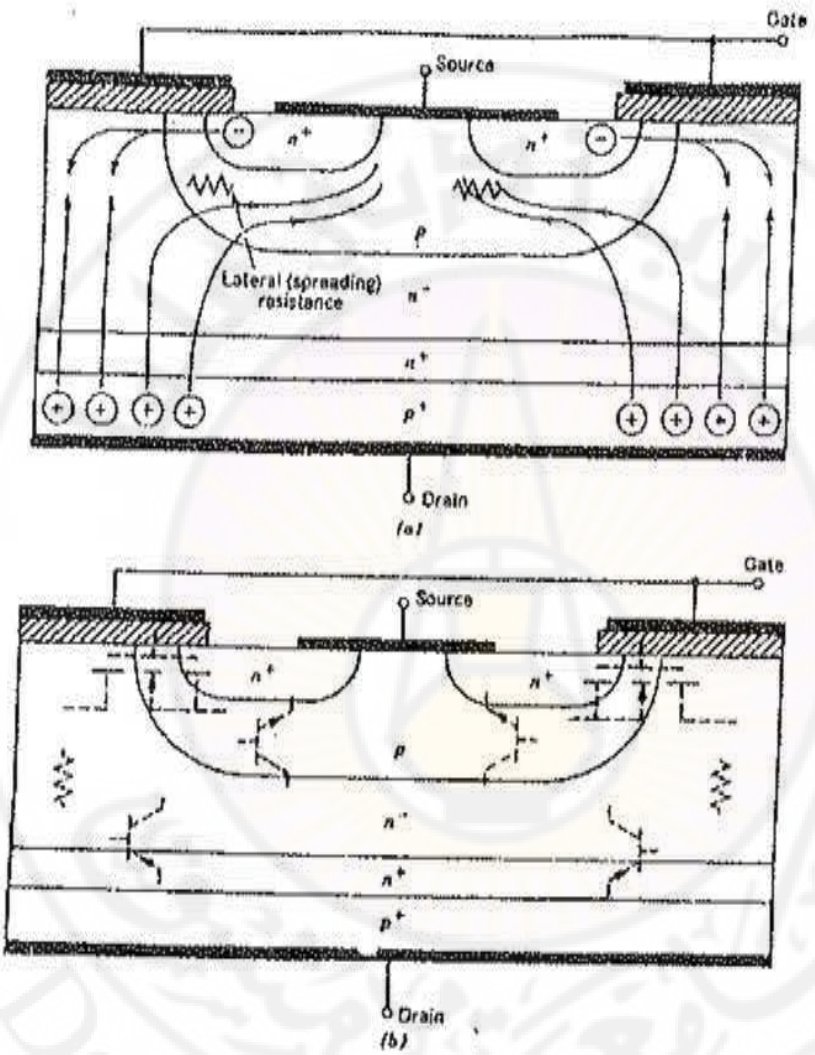
5-6-3-2) عملية التوصيل:

ON-State Operation

عندما يتجاوز جهد البوابة-منبع عتبة الترانزيستور threshold ، تتشكل طبقة منعكسة تحت بوابة الـ IGBT . تعمل هذه الطبقة المنعكسة (المحرضة) على قصر منطقة الجرف (n-) مع منطقة المنبع (n+) ، وذلك تماماً كما يحصل في الوسائل MOSFET . يتدفق عندها تيار الكتروني خلال هذه الطبقة المنعكسة كما هو مبين في الشكل (5-34) ، الذي بدوره يؤدي إلى حقن ثقوب من طبقة اتصال المصرف (p+) إلى منطقة الجرف (n-) ، كما هو مبين في الشكل . تتحرك الثقوب المحقونة عبر منطقة الجرف بكلا تأثيري الجرف Drift والانتشار Diffusion ، آخذة مسارات متعددة كما مبين بالشكل ، وبحيث تصل إلى منطقة الهيكل من النوع (p) التي تحيط بمنطقة المنبع (n+) . حالما تصبح الثقوب في منطقة الهيكل (p) فإن شحناتها الفراغية تلتقط الإلكترونات من الاتصالات المعدنية للمنبع الملامسة لمنطقة الهيكل ، ومن ثم تندمج الثقوب الزائدة (أو المحقونة) سريعاً معها .

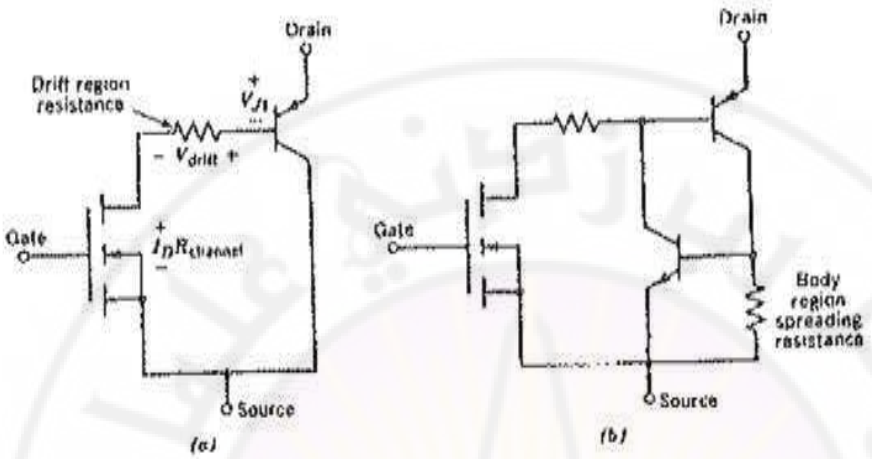
إن الوصلة المشكلة من منطقة الهيكل (p) مع منطقة الجرف (n-) تعمل على تجميع الثقوب المنتشرة ، لذلك هي تعمل كمجمع Collector لترانزيستور PNP ذي قاعدة سميكة . لهذا الترانزيستور المبين بالشكل (5-34b) منطقة اتصال مصرف (p+)

كباعث ، قاعدة مشكلة من منطقة الجرف (n-) ومجمع مشكل من منطقة الهيكل (p).



شكل (5-34)

Vertical cross section of an IGBT showing (a) the on-state current flow paths and (b) the effective MOSFET and BJT operating portions of structure



شكل (5-35)

Equivalent circuits for IGBT

(a) approximate equivalent circuit valid for normal operating conditions ; (b) more complete IGBT equivalent circuit showing the transistors comprising the parasitic thyristor.

يمكننا الآن من الوصف السابق أن نطور دارة مكافئة لنمذجة for modeling عمل الوسيلة IGBT ، وهي المبينة بالشكل (5-35a) .

تكافئ هذه الدارة الوسيلة IGBT كما يحصل لدارة دارلينغتون Darlington بترانزيستور (PNP) كترانزيستور رئيسي و MOSFET كوسيلة قيادة . تمثل المقاومة الموجودة بين قاعدة الترانزيستور (PNP) ومصرف الترانزيتور MOSFET مقاومة منطقة الجرف (n-) .

بخلاف دارة دارلينغتون الكلاسيكية ، فإن دارة القيادة Driver MOSFET في الدارة المكافئة لوسيلة الـ IGBT تحمل معظم تيار النهاية الكلي . هذا التقسيم غير

المتساوي لتدفق التيار الكلي هو مرغوب فيه لأسباب ، أن نعمل بكمون توصيل للثايرستور الطفيلي ، حيث نشرح ذلك بشكل مختصر كما يلي . حول هذا الموضوع نقول إن جهد التوصيل $V_{DS(ON)}$ (باستخدام الدارة المكافئة المبينة بالشكل (5-35a) ، يمكن التعبير عنه كما يلي :

$$V_{DS(on)} = V_{J1} + V_{drift} + I_D \cdot R_{channel}$$

يكون هبوط الجهد عبر وصلة الحقن Injection Junction (J1) هو هبوط جهد إنحياز أمامي نموذجي عبر وصلة (pn) ، حيث يعتمد بشكل أسي على التيار ، وبشكل أولي له قيمة ثابتة تقريبية مساوية إلى (0.7 – 1.0V) . يكون الهبوط عبر منطقة الجرف مماثلاً لذلك الهابط عبر منطقة الجرف في وصلات (pn) ذات الاستطاعة العالية،ويكون ثابتاً تقريباً وله معادلة تماثل ما يحصل في وصلات (pn) المذكورة . يكون الجهد (V_{drift}) أقل بكثير في الوسيلة IGBT من ذلك الموجود في الوسيلة MOSFET بسبب تعديل الناقلية لمنطقة الجرف ، والذي يجعل جهد التوصيل الإجمالي للـ IGBT أقل بكثير من ذلك المقارن معه بالنسبة لترانزيستورات MOSFET ذات الاستطاعة العالية ، كما تساعد البنية المتداخلة Punch-Through أيضاً على إبقاء V_{drift} صغيراً . يكون هبوط الجهد عبر القنال Channel ناتجاً عن المقاومة الأومية للقنال ، ويكون مماثلاً لهبوط الجهد الناتج في ترانزيستورات الاستطاعة MOSFET .

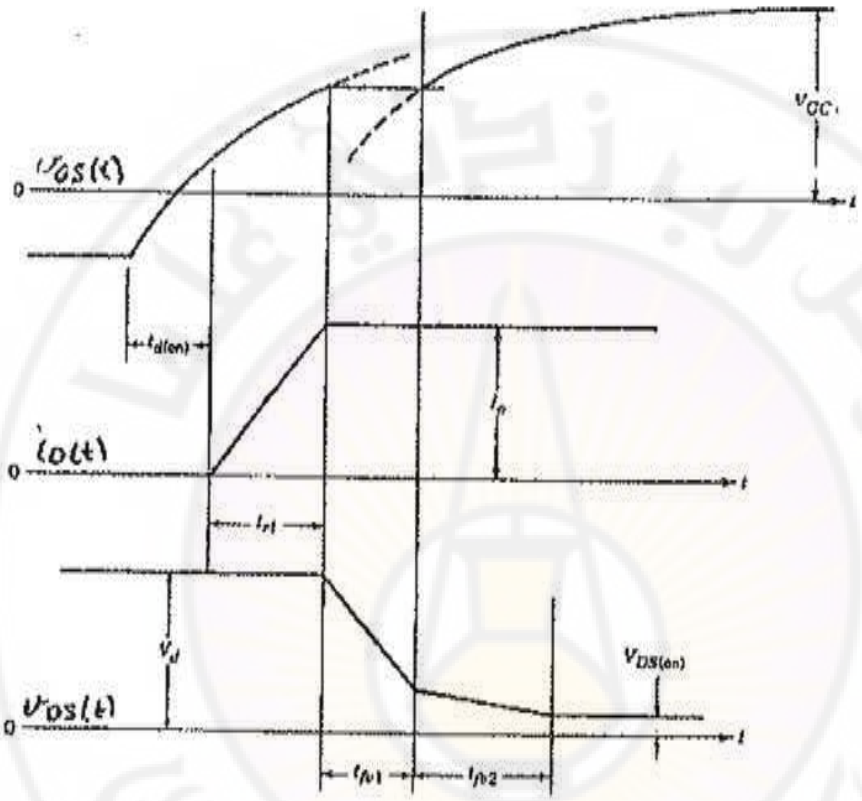
5-6-4) خواص التبديل :

Switching Characteristics

5-6-4-1) الحالة العابرة للتوصيل:

Turn-On Transient

تكون أشكال موجات التيار والجهد لتوصيل الـ IGBT كجزء من دارة مبدل من النوع step-down converter مماثلة لتلك الموجودة في ترانزيستورات الاستطاعة



شكل (5-36)

Turn-On voltage and current waveforms of an IGBT in a step-down converter circuit

يكـــون هـــذا الـــتماثل مـــتوقعاً حـــيث إن الـــ IGBT يعمل بشكل جوهري كـــ MOSFET خـــلال معظـــم فتـــرة التوصيل . يمكن باستخدام الدارة المكافئة نفسها المستخدمة لتمثيل توصيل الـــ MOSFET أن نحسب خواص التوصيل للـــ IGBT .

يساهم عاملان في حصول الفترة الزمنية t_{fv2} في شكل الموجة الحاصلة في الـ IGBT . الأول هـو المكـثفة الطفيلية الموجودة بين البوابة والمنبع (C_{gd}) ، والتي سوف تزيد في الجزء MOSFET من الوسيلة IGBT عند جهود مصرف-منبع منخفضة بطريقة مماثلة ، لـذلك الملاحـظ في ترانزيستورات الاستطاعة MOSFET . الثاني ، هو أن جزء الترانزيستور (pnp) مـن الوسـيلة IGBT يحصل له عبور للمنطقة الفعالة إلى حالة التوصيل on (إشباع قوي) بشكل أكثر بطئاً من الجزء MOSFET للوسيلة IGBT .

عملياً لا يمكن التوصل إلى فائدة كاملة من تعديل الناقلية لمنطقة المصرف-منطقة الجرف ، حتى يصل الترانزيستور (pnp) إلى حالة التوصيل الكامل ، ولذلك لن يهبط الجهد عبر الـ IGBT إلى قيمته النهائية عند التوصيل .

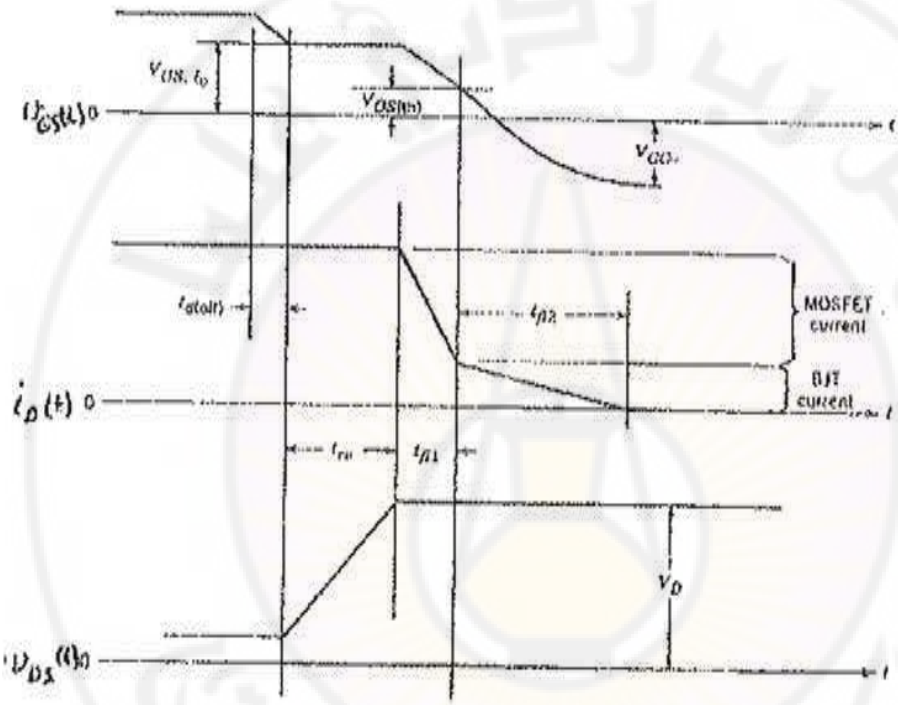
5-6-4-2) الحالة العابرة للقطع:

Turn-Off Transient

يـبين الشـكل (5-37) أشكال موجات القطع للجهد والتيار لوسيلة IGBT كجـزء من دارة مبدل step-down . التالي الملاحظ في ارتفاع جهد المصرف-منبع إلى قـيمة حالة الإغلاق له قبل أي تناقص في تيار المصرف هو مماثل لذلك الملاحظ في كـل الوسائل المستخدمة في دارة المبدل من نوع step-down . يكون التحكم بالفترة الزمنية الابتدائية وزمن التأخير $t_{d(off)}$ في حالة القطع وزمن ارتفاع الجهد (t_{fv}) من قبل الجـزء MOSFET في الوسيلة IGBT . بشكل مماثل يمكن استخدام الدارات المكافئة لترانزيسـتورات الاستطاعة MOSFET في حالة القطع turn-off هنا أيضاً لتوصيف الوسيلة IGBT .

إن الاختلاف الرئيس بين قطع الـ IGBT وقطع الـ MOSFET هو في شكل مـوجة تيار المصرف ، حيث يلاحظ مسافتين زمنيتين مميزتين . الهبوط السريع الذي يحصل خلال الفترة (t_{fi1}) يوافق حالة القطع لجزء الـ MOSFET في حالة الـ IGBT

. إن الهبوط المتبقي لتيار المصرف خلال الفترة الزمنية الثانية (t_{f2}) يكون ناتجاً عن الشحنة المختزنة في منطقة الجرف (n-) .



شكل (5-37)

بما أن جزء الـ MOSFET يكون قاطعاً ، ولا يوجد جهد عكسي مطبق على نهايات الـ IGBT التي تسودي إلى توليد تيار مصرف سالب ، فلا توجد إمكانية لإزالة الشحنة المختزنة من الخارج .

الطريقة الوحيدة فقط لكي يمكن إزالة هذه الشحنات الزائدة هو باندماجها خلال الـ IGBT . بما أنه من المرغوب فيه أن يكون زمن بقاء حامل الشحنة الزائدة

في هـــذه المنطقة كبيراً ، بحيث يكون هبوط الجهد عند حالة التوصيل صغيراً ، لذلك سوف تكون فترة دوام المسافة الزمنية (t_{fi2}) عند القطع طويلة . لكن من جهة أخرى ، لـــيس من المرغوب أن تكون الفترة (t_{fi2}) طويلة ، بسبب أن تبديد الاستطاعة في هذه الفتـــرة سيكون كبيراً حيث إن جهد المصرف-منبع يكون في قيمته عند حالة القطع . يتـــزايد هذا الزمن عادةً مع درجة الحرارة ، كما يحدث في ترانزيستورات الاستطاعة BJT . لـــذلك يجب التوفيق بين ضياعات حالة الوصل وأزمان القطع السريعة في الـــ IGBT ، والـــذي هو مماثل إلى حد ما لذلك الحاصل في الوسائل ذات الحوامل الأقلية مثل الـــ BJT ، الثايرستورات ، الثنائيات وما شابه ذلك .

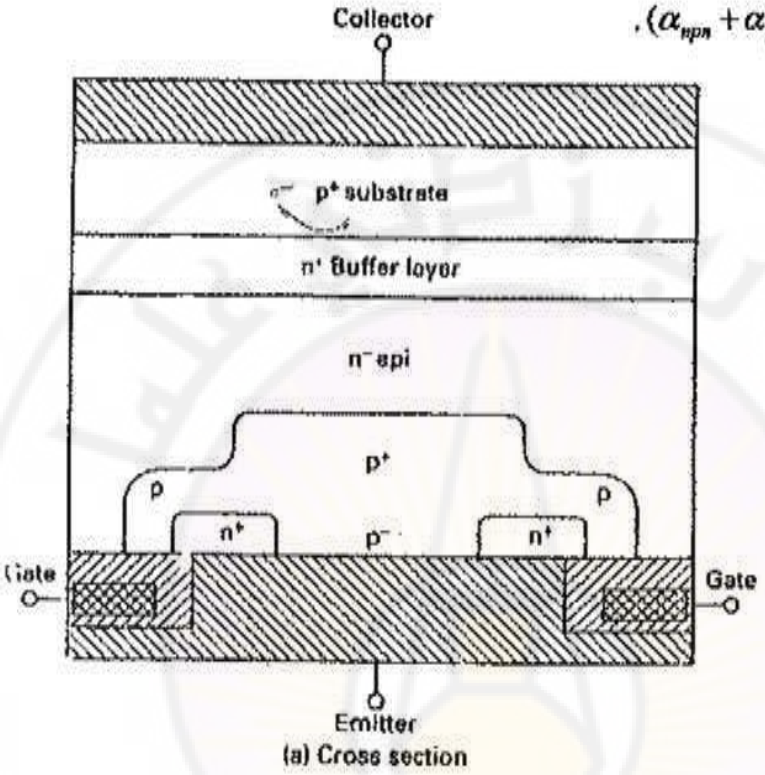
5-6-5) تبسيط الوسيلة IGBT :

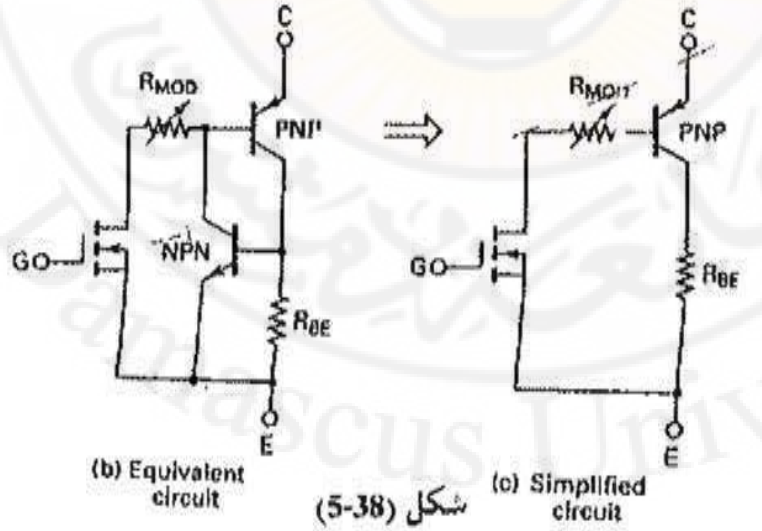
ســـنحاول في هـــذه الفقرة تبسيط المعلومات السابقة ، واختزالها قدر الإمكان وأخـــذ رأي مجموعة المهندسين القائلين بأن الـــ IGBT هو ترانزيستور BJT مع دخل بوابة MOSFET .

يجمـــع الـــ IGBT مزايا الوسيلتين BJT و MOSFET . يملك الـــ IGBT ممانعـــة دخل عالية مثل الـــ MOSFET وضياعات توصيل منخفضة مثل الـــ BJT ، بـــدون وجـــود ما هو معروف بالانهيار الثانوي الموجود في الـــ BJT . بسبب البنية الداخلـــية للـــ IGBT فإن مقاومة المصرف-منبع المكافئة (R_{DS}) ، يتم التحكم بها لتسلك كما هو موجود في الـــ BJT .

يبـــين الشـــكل (5-38a) مقطع عرضي للوسيلة IGBT والذي هو مماثل لما هو معـــروف في الترانزيســـتور MOSFET باستثناء الأساس (p+) . من جهة أخرى فإن إنحساز الـــ IGBT هو أقرب للـــ BJT من الـــ MOSFET . يكون هذا ناتجاً عن الأســـاس (p+) الذي يكون مسؤولاً عن حقن الحوامل الأقلية إلى المنطقة (n-) . يبين الشكل (5-38b) الدارة المكافئة لـــ IGBT التي يمكن أن تبسط إلى الشكل (5-38c)

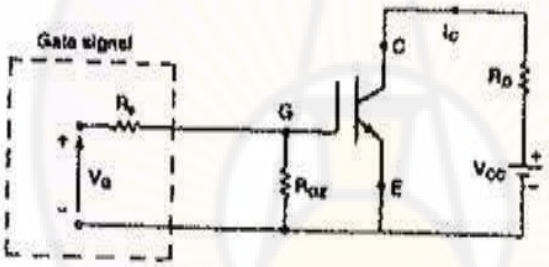
. نلاحظ أن الـ IGBT يصنع من أربعة طبقات نصف ناقلة (pnpn) على التناوب ، ويمكن أن يقدح Latch مثل الثايرستور عند الشرط الضروري المعروف $(\alpha_{npn}+\alpha_{pnp})>1$.





شكل (5-38)

تعمـــل طبقة العزل العزل (n+) والقاعدة (epi) العريضة على إنقاص الكسب للترانزيســـتور (npn) بتصـــمـــم داخلي معين الذي يؤدي إلى تجنب القدح Latching للثايرســـتور الطفيلـــي . يعـــد الـــ IGBT وسيلة نصف ناقلة محكومة بالجهد مماثلة لترانزيســـتور الاستطاعة MOSFET .فهي تملك ضياعات توصيل أقل وأزمان تبديل أقـــل ، وتشارك ترانزيستورات الاستطاعة MOSFET في العديد من الخصائص الجيدة مـــثل سهولة قيادة البوابة ، تيار القمة ، المقدرة على التحمل . يعد الـــ IGBT داخلياً أسرع من الـــ BJT . لكن من جهة أخرى تكون سرعة التبديل للـــ IGBT أقل من الـــ MOSFET .



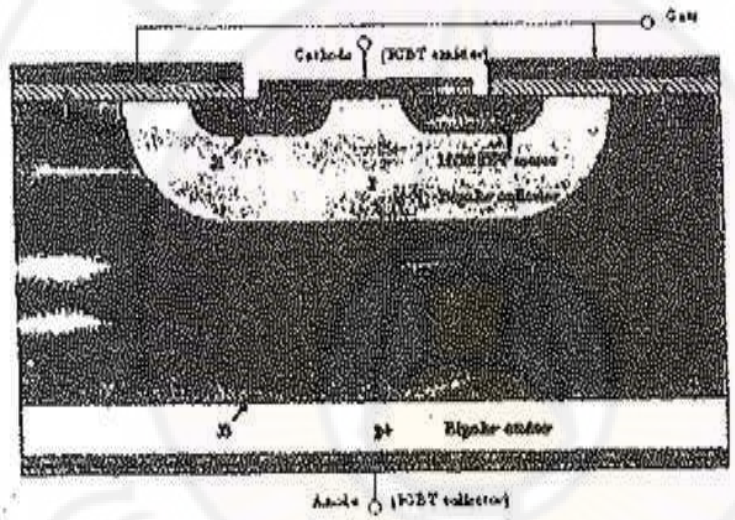
شكل (39-5)

يـــبين الشكل (39-5) رمز ودارة القاطع IGBT . نلاحظ وجود ثلاث نهايات بوابة ، مجمع ، باعث بدلاً من بوابة ، مصرف ، منبع بالنسبة للـــ MOSFET . تماثل المعـــاملات ورموزها تلك المخصصة لوسائل الـــ MOSFET ما عدا أن الأدلة للمنبع والمصرف تغيرت إلى الباعث والمجمع على التوالي . يمكن أن يعمل معدل التيار المار في وســـيلة IGBT واحدة إلى 400A بجهد 1200V ، مع تردد تبديل يمكن أن يصل حتى (20KHz) . يوجد عنصر الـــ IGBT بشكل متزايد الآن في التطبيقات ذات معدلات

استطاعة متوسطة medium-power مثل قيادة محركات الـ (dc) والـ (ac) ، ووحدات التغذية ، والقواطع (ريليهات) النصف ناقلة .

5-6-6) تبسيط آخر للـ IGBT :

لنأخذ بالطريقة المبسطة التالية لبنية وعمل الوسيلة IGBT نموذجية ذات القنال (n) ، ويمكن إجراء المناقشة نفسها للـ IGBT ذات القنال (p) .



شكل (5-40)

A typical IGBT structure

نلاحظ من الشكل (5-40) التماثل الكبير مع الوسيلة MOSFET ذات الانتشار الشاقولي vertically diffused MOSFET مضاعفة الانتشار doubled diffusion للمنطقة (p) والمنطقة (n) . يمكن تشكيل طبقة معكوسة (محرضة induced) تحت البوابة بواسطة تطبيق جهد ملائم على اتصال البوابة ، كما يحدث في

الترانزيستور MOSFET . يكمن الفرق الرئيسي في الوسيلة الجديدة (IGBT) في استخدام طبقة أساس substrate (p+) للمصرف . تأثير ذلك هو تغير جزء الوسيلة هذا إلى وسيلة ثنائية القطبية bipolar حيث تحقن هذه المنطقة من النوع (p) ثقوباً إلى منطقة الجرف ذي القنال (n) .

5-6-6-1) عمل الوسيلة (IGBT):

عملية الإغلاق:

Blocking Operation

يتم التحكم بحالة الوصل/القطع on/off للوسيلة IGBT بواسطة جهد البوابة (V_G) . لو كان الجهد المطبق على تماس البوابة (بالنسبة للباعث) أقل من جهد العتبة (V_{th}) فلن تتشكل الطبقة المعكوسة في الـ MOSFET والوسيلة تكون بحالة قطع . في هذه الحالة فإن تطبيق أي جهد امامي سوف يهبط عبر الوصلة المنحازة عكسياً (J2) ولن يتدفق إلا تيار تسريبي صغير .

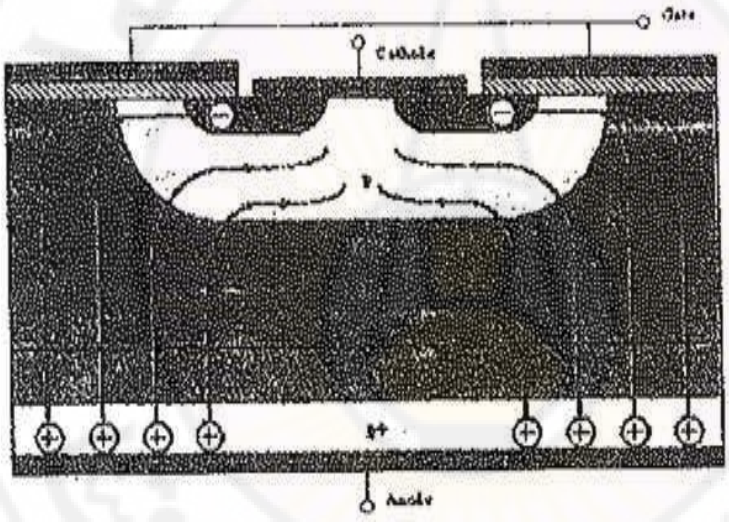
يحدد لذلك جهد الانهيار الأمامي بجهد الانهيار لهذه الوصلة . إن هذا العامل مهمٌ خاصةً بالنسبة لوسائل الاستطاعة ، حيث يتم التعامل مع جهود وتيارات عالية . يعتمد جهد الانهيار للوصلة ذات الجانب الواحد one-sided junction على تطعيم doping جانب الوصلة بشكل خفيف ، والتي هي الجانب (n-) . سبب ذلك معروف وهو أن التطعيم الخفيف ينتج منطقة حرمة أعرض ، وبالتالي حقل كهربائي أعظمي أقل في المنطقة الحرمة . لهذا السبب يتم تطعيم منطقة الجرف (n-) بشكل أقل من منطقة الهيكل ذات النوع (p) . يمكن لهذه الوسيلة المدروسة آنفاً أن تملك جهد انهيار بحدود (600V) بدون مشكلة .

يتم وضع طبقة العزل (n+) لمنع المنطقة الحرمة للوصلة (J2) من الامتداد يميناً إلى مجمع الـ BJT (p) . من جهة أخرى فإن وجود هذه الطبقة ينقص بشكل خطير

إمكانـــية الإغـــلاق العكسي للوسيلة التي تعتمد على جهد الانهيار للوصلة (J3) التي تكـــون مـــنحازة عكسياً تحت ظرف الجهد العكسي المطبق . تكون الفائدة من طبقة العـــزل هذه هو التمكن من إنقاص سماكة منطقة الجرف ، وبالتالي إنقاص الضياعات في حالة التوصيل on .

عملية التوصيل:

On-State Operation



شكل (41-5)

Hole and electron flow in the IGBT during on-state

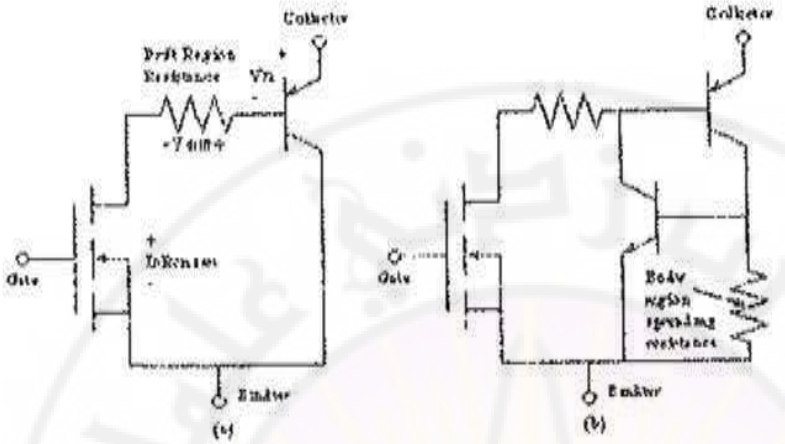
يـــتم التوصل إلى توصيل الوسيلة IGBT بزيادة جهد البوابة (V_G) ليصبح أكبر من جهد العتبة (V_{th}) . ينتج عن ذلك تشكل طبقة معكوسة أسفل البوابة ، تزود قناةً تعمـــل على وصل المنبع بمنطقة الجرف للوسيلة . بذلك تحقن إلكترونات من المنبع إلى مـــنطقة الجرف ، بينما في الوقت نفسه تقوم الوصلة J3 (المنحازة أمامياً) بحقن ثقوب

إلى منطقة الجرف (n-) ، وذلك كما هو مبين بالشكل (5-41) .

يسبب هذا الحقن للشحنات تعديل الناقلية conductivity modulation لمنطقة الجرف ، حيث تكون كثافات كلا الإلكترونات والثقوب أكبر عدة مرات من التطعيم الأصلي (n-) . هذا التعديل للناقلية هو الذي يعطي الـ IGBT جهد التوصيل المنخفض له بسبب المقاومة المنخفضة لمنطقة الجرف . سوف تندمج بعضاً من الثقوب المحقونة في منطقة الجرف ، بينما سيعبر الباقي من الثقوب عبر المنطقة بسبب الجرف والانتشار وستصل إلى الوصلة ذات المنطقة (p) حيث تجمع هنالك . لذلك يمكن أن نعد الـ IGBT كترانزيستور (pnp) ذي قاعدة عريضة ، حيث يغذى تيار قاعدته من قبل تيار الـ MOSFET خلال القنال . يبين الشكل (5-42a) دارة مكافئة بسيطة للـ (IGBT) ، بينما يبين الشكل (5-42b) دارة مكافئة أكثر دقة تشتمل على ترانزيستور (npn) طفيلي مشكل بواسطة منبع الـ MOSFET ذي النوع (n+) ومنطقة الهيكل ذات النوع (p) ومنطقة الجرف ذات النوع (n-) .

يتبين أيضاً من الشكل المقاومة الجانبية Lateral للمنطقة (p) . لو أن التيار المتدفق خلال هذه المقاومة كان كبيراً كفاية ، فإنه سوف يولد هبوط جهد يعمل إنحياز امامي للوصلة المشكلة مع المنطقة (n+) مؤدياً إلى توصيل الترانزيستور الطفيلي الذي يشكل جزءاً من الثايرستور الطفيلي . حالما يحدث ذلك فإن إلكترونات تحقن بقوة من المنطقة (n+) إلى المنطقة (p) ويتم فقدان التحكم بالبوابة . إن هذا ما يعرف بالقدح المفاجئ Latch up الذي يؤدي عادةً إلى تخريب الوسيلة IGBT .

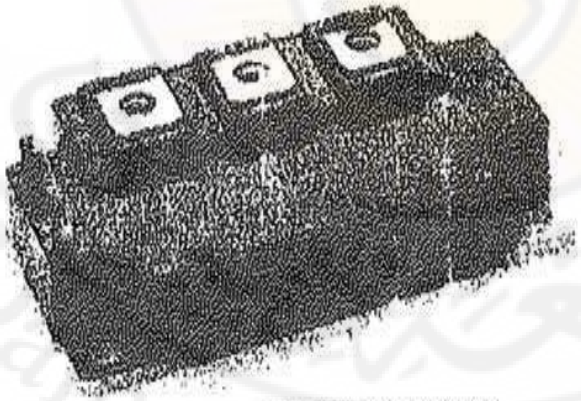
يبين الشكل (5-43) نموذج لقاطع IGBT حقيقي ذي البوابة المخبأة Trench gate IGBT module والذي يعمل بحدود 1200V بجهد إشباع $V_{CE(sat)}$ بحدود (1.9V) عند الدرجة 125°C وبتيار $140A/cm^2$.



شكل (5-42)

(a) simple equivalent circuit for the IGBT

(b) more complete equivalent circuit showing the transistor which make up the parasitic thyristor



TRENCH GATE IGBT MODULE

شكل (5-43)

يبين الشكل (5-44) جدولاً يقارن بعض الأنواع المتقدمة لصناعة الـ IGBT مع المعاملات الهامة لها .

كما نجد في ملحقات الكتاب بعض النشرات الفنية لمواصفات الـ IGBT .

TABLE III: IGBT PERFORMANCE COMPARISON

Parameter	Third Generation H-Series	Third Generation U-Series	Thin drift region NPT	Trench Gate
$V_{CE(on)}$ (V) T_j=125C @ Current Density (A/cm²)	2.3 / 75	2.85 / 95	3.4 / 95	1.9 / 140
Switching Loss - E_{on}+E_{off}	1.0	0.95	0.80	0.94
Total Sinusoidal Output Inverter Loss f_{max}=5KHz	1.0	0.94	1.0	0.62
Total Sinusoidal Output Inverter Loss f_{max}=15KHz	1.0	0.89	0.89	0.56
Thermal Impedance R_{thjc}	1.0	1.25	1.25	1.5
Temperature Rise - T_{jc} f_{max}=5KHz	1.0	1.08	1.15	0.93
Temperature Rise - T_{jc} f_{max}=15KHz	1.0	1.03	1.03	0.89
IGBT Chip size	1.0	0.8	0.8	0.6

شكل (5-44)

وقل رب زدني علما
جامعة دمشق
Damascus University

معجم المصطلحات الهندسية الإلكترونية
GLOSSARY

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

إنكليزي	عربي
A	
Abridged	موجز
Abrupt	حدّي، حادّ
Abruptly	فجائي، حدّي
Active	فعال
Active Filter	مرشح فعال
Active Load	حمل فعال
Addition	جمع
Additional	إضافي
Adjustable	قابل للتعديل
Adjusting	تعديل
Admittance	سماحية (مقلوب ممانعة)
Age	عمر
Aging	قدم (العنصر)
Amplification	تكبير
Amplification factor	عامل التكبير
Amplifier	مكبر
Amplitude	مطال
Analog	تمثيلي
Analog Signal	اشارة تمثيلية
Amplitude	مطال

إنكليزي	عربي
Analog	تمثيلي
Analog switch	قاطع تمثيلي
Analog to	مشابه، مماثل
Analysis	تحليل
Angular frequency	التردد الزاوي (ω)
Antidifferentiation	عكس التفاضل (تكامل)
Appendix	ملحق
Applications	تطبيقات
Approximate	تقريبي
arbitrarily	اعتباطي
Aspect ratio	نسبة الشكل (أبعاد العنصر)
Astable	عديم الاستقرار
Asterisk	نجمة
Asymmetrical	غير متناظر
Asymptote	خط مقارب
Asymptotic bode diagram	مخطط بود المقارب
Average	القيمة المتوسطة
Average Value	القيمة المتوسطة
B	
Back – to – Back	بشكل متعاكس
Backlash	إرتجاعي
balancing	موازنة

إنكليزي	عربي
Band Width	عرض المجال الترددي
Base – Contact	نقطة اتصال القاعدة
Base – Spreading resistance	مقاومة انتشار القاعدة
Bilatteral	ثنائي الجانب (ثنائي الاتجاه)
Binary State	حالة ثنائية
Bias	انحياز
Bistable	ثنائي الاستقرار
BJT	ترانزيستور ثنائي القطبية ذي الوصلة
Blocking capacitor	مكثفة حجز المركبة المستمرّة
Block diagram	مخطط صندوقي
Blocked	يمنع، يحجز
Branche	فرع
Break frequency	تردد الإنكسار
Breaking	تكسير، تقسيم، تقطيع
Bridge	جسر
Buffer	دارة عزل
Buffer stage	مرحلة عزل
Building block	صندوق بناء (الحجر الأساس)
Bulk Resistance	مقاومة جسم الوسيلة نصف الناقلة
Bypass capacitor	مكثفة تمرير
C	
CAD	التصميم بمساعدة الحاسوب

إنكليزي	عربي
Calibration	معايرة
Capacitive	سعوي
Clamper	مزيح اشارة
Cascade	متتالي
Cascaded stage	مراحل متتالية
Cascode AMP	المكبر الكاسكودي (توصيلة $CE - CB$)
Catching Diode	ثنائي مانع
CC – Amplifier	مكبر تشكيلة مجمع مشترك
CC – CE connection	توصيلة مجمّع مشترك- باعث مشترك
CD Amplifier	مكبر المصرف المشترك
CE – Amplifier	مكبر تشكيلة باعث مشترك
Charging current	تيار الشحن
Chatter	تذبذب
Chip	رقاقة سيليكونية (دارة متكاملة)
Chopper AMP	مكبر تقطيعي
Clamping	إزاحة مستوى
Clipper	محدّد إشارة
Clock	ساعة
Closed-Loop	حلقة مغلقة
CMRR	نسبة الرفض بالنمط المشترك
Coefficient	معامل ضرب
Command	تحكّم

إنكليزي	عربي
Comment	تعليق
Common mode	نمط مشترك
Compact	مضغوط
Comparator	مقارن
Compared With	مقارن بـ
Comparision	مقارنة
Compatible	متوافق
compensation	تعويض (ترددي)
Complementary	متتامّ
Complex	مركّب
Complex number	عدد مركب
Compliance	مطاوعة، مرونة
Components	مركبات، عناصر
Compound stages	المراحل المركبة
Conducting	موصل
Configuration	تشكيلة
Conjugate	مرافق
Considerations	اعتبارات
Constant potential	كمون ثابت
Continuously	باستمرار
Control Element	عنصر تحكم
Converter	مبدّل

إنكليزي	عربي
Convolution theorem	نظرية الطوي
Correct	صحيح
Counter	عداد
Coupling capacitor	مكثفة ربط
Criterion	شرط
CRT	صمام الأشعة المهبطية
Crystal	بلّورة
CS Amplifier	مكبر المنبع المشترك
Current limiter	محدّد تيار
Current mirror	عاكس التيار
Current source	منبع تيار
Cut off Frequency	تردد القطع
D	
Darlington pair	زوج دارلينغتون
Decade	عشري (ضعف عشري)
Decibel (*dB*)	واحدة الديسبل
Decreases	ينقص
Default	قيمة عرضية (محدّدة مسبقاً)
Default value	قيمة داخلية معروفة
Designer	مصمّم
Detector	كاشف
Dielectric	عازل كهربائي
Differential mode	نمط تفاضلي

إنكليزي	عربي
Differential pair	زوج تفاضلي
Differentiation	مفاضلة
Differentiator	مفاضل
Digital	رقمي
Direct coupling	ترابط مباشر (*dc*)
Discharge	تفريغ
Discontinuous	غير مستمرّ، منقطع
Discontinuously	منقطع، غير مستمرّ
Discrete components	مكوّنات مفردة (غير متكاملة)
Distortion	التشويه
Double – Buffered	مضاعف العزل
Drift	حرف، (انزياح)
Dummy source	منبع وهمي
Duty – Cycle	مردود الدورة
Dynamic Range	المجال الديناميكي
E	
Early Voltage	جهد إيرلي
Edge of saturation	حافّة أو بداية الإشباع
EF – Configuration	تشكيلة التابع الباعثي
Efficiency	المردود
Emitter – Coupled	مترابط بالباعث
Enhancement	إغناء

إنكليزي	عربي
Equivalent circuit	دارة مكافئة
Error	خطأ
Error Voltage	جهد الخطأ
Excessive	زائد، كبير
Expansion	نشر
Exponential	أسّي
External	خارجي
F	
Fabrication process	عملية التصنيع
Fall time	زمن الهبوط
Feedback	تغذية خلفية
FET	ترانزيستور ذي التأثير الحقلي
Filter	مرشح (ترددات)
Flip – Flop	قلاب
Floating	عائم (بدون نقطة أرض)
Floating point number	عدد ذي نقطة عشرية عائمة
Fly back diode	ثنائي العودة
Foldback limiting	تحديد التيار الخلفي (الرجعي)
Forced	قسر
Formula	معادلة، صيغة
Free – Running	جريان (تردد) حرّ
Frequency response	الإستجابة الترددية

إنكليزي	عربي
Full – wave	موجة كاملة
Function	وظيفة، تابع
G	
Gain	الكسب، الربح
Gain – crossover	تقاطع الكسب
Gain Margin	هامش الكسب
Gate	بوابة
General – purposes	أغراض عامة
Generalized stage	مرحلة عامة
Generating	توليد
Generator	مولد إشارة
Graph	مخطط
Ground	نقطة أرض
Grounded point	نقطة مؤرضة
H	
Half – Circuit analysis	تحليل نصف الدارة
Half – cycle	نصف دورة
Half – wave	نصف موجة
Heat Sink	مغطس أو مشيع حراري
Hysteresis	معاوق (تخلف)
I	
IC Stages	مراحل الدارات المتكاملة

إنكليزي	عربي
Ideal	مثالي
Imaginary	تخيلي
In cascade	على التتالي
In phase	متفق بالطور
Incorrect	غير صحيح
Increase	يزيد
Inductive	تحريضي
Inherent	ملازم لـ
Initial	ابتدائي
Input	دخل
Instantaneous	آني، لحظي
Instantaneous Values	قيم آنية
Instruction	تعليمة
Instrumentation	قياساتي
Integer number	عدد كامل صحيح
Integral	تكامل
(*IC*)Integrated-circuit	دارة متكاملة
Integration	تكامل
Integrator	مكامل
Inverse	معاكس
Inverting Amplifier	مكبر عاكس
Inverting input	الدخل العاكس

إنكليزي	عربي
J	
JFET	الترانزيستور ذي التأثير الحقلي ذي الوصلة
Junction	وصلة
K	
KCL	قانون كيرشوف للتيارات
KVL	قانون كيرشوف للجهود
L	
Lag	تأخير
Laplace transform	تحويل لابلاس
Lead	تقديم
Length	طول
Limits	حدود
Line	خط التغذية الأساسي المتناوب
Linear interpolation	الاستكمال الخطي (رياضيات)
Liner	خطي
Load	حمل
Load line	خط حمل
Loading	تحميل
Local	محلّي
Log Scale	تدريج لوغارتمي
Loop	حلقة
Loop Gain	كسب الحلقة

إنكليزي	عربي
Low – power	استطاعة منخفضة
Lowercase	حرف صغير
Low-pass	ممرر ترددات منخفض
M	
Magnitude – curve	منحني مطال
Mass	كتلة
Matching	توافق
Memory	ذاكرة
Mesh	حلقة متشابكة
Microprocessor	معالج صغري
Mode	نمط
Model	نموذج (دارة مكافئة)
Modulation	تعديل
Modulator	معدّل
Monostable	أحادي الاستقرار
MOSFET	الترانزستور ذي التأثير الحقلي ذي طبقة الأوكسيد المعدني
Multi vibrator	متعدّد الاهتزاز
Multiple – ordre	ذي درجات متعدّدة
Mutualconductance	أحادي الاستقرار
Mutual	متبادل
Mutual coupling	ترابط متبادل

إنكليزي	عربي
Mutual inductance	التحريض المتبادل
N	
Negative Feedback	تغذية عكسية سالبة
Network	شبكة
No – load	لا حمل
Node	عقدة
Noise	ضجيج
Noise immune	حصانة ضجيجية
Nominal Value	قيمة اسمية
Non inverting Amplifier	مكبر غير عاكس
Non inverting input	الدخل غير العاكس
Nonlinear behavior	السلوك غير الخطي
NOR Gate	البوابة المنطقية *NOR*
Normal	نظامي
Numerical	عددي
O	
Octave	مسافة ترددية شعبية
Offset voltage	جهد الانزياح
One – shot	طاقة واحدة (نبضة وحيدة)
Open – Circuit	دارة مفتوحة
Open-Loop	حلقة مفتوحة
Operating Point	نقطة عمل

إنكليزي	عربي
Operation	عملية
Operational Amplifier	مكبر عمليات
Origin point	نقطة المبدأ
Oscillator	مهتز، مولد اشارة
Output	خرج
Output Stage	مرحلة خرج
Over drive	تطبيق إشارة زائدة (تحميل زائد في الإشارة)
Overall gain	كسب إجمالي
Overlapping	تراكب
Overload	زيادة الحمل
P	
Pair	زوج (من النهايات مثلاً)
parallel	تفرعي
Parallel combination	تركيبة تفرّعية
Parameters	معاملات
Partial – fraction	تكسير جزئي
Pass Transistor	ترانزيستور تمرير
Peak – To – Peak	من القمّة للقمّة
Peak Value	القيمة العظمى
Percent	مئوي
Performance	انجاز
Phase	طور

الكليزي	عربي
Phase – crossover	تقاطع الطور
Phase – Shift	إزاحة الطور
Phase angle	زاوية طور
Phase Margin	هامش الطور
Phase Shift	إنزياح طور
Phasor	متجه شعاعي
Physically	مادّياً
Picewise	ذات القطع المستقيمة
Piezoelectric	خاصية الضغط الكهربائي
Pinch – off region	منطقة الاختناق
Plots	مخططات – منحنيات
Polinomial	كثير حدود
Positive – logic	منطق موجب
Power	استطاعة
Practical	عملي
Precision	دقّة
Predetermined	محدّد مسبقاً
Print	يطبع
Pulse	نبضة
Push – pull	دفع و جذب
PWM	معدّل عرض النبضة

إنكليزي	عربي
Q	
Quadrupler	رباعي (أربعة أضعاف)
Quartz	مادة الكوارتز
Quasistable	شبه مستقرّ
R	
Ramp	إنحدار
Rate	معدّل
Ratio	نسبة
Rational fractions	كسور جذرية
Reactance	إعاقة ردّية
Reactive	ردّي(سعوي أو تحريضي)
Real	حقيقي
Recovery Time	زمن الاستعادة
Rectifier	مقوم
Rectifying	تقويم
Reference voltage	جهد مرجعي
Regenerative	متراكم
Region	منطقة عمل
Regulation	تنظيم
Regulator	منظم
Rejection ratio	نسبة الرفض
Representation	تمثيل

إنكليزي	عربي
Resetting	إعادة وضع
Resonant	رنين
Response	استجابة
Response time	زمن الإستجابة
Restoration Time	زمن الاستعادة
Restriction	قيد
Results	نتائج
Retriggerable	قابل للقدح ثانية
Return Ratio	نسبة العودة
Ripple	تموّج
Ripple Counter	عدّاد تموّجي
Rise time	زمن الصعود
Rolling – off	إنحدار(نقصان)
Room temperature	درجة حرارة الغرفة
Roots	جذور
S	
S – plane	المستوي اللابلاسي
Sampling circuit	دارة أخذ عينات
Satellite	قمر صناعي
Saw tooth	سن منشار
Scale Factor	عامل التدريج
Schmitt Trigger	قادح شميت

إنكليزي	عربي
Seen resistance	المقاومة المنظورة من
Self – loop	حلقة ذاتية
Sensistor	مقاومة حرارية
Series	تسلسلي
SF	التابع المتبعي
Shifted	مزاح
Short – Circuit	دارة قصيرة
Shunt	تفرعي
Signal	إشارة
Signal – flow	تدفق الاشارة
Simulation	محاكاة
Single – ended output	خرج ذي نهاية وحيدة
Single – pole	قطب وحيد
Single Chip	رقاقة متكاملة وحيدة
Single stage Amplifier	مكبر وحيد المرحلة
Sinusoidal	جيبي
Slew-Rate (SR)	معدّل التباطؤ
Slope	ميل
Small Signal model	نموذج الإشارة الصغيرة
Smoothing Circuit	دارة تنعيم
SPDT	قاطع أحادي القطبية ثنائي الاتجاه
Specifications	مواصفات

إنكليزي	عربي
SPICE	برنامج محاكاة لتصميم الدارات
Spike	قفزة (لإشارة ما)
Spring constant	ثابت الفتل
SPST	قاطع أحادي القطبية أحادي الاتجاه
Spurious	طفيلي
Square -- Wave	موجة مربعة
Stability	استقرار
Stabilization	الاستقرار
Stage	مرحلة الكترونية
Staircase Generator	مولّد إشارة درجية
Standard convention	اصطلاح قياسي
Statement	تعليمة
Steady – state	الحالة المستقرة
Step response	الإستجابة الخطوية
Step value	قيمة التزايد الخطوية
Step voltage	جهد خطوي
Storage Counter	عدّاد تخزين
Structure	بنية
Subscript	دليل (لرمز ما)
Substrate	أساس، قاعدة
Subtraction	طرح
Suffix	ملحق

إنكليزي	عربي
Summary	ملخص
Summation	جمع
Superposition principle	مبدأ التراكم
Supply	وحدة تغذية مستمرة
Sweep	مسح
Sweep Time	زمن المسح
Switch	قاطع
Switching	تبديل
Switching Regulator	منظم مقطّع (يعمل بمبدأ التبديل)
Symmetrical	متناظر
Syntax	صيغة برمجية
System	نظام
T	
Table	جدول
Temperature	درجة الحرارة
Terminal	نهاية
Thermal Lag	تباطؤ حراري
Thermal shutdown	فصل الدارة حرارياً
Thermistor	مقاومة حرارية
Threshold Voltage	جهد عتبة
Time Base	قاعدة زمنية
Time constant	ثابت زمني

إنكليزي	عربي
Time Delay	تأخير زمني
Time Domain	المجال الزمني
Timing Marker	موقت زمني
Tippler	ثلاثي (ثلاثة أضعاف)
Title	عنوان
Topology	تشكيلة
Transducer gain	كسب التحويل
Transfer Characteristic	خواص التحويل
Transfer function	تابع التحويل
Transfer Gain	كسب التحويل
Transformer	محوّل
Transient	عابر
Transition	عبور، انتقال
Translation	نقل
Transmission gate	بوابة نقل
Triangle Wave	موجة مثلثية
Triangular waveform	موجة مثلثية
Truncated	مقطوع
Tunable	قابل التوليف
Tuned	موقف
Two – port network	شبكة ذات بوابتين
Typical	نموذجي

إنكليزي	عربي
U	
Undamped	غير متخامد
Unity	قيمة الواحد
Unity gain	الكسب الواحدي
Unregulated	غير منظم
Unstable	غير مستقر
Uppercase	حرف كبير
User-compensated	معوّض من قبل المستخدم (ترددياً)
V	
Variable	متغير
V_{CM}	جهد النمط المشترك
VCO	المهتز المحكوم بالجهد
V_{DM}	جهد النمط التفاضلي
Virtual Ground	نقطة أرض تخيلية (افتراضية)
Viscous -- damping	تخامد اللزوجة
Voltage Doubler	مضاعف جهد
Voltage follower	تابع الجهد
Voltage Scaling	تدريج الجهد
Voltage source	منبع جهد
W	
Waveform	موجة كهربائية
Weighted Sum	الجمع الموزون

إنكليزي	عربي
Wide Band	مجال عريض (من الترددات)
Width	عرض
Z	
Zero – Crossing	التقاطع الصفري (مع الصفر)
Zeroing	تصفير


وقل رب زدني علما
جامعة دمشق
Damascus University

أسماء المراجع
References

وقل رب زدني علما
جامعة دمشق
Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

أسماء المراجع العربية والإنكليزية

1- Electronic Devices And Circuits, Bogart, 1990 By Merill Publishing Company.

2- Microelectronics, MILLMAN & GRABEL, 1987 By MC Graw – Hill, Inc.

3- Electronic Devices, FLOYD, 1996 By Printice – Hall.inc.

4- Electronic Design, SAVANT, CARPENTER, RODEN, 1991 By Benjamin/Cumminas Publishing Company.inc.

5-Engineering Electronics, RORERT MAURO, 1995 By Printice Hall.inc.

6- The Analysis And Design of Linear Circuits, THOMAS, ROSA, 1994 By printice – Hall.inc.

7-Website:www.elec.gla.ac.UK/groups/dev_mod/papers/igbt/igbt.html 2004.

8-

دارات الكترونية (١)- د. عبد الرزاق البدوية – منشورات جامعة دمشق – ٢٠٠٣/٢٠٠٤


وقل رب زدني علما
جامعة دمشق
Damascus University

ملحقات
APPENDICES

I – ملخص لبعض نظريات الشبكة

II- تحويل لابلاس

III- موجز في برمجة Spice

IV – نشرات فنية

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

ملحق (I)

ملخص لبعض نظريات الشبكة

Summary of some Network Theory

١ – الاستجابة الخطوية لدارة RC

٢- مخطط بود المقارب

3- الشبكات ذات البوابتين

4 – مخططات تدفق الإشارة

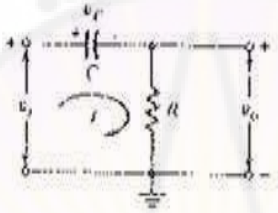
Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

I-1) الاستجابة الخطوية لدارة RC :

Step Response of an RC Circuit

من أكثر المسائل العابرة الشائعة المواجهة في الدارات الالكترونية هي ما ينتج عن التغير الخطوي الناتج عن التغذية المستمرّة لتركيبة تسلسلية من مقاومة و مكثفة. لنفرض لدينا دارة (*RC*) ذات التمرير العالي المبينة بالشكل (I-1) المطبق عليها جهد خطوي (v_i). يؤخذ جهد الخرج (v_o) عبر المقاومة.



شكل (I-1)

I-1-1) دارة RC ذات التمرير العالي:

The High-Pass RC Circuit

الجهد الخطوي step voltage هو الذي يحفظ قيمة الصفر لكل الأزمان الواقعة عند: $t < 0$. ويحفظ القيمة (V) لكل الأزمان الواقعة عند: $t > 0$. يحدث العبور transition بين مستوى الجهد عند الزمن $t = 0$ و يتم خلال مسافة زمنية قصيرة اعتباطية.

من الشكل (I-2) نجد: $v_i = 0$ قبل $t = 0$ مباشرة (و الذي يدعى عادة بالزمن $(t = 0^-)$)، و $v_i = V$ بعد $t = 0$ مباشرة (والذي يدعى بالزمن "$t = 0$").

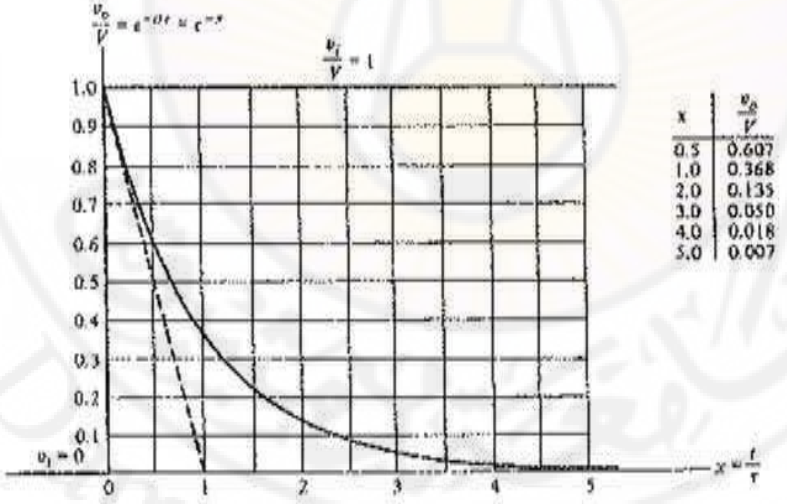
من المعارف الأساسية للدارات، فإن الاستجابة لهذه الشبكة هي أسية exponential بثابت زمني $\tau = RC$، و بذا يكون لجهد الخرج الشكل:

$$v_o = B_1 + B_2 \cdot e^{-t/\tau} \quad \text{.....(I-1)}$$

يساوي الثابت (B_1) إلى قيمة جهد الخرج في الحالة المستقرّة steady-state بسبب أنه عندما: $t \to \infty$ فإنّ: $v_o \to B_1$. لو سمينا هذه القيمة النهائية final لجهد الخرج (V_F)، فإنّ: $B_1 = V_F$. يحدّد الثابت (B_2) بجهد الخرج الابتدائي initial، و ليكن (V_i)، بسبب أنّه عندما: $t = 0$، فإنّ: $v_o = v_i = B_1 + B_2$ أو إنّ: $B_2 = V_i - V_F$. لذلك يكون الحلّ العام لدارة الثابت الزمني الوحيدة single-time-constant circuit لها قيم ابتدائية (V_i) و نهائية (V_F)، كمايلي:

$$v_o = V_F + (V_i - V_F)e^{-t/\tau} \quad \text{.....(I-2)}$$

يجب الآن تحديد الثوابت (V_F, V_i) للدارة شكل (I-1). إن الدخل هو ثابت $(v_i = V)$ بالنسبة للزمن $t > 0$. بما أنّ: $i = C(dv_c/dt)$، لذلك ففي الحالة المستقرة يكون: $t = 0$، و جهد الخرج النهائي (iR) يكون صفراً أو: $V_F = 0$.



شكل (I-2)

يمكن الحصول على النتيجة أعلاه أيضاً بالطريقة التالية: نحن نعلم مسبقاً أن المكثفة (C) تسلك كدارة مفتوحة عند التردد الصفري (بسبب أن إعاقة C تتغير عكساً مع f) . لذلك فإن أي جهد دخل ثابت (dc) يمنع Blocked من المرور ولا يصل إلى الخرج ، ولذلك $V_0=0$.

تحدد القيمة (V_1) طبقاً للاعتبارات الأساسية التالية. لو كانت القيمة الآنية للتيار خلال المكثفة (i)، فإن التغير في الجهد عبر المكثفة في الزمن (t_1) هو: $(1/C)\int_0^{t_1} i\,dt$.

بما أنّ التيار يكون دائماً ذا قيمة نهائية finit، فإن التكامل integral أعلاه يصل إلى الصفر عندما: $t_1 \to 0$. لذلك، ينتج أنّ الجهد عبر مكثفة لا يستطيع التغير لحظياً.

بتطبيق المبدأ أعلاه على الشبكة (I-1)، يمكننا أن نستنتج الآتي: بما أن جهد الدخل يتغير بشكل متقطع discontinuously بالمقدار (V) عند الزمن $t = 0$، فسإن الخرج سيتغير أيضاً بشكل حدّي مفاجئ abruptly بالمقدار نفسه. لو فرضنا أنّ المكثفة غير مشحونة منذ البداية، فإن الخرج عند الزمن $t = 0^+$ يجب أن يقفز إلى (V). لذلك، $V_i = V$، و بما أنّ $V_F = 0$، فإن المعادلة (I-2) تصبح كمايلي:

$$v_0 = V \cdot e^{-t/\tau} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1-3)$$

يبين الشكل (I-2) دخل و خرج الدارة. نلاحظ أنّ الخرج يصل إلى **(0.61)** من قيمته النهائية عند الزمن: 0.5τ، و **0.37** عند الزمن: 1τ، و **0.14** عند الزمن: 2τ . يكتمل جهد الخرج أكثر من **95%** من تغيرّه النهائي بعد زمن مقداره (3τ)وأكثر من **99%** من تغيره بعد زمن: $t > 5\tau$. لذلك نفترض أنه في معظم التطبيقات تصل القيمة النهائية في الخرج بعد زمن (5τ).

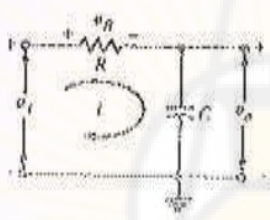
I-1-2) تفريغ مكثفة خلال مقاومة :

Disharge of a capacitor through a resistor

لنفرض لدينا مكثفة (C) مشحونة إلى (V). عند الزمن: $t = 0$ توضع مقاومة (R) عبر المكثفة. لنحاول الحصول على جهد المكثفة (v_o) كتابع للزمن (t). بما أن عملية تفريغ المكثفة بالمقاومة (R) لا يمكنه أن يغير الجهد لحظياً، فإنّ $v_o = V$ عند الزمن $t = 0^+$. لذلك: $V_i = V$. بشكل واضح فإنه عند: $t = \infty$ سوف تفرّغ المكثفة كلياً بواسطة المقاومة (R)، و لذلك، $V_o = 0$. بتعويض هذه القيم لـ (V_i, V_o) في المعادلة $(I-2)$، نحصل على المعادلة $(I-3)$، و عملية تفريغ المكثفة مبين بالشكل (I-2).

I-1-3) دارة RC ذات التمرير المنخفض:

The Low-Pass RC Circuit



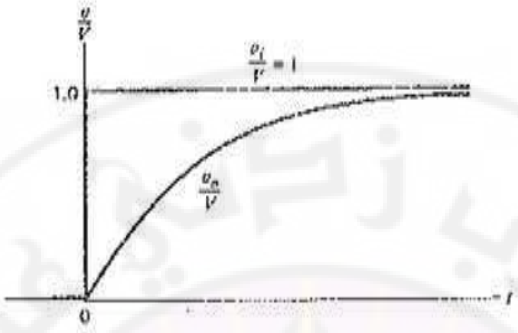
شكل (I-3)

تكون الاستجابة للدارة المبينة بالشكل (I-3) عند تطبيق دخل خطوي عليها هي استجابة أسية ذات ثابت زمني (RC). بما أنه لا يمكن لجهد المكثفة أن يتغير لحظياً، فإنّ الخرج يبدأ من الصفر ويرتفع باتجاه القيمة المستقرة (V). يُعطى الخرج بالمعادلة $(I-2)$ كما هو مبين بالشكل (I-4)، أو:

$$v_o = V\left(1 - e^{-t/RC}\right) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (I-4)$$

نلاحظ أنّ الدارتين شكل (I-1,3) متماثلتان ماعدا أنّ الخرج: $v_o = V_R$ يؤخذ من طرفي المقاومة (R) كما بالشكل (I-1)، بينما يؤخذ الخرج: $v_o = v_c$ من طرفي المكثفة (C) كما بالشكل (I-3). من الشكل (I-3) نحصل على:

$$v_C = v_i - v_R = V - e^{-t/RC}$$



شكل (I-4)

حيث يُعطى (V_R) بالمعادلة $(I-3)$. تتوافق هذه النتيجة لـ (v_C) مع المعادلة $(I-4)$.

نلاحظ أن المعادلة $Z(S)$ في الدارتين $(I-1, 3)$ هي:

$$Z(S) = R + \frac{1}{CS} = \frac{RCS+1}{CS}$$

من الواضح أنّ: $Z(S)=0$ عندما: $S = -1/RC = -1/\tau$. بما أنّ $I = V_i / Z$ وفي الشكل (I-3) يكون: $V_o = I/SC$، لذلك نجد:

$$\frac{V_o}{V_i} = \frac{1}{1+RCS} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (I-5)$$

نلاحظ من المعادلة $(I-5)$ أن لتابع التحويل V_o/V_i قطباً عند: $S = -1/RC$، وأنّ هذه القيمة لـ (S) هي التي تحدّد الثابت الزمني للدارة.

I-2) مخطط بود المقارب:

The Asymptotic Bode Diagram

تظهر ترددات الإشارات الجيبية المطبقة على الدارات الالكترونية تغيراً كبيراً في مجالها. مثلاً، يمكن لتطبيق إشارة على نظام سمعي audio system أن يكون بتردد منخفض حتى (20Hz) وعالٍ حتى (20 KHz). لذلك، وحتى يمكننا تقدير استجابة الشبكة المدروسة، يجب علينا أن نعرف مطال وطور تابع التحويل للشبكة $G(S)$ عند كل تردد. تعد خواص الاستجابة الترددية طريقة ملائمة للحصول على هذه المعلومات. تكون هذه الخواص عبارة عن رسم لمطال $G(J\omega)$ مع (ω) وزاوية $\angle G(J\omega)$ مع التردد (ω). يعبّر عادة عن القيمة المطلقة (المطال) $|G(J\omega)|$ بالديسيبل (dB)، والذي يُعطى كمايلي:

$$G(J\omega)\ in\ dB = 20\log|G(J\omega)| \quad \cdots\cdots\cdots\cdots\cdots\cdots(1-6)$$

عندما ترسم $G(J\omega)$ بالديسيبل (مع الطور)، تدعى عندها خواص الاستجابة الترددية بمخطط بود Bode Diagram.

إن تحديد خواص الاستجابة الترددية لشبكة أو نظام بالطريقة الخبرية هي عمل متواضع. في الكثير من الحالات، يكون ملائماً معرفة خواص الاستجابة الترددية التقريبية. تؤدي طبيعة مخطط بود إلى رسم بسيط للخواص التقريبية للاستجابة و يدعى هذا الرسم بمخطط بود المقارب Asymptotic Bode Diagram.

بشكل عام، يمكن التعبير عن تابع شبكة على أنه حاصل قسمة متعددي حدود polinomials بـ (S) أو $(J\omega)$. لو تمّ وضع تابع الشبكة بالشكل:

$$G(S) = K\frac{1 + a_1S + a_2S^2 + \cdots + a_mS^m}{1 + b_1S + a_2S^2 + \cdots + a_nS^n} \quad \cdots\cdots\cdots\cdots(1-7)$$

فإنه يمكننا وضع متعدّد الحدود للبسط و المقام كمايلي:

$$G(S) = K\frac{(1+S/Z_1)(1+S/Z_2)\cdots(1+S/Z_m)}{(1+S/P_1)(1+S/P_2)\cdots(1+S/P_n)} \quad \cdots\cdots\cdots(1-8)$$

حيث: $\cdots -Z_1, -Z_2$ – هم جذور البسط و $\cdots -P_1, -P_2$ – هم جذور المقام، وأيضاً الحدود $(Z-)$ هم الأصفار والحدود $(P-)$ هم الأقطاب لتابع الشبكة. يوجد منحني الاستجابة الترددية بوضع $(J\omega)$ بدلاً من (S) كمايلي:

$$G(J\omega) = K\frac{(1+J\omega/Z_1)(1+J\omega/Z_2)\cdots(1+J\omega/Z_m)}{(1+J\omega/P_1)(1+J\omega/P_2)\cdots(1+J\omega/Z_n)} \quad \cdots\cdots(1-9)$$

من الواضح أنّ قيمة $G(J\omega)$ هو جداء ثابت و مجموعة من الحدود لها الشكل $(1+J\omega/\omega_0)$ أو $1/(1+J\omega/\omega_0)$. يكون لكل من هذه الحدود متجهاً شعاعياً مستقلاً phasor، و يكون لنتيجة $G(J\omega)$ مطالاً هو جداء مطالات و زاوية هي مجموع الزوايا المستقلة.

برسم جزء منحني المطال magnitude-curve لمخطط بود بالديسيبل، فمن المعادلة $(1-6)$ يكون هو عبارة عن تابع لوغاريتمي. لذلك فإن الجداء :

$$\left(1+\frac{J\omega}{Z_1}\right)\left(1+\frac{J\omega}{Z_2}\right)\cdots\cdots\left(1+\frac{J\omega}{Z_m}\right)$$

يصبح عبارة عن مجموع:

$$\left(1+\frac{J\omega}{Z_1}\right)_{dB}+\left(1+\frac{J\omega}{Z_2}\right)_{dB}+\cdots\cdots+\left(1+\frac{J\omega}{Z_m}\right)_{dB}$$

حيث تمّ التعبير عن الحدود المنفصلة بالديسيبل. كنتيجة لذلك، يمكن أن نعد منحنيات المطال و الطور في مخطط بود أنّه مركبة من مجموع الناتج عن عوامل منفصلة. يمكن أن يظهر نتيجة لذلك سلوك الحدود $(1+J\omega/\omega_0)$ و $1/(1+J\omega/\omega_0)$ بأهمية واضحة في إنشاء مخطط بود. سوف يري رسم خواصها بعض التقريبات البسيطة التي تكون مفيدة عندما يراد إجراء رسم سريع لهذه المخططات. لنفرض أن لدينا التابعين:

$$G_1 = 1+\frac{J\omega}{\omega_0} \quad and \quad G_2 = \frac{1}{1+J\omega/\omega_0} \quad \cdots\cdots\cdots(1-10)$$

عند الترددات المنخفضة يكون $(\omega/\omega_0 << 1)$، لذلك يقرّب مطال كلا التابعين كما يلي:

$$G_1(J\omega) = G_2(J\omega) = 1$$

أو:

$$G_1(J\omega)_{dB} = G_2(J\omega)_{dB} = 20\log 1 = 0 \quad \ldots\ldots\ldots\ldots\ldots\ldots (1-11)$$

عند الترددات العالية يكون $(W|_{W0} >> 1)$ ، ويصبح التابعان :

$$G_1(JW)_{dB} = \frac{W}{W_0} \qquad and \qquad G_2(JW) = \frac{1}{W/W_0}$$

أو :

$$G_1(JW)_{dB} = 20\log\frac{W}{W_0} \quad and \quad G_2 = (JW)dB = -20\log\frac{W}{W_0} \ldots\ldots (1-12)$$

نرى أن المعادلات عند الترددات المنخفضة تكون $(0dB)$ (مطال واحدي)، بينما تكون المطالات عند الترددات العالية هي :

$$G_1 = G_2 = 0dB \quad at \quad W/W_0 = 1$$
$$G_1 = 20dB \quad , G_2 = -20dB \quad at \quad W/W_0 = 10$$
$$G_1 = 40dB \quad , G_2 = -40dB \quad at \quad W/W_0 = 100 \ldots\ldots etc$$

تتزايد قيمة (G_1) (تتناقص G_2) بالعامل $(20dB)$ لكل تزايد مقداره ديكاد واحد One decade (العامل 10) في ω/ω_0. بما أنّ العوامل (10) هي تزايدات خطية على التدريج الترددي اللوغاريتمي، لذلك تكون المعادلتان (I-12) عبارة عن خطوط مستقيمة Straight Lines على مخططات بود، بحيث تكون ميولهم Slopes تساوي $+20dB/decade$ بالنسبة لـ (G_1) و $-20dB/decade$ بالنسبة لـ (G_2).

أحياناً يعبّر عن ميول الخطوط المستقيمة بواحدات الديسيبل لكل *octave*، حيث يمثل الأوكتاف تزايد التردد بمقدار الضعف (العامل 2). لذلك فبالنسبة لـ $\omega/\omega_n = 2$، تكون قيم (G_1, G_2) من المعادلة (I-12) هي $(6dB, -6dB)$. لذلك خلال أوكتاف

واحد، ومن: $\omega/\omega_o = 1$ إلى $\omega/\omega_o = 2$ يستغير (G_1) بمقدار $(6dB)$ و (G_2) بمقدار $(-6dB)$. تكون الميول الموافقة لذلك هي: $6dB/octave$ و $-6dB/octave$. من الواضح طبعاً أنّ الميول: $6dB/octave$ و $20dB/decade$ هي متماثلة.

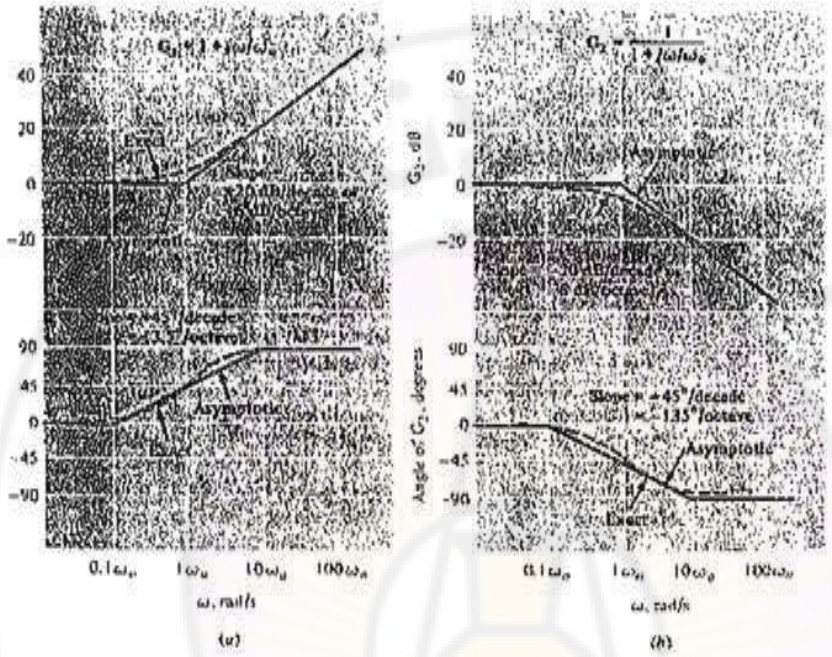
تكون الزوايا المساهمة مع (G_1, G_2) كما يلي:

$$Angle\ G_1 = \tan^{-1}\frac{\omega}{\omega_o} \quad and \quad Angle\ G_2 = -\tan^{-1}\frac{\omega}{\omega_o} \qquad \cdots(1-13)$$

فعند: $\omega = \omega_o$، تكون زوايا (G_1, G_2) هي $(+45°, -45°)$ على التوالي. بالنسبة للترددات: $\omega \geq 10\omega_o$، تكون زاوية (G_1) تقريباً $(90°)$، وزاوية (G_2) تقريباً $(-90°)$. عند الترددات المنخفضة $(\omega \leq 10\omega_o)$، فإن كلا الزاويتين تكون مساوية للصفر تقريباً. تؤدي هذه النتائج بنا إلى تقريبات الخط المستقيم لزوايا (G_1, G_2) المبينة بالشكل (I-5).

يبين الشكل (I-5) أيضاً خواص المطال ذات الخط المستقيم (المقاربة). تشير المنحنيات المنقطة إلى استجابات المطال و الطور الحقيقية الدقيقة. إن المنحنيات الحقيقية exact والتقريبية تكون قريبة من بعضها بشكل مقبول جداً. إنّ الخطأ الأكبر في المنحني المقارب يحدث عند: $\omega = \omega_o$، ويكون $3dB+$ بالنسبة لـ (G_1) و $(-3dB)$ بالنسبة لـ (G_2). وبعيداً أو كتاف واحد من تردد الزاوية $(\omega = 2\omega_o\ ,\ \omega = \omega_o/2)$، يكون الخطأ $(+1dB)$ بالنسبة لـ (G_1) و $(-1dB)$ بالنسبة لـ (G_2). بالنسبة للترددات الزاوية التي هي أبعد من أوكتاف واحد عن تردد الزاوية، يكون الخطأ أقلّ من $(1dB)$ و يعتبر مهملاً عموماً. يحدث الخطأ الأكبر في خواص الطور عند ديكاد واحد؛ بعيداً عن تردد الزاوية ويكون تقريباً $(6°)$. تشير المنحنيات في الشكل (I-5) إلى الإشارة الجبرية لأخطاء الزوايا لـ (G_1) و (G_2). إنّ عملية رسم مخطط بود المقارب إذاً يصبح أحد أنواع التعبير عن التابع الذي هو من

شكل المعادلة (I-9)، توضيع ترددات الزاوية، رسم أجزاء المنحنيات المقاربة، و جمع هذه المنحنيات للحصول على النتيجة النهائية.



شكل (I-5)

مسألة (I-1) محلولة:

a) ارسم مخطط بود المقارب للتابع:

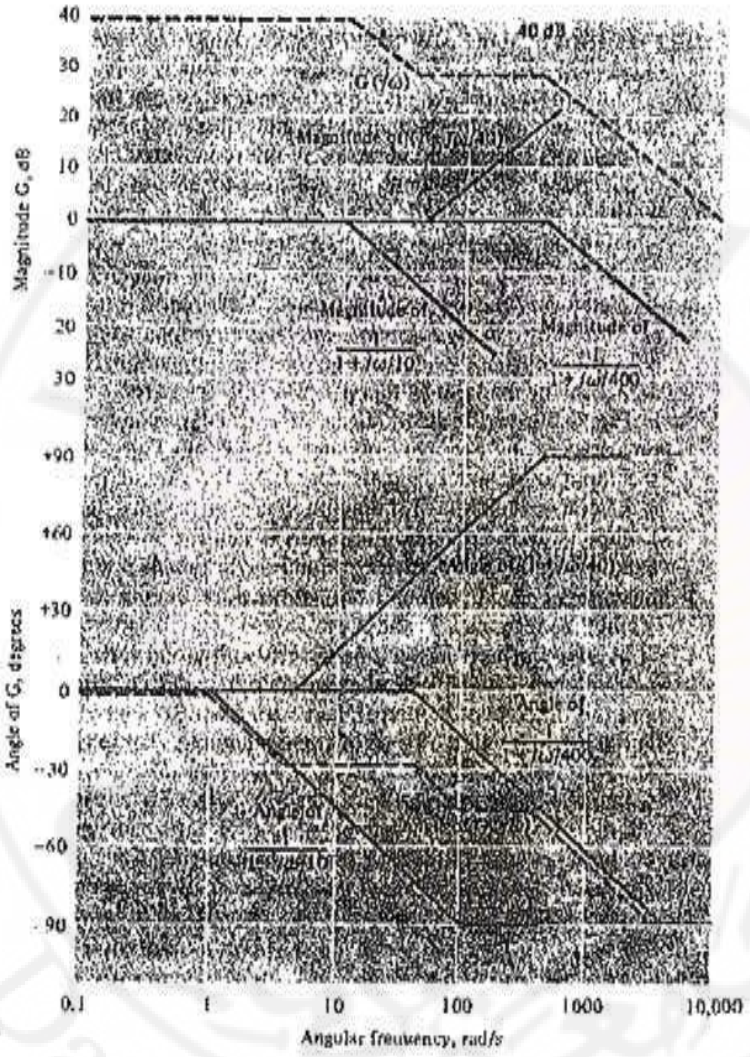
$$G(S)=\frac{10^4(S+40)}{S^2+410S+4000}$$

b) حدّد قيمة $G(J800)$.

الحل:

a) يعاد ترتيب معادلة $G(S)$ لتصبح من شكل المعادلة (I-9) كما يلي:

$$G(S) = \frac{100(1 + S/40)}{(1 + S/10)(1 + S/400)}$$



شكل (I-6)

أو كتابع لـ $(J\omega)$:

$$G(J\omega) = \frac{100(1 + J\omega/40)}{(1 + J\omega/10)(1 + J\omega/400)}$$

ترددات الزاوية هي (10, 400) للمقام و (40) للبسط. رسمت مركبات المنحنيات في الشكل (I-6).

نلاحظ أنّ القيمة الثابتة لـ $40\,dB = 20\log 100$ تمثّل ثابت الضرب في $G(J\omega)$.

تبين الخطوط المنقطة في الشكل (I-6) خواص المعامل والزاوية الناتجة للتابع $G(J\omega)$.

b) من المنحنيات الناتجة نجد أنّ:

$$G(J800) = 22\,dB$$

$$20\log G = G(dB) = 22\,dB$$

$$|G(J800)| = \log^{-1}\frac{22}{20} = 12.6$$

$$\angle G(J800) = -58.5°$$

في الواقع فإنّ الاستجابة الترددية المقدّمة من قبل مخطط بود المقارب المبين بالشكل (I-6) تتحدّد بأقل ما يمكن من الحسابات الضرورية لأجل الحصول لاحقاً على الخواص الفعلية (الحقيقية) للتابع. بعمل بسيط نسبياً يمكن إدخال الأخطاء على المنحني المقارب (المذكورة سابقاً) عند ترددات قليلة خلال المخطط المقارب، لينتج منحنياً دقيقاً إلى حدّ كبير بالنسبة لمعظم مهندسي التصميم.

I-3) الشبكات ذات البوابتين :

Two-port Networks

يمكن أن نعد العديد من الشبكات أنها تملك زوجين من النهايات: زوجاً لنهايتي الدخل حيث يطبق عليها الإشارة، وزوجاً لنهايتي الخرج حيث يؤخذ منها الإشارة. إن استخدام خواص الاستجابة الترددية و توابع التحويل تبين أهمّية العلاقة بين الدخل والخرج في نظام الكتروني. مثلما تعد دارة ثفنن المكافئة فعالة في تمثيل سلوك الشبكات

عند زوج من النهايات، فإن الدارات المكافئة تركز على خواص الدخل – خرج وتعد ذات تمثيل ملائم جداً في الشبكات المركبة.

تدعى الشبكات المحتوية على زوجين من النهايات، واحداً للدخل وواحداً للخرج بالشبكات ذات زوجي النهايات tow – tenminal -- pair networks أو بالشبكات ذات البوابتين tow – port networks. تطلق البوابة على زوج من النهايات؛ يقدّم إليها أو يؤخذ منها القدرة، وحيث يمكن إجراء القياسات عليها. لذلك من المفيد تمثيل الشبكات ذات البوابتين كما في الشكل (I-7) الذي يشير إلى الاصطلاح القياسي Standard convention للاتجاهات والقطبيات الموجبة لتيارات وجهود البوابة.



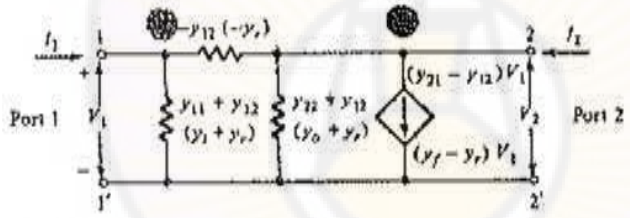
شكل (I-7)

تمثل النهايتين (1, 1′) بوابة الدخل و النهايتين (2, 2′) بوابة الخرج. في معظم الدارات الالكترونية ذات البوابتين لها خاصية إضافية هو أنّ نهايتي الدخل و الخرج (1′, 2′) تكون مشتركة common. أيضاً فإنّ زيادة في التعريف للبوابة هو أن التيارات الخارجة من النهايتين (1′, 2′) تكون مساوية تماماً للتيارات الداخلة إلى النهايتين (1, 2) على التوالي. يمكن إضافة لذلك إجراء قياسات على البوابات، ولكن من غير المسموح به على النهايتين (1, 2) أو (1′, 2′).

يمكن توصيف شبكة ذات بوابتين بأربعة متغيرات Variables هـم تيـارات وجهود البوابة. يمكن أن نعد اثنين من المتغيرات أنها مستقلة والاثنين الآخرين محكومة (غير مستقلة). باعتبار أنّ النظام يسلك بشكل خطي، فإن المتغيرات ترتبط مع بعضها بمجموعة من المعادلات الخطية. تربط هذه المعادلات تيارات وجهود البوابة، وتحـدّد مجموعة من معاملات البوابتين. يوجد ستة تركيبات يمكن بها لمتغيرين مـن الأربعـة متغيرات أن يعبّر عنها بدلالة المتغيرين الآخرين. يمكن لهذه المجموعـات السـت مـن المعاملات أن تستخدم في تحليل الدارات الالكترونية، ولو أنّ البعض منها يعد أكثـر سهولة في اجراء القياسات لها.

I-3-1) معاملات Y :

Y Parameters



شكل (I-8)

تستخدم معاملات (Y) أو معاملات السماحية admittance لدارة ذات بوابتين لربط تيارات البوابة مع جهود البوابة. في المجال الترددي، تعرّف مجموعة المعـادلات لهـذه الدارة كما يلي:

$$I_1 = y_{11}(S)\cdot V_1 + y_{12}(S)\cdot V_2 \quad \cdots\cdots(I-14)$$

$$I_2 = y_{21}(S)\cdot V_1 + y_{22}(S)\cdot V_2 \quad \cdots\cdots(I-15)$$

تكون أبعاد العناصر $y(S)$ بالشيمنز (عكس الأوم)، و تدعى بمعاملات (y).
تكتب غالباً هذه المعاملات $y(S)$ على أنها (y) فقط بدون التبعية (S) حيث هي متضمّنة فيها.

يعطى الاسم الخاص لكل معامل من تحديد علاقة الجهد – تيار له، لذلك بإمكاننا أن نكتب ونحدّد هذه المعاملات كما يلي:

سماحية الدخل بحالة قصر دارة $$y_{11} = \left.\frac{I_1}{V_1}\right|_{V_2=0} \quad \ldots\ldots\ldots\ldots(I-16)$$

سماحية التحويل الأمامي بحالة قصر دارة $$y_{21} = \left.\frac{I_2}{V_1}\right|_{V_2=0} \quad \ldots\ldots\ldots\ldots(I-17)$$

سماحية التحويل العكسي بحالة قصر دارة $$y_{12} = \left.\frac{I_1}{V_2}\right|_{V_1=0} \quad \ldots\ldots\ldots(I-18)$$

سماحية الخرج بحالة قصر دارة $$y_{22} = \left.\frac{I_2}{V_2}\right|_{V_1=0} \quad \ldots\ldots\ldots(I-19)$$

تستخدم اصطلاحات أخرى لتعريف المعاملات (y)، خاصة عندما نستخدم في وصف الوسائل الالكترونية الفعالة. حسب هذه المصطلحات نعيد كتابة المعادلتين (I-14, 15) كما يلي:

$$I_1 = y_i \cdot V_1 + y_r \cdot V_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(I-20)$$

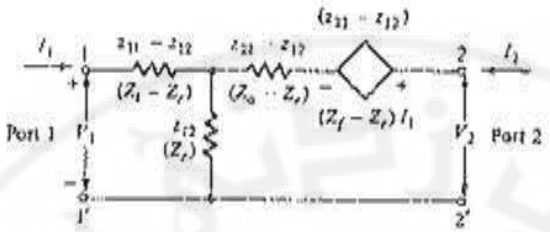
$$I_2 = y_f \cdot V_1 + y_o \cdot V_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots(I-21)$$

إنّ الأدلّة subscripts (i, r, f, o) تشير إلى المعاملات المساهمة في (الدخل، التحويل العكسي، التحويل الأمامي، الخرج) على التوالي.

من الملائم غالباً تمثيل الشبكة ذات البوابتين بدارة مكافئة تظهر علاقات النهايات نفسها المعبّر عنها بمعادلات التعريف السابقة. يبين الشكل (I-8) مثل هذه الدارة التي تدعى بدارة معاملات (y) المكافئة.

I-3-2) معاملات Z :

Z Parameters



شكل (I-9)

هذه مجموعة أخرى من المعاملات التي يمكن أن ننجز من الحل الآني للمعادلتين (I-14, 15) بدلالة (V_1, V_2). تكون النتيجة كما يلي:

$$V_1 = \frac{y_{22}}{y_{11} \cdot y_{22} - y_{12} \cdot y_{21}} I_1 + \frac{-y_{12}}{y_{11} \cdot y_{22} - y_{12} \cdot y_{21}} I_2 \quad \cdots\cdots\cdots\cdots (I-22)$$

$$V_2 = \frac{y_{21}}{y_{11} \cdot y_{22} - y_{12} \cdot y_{21}} I_1 + \frac{y_{22}}{y_{11} \cdot y_{22} - y_{12} \cdot y_{21}} I_2 \quad \cdots\cdots\cdots\cdots (I-23)$$

في هذه المعادلات تكون جهود البوابة (V_1, V_2) تابعة لتيارات البوابة (I_1, I_2). يمكن أن نكتب الشكل العام للمعادلتين (I-22, 23) كما يلي:

$$V_1 = Z_{11} \cdot I_1 + Z_{12} \cdot I_2 = Z_1 \cdot I_1 + Z_r \cdot I_2 \quad \cdots\cdots\cdots\cdots (I-24)$$

$$V_2 = Z_{21} \cdot I_1 + Z_{22} \cdot I_2 = Z_r \cdot I_1 + Z_2 \cdot I_2 \quad \cdots\cdots\cdots\cdots (I-25)$$

تدعى المعاملات (Z) بمعاملات الممانعة أو معاملات (Z). يمكن تحديد هذه المعاملات بإجراء فتح على دارة الدخل أو الخرج؛ بعكس ما فعلنا في الدارة المكافئة السابقة (حيث أجرينا قصر دارة). نتيجة لذلك نكتب هذه المعاملات كما يلي:

$$Z_{11} = Z_i = \left.\frac{V_1}{I_1}\right|_{I_2 = 0} \quad \text{ممانعة دخل الدارة المفتوحة}$$

$$Z_{21} = Z_f = \left.\frac{V_2}{I_1}\right|_{I_2 = 0} \quad \text{ممانعة التحويل الأمامي للدارة المفتوحة}$$

$$Z_{22} = Z_o = \left.\frac{V_2}{I_2}\right|_{I_1 = 0} \quad \text{ممانعة خرج الدارة المفتوحة}$$

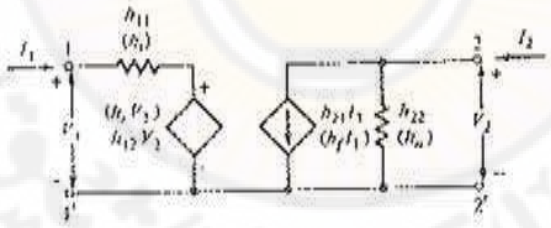
$$Z_{12} = Z_r = \left.\frac{V_1}{I_2}\right|_{I_1 = 0} \quad \text{ممانعة التحويل العكسي للدارة المفتوحة}$$

$$\cdots(I-26)$$

يبين الشكل (9-I) الدارة المكافئة للمعاملات (Z).

I-3-3) معاملات h :

h Parameters



شكل (I-10)

تدعى المجموعة الثالثة لمعاملات الشبكة ذات البوابتين بالمعاملات المختلطة hybrid أو معاملات h. تعرّف هذه المعاملات بالمعادلتين التاليتين:

$$V_1 = h_{11} \cdot I_1 + h_{12} \cdot V_2 = h_i \cdot I_1 + h_r \cdot V_2 \quad \cdots\cdots\cdots\cdots\cdots\cdots (1-27)$$

$$I_2 = h_{21} \cdot I_1 + h_{22} \cdot V_2 = h_f \cdot I_1 + h_o \cdot V_2 \quad \cdots\cdots\cdots\cdots\cdots\cdots (I-28)$$

تُحدّد المعاملات (h) بإجراء قصر على دارة الخرج و فتح على دارة الدخل، و بذلك ينتج لدينا المعادلات (I-29) لهذه الدارة المكافئة (h).

$$\left.\begin{array}{ll} h_{11} = h_i = \left.\dfrac{V_1}{I_1}\right|_{V_2=0} & \text{ممانعة دخل الدارة القصيرة} \\ h_{21} = h_f = \left.\dfrac{I_2}{I_1}\right|_{V_2=0} & \text{كسب التيار الأمامي للدارة القصيرة} \\ h_{22} = h_o = \left.\dfrac{I_2}{V_2}\right|_{I_1=0} & \text{سماحية خرج الدارة المفتوحة} \\ h_{12} = h_r = \left.\dfrac{V_1}{V_2}\right|_{I_1=0} & \text{كسب الجهد العكسي للدارة المفتوحة} \end{array}\right\} \cdots (I-29)$$

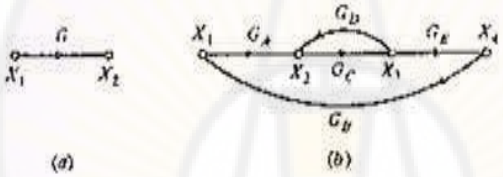
لا يوجد واحدات للكميات (h_r, h_f) و تمثل كل منها منبعاً محكوماً في نموذج الدارة المكافئة شكل (I-10). عندما تستخدم هذه المعاملات في تحليل الترانزيستورات، يضاف دليل إضافي يستخدم غالباً مع المعاملات (h) للإشارة إلى تشكيلة الترانزيستور المستخدمة. لذلك يكون مثلاً رمز المعامل (h_{fe}) هو كسب التيار الأمامي للدارة القصيرة لتشكيلة باعث مشترك.

I-4) مخططات تدفق الإشارة :

Signal-Flow Graphs

ببساطة، فإن مخطط تدفق إشارة هو تمثيل مخططي لنظام معادلات خطي. لذلك، غالباً ما يستخدم مخطط تدفق الإشارة لتوصيف نظام ما تخطيطياً Schematically بدلالة الأجزاء المكونة له. يعد العنصران الأساسيان في مخطط تدفق إشارة هما العقد nodes

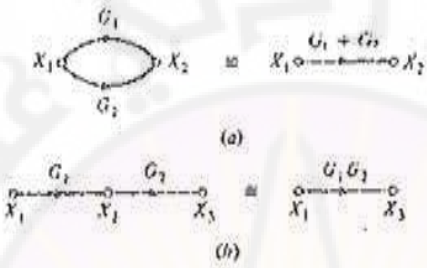
والفروع branches. تستخدم العقدة للإشارة إلى متغير في الدارة، بينما يستخدم الفرع للإشارة إلى العلاقة بين زوج من المتغيرات. يبين الشكل (I-11a) مركبة نموذجية في مخطط مماثل. يُمثّل المتغيران (X_1, X_2) بواسطة عقد . يكون السهم المباشر Direct هو الفرع الذي يُحدّد معامل نقله transmittance (G) العلاقة الوظيفية: $X_2 = GX_1$. إنّ المعنى من السهم هو أنه يشير إلى الطبيعة أحادية الجانب للعلاقة بين (X_2, X_1). يشير السهم الموضوع باتجاه من (X_1) إلى (X_2) إلى أن (X_2) تعتمد على (X_1). لذلك، في المخطط شكل (I-11b)، فإن اعتماد (X_3) على (X_2) هو موصوف بمعامل نقل الفرع (G_C) واعتماد (X_2) على (X_3) بمعامل نقل الفرع (G_D).



شكل (I-11)

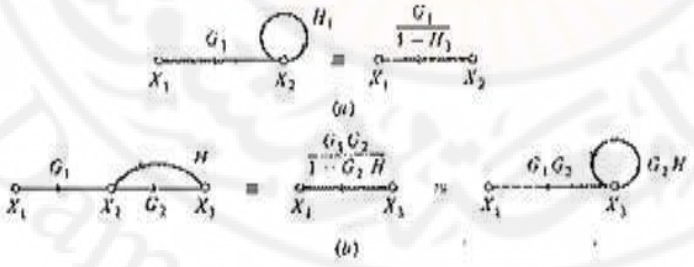
في الشكل (I-11b)، يكون متغير العقدة (X_2) هو: $G_B \cdot X_3 + G_A \cdot X_1$ وهو يبين حقيقة أنّ قيمة متغير العقدة يتحدّد فقط بواسطة الفروع الداخلة إلى العقدة (الساقطة عليه incident upon). يساهم كل فرع ساقط من قيمة العقدة بمقدار مساوٍ إلى معامل نقل الفرع مضروباً بقيمة متغير العقدة التي يتركها الفرع. تدعى العقد التي تحتوي فقط على فروع ساقطة عليها بعقد المصرف Sink nodes، والتي تحتوي فقط على فروع تاركة لها بعقد المنبع source nodes. تكون العقد (X_1, X_4) في الشكل (I-11b) هي عقد (منبع، مصرف) على التوالي.

بسبب أنّ مخطط تدفق الإشارة يوصّف معادلات خطية، لذلك يمكن لعناصر المخطط أن تجمع جبرياً. تسمح هذه الطريقة في إنقاص (اختصار) المخطط، تسمح لتابع التحويل أن يحسب بشكل أسهل، بمعنى، أنها طريقة لحلّ مجموعة معادلات لمتغير واحد من هذه المتغيرات. يبين الشكل (I-12) طريقتين و اسلوبين أساسيين للاختصار.



شكل (I-12)

يتمّ اختزال (انقاص) التشكيلة التفرّعية للفروع المبينة بالشكل (I-12a) بمجموع معاملات نقل الفروع، بينما بالنسبة للبنية المتتالية cascade المبينة بالشكل (I-12b) فإنّ الاختزال يتمّ بجداء معاملات نقل الفروع كلاً عل حدة.



شكل (I-13)

يبين الشكلان (I-13, a, b) تشكيلتين عامّتين أساسيتين يمكن أن نواجههما عملياً، وهما البنية ذات الحلقة الذاتية Self – loop structure والبنية ذات التغذية الخلفية Feedback structure على التوالي. بالنسبة للحلقة الذاتية نجد:

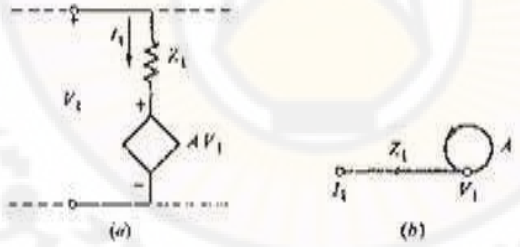
$$X_2 = G_1 \cdot X_1 + H_1 \cdot X_2$$

نجد بعد ترتيب الحدود:

$$X_2 = \frac{G_1}{1 - H_1} X_1$$

إنّ العلاقة للفرع المكافئ في الشكل (I-13a) يقودنا إلى قاعدة عامة بغية حذف الحلقات الذاتية من مخطط معين. يمكننا، و بدون برهان حالياً، إن هذه القاعدة هي أن كل الفروع الساقطة على عقدة تحتوي على حلقة ذاتية تملك معاملات نقلها مقسومة على (1) ناقص معامل نقل الحلقة الذاتية.

يبين الشكل (I-14a) جزءاً من دارة، يبرهن كيف يمكن لحلقة ذاتية أن تظهر في تشكيل معادلات الشبكة.



شكل (I-14)

بأخذ علاقة كيرشوف للجهد KVL لجزء الدارة المبين نجد:

$$V_1 = I_1 \cdot Z_1 + A \cdot V_1$$

حيث نلاحظ أننا يمكن بسهولة أن نرسم المخطط المبين بالشكل (I-14b) لـه. باستخدامنا طريقة اختزال المخطط والحل الجبري لـ (V_1) في علاقة كيرشوف نجد:

$$V_1 = \frac{I_1 \cdot Z_1}{1 - A}$$

إن عملية اختزال حلقة التغذية الخلفية في الشكل (I-13b) نتجت عن:

$$X_2 = G_1 \cdot X_1 + H_1 \cdot X_3 \qquad and \qquad X_3 = G_2 \cdot X_2$$

بتعويض (X_2) في معادلة (X_3) و التبسيط نجد:

$$X_3 = \frac{G_1 \cdot G_2}{1 - G_2 \cdot H}$$

والتي هي علاقة الفرع المكافئ في المخطط المختزل المبين بالشكل (I-13b). نلاحظ أنه يمكن الحصول على النتيجة نفسها لمخطط التدفق المحتوي على الحلقة الذاتيـــة المـــبين بالشكل (I-13b).

ملحق (II)
تحويل لابلاس
The Laplace Transform

وقل رب زدني علما
جامعة دمشق
Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

II-1) مقدمة :

إنّ التحويل اللابلاسي هو عملية رياضية مفيدة في حل المعادلات التفاضلية العادية. يعرّف التحويل بالتكامل التالي:

$$\mathcal{L}[f(t)] = F(S) = \int_0^\infty f(t)e^{-St}\,dt \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (II-1)$$

حيث: $f(t)$ تابع زمني يساوي الصفر عندما: $t < 0$

S متغير مركب

$F(S)$ تابع لـ (S) ينتج عندما يحوّل $f(t)$ لابلاسياً

$\mathcal{L}$ رمز عملياتي يشير إلى عملية تحويل لابلاسي للتابع الذي يليه.

في تصميم الأنظمة نواجه غالباً معادلة تفاضلية خطية من الشكل التالي:

$$\frac{d^n y}{dt^n} + a_{n-1}\frac{d^{n-1}y}{dt^{n-1}} + \cdots + a_1\frac{dy}{dt} + a_n y(t) = f(t) \quad \ldots\ldots\ldots\ldots (II-2)$$

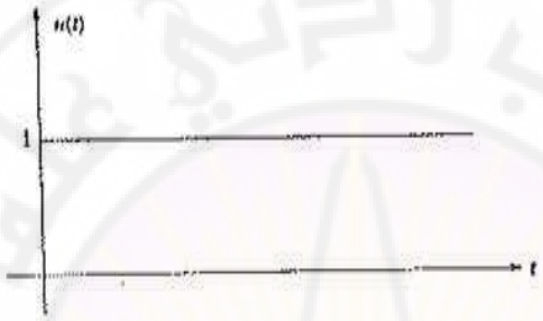
المعاملات coefficients (a_i) هي ثوابت حقيقية و مستقلة عن (t) أو (y). يكون كلا التابع المجهول $y(t)$ و التابع الأساس driving $f(t)$ توابع زمنية. عندما نحوّل المعادلة $(II-2)$ لابلاسياً ينتج لدينا معادلة جديدة محوّلة. تسمى المعادلة اللابلاسية إلى معادلة جبرية بمتغيرات (S). يمكن هذه المعادلة المحوّلة Transformed أن يتعامل معها جبرياً لتحلّ حسب المطلوب وبالشكل المحوّلة إليه.

لو تطلب العمل حلاً زمنياً يمكن عندها للتابع الناتج بدلالة (S) أن يحوّل عكسياً إلى شكله الزمني، تدعى هذه العملية بإيجاد تحويل لابلاس العاكس، وهي تتم بسهولة بمساعدة جداول تحويل لابلاس.

II-2) التحويل اللابلاسي للتوابع:

The Laplace Transform of Function

إنّ تطبيق المعادلة (1 – II) على توابع زمنية مختلفة يـــؤدي إلى إيجـــاد جـــدول مزدوج للتحويل. مثلاً، لنفرض لدينا التابع الخطوي الواحدي $u(t)$ المبين بالشـــكل (II-1).



شكل (II-1)

يكون التمثيل الرياضي لهذا التابع كمايلي:

$$u(t)=\begin{cases}0 & t<0\\ 1 & t>0\end{cases} \qquad \ldots\ldots\ldots\

Laplace Transform Table

Ref. no.	$f(t)$	$F(s)$
1	$u(t)$	$\frac{1}{s}$
2	t	$\frac{1}{s^2}$
3	t^n	$\frac{n!}{s^{n+1}}$
4	$\delta(t)$ unit impulse	1
5	e^{-at}	$\frac{1}{s+a}$
6	$\frac{e^{-at}-e^{-bt}}{b-a}$	$\frac{1}{(s+a)(s+b)}$
7	te^{-at}	$\frac{1}{(s+a)^2}$
8	$t^n e^{-at}$	$\frac{n!}{(s+a)^{n+1}}$
9	$(A+Bt)e^{-at}$ $K=a_0-a$	$\frac{s+a_0}{(s+a)^2}$
10	$\sin \omega t$	$\frac{\omega}{s^2+\omega^2}$
11	$\cos \omega t$	$\frac{s}{s^2+\omega^2}$
12	$\frac{K}{\omega}\sin(\omega t+\psi)$ $\psi=\tan^{-1}\frac{\omega}{a_0}$ $K=(a_0^2+\omega^2)^{1/2}$	$\frac{s+a_0}{s^2+\omega^2}$
13	$\sinh \omega t$	$\frac{\omega}{s^2-\omega^2}$
14	$\cosh \omega t$	$\frac{s}{s^2-\omega^2}$
15	$e^{-at}\sin \omega t$	$\frac{\omega}{(s+a)^2+\omega^2}$
16	$\frac{K}{\omega}e^{-at}\sin(\omega t+\psi)$ $\psi=\tan^{-1}\frac{\omega}{a_0-a}$ $K=[(a_0-a)^2+\omega^2]^{1/2}$	$\frac{s+a_0}{(s+a)^2+\omega^2}$
17	$t\cos \omega t$	$\frac{s^2-\omega^2}{(s^2+\omega^2)^2}$
18	$t\sin \omega t$	$\frac{2\omega s}{(s^2+\omega^2)^2}$

جدول (II-1)

II-3) التحويل اللابلاسي للعمليات :

The Laplace Transform of Operations

بالإضافة إلى إيجاد التحويل اللابلاسي لتوابع زمنية معروفة $f(t)$ ، من الضروري أيضاً إجراء هذا التحويل لمتغيرات مستقلة $y(t)$ ، و مشتقّات $y(t)$. يعطى التحويل اللابلاسي لمشتق كمايلي:

$$\pounds\left[\frac{dy}{dt}\right] = \int_0^{\infty}\frac{dy}{dt}e^{-st}\,dt \qquad \ldots\ldots\ldots\

يقدر تكامل المعادلة (II – 5) بالطريقة الجزئية by parts كمايلي:

$$\int_a^b u\,dv = uv\Big|_a^b - \int_a^b v\,du \qquad \cdots\cdots(II-6)$$

حيث تنجز التعريفات التالية:

$$\left.\begin{aligned} u &= e^{-St} & du &= -Se^{-St}dt \\ dv &= \left(\frac{dy}{dt}\right)dt & v &= y(t) \end{aligned}\right\} \qquad \cdots\cdots(II-7)$$

يقدّر التكامل الآن كمايلي:

$$\mathcal{L}\left[\frac{dy}{dt}\right] = y(t)e^{-St}\Big|_0^\infty + S\int_0^\infty y(t)e^{-St}\,dt \qquad \cdots\cdots(II-8)$$

حيث إن التكامل الأخير في المعادلة (II-8) هو تحويل لابلاس لـ $y(t)$ ، أي إنّ:

$$\mathcal{L}[y(t)] = Y(S) = \int_0^\infty y(t)e^{-St}\,dt \qquad \cdots\cdots(II-9)$$

وبما أنّ $y(t)e^{-St}$ يساوي الصفر عند الحدّ الأعلى، بشرط أن يكون الجزء الحقيقي من (S) هو أكبر من الصفر، فإننا نحصل على النتيجة:

$$\mathcal{L}\left[\frac{dy}{dt}\right] = -y(0) + S\cdot Y(S) \qquad \cdots\cdots(II-10)$$

بطريقة مماثلة، يمكن أن نوجد تحويل لابلاس لمشتقات أعلى درجة كمايلي:

$$\mathcal{L}\left[\frac{d^2y}{dt^2}\right] = S^2Y(S) - S\cdot y(0) - \frac{dy}{dt}\Big|_{t=0} \qquad \cdots\cdots(II-11)$$

$$\mathcal{L}\left[\frac{d^ny}{dt^n}\right] = S^nY(S) - S^{n-1}y(0) - S^{n-2}\frac{dy}{dt}\Big|_{t=0} - \cdots - \frac{d^{n-1}y}{dt^{n-1}}\Big|_{t=0} \qquad \cdots(II-12)$$

في حالة كون الشروط الابتدائية صفراً، تؤول المعادلة (12 - II) إلى:

$$\pounds\left[\frac{d^n y}{dt^n}\right] = S^n Y(S) \quad \cdots\cdots\cdots\

يدعى معامل التحويل اللابلاسي (S) الذي له واحـــدة $(second^{-1})$ بـــالتردد المركب "complex frequency" حيث إنه يملـــك جـــزأين حقيقـــي real وتخيلـــي imaginary، أي إنّ:

$$S = \sigma + j\omega \quad \cdots\cdots\cdots\

$$Y(S) = \frac{1}{S(S^2-9)} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-20)$$

لو وجدنا تحويل لابلاس للمعادلة **(II – 20)** في الجدول يكون عملنا قد أنجز ويصبح معروفاً الحلّ الزمني للتابع. إنّ معظم الجداول المختصرة للتحويل لا تحتوي على عوامل من هذه الدرجة من التعقيد، لذلك يمكننا أن نبسّط هذه العملية بتقسيم breaking المعادلة **(II – 20)** إلى مجموع جزأين باستخدام طريقة الكسور الجزئية partial-fraction expansions المعروفة، بذلك يمكننا أن نكتب:

$$\frac{1}{S(S^2+9)} = \frac{A}{S} + \frac{BS+C}{S^2+9} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-21)$$

حالما ننتهي من تحديد الثوابت **(A,B,C)** نحصل على النتيجة النهائية:

$$Y(S) = \frac{1}{9}\left[\frac{1}{S} - \frac{S}{S^2+9}\right] \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-22)$$

إذا لم نكن متأكدين من مسألة إيجاد الثوابت **(A,B,C)**، وبالتالي صحّة المعادلة **(II – 22)** الأخيرة فإنه بإمكاننا التحقّق منها بتركيب حدودها بمقام مشترك كمايلي:

$$\frac{1}{9}\left[\frac{1}{S} - \frac{S}{S^2+9}\right] = \frac{1}{9}\frac{S^2+9-S^2}{S(S^2+9)} = \frac{1}{S(S^2-9)} \quad \cdots\cdots\cdots\cdots\cdots\cdots (II-23)$$

وبالتالي هذا مساوٍ للمعادلة الأساسية **(II – 20)**.

نلاحظ أنه يمكننا إيجاد التحويلات المعاكسة للمعادلة **(II – 22)** من الجدول (II-1)، وبالتالي نجد:

$$y(t) = \frac{1}{9}\left[u(t) - \cos 3t\, u(t)\right] = \frac{1}{9}u(t)(1-\cos 3t) \quad \cdots\cdots\cdots\cdots (II-24)$$

لنأخذ المثال الثاني التالي وهي معادلة تفاضلية:

$$\frac{d^2y}{dt^2} + \omega^2 y = \cos\omega t \qquad for \quad t > 0 \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-25)$$

بأخذنا الشروط البتدائية مساوية للصفر نكتب:

$$y(0) = 0 = dy/dt\Big|_{t=0}$$

بأخذ تحويل لابلاس لكلا الجانبين و الحلّ بالنسبة لـ $Y(S)$ نحصل على:

$$Y(S) = \frac{S}{\left(S^2 + \omega^2\right)^2} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-26)$$

يوجد تحويل لابلاس المعاكس inverse بسهولة من الجدول (II-1):

$$y(t) = \frac{t}{2\omega}\sin\omega t \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-27)$$

كمثال ثالث، نأخذ معادلة تفاضلية من الدرجة الثانية بمدخل خطوي step input وشروط ابتدائية صفرية، كمايلي:

$$\frac{d^2C}{dt^2} + 2\xi\cdot\omega_n\frac{dc}{dt} + \omega_n^2\cdot C = \omega_n^2\cdot u(t) \cdots\cdots\cdots\cdots\cdots (II-28)$$

يؤخذ تحويل لابلاس لكلا الجانبين لهذه المعادلة كما يلي:

$$\left(S^2 + 2\xi\cdot\omega_n S + \omega_n^2\right)C(S) = \frac{\omega_n^2}{S} \quad \cdots\cdots\cdots\cdots\cdots\cdots (II-29)$$

تحلّ هذه المعادلة بالنسبة للمتغير $C(S)$ فنجد:

$$C(S) = \frac{\omega_n^2}{S\left(S^2 + 2\xi\cdot\omega_n\cdot S + \omega_n^2\right)} = \frac{\omega_n^2}{S\left(S+\xi\cdot\omega_n\right)^2 + \omega_n^2\left(1-\xi^2\right)} \cdots (II-30)$$

يتم فصل هذه المعادلة بواسطة الكسور الجزئية كما يلي:

$$C(S) = \frac{1}{S} - \frac{S + 2\xi\cdot\omega_n}{\left(S+\xi\cdot\omega_n\right)^2 + \omega_n^2\left(1-\xi^2\right)} \quad \cdots\cdots\cdots\cdots (II-31)$$

يوجد الحلّ الزمني بالرجوع إلى الجدول (II-1) بالأسطر (1, 16).

$$C(t) = u(t) - \frac{1}{\sqrt{1-\xi^2}}e^{-\xi\cdot\omega_n t}\sin\left(\omega_n\sqrt{1-\xi^2}\,t + \phi\right) \cdots\cdots (II-32)$$

حيث:

$$\phi = \tan^{-1}\frac{\sqrt{1-\xi^2}}{\xi} \quad \text{.....(II-33)}$$

II-5) نشر الكسور الجزئية :

Partial – Fraction Expansion

يستخدم غالباً تحويل لابلاس المعاكس للكسور الجذريـــة rational Fractions لحلّ المعادلات التفاضلية. يكتب التحويل الجذري العام كما يلي:

$$Y(S) = \frac{A(S)}{B(S)} \quad \text{.....(II-34)}$$

حيث: $A(S)$ ، $B(S)$ متعدّدي حدود Polinomials بدلالة (S).

عندما توجد جذور roots: $B(S) = 0$ ، عندها يمكن كتابة المعادلة (II-34) كمـــا يلي:

$$Y(S) = \frac{A(S)}{B(S)} = \frac{A(S)}{(S+S_1)(S+S_2)\cdots(S+S_q)} \quad \text{.....(II-35)}$$

ينجز التحويل المعاكس بنشر expanding المعادلة (II-35) إلى كسور جزئية كما يلي:

$$\frac{A(S)}{B(S)} = \frac{A(S)}{(S+S_1)(S+S_2)\cdots(S+S_q)}$$

$$= \frac{K_1}{S+S_1} + \frac{K_2}{S+S_2} + \cdots\cdots\frac{K_q}{S+S_q} \quad \text{.....(II-36)}$$

يوجد تحويل لابلاس المعاكس لكل حـــد في المعادلـــة (II-36) بـــالرجوع إلى الجدول (II-1). يوجد الحلّ الزمني الكلي بواسطة جمع الحلول الزمنية للحدود المنفصلة في المعادلة.

تعد طريقة نشر الكسور الجزئية خطوة هامة في الحل. طبقاً لشكل $B(S)$ ، فإنّ هـــذا النشر expansion ينجز كما يلي:

1) احتواء $B(S)$ فقط على جذور بسيطة: في هذه الحالة، يحدّد (K_i) بضرب كل جانب من المعادلة (II-36) بالحدّ $(S+S_i)$:

$$\frac{(S+S_i)A(S)}{B(S)} = K_1\frac{S+S_i}{S+S_1} + K_2\frac{S+S_i}{S+S_2}$$

$$+\cdots+K_i\frac{S+S_i}{S+S_i}+\cdots+K_q\frac{S+S_i}{S+S_q} \quad \cdots\cdots\cdots(\text{II}-37)$$

بما أنّ $(S+S_i)$ هو عامل Factor في $B(S)$، لذلك هو يختصر منه.

عندما توضع (S) مسوية لـ $(-S_i)$، فإن الحد الموجود على يسار إشارة المساواة يصبح ثابتاً. تؤول كل الحدود على اليمين إلى الصفر ما عدا (K_i). لذلك فإن كل ثابت يمكن أن يحدّد من المعادلة:

$$K_i = \left.\frac{A(S)(S+S_i)}{B(S)}\right|_{S=-S_i} \quad \cdots\cdots\cdots\cdots\cdots\cdots(\text{II}-38)$$

تبقى هذه الطريقة صحيحة و لو أنّ أحد الجذور كان موجوداً على اليمين.

يحدّد الثابت (K_o) بطريقة مماثلة كمايلي:

$$K_o = \frac{S\,A(S)}{B(S)} \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots(\text{II}-39)$$

عندما توجد جذور مركبة مرافقة conjugate $(S+\alpha)^2+\beta^2$ فإن الطريقة تكون مماثلة أيضاً:

$$K_{j1} = \left.\frac{(S+\alpha+J\beta)A(S)}{B(S)}\right|_{S=-\alpha-J\beta} \quad \cdots\cdots\cdots\cdots(\text{II}-40)$$

و

$$K_{j2} = \left.\frac{(S+\alpha-J\beta)A(S)}{B(S)}\right|_{S=-\alpha+J\beta} \quad \cdots\cdots\cdots\cdots(\text{II}-41)$$

بما أن K_{j1} و K_{j2} مرافقان مركبان، فإن مجموع الأجزاء التخيلية يكون صفراً ومجموع الأجزاء الحقيقية يكون ضعف الجزء الحقيقي لكل ثابت منهما.

إنّ الحدّين:

$$\frac{K_{j1}}{S+\alpha+j\beta} \quad and \quad \frac{K_{j2}}{S+\alpha-j\beta} \qquad \text{.....(II-42)}$$

يركبان بحدّ وحيد، حيث يحوّلان (لابلاسياً) عكسياً إلى إشارة جيبيةمتخامدة أسياً.

2) احتواء $B(S)$ على جذور من درجة متعدّدة multiple-order roots: لو كان لمقام $Y(S)$ جذور من درجة متعدّدة، عندها لا يمكننا استخدام الطريقة السابقة في المعالجة. مثلاً لو كان لدينا:

$$\frac{A(S)}{B(S)} = \frac{1}{(S+S_1)(S+S_2)^2} \qquad \text{.....(II-43)}$$

عندها يجب أن يحتوي النشر الكسري الجزئي على حدّ من الدرجة الثانية.

$$\frac{1}{(S+S_1)(S+S_2)^2} = \frac{K_1}{S+S_1} + \frac{K_{12}}{S+S_2} + \frac{K_{22}}{(S+S_2)^2} \qquad \text{.....(II-44)}$$

بشكل عام، ينشر الجذر من الدرجة (n) كمايلي:

$$\frac{1}{(S+S_1)\cdots(S+S_i)^n} = \frac{K_1}{S+S_1} + \cdots + \frac{K_{ni}}{(S+S_i)^n}$$

$$+ \frac{K_{(n-1)i}}{(S+S_i)^{n-1}} + \cdots + \frac{K_{1i}}{S+S_i} \qquad \text{.....(II-45)}$$

تحدّد الثوابت (K_i) المساهمة بجذور من الدرجة الأولى كما رأينا أعلاه. يُحدّد الثابت المساهم بالقوّة power الأعلى، K_{ni}، بالطريقة نفسها المستخدمة في حالة القطب البسيط. أي، نضرب كلا جانبي المعادلة (II-45) بالحدّ $(S+S_i)^n$ و وضع: $S=-S_i$. تكون بذلك كل الحدود على الجانب اليميني مساوية للصفر، ماعدا الحدّ (K_{ni}). يؤول الجانب اليساري إلى عدد. يحدّد (K_{ni}) كمايلي:

$$K_{ni} = \left.\frac{(S+S_i)^n A(S)}{B(S)}\right|_{S=-S_i} \qquad \text{.....(II-46)}$$

إنّ الطريقة المستخدمة في حالة الجذور البسيطة، و لتحديد الثابت المساهم مع القوّة الأعلى، K_{n1} ، ليست كافية لتحديد أياً من المعاملات الأخرى. تحدّد هذه الثوابت باستخدام المفاضلة differentiation. يضرب كلا جانبي المعادلة (II-45) بالحدّ $(S+S_1)^n$. تفاضل المعادلة الناتجة مرّة واحدة بالنسبة لـ (S) :

$$\frac{d}{dS}\frac{(S+S_1)^n A(S)}{B(S)} = \frac{d}{dS}\frac{(S+S_1)^n}{S+S_1}K_1 + \cdots + K_{(n-1)1} + 2(S+S_1)K_{(n-2)1}$$

$$+\cdots+(n-1)(S+S_1)^{n-2}K_{(n-1)1} \quad \cdots\cdots\cdots\cdots(II-47)$$

بوضع $S=-S_1$ ، فإنّ كل الحدود على الجانب اليميني تتلاشى ما عدا $K_{(n-1)1}$:

$$K_{(n-1)1} = \frac{1}{(n-1)!}\frac{d}{dS}\left[\frac{(S+S_1)^n A(S)}{B(S)}\right]\Bigg|_{S=-S_1} \quad \cdots\cdots\cdots\cdots(II-48)$$

يمكن لطريقة المفاضلة، و من ثم وضع $S=-S_1$ أن تكرر حتى يتم تحديد كل الثوابت المجهولة.

مثال:

لنفرض أننا نريد القيام بنشر كسري جزئي لتابع التحويل التالي:

$$\frac{A(S)}{B(S)} = \frac{4S^3+S^2-22S+16}{S(S+2)(S-2)^2} \quad \cdots\cdots\cdots\cdots(II-49)$$

يتم تكسير (تقسيم) الكسر إلى ما يلي:

$$\frac{4S^3+S^2-22S+16}{S(S+2)(S-2)^2} = \frac{K_1}{S} + \frac{K_2}{S+2} + \frac{K_{12}}{S-2} + \frac{K_{22}}{(S-2)^2}, \quad \cdots\cdots(II-50)$$

يوجد أوّلاً الثوابت الموافقة للأقطاب البسيطة:

$$K_1 = \left.\frac{S(4S^3+S^2-22S+16)}{S(S+2)(S-2)^2}\right|_{S=0} = 2$$

$$\cdots\cdots\cdots\cdots\cdots\cdots(II-51)$$

$$K_2 = \left.\frac{(S+2)(4S^3-22S+16)}{S(S+2)(S-2)^2}\right|_{S=-2} = -1$$

يوجد K_{23} بطريقة مماثلة:

$$K_{23} = \left.\frac{(S-2)^2(4S^2-22S+16)}{S(S+2)(S-2)^2}\right|_{S=2} = 1 \quad \cdots\cdots\cdots\cdots(II-52)$$

يوجد (K_{13}) بضرب المعادلة (II-50) بـ $(S-2)^2$، ومن ثم إجراء المفاضلة بالنسبة لـ (S):

$$\frac{d}{dS}\left[\frac{4S^3+S^2-22S+16}{S(S+2)}\right] = \frac{d}{dS}\left[\left(\frac{K_1}{S}+\frac{K_2}{S+2}\right)(S-2)^2\right]\Bigg|_{S=2}$$

$$+\frac{d}{dS}(S-2)K_{13}+\frac{d}{dS}K_{23} \cdots\cdots(II-53)$$

والذي يؤول إلى:

$$K_{13} = \frac{d}{dS}\left[\frac{4S^3+S^2-22S+16}{S^2+2S}\right]$$

$$= \left.\frac{(S^2+2S)(12S^2+2S-22)-(4S^3+S^2-22S+16)(2S+2)}{(S^2+2S)^2}\right|_{S=2}$$

$$= 3 \quad \cdots\cdots\cdots\cdots(II-54)$$

وبذلك يكتب النشر الكسري الجزئي للمعادلة (II-49) كما يلي:

$$\frac{A(S)}{B(S)} = \frac{2}{S} - \frac{1}{S+2} + \frac{1}{(S-2)^2} + \frac{3}{S-2} \quad \cdots\cdots\cdots\cdots(II-55)$$

II-6) خواص إضافية للتعديل اللابلاسي:

Additional Properties of the Laplace Transform

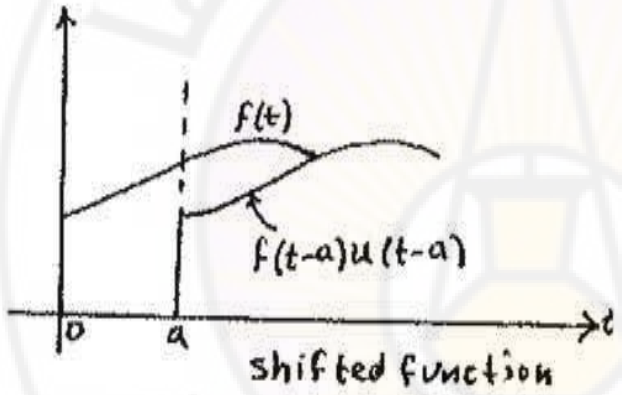
II-6-1) النقل الحقيقي:

Real Translation

لو كان $F(S)$ هو التحويل اللابلاسي للتابع $f(t)$ ، إذاً:

$$\mathcal{L}[f(t-a)u(t-a)] = e^{-aS}F(S) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (II-56)$$

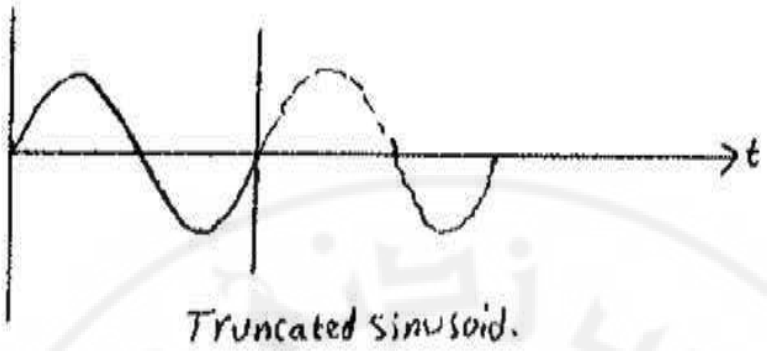
إنّ الضرب بواسطة الحدّ e^{-aS} في المستوي الترددي المركب (S plane) ينتج عند النقل في المجال الزمني time domain.



شكل (II-2)

يبين الشكل (II-2) التابع $f(t-a)u(t-a)$ مزاحاً shifted. كمثال على استخدام هذه النظرية، نفرض أننا بحاجة لإيجاد تحويل لابلاس لإشارة جيبية مقطوعة truncated sinusoid تمثل دوراً واحداً من الموجة الجيبية، كما مبين في الشكل (II-3). يمكن تشكيل التابع الزمني بأخذ الفرق بين موجة جيبية و أخرى جيبية و لكن مزاحة زمنياً بالمقدار $2\pi/\omega$. يمكننا كتابة ذلك كما يلي:

$$f(t) = A\sin\omega t\, u(t) - A\sin\omega\left(t-\frac{2\pi}{\omega}\right)u\left(t-\frac{2\pi}{\omega}\right) \quad \ldots\ldots\ldots\ldots (II-57)$$



شكل (II-3)

تحوّل هذه الحدود لابلاسياً كما يلي:

$$\mathcal{L}[f(t)] = \frac{A\omega}{S^2+\omega^2} - \frac{A\omega}{S^2+\omega^2} e^{-(2\pi/\omega)S}$$

$$= \frac{A\omega}{S^2+\omega^2}\left(1 - e^{-(2\pi/\omega)S}\right) \quad \ldots\ldots\ldots\ldots\ldots\ldots (II-58)$$

II-6-2) متغير مستقل ثابت :

Second Independent Variable

لو كان $F(S,a)$ هو التحويل لـ $f(t,a)$ ، فإننا نكتب عندها ما يلي:

$$\mathcal{L}_t\left[\lim_{a\to a_0} f(t,a)\right] = \lim_{a\to a_0} F(S,a) \quad \ldots\ldots\ldots\ldots\ldots\ldots (II-59)$$

حيث $\mathcal{L}_t$ هو تحويل لابلاس بالنسبة للزمن. كمثال على استخدام هذه المعادلة، نفرض لدينا التحويل التالي:

$$\mathcal{L}_t\left[e^{-at}\sin\omega t\right] = \frac{\omega}{(S+a)^2+\omega^2} \quad \ldots\ldots\ldots\ldots\ldots\ldots (II-60)$$

وهو معطى بالجدول (II-1). بأخذ الحدّ الذي فيه (a) تقترب من الصفر، ينتج لدينا تحويل ثان:

$$\mathcal{L}[\sin \omega t] = \frac{\omega}{S^2 + \omega^2} \quad \cdots\cdots(II-61)$$

بطريقة مماثلة، فإنّ المفاضلة بالنسبة للمقدار (a) هو مسموح به، و يُعطى:

$$\mathcal{L}_t\left[\frac{d f(t,a)}{d a}\right] = \frac{d F}{d a}(S,a) \quad \cdots\cdots(II-62)$$

كمثال، بإمكاننا أن نفاضل التحويل:

$$\mathcal{L}_t\left[e^{-at}\right] = \frac{1}{S+a} \quad \cdots\cdots(II-63)$$

والحصول على تحويل آخر:

$$\mathcal{L}_t\left[t \cdot e^{-at}\right] = \frac{1}{(S+a)^2} \quad \cdots\cdots(II-64)$$

II-6-3) نظريتا القيمة النهائية والقيمة الابتدائية :

Final Value and Initial Value Theorems

إنّ نظريتي القيمة النهائية و القيمة الابتدائية صحيحة، حيث إنها تسمح بإيجاد تابع زمني عند إما: $t = 0$ أو $t \to \infty$ مباشرة من التحويل بدون عكس المعادلة المحوّلة.

تذكر نظرية القيمة النهائية أنّ:

$$\lim_{t\to\infty} y(t) = \lim_{S\to 0} S \cdot Y(S) \quad \cdots\cdots(II-65)$$

وذلك بشرط أن يكون $y(t)$ مستقراً (أي إنّ كل أقطاب $S \cdot Y(S)$ تكون في نصف المستوي اليساري).

كما أن نظرية القيمة الابتدائية تذكر أنّ:

$$\lim_{t\to 0} y(t) = \lim_{S\to\infty} S \cdot Y(S) \quad \cdots\cdots(II-66)$$

بشرط وجود الحدّ المذكور.

II-6-4) نظرية الطوي :

The Convolution Theorem

يعبّر عن هذه النظرية بمايلي: لو كان $F_1(S)$ هو تحويل لابلاس لـ $f_1(t)$ و $F_2(S)$ هو تحويل لابلاس لـ $f_2(t)$ فإنّ:

$$\mathcal{L}\left[\int_0^t f_1(\tau)\, f_2(t-\tau)\, d\tau\right] = F_1(S)\, F_2(S) \quad \cdots\cdots\cdots\cdots\cdots\cdots (II-67)$$

يدعى التكامل الموجود على يسار المساواة بتكامل الطوي. لذلك، فإن تحويل لابلاس لطوي تابعين زمنيين هو جداء تحويلي لابلاس المستقلين.

تعد نظرية الطوي هامة جداً في تحليل النظام بسبب أنّ خرج نظام خطي هو طوي convolution of للدخل مع استجابة نبضية للنظام. لذلك، لو كان $h(t)$ هو استجابة النظام لدخل نبضي و $f(t)$ هو دخل النظام، عندها يعطى الخرج $g(t)$ كمايلي:

$$g(t) = \int_0^t h(t-\tau) f(\tau)\, d\tau \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-68)$$

يؤدي تحويل لابلاس للمعادلة (68 – II) إلى النتيجة الهامّة:

$$G(s) = H(S)\, F(s) \quad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots (II-69)$$

إذاً فتحويل لابلاس لخرج نظام خطي هو جداء تحويل لابلاس للدخل $F(S)$ بتحويل لابلاس للاستجابة النبضية $H(S)$.


وقل رب زدني علما
جامعة دمشق
Damascus University

ملحق (III)
موجز في صيغ برمجة SPICE
An Abridged SPICE Syntax

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

III-1) مقدمة :

إنّ الهدف من هذا الملحق هو تلخيص لصيغ برمجة SPICE الأساسية المستخدمة في تحليل وتصميم الدارات و النظم الإلكترونية. يعالج هذا الملخص فقط خصائص SPICE اللازمة لإنجاز التحليل المستمرّ (dc)، المتناوب (ac) والعابر Transient للدارات الخطية. يعتمد هذا الملخص في صيغه وأمثلته على النسخة الطلابية لبرمجة SPICE. يمكن للطالب العودة إلى المراجع المختلفة للتوسع في معرفة التصميم والتحليل بواسطة SPICE.

إنّ الاصطلاح SPICE أتى من التعريف التالي:

Simulation Program With Integrated Circuit Emphasis

III-2) معلومات عامة:

General Information

إنّ ملف الدارة بـ SPICE هو تتابع لتعليمات تنجز ثلاثة أشياء:

1- تعريف عناصر الدارة و كيفية توصيلها.

2- تحديد نوع التحليل المراد انجازه على الدارة.

3- التحكم بعدد و نوع الاستجابات المحسوبة في ملف الخرج.

تكون التعليمة الأولى في ملف الدارة هي العنوان title والتعليمة الأخيرة هي تعليمة (.END). يمكن للتعليمات بين هاتين التعليمتين أن تكون بأي ترتيب. بشكل عام يفضل أن يكون تسلسل أو قائمة التعليمات حسب الترتيب التالي:

```
TITLE STATEMENT
ELEMENT STATEMENTS
COMMAND STATEMENTS
OUTPUT STATEMENTS
.END
```

يعالج SPICE التعليمة الأولى على أنها تعليمة العنوان الذي يستخدمها لعنونة أو تسمية قوائم الخرج الناتجة لأغراض التوثيق و الطباعة. يجب أن تكون التعليمة الأخيرة في الملف هي تعليمة (.END).

تطبق القواعد العامة التالية على تعليمات SPICE:

1- يجب أن لا يزيد عدد المحارف في التعليمة عن (80) محرفاً، إلا إذا استخدمت تعليمة الاستمرار continuation statement. تشير اشارة الجمع "+" في العمود الأول (1)، إلى أن التعليمة هي استمرار للتعليمة السابقة.

2- تشير النجمة asterisk "*" في العمود الأول (1) إلى تعليمة التعليق comment. لا تكون تعليمات التعليق قابلة للتنفيذ و تهمل من قبل SPICE.

3- تستخدم الأحرف الكبيرة uppercase "A" إلى "Z" و الأعداد للإشارة إلى أسماء عناصر الدارة. يستخدم SPICE فقط الثمانية محارف الأولى في الاسم. يجب على المحرف الأول أن يكون حرفاً letter ليشير إلى نوع العنصر كمايلي:

R = resistor
V = independent voltage source
I = independent current source
E = voltage-controlled voltage source
F = current-controlled current source
G = voltage-controlled current source
H = current-controlled voltage source
C = capacitor
L = inductor
K = mutual inductance

4) يمكن التعبير عن القيم العددية Numerical بأعداد كاملة integers (2,5,-12)، بأعداد حقيقية Real (4.32,-1216.2)، بأعداد ذات فاصلة عائمة floating point (3.45E-2,-6.789E+4)، أو كعدد كامل أو حقيقي متبوعاً بعامل تدريج ملحق suffix scale factor يحدّد كمايلي:

suffix	Scale factor
T	10^{12}
G	10^{9}
MEG	10^{6}
K	10^{3}
M	10^{-3}
U	10^{-6}
N	10^{-9}
P	10^{-12}
F	10^{-15}

5- ترقّم عقد الدارة باستخدام أعداد صحيحة كاملة موجبة و الصفر. لا يوجد ضرورة لترقيم العقد بشكل متسلسل، و لو أنه يجب على كل الدارات أن تحتوي على العقدة الصفرية (0) التي يستخدمها SPICE لتعريف عقدة الأرض Ground.

6- يجب أن يكون هنالك عنصران على الأقل موصولان إلى كل عقدة ***node***. يجب أن يكون لكل عقدة ممرّاً مستمراً ***dc path*** إلى عقدة الأرض عن طريق: إمّا المقاومات، أو الملفات، أو منابع الجهد المستقلة.

7- إن علامة المرجع الموجبة لجهد عنصر ما تخصّص للعقدة الأولى المذكورة في تعليمة العنصر مع استخدام اصطلاح الإشارة غير الفعالة passive sign لتحديد الاتجاه المرجعي لتيار العنصر.

III-3) تعليمات العنصر:

Element Statements

توصّف التعليمات الأساسية الوسائل في الدارة وطريقة توصيلها.

III-3-1) المقاومة Resistor:

R < name > < 1st node > < 2nd node > < value >

يحدد الحقل < ***name*** > من قبل المستخدم لتمييز العنصر. يكون الحقلان < ***1st node*** > و < ***2nd node*** > أعداداً كاملةً تحدّد العقد الموصول إليها العنصر. يحدّد الحقل < ***value*** > القيمة العددية للمقاومة بالأوم. مثلاً:

R LOAD 3 7 1.2MEG

يحدّد هذا السطر مقاومة قيمتها ($1.2\,M\Omega$) ، تدعى ***R LOAD*** موجودة بين العقدتين (3,7).

III-3-2) منبع الجهد المستقل :

Independent Voltage Source

V < name > < 1st node > < 2nd node > < type > < value >

يحدّد الحقل < ***name*** > من قبل المستخدم لتمييز العنصر (أرقام أو أحرف). يكون الحقلان < ***1st node*** > و < ***2nd node*** > أعداداً كاملة تحدّد العقد الموصول إليها العنصر. يحدّد الحقلان < ***type*** > و < ***value*** > موجة الجهد المولّدة من قبل المنبع. فيما يلي أنواع الموجات المتوفرة في SPICE:

1) < ***type*** >= **DC** , < ***value*** >= **dc *voltage***

2) < ***type*** >= **AC** , < ***values*** >= **ac *voltage amplitud and phase***

3) < ***type*** >= ***pulse*** , < ***value*** >

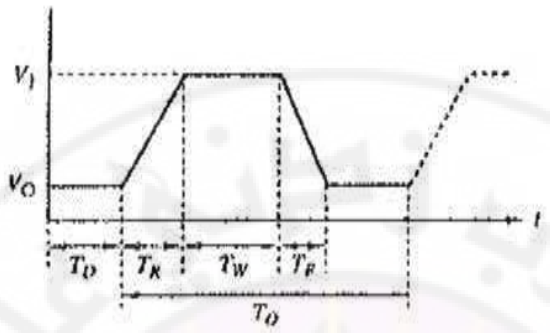
4) < ***type*** >= ***EXP*** , < ***value*** >

5) < ***type*** >= ***SIN*** , < ***value*** >

6) < ***type*** >= ***PWL*** , < ***value*** >

فيما يلي الصيغ التفصيلية وأشكال الموجات للأنواع الأربعة الأخيرة:

: PULSE (1



شكل (III-1)

$< type > := PULSE$

$< Value > := (V_o \quad V_1 \quad T_D \quad T_R \quad T_F \quad T_W \quad T_o)$

مثلاً:

$VIN \quad 2 \quad 0 \quad PULSE \quad (0 \quad 5 \quad 0 \quad 1M \quad 2M \quad 5M \quad 10M)$

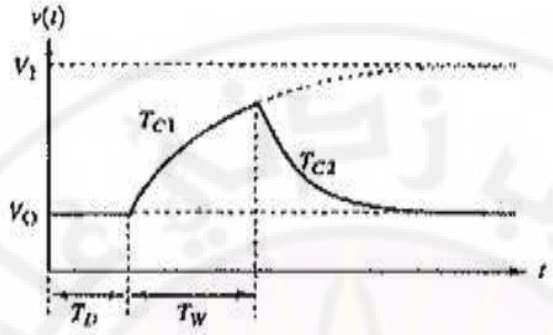
تحدّد هذه التعليمة منبع جهد نبضي (VIN) موصول بين العقدتين (2) والأرض (0) بموجة نبضية لها المعلومات التالية:

$V_o = 0,\ V_1 = 5,\ T_D = 0,\ T_R = 1mS,\ T_F = 2mS,\ T_W = 5mS,\ T_o = 10mS$

:Exponential (2

$< type > := EXP$

$< Value > := (V_o \quad V_1 \quad T_D \quad T_{C1} \quad T_W \quad T_{C2})$



شكل (III-2)

مثلاً:

IGS 12 14 EXP (10M 20M 0 12v 20v 6v)

تحدّد هذه التعليمة منبع تيار أسّي (*IGS*) موصول بين العقدتين (12, 14) بموجة أسيّة لها المعلومات التالية:

$I_o = 10mA$, $I_1 = 20mA$, $T_D = 0$, $T_{C1} = 12\mu S$, $T_W = 20\mu S$, $T_{C2} = 6\mu S$

حيث إنه خلال الفترة $T_D < t < T_D + T_W$ توصف الموجة المبينة بالشكل (III-2) كما يلي:

$$V(t) = V_o + (V_1 - V_o)\left[1 - e^{-(t-T_D)/T_{C1}}\right]$$

بينما بالنسبة للفترة $t > T_D + T_W$ تتخامد الموجة أسياً إلى قيمة (V_o) بثابت زمني (T_{C2})، لذلك توصف الموجة خلال هذه الفترة كما يلي:

$$V(t) = V_o + (V_o - V_1)\left(1 - e^{-T_W/T_{C1}}\right)e^{-(t-T_D-T_W)/T_{C2}}$$

3) Sinusoid:

$$< type > := \text{SIN}$$

$$< value > := (V_o \quad V_1 \quad f_o \quad T_D \quad \alpha)$$

مثلاً:

$$I_{11} \quad 7 \quad 0 \quad \text{SIN}(0 \quad 5 \quad 23K \quad 0 \quad 140K)$$

تحدّد هذه التعليمة منبع تيار (I_{11}) موصول بين العقدتين (7,0)؛ بموجة جيبية متخامدة لها المعلومات التالية:

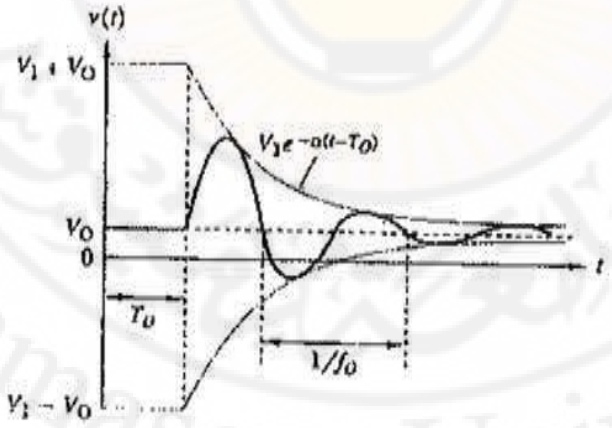
$$I_o = 0 \quad , \quad I_1 = 5A \quad , \quad f_o = 23KHz \quad , \quad T_D = 0 \quad , \quad \alpha = 140Krad/S$$

حيث يبين الشكل (III-3) موجة جيبية متخامدة لها تـأخير ابتـدائي (T_D)، لذلك تعرّف هذه الموجة بالمعادلة التالية:

$$v(t) = V_o + V_1\left[e^{-\alpha(t-T_D)}\sin[2\pi f_o(t-T_D)]\right]u(t-T_D)$$

حيث: $\alpha > 0$ يعطي موجة تهتز جيبياً بشكل متخامد حول المستوى (V_o).

$\alpha = 0$ يعطي موجة غير متخامدة Undamped تهتـز دوريـاً بـين الحدّين $V_o \pm V_1$ لأجل $t > T_D$.



شكل (III-3)

:(PWL) Piecewise Linear Waveform (4

$< Type > := PWL$

$< value > := (T_1 \quad V_1 \quad T_2 \quad V_2 \cdots T_N \quad V_N)$

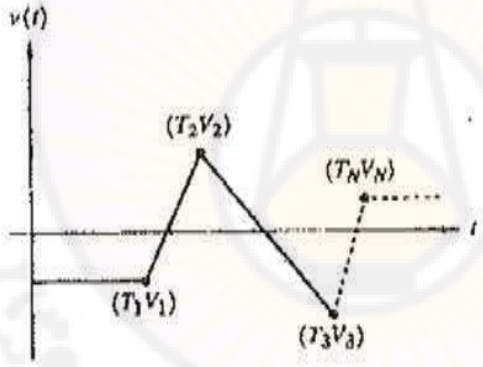
في حالة: $T_1 < t < T_N$ يوجد مطال الموجة بواسطة الاستكمال الخطي Linear interpolation بين زوج نقاط (جهد- زمن) متجاورة.

في حالة: $t < T_1$ يكون المطال V_1.

في حالة: $t > T_N$ يكون المطال V_N.

يجب أن توافق معطيات الزمن الشرط:

$$0 \le T_1 < T_2 < \cdots < T_N$$



شكل (III-4)

تخدم الموجات المبينة بالأشكال السابقة (III-1,2,3,4) كمداخل لتحليل SPICE العابر، الذي يحسب استجابة الدارة عند أزمان معينة. تعطى تعليمة التحكم الأساسية للتحليل العابر بالشكل التالي:

.TRAN TSTEP TSTOP TSTART TMAX

حيث تؤدي تعليمة (*.TRAN*) لحساب استجابة الدارة عند تتابع متقطع زمني يبدأ عند: $t = 0$ و ينتهي عند: $t = TSTOP$. إنّ *TSTEP* هو زمن الزيادة الزمنية التي من خلالها تحسب الاستجابة و تكتب إلى ملف الخرج. إن حجم الخطوة الداخلية المستخدمة من قبل SPICE لا تكون أبداً أقل من *TSTEP*. تسمح *TMAX* المستخدم لتخصيص حجم خطوة داخلية عظمى أصغر. يبدأ التحليل العابر دائماً عند $t = 0$، إلا أن نتيجة الاستجابة المحسوبة إلى ملف الخرج تحذف بدءاً من $t = 0$ حتى $t = TSTART$. تكون عادة *TSTART* و *TMAX* معاملات اختيارية optional، و تؤخذ كقيم عرضية default على أساس: $TSTART = 0$ و $TMAX = TSTEP$.

مثلاً:

.TRAN 0.1u 10u 1u 50N

.print TRAN V(1) V(7) I(VAMP)

تؤدي هاتان التعليمتان لانجاز التحليل العابر بدءاً من $t = 0$، و يستمر حتى $t = 10\ \mu S$. تكتب الاستجابة *V(1)*، *V(7)* و *I(VAMP)* إلى ملف الخرج كل ($0.1\ \mu S$) بدءاً من $t = 1\ \mu S$. يكون حجم الخطوة الداخلية العظمى مساوياً إلى $TMAX = 50\ nS$.

III-3-3) منبع التيار المستقل :

Independent Current Source

I < name > < 1st node > < 2nd node > < type > < value >

كل ما يخص فقرة منبع الجهد المستقل يخص هذه الفقرة باستثناء التسمية هنا: (*I*) بدلاً من (*V*).

III-3-4) منبع جهد محكوم بالجهد :

Voltage-Controlled Voltage Source

E<name> <1st node> <2nd node> <3rd node> <4th node> <value>

حيث يكون الحقلان < ***1st node*** > و < ***2nd node*** > لمنبع الجهد الموصول بينهما. و يكون الحقلان < ***3rd node*** > و < ***4th node*** > للعقدتين الموجود بينهما الجهد الحاكم. يستخدم SPICE إشارة المرجع الزائد (+) لجهد العقدة (***1st***) و (***3rd***)، وتستخدم اتجاهات المرجع للتيارات المستخدمة في اصطلاح الإشارة غير الفعالة. يحدّد الحقل < ***value*** > كسب المنبع المحكوم ***V / V***. فمثلاً التعليمة:

EEG 3 1 6 9 10K

تحدّد منبع جهد مستقل (***EEG***) بكسب (10^4) موصول بين العقدتين (3,1)، ومحكوم بجهد موجود بين العقدتين (6,9).

III-3-5) منبع تيار محكوم بالتيار :

Current-Controlled Current Source

F<name> <1st node> <2nd node> <voltage source name> <value>

حيث يكون الحقلان < ***1st node*** > و < ***2nd node*** > لمنبع التيار الموصول بينهما. يحدّد < ***voltage source name*** > منبع جهد مستقل ذا جهد صفري؛ يتحكّم التيار المارّ به بالمنبع المحكوم. يجب أن يتحدّد منبع الجهد بتعليمة عنصر منفصلة خلال البرنامج. يحدّد SPICE إشارة الزائد (+) المرجعية لجهد المنبع إلى العقدة (***1st***) ويحدد اتجاه التيار المارّ به باستخدام اصطلاح الإشارة غير الفعالة. يحدّد الحقل < ***value*** > كسب المنبع المحكوم ***A / A***. مثلاً التعليمتين التاليتين:

VICON 27 35 DC 0

IALPHA 12 0 VICON 50

تحدّدان منبع تيار محكوم اسمه *IALPHA* بكسب **(50)** موصول بين العقـــدتين **(12,0)** ومحكوم بالتيار المار خلال منبع الجهد $V_{1(ON)}$ الموصول بين العقدتين **(27,35)**.

III-3-6) منبع تيار محكوم بالجهد :

Voltage-Controlled Current Source

G<name> <1st node> <2nd node> <3rd node> <4th node> <value>

فمثلاً التعليمة التالية:

G32 2 23 1 6 2M

تحدّد منبع تيار محكوم اسمه **(G32)** بكسب $(2\times10^{-3}\ S)$ موصول بـــين العقـــدتين **(2,23)** ومحكوم بالجهد الموجود بين العقدتين **(1,6)**.

III-3-7) منبع جهد محكوم بالتيار :

Current-Controlled Voltage Source

H<name> <1st node> <2nd node> <voltagesourcename> <value>

فمثلاً التعليمتان التاليتان:

VIH21 11 3 DC 0

H21 0 12 VIH21 250

تحدّدان منبـــع جهـــد محكـــوم **(H21)** بكســـب **(250Ω)** موصـــول بـــين العقدتين **(0,12)** و محكوم بالتيار المار خلال منبع الجهد الصفري **(VIH21)** الموجـــود بين العقدتين **(11,3)**.

III-3-8) المكثفة:

Capacitor

C<name> <1st node> <2nd node> <Value> [IC=<initialVoltage>]

فمثلاً التعليمة التالية:

C17 23 6 52P IC=5

تحدّد مكثفة اسمها (C17) موصولة بين العقدتين (23, 6) بقيمة (52 pF) بجهد ابتدائي (5 v).

III-3-9) الملف:

Inductor

$L<name>\ <1st\ node>\ <2nd\ node>\ <Value>\ [IC=<InitialCurrent>]$

فمثلاً التعليمة التالية:

$$LPC\quad 2\quad 0\quad 33u\quad IC=7M$$

تحدّد ملفاً (33 μH) يدعى (LPC) موصولة بين العقدتين (2, 0) بتيار ابتدائي (7 mA).

إنّ الحقل < IC > في الفقرتين السابقتين هو اختياري optional، وتحدّدان جهد مكثفة أو تيار ملف عند الزمن $t = 0$.

III-3-10) التحويض المتبادل:

Mutual Inductance

$K < name > \ < 1st\ Inductor > \ < 2nd\ Inductor > \ < Value >$

فمثلاً التعليمات الثلاثة التالية:

$$L1\quad 7\quad 3\quad 12.5M$$

$$L2\quad 5\quad 8\quad 8M$$

$$K12\quad L_1\quad L_2\quad 0.99$$

تحدّد عامل ترابط ($K = 0.99$) موجود بين الملفين (4) { الموجود بين العقدتين 7, 3 وبقيمة 12.5 mH } و (L_2) { الموجود بين العقدتين 5, 8 وبقيمة 8 mH }.

III-4) تعليمات التحكم:

Command Statements

تبدأ تعليمات التحكم بنقطة period (.)، وهي تحديد نوع التحليل المرغوب إنجـــازه. فيما يلي أكثر تعليمات التحكم أهمية في برمجة SPICE:

III-4-1) تحليل نقطة العمل:

Operating Point Analysis

.OP

تودي تعليمة (*op.*) إلى حساب نقطة العمل المستمرّة (dc) للدارة، و تكون هي تعليمة التحكّم الداخلية العرضية default؛ عندما لا يطلب تحكّم آخر في ملف الخرج.

III-4-2) تحليل تابع التحويل:

Transfer Function Analysis

.TF < output variable > < Input source >

تودي هذه التعليمة لحساب ثلاثة أعداد: 1) كسب الدارة من منبع الـــدخل إلى متغير الخرج، 2) مقاومة الدخل منظورة من قبل منبع الدخل، 3) مقاومة الخرج عنـــد النهايات المحدّدة لمتغير الخرج.

III-4-3) التحليل المستمر:

DC Analysis

.DC < source name > < start value > < stop value > < step value >

تودي هذه التعليمة لإنجاز تحليلٍ مستمرٍ (dc) نتيجة لقيمة منبع مستقلّة هذا التحليل معرف في ***< source name >***، بتزايد على خطوات عبر مجال من ***< start value >*** إلى ***< stop value >***. يتمّ تحديد مقدار الزيادة من قبل الحقل ***< step value >***، الذي يجب أن يكون حتماً أكبر من الصفر. مثلاً فإن التعليمة التالية:

.DC I22 0.2M 2M 0.1M

تولّد تحليلاً مستمرّاً لخرج تابع لمنبع تيار مستقل اسمه (I22) بخطوات من (0.2mA) إلى (2mA) ومقدار كل خطوة (0.1mA). إنّ القيم المتزايدة المخصّصة إلى (I22) بواسطة تعليمة (DC.) تمسح (أو تلغي) القيمة المخصّصة أصلاً للمنبع (I22).

III-4-4) التحليل المتناوب:

AC Analysis

.AC < *sweep* > *NFREQ* *FSTART* *FSTOP*

تؤدّي هذه التعليمة لإنجاز تحليل الحالة المستقرّة الجيبية عندما يتغير التردد لكل منابع الـ (ac) المستقلة (*swept*) من (*FSTART*) إلى (*FSTOP*) بالهرتز. توجد ثلاثة أنواع لتغير الإشارة *sweeps*.

1) ***LIN*** =< *sweep* > وهو تغير الإشارة خطياً. يتغير عندها التردد خطياً من ***FSTART*** إلى ***FSTOP*** مولداً استجابة ترددية لعدد من النقاط ***NFREQ*** المتساوية ضمن المسافة الترددية المطلوبة.

2) ***OCT*** =< *sweep* > وهو تغير الإشارة بشكل أوكتاف Octave. يتغير عندها التردد لوغاريتمياً من ***FSTART*** إلى ***FSTOP*** مولّداً استجابة ترددية لعدد من النقاط ***NFREQ*** لكل أوكتاف.

3) ***DEC*** =< *sweep* > وهو تغير الإشارة بشكل ديكاد Decade. يتغير عندها التردد لوغاريتمياً من ***FSTART*** إلى ***FSTOP*** مولّداً استجابة ترددية لعدد من النقاط ***NFREQ*** لكل ديكاد.

يحكم العدد الصحيح integer (***NFREQ***) عدد الترددات التي تحسب الاستجابة فيها وتكتب في ملف الخرج. بالنسبة لتغير الإشارة خطياً سيحتوي ملف الخرج على إستجابة عند عدد من الترددات مساوٍ ***NFREQ***. بالنسبة لتغير الإشارة بشكل أوكتاف أو ديكاد فسوف تكون عدد الترددات في الخرج مساوية ***NFREQ***

مضروبة بعدد الديكادات أو الأوكتافات الموجودة بين تردد البدء ***FSTART*** وتـردد النهاية ***FSTOP*** زائداً (1). مثلاً، فإن التعليمة:

.AC *DEC* 21 1*K* 100*K*

تولد تحليلاً متناوباً (ac) عندما يتغير تردد كل منابع الـ (ac) بشكل خطوات لوغاريتمية بدءاً من (***1 KHz***) إلى (***100 KHz***) مولداً استجابة (ac) في (21) تردد لكل ديكاد.

III-4-5) التحليل العابر:

Transient Analysis

.TRAN TSTEP TSTOP [TSTART] [TMAX] [UIC]

تودي هذه التعليمة لحساب الاستجابة العابرة للدارة بدءاً مـن الـزمن $t = 0$ وانتـهاءً بـالزمن: $t = TSTOP$. يكتـب البرنـامج الاسـتجابات المعيّنـة في تعليمة (***.PRINT***) إلى ملف الخرج كل خطوة (***TSTEP***) بدءاً من البدايـة الزمنيـة المحـدّدة بالتعليمـة $t = TSTART$ وانتـهاءً بـالزمن: $t = TSTOP$ يحـدّد المعامل (***TMAX***) مقدار الخطوة الداخليـة العظمـى للحسـاب. تخـبر التعليمـة instruction (***UIC***) البرنامج باستخدام الشروط الابتدائية المحـدّدة في تعليمـة عنصر المكثفة والملف.

تكون المعاملات ***TSTEP*** و ***TSTOP*** إلزامية والباقي اختيارية optional. لـو تركت المعاملات ***TSTART*** و ***TMAX*** فارغة blank، تكون القيم العرضية الداخلية هي: $TSTART = 0$ و $TMAX = \frac{TSTOP}{50}$. لو لم تكن التعليمة (***UIC***) مشـتملة في الـ ...ة، فإنّ SPICE يستخدم عندها التحليل المستمرّ (dc) لحساب جهود المكثفة و...ات الملف الابتدائية قبل البدء بالتحليل العابر.

III-5) تعليمات الخرج:

Output Statement

تحكم تعليمات الخرج أنواع و عدد الاستجابات المحسوبة المشتملة في ملف الخرج. يحتوي ملف الخرج على القيم العددية للكسب، مقاومة الدخل و مقاومة الخرج عند احتواء ملف الدخل على تعليمة (*.TF*). بشكل عرضي by default سيحتوي ملف الخرج على كل جهود و تيارات العقد الناتجة عن منابع الجهد المستقلة؛ عندما لا يكون هنالك تعليمة خرج في ملف الدخل، يمكن لتعليمة الخرج(*.PRINT*) أن تستخدم لتحديد الاستجابات المحسوبة في ملف الخرج.

تعطى صيغة تعليمة التحكم(*.PRINT*) كمايلي:

.PRINT < Analysis Type > < output variable list >

يمكن للحقل < *Analysis Type* > أن يكون: *.TRAN, AC, DC*. لا تنفذ تعليمة(*.PRINT*) إلا إذا احتوى ملف الدخل أيضاً على تعليمة تحكّم التحليل الموافقة لنوع التحليل المذكور. تكون تعليمة(*.PRINT*) محصورة على الاستجابات في ملف الخرج التابعة لما هو معطى في قائمة متغيرات الخرج . تحدّد قائمة متغيرات الخرج الاستجابات المستخدمة للاصطلاحات: $V(N)$,$V(N_1,N_2)$,$I(V_{xxx})$. يكون $V(N)$ هو جهد العقدة عند العقدة (N). ويكون $V(N_1,N_2)$ هو جهد العقدة بين العقدتين (N_1,N_2) مع اصطلاح المرجع الموجب للعقدة (N_1). و يكون $I(V_{xxx})$ هو التيار المار خلال العنصر (V_{xxx}). يكون الاتجاه المرجعي لـ $I(V_{xxx})$ محدّداً من قبل العقدة الأولى المذكورة في تعليمة العنصر المحدّد لـ (V_{xxx}) .

مثلاً فإن التعليمتين:

.TRAN 0.1u 10u

.PRINT TRAN V(V1) V(7) I(VAMP)

توجه برنامج SPICE لإنجاز تحليلٍ عابرٍ بدءاً من الزمن $t = 0$ و انتهاء بـالزمن $t = 10\,\mu S$. يُكتب الزمن و الاستجابات $V(1)$ و $V(7)$ و $I(VAMP)$ المذكورة في تعليمة (*.PRINT*) في ملفات الخرج كل $TSTEP = 0.1\,\mu S$.

بأخذ التحليل (ac) بالحسبان، فإن نوع معطيات الخرج يكون محكوماً بواسطة إضافة واحد من الملحقات suffixes التالية إلى اسم الجهد أو التيار:

M ***Amplitude of the sinusoid in V or A***

DB ***Amplitude in decibels*** : $20 \times \log_{10}(Amplitude)$

P ***phase angle of the sinusoid in degrees***

مثلاً، فإن تعليمة التحكم ***Print*** التالية.

.PRINT AC VM(1) VDB(4) IP(VIN)

تؤدي ببرنامج SPICE إلى قائمة الاستجابات التالية في ملف الخرج:

1) مطال جهد العقدة $V(1)$.

2) قيمة مطال جهد العقدة $V(4)$ بالديسيبل.

3) زاوية طور التيار المارّ خلال منبع الجهد (*VIN*).

وقل رب زدني علما
جامعة دمشق
Damascus University

ملحق (IV)
نشرات فنية
Data Sheets

Damascus University


وقل رب زدني علما
جامعة دمشق
Damascus University

Diode Bridges

Molded diode bridges are available from 1 to 100 Amps in a variety of space saving, easy to use packages.

Single rectifier bridges are available in three popular case styles for 1 to 6 Amps PC board mount applications.

The 10 to 35 Amp range is covered by the all new hi-sil which are isolated case, U.L. recognized bridges with very high surge current capability.

In many bridge circuit applications a center tap circuit connection is convenient as shown:

SINGLE PHASE BRIDGE — CENTER TAP COMMON CATHODE — CENTER TAP COMMON ANODE



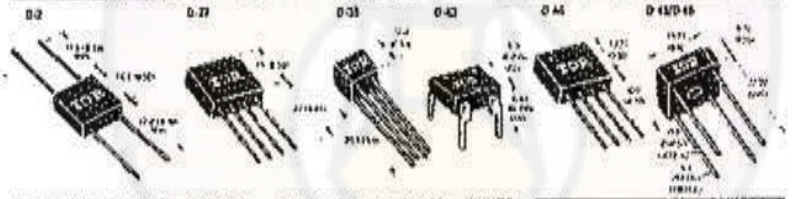
Ratings are given for all three applications. NC - No Connection.

SINGLE PHASE DIODE MOLDED BRIDGES — 1.0 TO 100 AMPS (I_O)

I_O (A)	1.0	1.2	1.5	1.5	2.0	2.0	6.0	10	25	35	50	100
Output Current												
@ T_C (°C)	25	45	50	40	50	50	50	55	55	55	45	60
I_{FSM} (A) (Surge)	50	50	30	50	60	50	100	120	300	400	500	1000
I^2t	10	10	10	10	15	15	40	60	60	60	175	500
V_F (V) Max.	0.93	0.78	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
PART NUMBERS												
Voltage 50 Volts												
100 Volts												
200 Volts												
300 Volts												
400 Volts												
600 Volts												
800 Volts												
1000 Volts												
1200 Volts												

NOTES: (1) Ambient temperature (T_A). (2) Heat sink mounting. (3) For lead configuration, add "R" to part number.

* For detailed specifications, consult factory or IR Distributors.

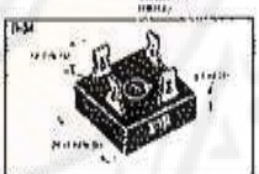


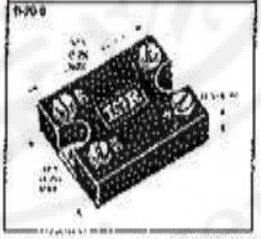
THREE-PHASE BRIDGES — MOLDED

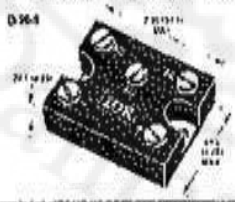
I_O (A) Output Current	10	20
@ T_C (°C)	70	100
I_{FSM} (A) Surge	300	300
I^2t	0.75	0.75
PART NUMBERS		
50 Volts		
100 Volts		
200 Volts		
300 Volts		
400 Volts		
600 Volts		
800 Volts		
1000 Volts		
1200 Volts		

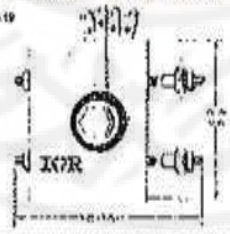
SINGLE PHASE BRIDGES — PINNED

I_O (A) Output Current	25	35
@ T_C (°C)	90	90
I_{FSM} (A) Surge	250	400
I^2t	260	660
PART NUMBERS		
50 Volts		
100 Volts		
200 Volts		
400 Volts		
600 Volts		









Dimensions in Millimeters and (Inches)

2N2218,A/2N2219,A
2N2221,A/2N2222,A
2N5581/82

JAN, JTX, JTXV AVAILABLE

2N2218,A
2N2219,A
CASE 79-02
TO-39 (TO-205AD)

2N2221,A
2N2222,A
CASE 22-03
TO-18 (TO-206AA)

2N5581
2N5582
CASE 28-03
TO-46 (TO-206AB)

GENERAL PURPOSE TRANSISTOR

NPN SILICON

MAXIMUM RATINGS

Rating	Symbol	2N2218 2N2219 2N2221 2N2222	2N2218A 2N2219A 2N2221A 2N2222A	2N5581 2N5582	Units
Collector-Emitter Voltage	V_{CEO}	30	40	60	Vdc
Collector-Base Voltage	V_{CBO}	60	75	75	Vdc
Emitter-Base Voltage	V_{EBO}	5.0	6.0	5.0	Vdc
Collector Current — Continuous	I_C	800	800	800	mAdc
		2N2218,A 2N2219,A	2N2221,A 2N2222,A	2N5581 2N5582	
Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D	0.8 4.57	0.4 2.28	0.8 3.33	Watt mW/°C
Total Device Dissipation @ T_C = 25°C Derate above 25°C	P_D	3.0 17.1	1.2 6.85	3.0 11.43	Watts mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	−65 to +200			°C

FIGURE 1 – NORMALIZED DC CURRENT GAIN



Damascus University

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic		Symbol	Min	Max	Unit
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage (I_C = 10 mAdc, I_B = 0)	Non-A Suffix A-Suffix, 2N5581, 2N5582	$V_{(BR)CEO}$	30 40	— —	Vdc
Collector-Base Breakdown Voltage (I_C = 10 μAdc, I_E = 0)	Non-A Suffix A-Suffix, 2N5581, 2N5582	$V_{(BR)CBO}$	60 75	— —	Vdc
Emitter-Base Breakdown Voltage (I_E = 10 μAdc, I_C = 0)	Non-A Suffix A-Suffix, 2N5581, 2N5582	$V_{(BR)EBO}$	5.0 5.0	— —	Vdc
Collector Cutoff Current (V_{CE} = 60 Vdc, $V_{EB(off)}$ = 3.0 Vdc)	A-Suffix, 2N5581, 2N5582	I_{CEX}	—	10	nAdc
Collector Cutoff Current (V_{CB} = 10 Vdc, I_E = 0) (V_{CB} = 60 Vdc, I_E = 0) (V_{CB} = 60 Vdc, I_E = 0, T_A = 150°C) (V_{CB} = 60 Vdc, I_E = 0, T_A = 150°C)	Non-A Suffix A-Suffix, 2N5581, 2N5582 Non-A Suffix A-Suffix, 2N5581, 2N5582	I_{CBO}	— — — —	0.01 0.01 10 10	μAdc
Emitter Cutoff Current (V_{EB} = 3.0 Vdc, I_C = 0)	A-Suffix, 2N5581, 2N5582	I_{EBO}	—	10	nAdc
Base Cutoff Current (V_{CE} = 60 Vdc, $V_{EB(off)}$ = 3.0 Vdc)	A-Suffix	I_{BL}	—	20	nAdc
ON CHARACTERISTICS					
DC Current Gain (I_C = 0.1 mAdc, V_{CE} = 10 Vdc)	2N2218,A, 2N2221,A, 2N5581(1) 2N2219,A, 2N2222,A, 2N5582(1)	h_{FE}	20 35	— —	—
(I_C = 1.0 mAdc, V_{CE} = 10 Vdc)	2N2218,A, 2N2221,A, 2N5581 2N2219,A, 2N2222,A, 2N5582		25 50	— —	
(I_C = 10 mAdc, V_{CE} = 10 Vdc)	2N2218,A, 2N2221,A, 2N5581(1) 2N2219,A, 2N2222,A, 2N5582(1)		35 75	— —	
(I_C = 10 mAdc, V_{CE} = 10 Vdc, T_A = −55°C)	2N2218A, 2N2221A, 2N5581 2N2219A, 2N2222A, 2N5582		15 35	— —	
(I_C = 150 mAdc, V_{CE} = 10 Vdc)(1)	2N2218,A, 2N2221,A, 2N5581 2N2219,A, 2N2222,A, 2N5582		40 100	120 300	

Damascus University

TABLE B3-1 Absolute Maximum Ratings* 2N2222A

Characteristic	*Symbol*	*Rating*	*Unit*
Collector-emitter voltage	V_{CEO}	40	V
Collector-base voltage	V_{CB}	75	V
Emitter-base voltage	V_{EB}	6.0	V
Collector current—continuous	I_C	800	mA
Total device dissipation at T_A = 25°C Derate above 25°C	P_D	0.5 3.33	W mW/°C
Total device dissipation at T_C = 25°C Derate above 25°C	P_D	1.8 12	W mW/°C
Operating and storage junction Temperature range	T_J, T_{stg}	65 to +200	°C

*T_A = ambient, T_C = case, and T_J = junction temperature.

TABLE B3-2 Electrical Characteristics (T_A = 25°C unless Otherwise Noted)

OFF characteristics	*Symbol*	*Min*	*Max*	*Unit*
Collector-emitter breakdown voltage (I_C = 10 mA, I_B = 0)	BV_{CEO}	40		V
Collector-base breakdown voltage (I_C = 10 μA, I_E = 0)	BV_{CBO}	75		V
Emitter-base breakdown voltage (I_E = 10 μA, I_C = 0)	BV_{EBO}	60		V
Collector cutoff current (V_{CE} = 60 V, $V_{EB(OFF)}$ = 3.0 V)	I_{CEX}		10	nA
Collector cutoff current (V_{CB} = 60 V, I_E = 0, T_A = 150°C)	I_{CBO}		10	μA
Emitter cutoff current (V_{EB} = 3.0 V, I_C = 0)	I_{EBO}		10	nA
Base cutoff current (V_{CE} = 60 V, $V_{EB(OFF)}$ = 3.0 V)	I_{BL}		20	nA
ON characteristics				

See Fig. 3-13 for $V_{CE(sat)}$ and $V_{BE(sat)}$. See Fig. 3-14 for h_{FE} - β_F.

TABLE B3-3 Electrical Characteristics (continued)

Small-signal characteristics	*Symbol*	*Min*	*Max*	*Unit*
Current-gain–bandwidth product (I_C = 20 mA, V_{CE} = 20 V, f = 100 MHz)	f_T	300		MHz
Output capacitance (V_{CB} = 10 V, I_E = 0, f = 100 kHz)	C_{ob}		8.0	pF
Input capacitance (V_{EB} = 0.5 V, I_C = 0, f = 100 kHz)	C_{ib}		25	pF
Input impedance	h_{ie}			kΩ
(I_C = 1.0 mA, V_{CE} = 10 V, f = 1.0 kHz)		2.0	8.0	
(I_C = 10 mA, V_{CE} = 10 V, f = 1.0 kHz)		0.25	1.25	
Voltage feedback ratio	h_{re}			$\times 10^{-4}$
(I_C = 1.0 mA, V_{CE} = 10 V, f = 1.0 kHz)			8.0	
(I_C = 10 mA, V_{CE} = 10 V, f = 1.0 kHz)			4.0	
Small-signal current gain	h_{fe}			
(I_C = 1.0 mA, V_{CE} = 10 V, f = 1.0 kHz)		50	300	
(I_C = 10 mA, V_{CE} = 10 V, f = 1.0 kHz)		75	375	
Output admittance	h_{oe}			μmhos
(I_C = 1.0 mA, V_{CE} = 10 V, f = 1.0 kHz)		5.0	35	
(I_C = 10 mA, V_{CE} = 10 V, f = 1.0 kHz)		25	200	
Collector-base time constant (I_E = 20 mA, V_{CB} = 20 V, f = 31.8 MHz)	$r_b'C_c$		150	ps
Noise figure (I_C = 100 μA, V_{CE} = 10 V, R_S = 1.0 kΩ, f = 1.0 kHz)	NF		4.0	dB

Switching characteristics		*Symbol*	*Min*	*Max*	*Unit*
Delay time	(V_{CC} = 30 V,	t_d		10	ns
	$V_{BE(OFF)}$ = 0.5 V				
	I_C = 150 mA,				
Rise time	I_{B1} = 15 mA)	t_r		25	ns
Storage time	(V_{CC} = 30 V,	t_s		225	ns
	I_C = 150 mA,				
	I_{B1} = 15 mA				
Fall time	I_{B2} = 15 mA)	t_f		60	ns
Active-region time constant	(I_C = 150 mA, V_{CE} = 30 V)	t_A		2.5	ns

B.6 SPECIFICATIONS FOR SCHOTTKY LOW-POWER TTL POSITIVE NAND GATE (LS5410 OR LS7410) WITH TOTEM-POLE OUTPUT (Courtesy of Texas Instruments, Inc.)

The other TTL families have very similar characteristics for NAND gates or inverters.

TABLE B6-1 Recommended Operating Conditions

Parameter	Family	Min	Nom	Max	Unit
Supply voltage, V_{CC}	54 74	4.5 4.75	5 5	5.5 5.25	V
High-level output current, I_{OH}	54 74			−400 −400	μA
Low-level output current, I_{OL}	54 74			4 8	mA
Operating free-air temperature, T_A	54 74	−55 0		125 70	°C

TABLE B6-2 Electrical Characteristics over Recommended Operating Free-Air Temperature Range (unless Otherwise Noted)

Parameter	Test conditions*	Family	Min	Typ†	Max	Unit
V_{IH} High-level input voltage			2			V
V_{IL} Low-level input voltage		54 74			0.7 0.8	V
V_I Input clamp voltage	V_{CC} = min, I_I = −18 mA				−1.5	V
V_{OH} High-level output voltage	V_{CC} = min, V_{IL} = V_{IL} max I_{OH} = max	54 74	2.5 2.7	3.4 3.4		V
V_{OL} Low-level output voltage	V_{CC} = min, V_{IH} = 2 V I_{OL} = max	54 74		0.25 0.35	0.4 0.5	V
I_I Input current at maximum input voltage	V_{CC} = max, V_I = 5.5 V				0.1	mA
I_{IH} High-level input current	V_{CC} = max, V_{IH} = 2.7 V			20		μA
I_{IL} Low-level input current	V_{CC} = max, V_{IL} = 0.4 V				−0.36	mA
I_{OS} Short-circuit output current‡	V_{CC} = max	54 74	−20 −57		−40 −42	mA

*For conditions shown as min or max, use the appropriate value specified under recommended operating conditions.

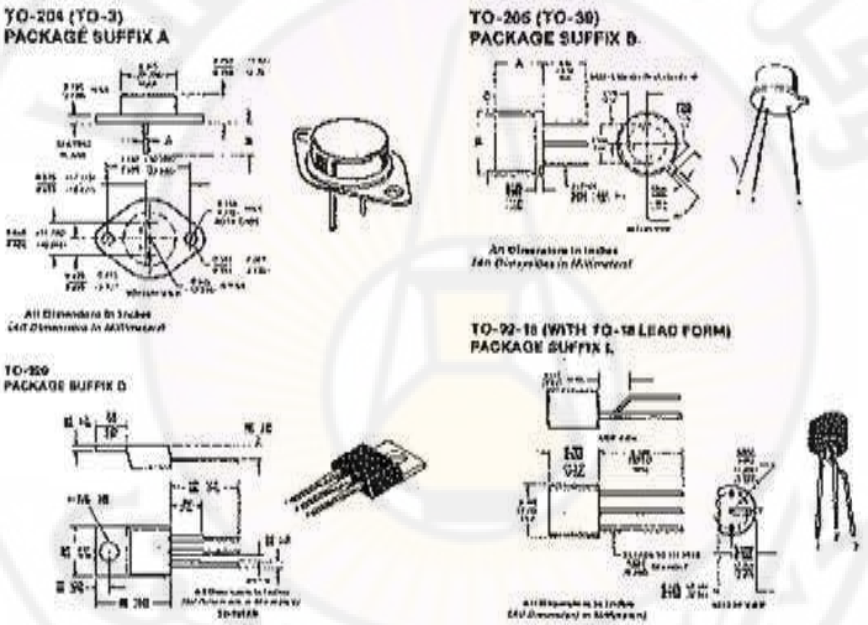
†All typical values are at V_{CC} = 5 V, T_A = 25°C.

‡Not more than one output should be short-circuited at a time.

2N5671 *npn* SILICON POWER TRANSISTOR (Court-State Division.) This transistor has high-current- and high-power-handling capability and fast-switching speed. It is especially suitable for switching-control amplifiers, power gates, switching regulators, power-switching circuits, converters, inverters, control circuits, dc-rf amplifiers, and power oscillators.

TABLE BS-1 Absolute Maximum Ratings

Characteristic	*Symbol*	*Rating*	*Unit*
Collector-base voltage	V_{CBO}	120	V
Collector-emitter sustaining voltage:			
With base open	$V_{CEX(sus)}$	90	V
With external base-emitter resistance (R_{BE}) ≤ 50 Ω	$V_{CER(sus)}$	110	V
With external base-emitter resistance < 50 Ω and V_{BE} = −1.5 V	$V_{CEX(sus)}$	120	V
Emitter-base voltage	V_{EBO}	7	V
Collector current	I_C	30	A
Base current	I_B	10	A
Transistor dissipation at case temperatures up to 25°C and V_{CE} up to 24 V	P_D	140	W
Temperature range	—	≤200	°C



A few of the standard transistor case (enclosure) types, with TO-designations (old JEDEC numbers in parentheses) (Courtesy of Siliconix Inc.)

n-channel JFETs

designed for . . .

Siliconix

Performance Curves NRL
See Section 4

- **Small-Signal Amplifiers**
- **VHF Amplifiers**
- **Oscillators**
- **Mixers**

BENEFITS

- High Gain
- Low Receiver Noise Figure

2N4220 2N4220A 2N4221 2N4221A 2N4222 2N4222A

*ABSOLUTE MAXIMUM RATINGS (25°C)

Gate-Drain or Gate-Source Voltage (Note 1) ..... -30 V
Gate Current ..... 10 mA
Drain Current ..... 18 mA
Total Device Dissipation at (or below) 25°C
Free-Air Temperature (Note 2) ..... 300 mW
Storage Temperature Range ..... -65 to +200°C
Lead Temperature
(1/16" from case for 10 seconds) ..... 300°C

TO-72
See Section 8



*ELECTRICAL CHARACTERISTICS (25°C unless otherwise noted)

		Characteristic	2N4220, 2N4220A		2N4221, 2N4221A		2N4222, 2N4222A		Units	Test Conditions	
			Min	Max	Min	Max	Min	Max			
1	STATIC	I_{GSS}	Gate Reverse Current		-0.1		-0.1		-0.1	nA	V_{GS} = -15 V, V_{DS} = 0	
2					-0.1		-0.1		-0.1	μA		150°C
3		BV_{GSS}	Gate Source Breakdown Voltage	-30		-30		-30		V	I_G = -1 μA, V_{DS} = 0	
4		$V_{GS(off)}$	Gate Source Cutoff Voltage		-1		-2		-6		V_{DS} = 15 V, I_D = 0.1 nA	
5		V_{GS}	Gate Source Voltage	-0.5	-2.5	-1	-3	-2	-4	V	V_{DS} = 15 V, I_D = 1 mA	
6				1.5	4.5	0.5	4	1.5	4.5			
7		I_{DSS}	Saturation Drain Current (Note 3)	0.5	1	2	5	5	15	mA	V_{DS} = 15 V, V_{GS} = 0	
8	DYNAMIC	g_{fs}	Common-Source Forward Transconductance (Note 3)	1500	4500	3000	5500	2500	6000	μmho	V_{DS} = 15 V, V_{GS} = 0	f = 1 kHz
9		$\lvert y_{fs} \rvert$	Common-Source Forward Transadmittance	1500		3000		2500				f = 100 MHz
10		g_{os}	Common-Source Output Conductance (Note 3)		50		75		100			f = 1 kHz
11		C_{iss}	Common-Source Input Capacitance		6		6		6	pF		f = 1 MHz
12		C_{rss}	Common-Source Reverse Transfer Capacitance		2		3		3			
13		NF	Noise Figure (2N4220A, 2N4221A, 2N4222A)		3.5		3.5		3.5	dB	V_{DS} = 15 V, V_{GS} = 0 R_{gen} = 1 meg	f = 100 Hz

*JEDEC registered data

NOTES:
1. Other electrical characteristics may be specified within these limits by special selection or screening.
2. Derate linearly to 175°C free-air temperature at the rate of 2 mW/°C.
3. These parameters are measured during a 2 msec interval 100 msec after drain current is applied.

NRL

Manufacturer's specifications for a series of N-channel JFETs [7]

B-4 SPECIFICATIONS FOR 2N4869 DEPLETION-MODE *N*-CHANNEL SILICON JUNCTION FIELD-EFFECT TRANSISTOR (Courtesy of Siliconix, Inc.) Specifically designed for audio or subaudio frequency applications where noise must be at an absolute minimum.

TABLE B4-1 Absolute Maximum Ratings (25°C)

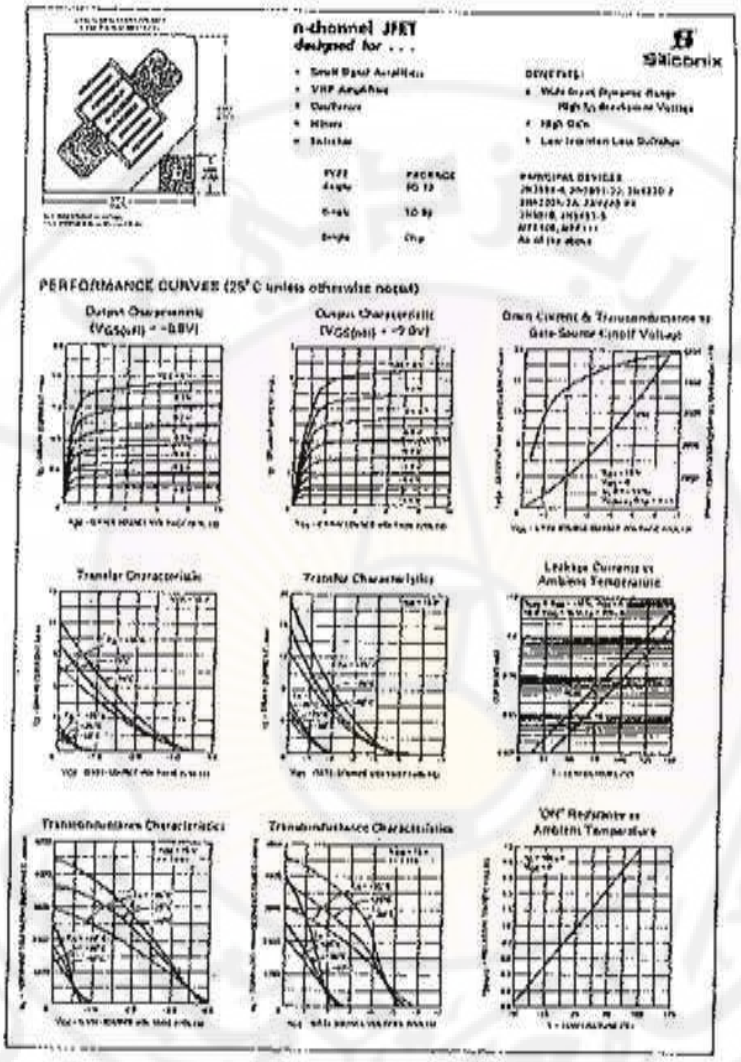
Gate-drain or gate-source voltage*	−40 V
Gate current or drain current	50 mA
Total device dissipation (derate 1.7 mW/°C)	300 mW
Storage temperature range	−65 to +200°C

*As a result of symmetrical geometry, these units may be operated with source and drain leads interchanged.

TABLE B4-2 Electrical Characteristics (25°C unless Otherwise Noted)

		Characteristic	*Min*	*Max*	*Unit*	*Test conditions*	
STATIC	I_{GSS}	Gate reverse current		−0.25	nA	V_{GS} = −30 V, V_{DS} = 0	
				−0.25	μA		150°C
	BV_{GSS}	Gate-source breakdown voltage	−40		V	I_G = −1 μA, V_{DS} = 0	
	$V_{GS(OFF)}$	Gate-source cutoff voltage	−1.2	−5	V	V_{DS} = 20 V, I_D = 1 μA	
	I_{DSS}	Saturation drain current*	2.5	7.5	mA	V_{DS} = 20 V, V_{GS} = 0	
DYNAMIC	g_{fs}	Common-source forward transconductance*	1500	4000	μU		f = 1 kHz
	g_{os}	Common-source output conductance		10	μU	V_{DS} = 20 V, V_{GS} = 0	f = 1 kHz
	C_{rss}	Common-source reverse transfer capacitance		5	pF		f = 1 MHz
	C_{iss}	Common-source input capacitance		25	pF		f = 1 MHz

*Pulse test duration = 2 ms.



Typical manufacturer's performance curves for the N-channel JFETs (Courtesy of Siliconix, Inc.)

B-5 SPECIFICATIONS FOR 2N163 P-CHANNEL ENHANCEMENT-TYPE SILICON MOS FIELD-EFFECT TRANSISTOR (Courtesy of Siliconix, Inc.)

Normally OFF MOSFET for analog and digital switching general-purpose amplifiers.

TABLE B5-1 Absolute Maximum Ratings (25°C)

Drain-source or gate-source voltage	−40 V
Transient gate-source voltage	±150 V
Drain current	−50 mA
Storage temperature	−65 to +200°C
Operating junction temperature	−55 to +150°C
Total device dissipation (derate 3.0 mW/°C to 150°C)	375 mW
Lead temperature ⅛ in from case for 10 s	265°C

TABLE B5-2 Electrical Characteristics (25°C and V_{BS} = 0 unless Otherwise Noted)

		Characteristic	*Min*	*Max*	*Unit*	*Test conditions*
STATIC	I_{GSS}	Gate-body leakage current		−10 −25	pA pA	V_{GS} = −40 V, V_{DS} = 0, 125°C
	BV_{DSS}	Drain-source breakdown voltage	−40		V	I_D = −10 μA, V_{GS} = 0
	BV_{SDS}	Source-drain breakdown voltage	−40		V	I_S = −10 μA, V_{GD} = V_{BS} = 0
	V_{GS}	Gate-source voltage	−3	−6.5	V	V_{DS} = −15 V, I_D = −0.5 mA
	$V_{GS(th)}$	Gate-source threshold voltage	−2	−5	V	V_{DS} = V_{GS}, I_D = −10 μA
	$I_{D(off)}$	Drain cutoff current		−200	pA	V_{DS} = −15 V, V_{GS} = 0
	$I_{S(off)}$	Source cutoff current		−400	pA	V_{SD} = −20 V, V_{GD} = 0, V_{BS} = 0
	$I_{D(on)}$	On drain current	−5	−30	mA	V_{DS} = −15 V, V_{GS} = −10 V
	$r_{DS(on)}$	Drain-source on resistance		250	Ω	V_{GS} = −20 V, I_D = −100 μA
DYNAMIC	g_{fs}	Common-source forward transconductance	2000	4000	μU	V_{DS} = −15 V, I_D = −10 mA, f = 1 kHz
	g_{os}	Common-source output conductance		250	μU	
	C_{iss}	Common-source input capacitance		2.5	pF	V_{DS} = −15 V, I_D = −10 mA, f = 1 MHz
	C_{rss}	Common-source reverse transfer capacitance		0.7	pF	
	C_{oss}	Common-source output capacitance		3	pF	
SW	t_d	Turn-on delay time		12	ns	V_{DD} = −15 V
	t_r	Rise time		24	ns	$I_{D(on)}$ = −10 mA
	t_{off}	Turn-off time		30	ns	R_L = R_G = 1.5 kΩ

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC1741
MC1741C

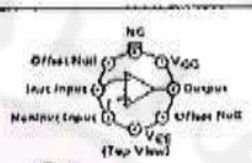
OPERATIONAL AMPLIFIER

SILICON MONOLITHIC
INTEGRATED CIRCUIT

INTERNALLY COMPENSATED, HIGH PERFORMANCE OPERATIONAL AMPLIFIERS

. . . designed for use as a summing amplifier, integrator, or amplifier with operating characteristics as a function of the external feedback components.

- No Frequency Compensation Required
- Short-Circuit Protection
- Offset Voltage Null Capability
- Wide Common-Mode and Differential Voltage Ranges
- Low-Power Consumption
- No Latch Up





G SUFFIX
METAL PACKAGE
CASE 601



P1 SUFFIX
PLASTIC PACKAGE
CASE 626

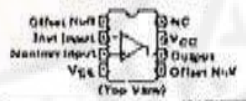


U SUFFIX
CERAMIC PACKAGE
CASE 693



D SUFFIX
PLASTIC PACKAGE
CASE 751
(SO-8)

PIN CONNECTIONS

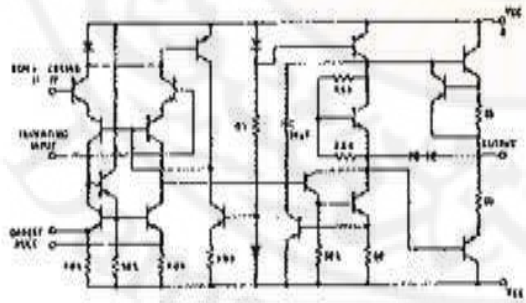


MAXIMUM RATINGS (T_A = +25°C unless otherwise noted)

Rating	Symbol	MC1741C	MC1741	Unit
Power Supply Voltage	V_{CC} V_{EE}	+18 −18	+22 −22	Vdc Vdc
Input Differential Voltage	V_{ID}	±30		Volts
Input Common-Mode Voltage (Note 1)	V_{ICM}	±15		Volts
Output Short-Circuit Duration (Note 2)	t_S	Continuous		
Operating Ambient Temperature Range	T_A	0 to +70	−55 to +125	°C
Storage Temperature Range Metal and Ceramic Packages Plastic Packages	T_{stg}	−65 to +150 −55 to +125		°C

NOTES:
1. For supply voltages less than ±15 V, the absolute maximum input voltage is equal to the supply voltage.
2. Supply voltage equal to or less than 15 V.

EQUIVALENT CIRCUIT SCHEMATIC



ORDERING INFORMATION

Device	Alternate	Temperature Range	Package
MC1741CD	—	0°C to +70°C	SO-8
MC1741CG	LM741CH, µA741HC		Metal Can
MC1741CP1	LM741CN, µA741TC		Plastic DIP
MC1741CU	—		Ceramic DIP
MC1741G	—	−55°C to +125°C	Metal Can
MC1741U	—		Ceramic DIP

ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = −15 V, T_A = 25°C unless otherwise noted).

Characteristic	Symbol	MC1741			MC1741C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10$ k)	V_{IO}	–	1.0	5.0	–	2.0	6.0	mV
Input Offset Current	I_{IO}	–	20	200	–	20	200	nA
Input Bias Current	I_{IB}	–	80	500	–	80	500	nA
Input Resistance	r_i	0.3	2.0	–	0.3	2.0	–	MΩ
Input Capacitance	C_i	–	1.4	–	–	1.4	–	pF
Offset Voltage Adjustment Range	V_{IOR}		±15	–		±15	–	mV
Common Mode Input Voltage Range	V_{ICR}	±12	±13	–	±12	±13	–	V
Large Signal Voltage Gain (V_O = ±10 V, $R_L \geq 2.0$ k)	A_V	50	200	–	20	200	–	V/mV
Output Resistance	r_o	–	75	–	–	75	–	Ω
Common Mode Rejection Ratio ($R_S \leq 10$ k)	CMRR	70	90	–	70	90	–	dB
Supply Voltage Rejection Ratio ($R_S \leq 10$ k)	PSRR	–	30	150	–	30	150	μV/V
Output Voltage Swing ($R_L \geq 10$ k) ($R_L \geq 2$ k)	V_O	±12 ±10	±14 ±13	–	±12 ±10	±14 ±13	–	V
Output Short-Circuit Current	I_{OS}	–	20	–	–	20	–	mA
Supply Current	I_D	–	1.7	2.8	–	1.7	2.8	mA
Power Consumption	P_C	–	50	85	–	50	85	mW
Transient Response (Unity Gain – Noninverting) (V_I = 20 mV, $R_L \geq 2$ k, $C_L \leq 100$ pF) Rise Time	$t_{T,H}$	–	0.3	–	–	0.3	–	μs
(V_I = 20 mV, $R_L \geq 2$ k, $C_L \leq 100$ pF) Overshoot	os	–	15	–	–	15	–	%
(V_I = 10 V, $R_L \geq 2$ k, $C_L \leq 100$ pF) Slew Rate	SR	–	0.5	–	–	0.5	–	V/μs

ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = −15 V, T_A = T_{low} to T_{high} unless otherwise noted).

Characteristic	Symbol	MC1741			MC1741C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10$ k)	V_{IO}	–	1.0	6.0	–	–	7.5	mV
Input Offset Current (T_A = 125°C) (T_A = −55°C) (T_A = 0°C to +70°C)	I_{IO}	– –	7.0 85 –	200 500 –	– –	– – –	– – 300	nA
Input Bias Current (T_A = 125°C) (T_A = −55°C) (T_A = 0°C to +70°C)	I_{IB}	– –	30 300 –	500 1500 –	– –	– – –	– – 800	nA
Common Mode Input Voltage Range	V_{ICR}	±12	±13		–	–	–	V
Common Mode Rejection Ratio ($R_S \leq 10$ k)	CMRR	70	90		–	–	–	dB
Supply Voltage Rejection Ratio ($R_S \leq 10$ k)	PSRR		30	150	–		–	μV/V
Output Voltage Swing ($R_L \geq 10$ k) ($R_L \geq 2$ k)	V_O	±12 ±10	±14 ±13	–	– ±10	– ±13	–	V
Large Signal Voltage Gain ($R_L \geq 2$ k, V_{OUT} = ±10 V)	A_V	25			15	–	–	V/mV
Supply Current (T_A = 125°C) (T_A = −55°C)	I_D	– –	1.6 2.0	2.5 3.3	– –	– –	–	mA
Power Consumption (T_A = 125°C) (T_A = −55°C)	P_C	–	45 60	75 100	–	–	–	mW

*T_{high} = 125°C for MC1741 and 70°C for MC1741C
T_{low} = −55°C for MC1741 and 0°C for MC1741C

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC7800 Series

THREE-TERMINAL POSITIVE FIXED VOLTAGE REGULATORS

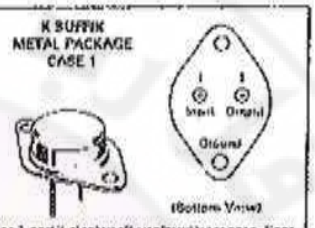
SILICON MONOLITHIC INTEGRATED CIRCUITS

THREE-TERMINAL POSITIVE VOLTAGE REGULATORS

These voltage regulators are monolithic integrated circuits designed as fixed-voltage regulators for a wide variety of applications including local, on-card regulation. These regulators employ internal current limiting, thermal shutdown, and safe-area compensation. With adequate heatsinking they can deliver output currents in excess of 1.0 ampere. Although designed primarily as a fixed voltage regulator, these devices can be used with external components to obtain adjustable voltages and currents.

- Output Current in Excess of 1.0 Ampere
- No External Components Required
- Internal Thermal Overload Protection
- Internal Short-Circuit Current Limiting
- Output Transistor Safe Area Compensation
- Output Voltage Offered in 2% and 4% Tolerance

K SUFFIX
METAL PACKAGE
CASE 1



Pins 1 and 2 electrically isolated from case. Case is third electrical connection

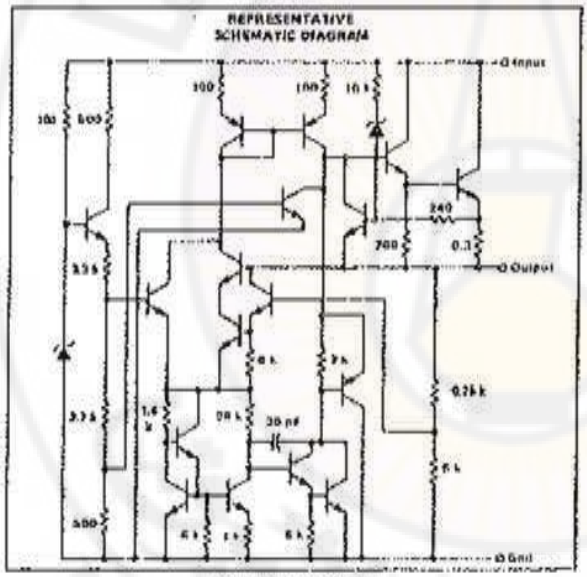
T SUFFIX
PLASTIC PACKAGE
CASE 221A



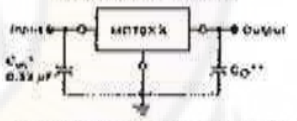
PIN 1. INPUT
2. GROUND
3. OUTPUT

Metallic surface connected to Pin 2.

REPRESENTATIVE SCHEMATIC DIAGRAM



STANDARD APPLICATION



A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0 V above the output voltage even during the low point on the input ripple voltage.

XX = these two digits of the type number indicate voltage.

* = C_{in} is required if regulator is located an appreciable distance from power supply filter.

** = C_O is not needed for stability; however, it does improve transient response.

XX indicates nominal voltage

ORDERING INFORMATION

Device	Output Voltage Tolerance	Tested Operating Junction Temp. Range	Package
MC78XXK MC78XXAK*	4% 2%	−55 to +150°C	Metal Power
MC7XXXCK MC78XXACK*	4% 2%	0 to +125°C	
MC78XXCT MC78XXACT	4% 2%		Plastic Power
MC78XXBT	4%	−40 to +125°C	

*2% regulators in Metal Power packages are available in 5, 12 and 15 volt devices.

TYPE NO./VOLTAGE			
MC7805	5.0 Volts	MC7812	12 Volts
MC7808	8.0 Volts	MC7815	15 Volts
MC7850	8.0 Volts	MC7818	18 Volts
MC7809	9.0 Volts	MC7824	24 Volts

Tascus University

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Input Voltage (5.0 V – 18 V) (24 V)	V_{in}	35 40	Vdc
Power Dissipation and Thermal Characteristics Plastic Package: T_A = +25°C Derate above T_A = +25°C Thermal Resistance, Junction to Air T_C = +25°C Derate above T_C = +75°C (See Figure 1) Thermal Resistance, Junction to Case Metal Package T_A = +25°C Derate above T_A = +25°C Thermal Resistance, Junction to Air T_C = +25°C Derate above T_C = +65°C (See Figure 2) Thermal Resistance, Junction to Case	 P_D $1/\theta_{JA}$ θ_{JA} P_D $1/\theta_{JC}$ θ_{JC} P_D $1/\theta_{JA}$ θ_{JA} P_D $1/\theta_{JC}$ θ_{JC}	 Internally Limited 16.4 65 Internally Limited 200 5.0 Internally Limited 22.5 45 Internally Limited 182 5.5	 Watts mW/°C °C/W Watts mW/°C °C/W Watts mW/°C °C/W Watts mW/°C °C/W
Storage Junction Temperature Range	T_{stg}	– 65 to +150	°C
Operating Junction Temperature Range MC7800,A MC7800C,AC MC7800B	T_J	 – 55 to +150 0 to +150 – 40 to +150	°C

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC7900 Series

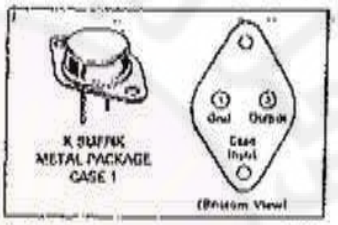
THREE-TERMINAL NEGATIVE VOLTAGE REGULATORS

The MC7900 Series of fixed output negative voltage regulators are intended as complements to the popular MC7800 Series devices. These negative regulators are available in the same seven-voltage options as the MC7800 devices. In addition, one extra voltage option commonly employed in MECL systems is also available in the negative MC7900 Series.

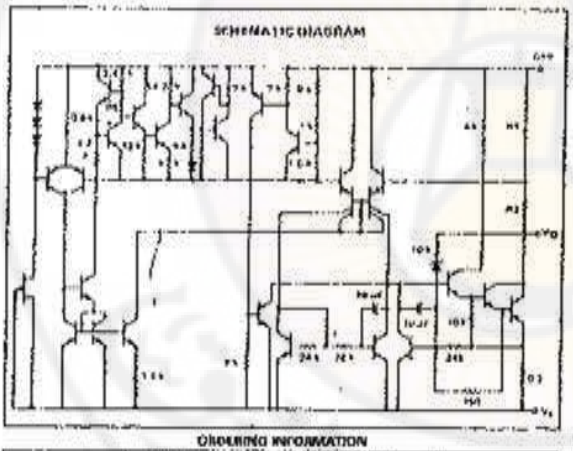
Available in fixed output voltage options from −5.0 to −24 volts, these regulators employ current limiting, thermal shutdown, and safe-area compensation — making them remarkably rugged under most operating conditions. With adequate heatsinking they can deliver output currents in excess of 1.0 ampere.

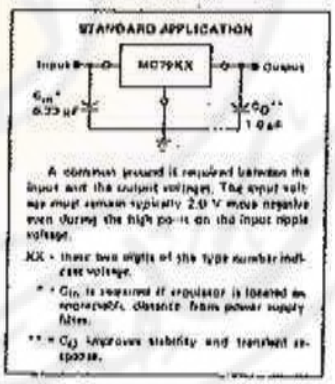
- No External Components Required
- Internal Thermal Overload Protection
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation
- Available in 2% Voltage Tolerance (See Ordering Information)

THREE-TERMINAL NEGATIVE FIXED VOLTAGE REGULATORS









A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0 V more negative even during the high point on the input ripple voltage.

XX = these two digits of the type number indicate voltage.

* = C_{in} is required if regulator is located an appreciable distance from power supply filter.

** = C_O improves stability and transient response.

ORDERING INFORMATION

Device	Output Voltage Tolerance	Tested Operating Junction Temp. Range	Package
MC79XXCK, MC79XXACK*	4% 2%	T_J = 0° to +125°C	Metal Power**
MC7905CT, MC79XXACT*	4% 2%	T_J = 0° to +125°C	Plastic Power
MC79XXBT*	4%	T_J = −40° to +125°C	Plastic Power

XX indicates nominal voltage.

*2% output voltage tolerance available in 5, 12 and 15 volt devices.

**Metal power package available in 5, 12 and 15 volt devices.

#Automotive temperature range selections are available with special test conditions and additional tests in 5, 12 and 15 volt devices. Contact your local Motorola sales office for information.

DEVICE TYPE/NOMINAL OUTPUT VOLTAGE

MC7905	5.0 Volts	MC7912	12 Volts
MC7905.2	5.2 Volts	MC7915	15 Volts
MC7906	6.0 Volts	MC7918	18 Volts
MC7908	8.0 Volts	MC7924	24 Volts

MC7912C ELECTRICAL CHARACTERISTICS (V_I = -19 V, I_O = 500 mA, 0°C ≤ T_J ≤ +125°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Output Voltage (T_J = +25°C)	V_O	-11.5	-12	-12.5	Vdc
Line Regulation (Note 1)	Regline				mV
(T_J = +25°C, I_O = 100 mA)					
-14.5 Vdc ≥ V_I ≥ -30 Vdc		—	13	120	
-16 Vdc ≥ V_I ≥ -22 Vdc		—	6.0	60	
(T_J = +25°C, I_O = 500 mA)					
-14.5 Vdc ≥ V_I ≥ -30 Vdc		—	55	240	
-16 Vdc ≥ V_I ≥ -22 Vdc		—	24	120	
Load Regulation (T_J = +25°C) (Note 1)	Regload				mV
5.0 mA ≤ I_O ≤ 1.5 A		—	40	240	
250 mA ≤ I_O ≤ 750 mA		—	17	120	
Output Voltage	V_O	-11.4	—	-12.6	Vdc
-14.8 Vdc ≥ V_I ≥ -27 Vdc, 5.0 mA ≤ I_O ≤ 1.0 A, P ≤ 15 W					
Input Bias Current (T_J = +25°C)	I_{IB}	—	4.4	8.0	mA
Input Bias Current Change	ΔI_{IB}				mA
-14.8 Vdc ≥ V_I ≥ -30 Vdc		—	—	1.0	
5.0 mA ≤ I_O ≤ 1.5 A		—	—	0.5	
Output Noise Voltage (T_A = +25°C, 10 Hz ≤ f ≤ 100 kHz)	e_{on}	—	75	—	μV
Ripple Rejection (I_O = 20 mA, f = 120 Hz)	RR	—	61	—	dB
Dropout Voltage	V_I-V_O	—	2.0	—	Vdc
I_O = 1.0 A, T_J = +25°C					
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	mV/°C
I_O = 5.0 mA, 0°C ≤ T_J ≤ +125°C					

MC7912AC ELECTRICAL CHARACTERISTICS (V_I = -19 V, I_O = 500 mA, 0°C ≤ T_J ≤ +125°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Output Voltage (T_J = +25°C)	V_O	-11.76	-12	-12.25	Vdc
Line Regulation (Note 1)	Regline				mV
-16 Vdc ≥ V_I ≥ -22 Vdc, I_O = 1.0 A, T_J = 25°C		—	6.0	60	
-16 Vdc ≥ V_I ≥ -22 Vdc, I_O = 1.0 A		—	24	120	
-14.8 Vdc ≥ V_I ≥ -30 Vdc, I_O = 500 mA		—	24	120	
-14.8 Vdc ≥ V_I ≥ -27 Vdc, I_O = 1.0 A, T_J = 25°C		—	15	120	
Load Regulation (Note 1)	Regload				mV
5.0 mA ≤ I_O ≤ 1.5 A, T_J = 25°C		—	40	150	
250 mA ≤ I_O ≤ 750 mA		—	17	75	
5.0 mA ≤ I_O ≤ 1.0 A		—	35	160	
Output Voltage	V_O	-11.5	—	-12.5	Vdc
-14.8 Vdc ≥ V_I ≥ -27 Vdc, 5.0 mA ≤ I_O ≤ 1.0 A, P ≤ 15 W					
Input Bias Current	I_{IB}	—	4.4	8.0	mA
Input Bias Current Change	ΔI_{IB}				mA
-15 Vdc ≥ V_I ≥ -30 Vdc		—	—	0.8	
5.0 mA ≤ I_O ≤ 1.0 A		—	—	0.5	
5.0 mA ≤ I_O ≤ 1.5 A, T_J = 25°C		—	—	0.8	
Output Noise Voltage (T_A = +25°C, 10 Hz ≤ f ≤ 100 kHz)	e_{on}	—	75	—	μV
Ripple Rejection (I_O = 20 mA, f = 120 Hz)	RR	—	61	—	dB
Dropout Voltage	V_I-V_O	—	2.0	—	Vdc
I_O = 1.0 A, T_J = +25°C					
Average Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$	—	-1.0	—	mV/°C
I_O = 5.0 mA, 0°C ≤ T_J ≤ +125°C					

Note
1. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

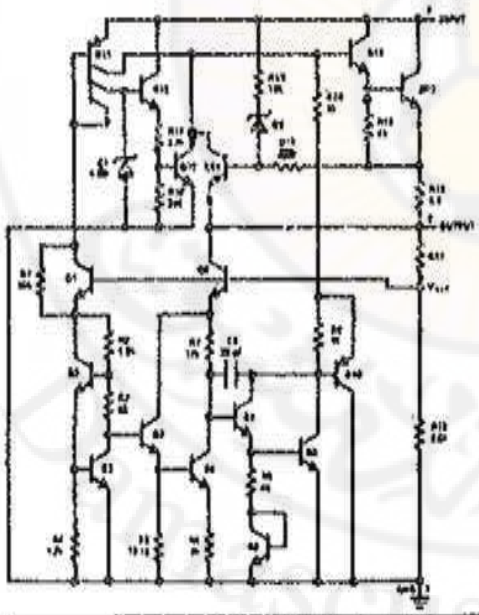
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

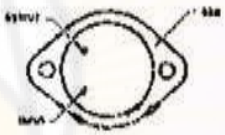
Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams

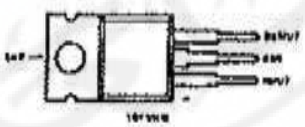


Metal Can Package
TO-3 (K)
Aluminum



Order Numbers
LM7805CK
LM7812CK
LM7815CK
See Package KC03A

Plastic Package
TO-220 (T)



Order Numbers
LM7805CT
LM7812CT
LM7815CT
See Package T03B

Absolute Maximum Ratings

Input Voltage (V_O = 5V, 12V and 15V)	35V
Internal Power Dissipation (Note 1)	Internally Limited
Operating Temperature Range (T_A)	0°C to +70°C
Maximum Junction Temperature	
(K Package)	150°C
(T Package)	125°C
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	
TO-3 Package K	300°C
TO-220 Package T	230°C

Electrical Characteristics LM78XXC (Note 2) $0°C \le T_J \le 125°C$ unless otherwise noted.

OUTPUT VOLTAGE			5V			12V			15V			UNITS
INPUT VOLTAGE (unless otherwise noted)			10V			19V			23V			
PARAMETER	CONDITIONS		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
V_O Output Voltage	T_J = 25°C, 5 mA ≤ I_O ≤ 1A		4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V
	$P_D \le$ 15W, 5 mA ≤ I_O ≤ 1A, $V_{MIN} \le V_{IN} \le V_{MAX}$		4.75		5.25	11.4		12.6	14.25		15.75	V
			(7 ≤ V_{IN} ≤ 20)			(14.5 ≤ V_{IN} ≤ 27)			(17.5 ≤ V_{IN} ≤ 30)			V
ΔV_O Line Regulation	I_O = 500 mA	T_J = 25°C, ΔV_{IN}		3	50		4	120		5	150	mV
			(7 ≤ V_{IN} ≤ 25)			(14.5 ≤ V_{IN} ≤ 30)			(17.5 ≤ V_{IN} ≤ 30)			V
		0°C ≤ T_J ≤ +125°C, ΔV_{IN}			50			120			150	mV
			(8 ≤ V_{IN} ≤ 20)			(15 ≤ V_{IN} ≤ 27)			(18.5 ≤ V_{IN} ≤ 30)			V
	I_O ≤ 1A	T_J = 25°C, ΔV_{IN}			50			120			150	mV
			(7.3 ≤ V_{IN} ≤ 20)			(14.6 ≤ V_{IN} ≤ 27)			(17.7 ≤ V_{IN} ≤ 30)			V
		0°C ≤ T_J ≤ +125°C, ΔV_{IN}			25			60			75	mV
			(8 ≤ V_{IN} ≤ 12)			(15 ≤ V_{IN} ≤ 22)			(20 ≤ V_{IN} ≤ 26)			V
ΔV_O Load Regulation	T_J = 25°C	5 mA ≤ I_O ≤ 1.5A		10	50		12	120		12	150	mV
		250 mA ≤ I_O ≤ 750 mA			25			60			75	mV
	5 mA ≤ I_O ≤ 1A, 0°C ≤ T_J ≤ +125°C				50			120			150	mV
I_D Quiescent Current	I_O ≤ 1A	T_J = 25°C			6			6			6	mA
		0°C ≤ T_J ≤ +125°C			8.5			8.5			8.5	mA
ΔI_D Quiescent Current Change	5 mA ≤ I_O ≤ 1A				0.5			0.5			0.5	mA
	T_J = 25°C, I_O ≤ 1A, $V_{MIN} \le V_{IN} \le V_{MAX}$				1.0			1.0			1.0	mA
			(7.5 ≤ V_{IN} ≤ 20)			(14.6 ≤ V_{IN} ≤ 27)			(17.9 ≤ V_{IN} ≤ 30)			V
	I_O ≤ 500 mA, 0°C ≤ T_J ≤ +125°C, $V_{MIN} \le V_{IN} \le V_{MAX}$				1.0			1.0			1.0	mA
			(7 ≤ V_{IN} ≤ 25)			(14.6 ≤ V_{IN} ≤ 30)			(17.5 ≤ V_{IN} ≤ 30)			V
V_N Output Noise Voltage	T_A = 25°C, 10 Hz ≤ f ≤ 100 kHz			40			75			90		μV
$\frac{\Delta V_{IN}}{\Delta V_{OUT}}$ Ripple Rejection	f = 120 Hz	I_O ≤ 1A, T_J = 25°C or I_O ≤ 500 mA, 0°C ≤ T_J ≤ +125°C	62	80		55	72		54	70		dB
			62			55			54			dB
	$V_{MIN} \le V_{IN} \le V_{MAX}$		(8 ≤ V_{IN} ≤ 18)			(15 ≤ V_{IN} ≤ 25)			(18.5 ≤ V_{IN} ≤ 28.5)			V
R_O	Dropout Voltage	T_J = 25°C, I_{OUT} = 1A		2.0			2.0			2.0		V
	Output Resistance	f = 1 kHz		8			18			18		mΩ
	Short Circuit Current	T_J = 25°C		2.1			1.5			1.2		A
	Peak Output Current	T_J = 25°C		2.4			2.4			2.4		A
	Average TC of V_{OUT}	0°C ≤ T_J ≤ +125°C, I_O = 5 mA		0.6			1.5			1.8		mV/°C
V_{IN}	Input Voltage Required to Maintain Line Regulation	T_J = 25°C, I_O ≤ 1A	7.3			14.6			17.7			V

NOTE 1: Thermal resistance of the TO-3 package (K, K_C) is typically 4°C/W junction to case and 35°C/W case to ambient. Thermal resistance of the TO-220 package (T) is typically 4°C/W junction to case and 50°C/W case to ambient.

NOTE 2: All characteristics are measured with capacitor across the input of 0.22 μF, and a capacitor across the output of 0.1 μF. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques (t_{on} ≤ 10 ms, duty cycle ≤ 5%). Output voltage changes due to changes in internal temperature must be taken into account separately.

HIGH SPEED IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D @ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1003	600	30	60	120	1.8	30	2500	130	312	0.4	
SHSMG1004	600	60	75	200	2.5	50	4000	180	400	0.31	SHD-6

HIGH AMPS IN IMPROVED SCSOA IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D @ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1008	600	60	75	200	2.5	50	4000	200	400	0.31	
SHSMG1010	1200	30	70	140	4.0	30	3000	600	400	0.31	SHD-6

HERMETIC SURFACE MOUNT IGBT DEVICES

LOW $V_{CE(sat)}$ IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D @ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1012	600	60	75	200	1.8	60	4000	800	400	0.31	SHD-6
SHSMG1015	1200	25	50	100	3.0	25	2,150	1,200	312	0.4	SHD-6

LOW $V_{CE(sat)}$ IMPROVED SCSOA IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D @ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1016	600	30	50	100	2.5	30	2700	400	312	0.4	

HIGH SPEED IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D@ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHS84IG1003	600	30	60	120	1.8	30	2500	130	312	0.4	SHD-6
SHS81G1004	600	50	75	200	2.5	50	4000	180	400	0.31	SHD-6

HIGH SPEED, SOFT-FAST ACMOS IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D@ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHS8NG1003	600	50	75	220	2.5	50	4000	200	400	0.31	SHD-6
SHS81G1010	1200	35	70	140	4.0	30	3700	500	400	0.31	SHD-6

HERMETIC SURFACE MOUNT IGBT DEVICES

LOW $V_{CE(sat)}$ IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D@ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1012	1200	50	75	200	1.8	50	4500	500	400	0.31	SHD-6
SHSMG1015	1200	25	50	100	3.0	25	2750	1200	312	0.4	SHD-6

LOW $V_{CE(sat)}$ PROVEN ULTRA FAST IGBT DEVICES

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(sat)}$@I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D@ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1016	600	30	60	100	2.5	30	2750	400	312	0.4	SHD-6

SHSMG1017	1000	25	50	100	3.5	25	20W	1200	312	0.4	D3D 6

Notes:
1. Bold part numbers indicate preferred devices.

HERMETIC SURFACE MOUNT IGBTs WITH A FAST REVERSE RECOVERY DIODE

HYPER FAST IGBT DEVICES WITH A FAST REVERSE RECOVERY DIODE IGBT CHARACTERISTICS

PART NUMBER	V_{CES}	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C	PULSED COLLECTOR CURRENT I_{CM} 1 ms	$V_{CE(sat)}$ @ I_C		C_{ies} typ	t_f typ 25°C	MAXIMUM P_D @ T_C=25°C	$R_{\theta JC}$	PACKAGE STYLE
	Volts	Amps	Amps	Amps	V	A	pF	ns	Watts	°C/W	
SHSMG1016	300	30	60	120	1.6	30	2600	180	208	0.42	SMD-6
SHSMG1015	600	24	48	96	2.0	24	1900	190	162	0.77	SMD-6

REVERSE DIODE CHARACTERISTICS

PART NUMBER	CURRENT RATING I_{max} @ D=0.5, T_C		V_F @ I_F T_J=25°C		I_{RM} typ T_J=25°C V_R=100V @ I_F		t_{rr} @ -di/dt T_J=25°C typ		THERMAL RESISTANCE $R_{\theta JC}$
	Amps	°C	Volts	Amps	Amps	Amps	ns	Amps	°C/W
SHSMG1014 SHSMG1013	30	85	1.55	30	3.5	50	35	100	0.9

HIGH SPEED IGBT DEVICES WITH A FAST REVERSE RECOVERY DIODE IGBT CHARACTERISTICS

PART NUMBER	V_{CES}	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C	PULSED COLLECTOR CURRENT I_{CM} T_C=25°C 1 ms	$V_{CE(sat)}$ @ I_C		C_{ies} typ	t_f typ 25°C	MAXIMUM P_D @ T_C=25°C	$R_{\theta JC}$	PACKAGE STYLE
	Volts	Amps	Amps	Amps	V	A	pF	ns	Watts	°C/W	
SHSMG1020	600	30	60	120	1.8	30	2600	130	312	0.4	SMD-6
SHSMG1021	1200	25	50	100	4.0	25	2700	600	312	0.4	SMD-6

REVERSE DIODE CHARACTERISTICS

PART NUMBER	CURRENT RATING I_{max} @ D=0.5, T_C		V_F @ I_F T_J=25°C		I_{RM} typ T_J=25°C V_R=100V @ I_F		t_{rr} @ -di/dt T_J=25°C typ		THERMAL RESISTANCE $R_{\theta JC}$
	Amps	°C	Volts	Amps	Amps	Amps	ns	Amps	°C/W
SHSMG1020	30	85	1.55	30	3.5	50	35	100	0.9
SHSMG1021	30	85	2.0	30	5.0	50	70	100	0.9

HERMETIC SURFACE MOUNT IGBTs WITH A FAST REVERSE RECOVERY DIODE

HIGH SPEED IMPROVED SCSOA IGBT DEVICES WITH A FAST REVERSE RECOVERY DIODE
IGBT CHARACTERISTICS

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=100°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(on)}$ @ I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D @ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1022	800	31	50	100	3.0	30	2700	200	312	0.4	SHD-6
SHSMG1025	1000	25	50	100	4.0	25	2850	650	312	0.4	SHD-6

PART NUMBER	CURRENT RATING $I_{C(on)}$ @ D=0.5, T_C Amps	°C	V_F @ I_F T_J=25°C Volts	Amps	I_{RM} typ T_J=25°C V_R=100V @ I_F Amps	Amps	t_{rr} @ -dI/dt T_J=25°C typ ns	Amps	THERMAL RESISTANCE $R_{\theta JC}$ °C/W
SHSMG1022	30	85	1.55	30	35	50	35	100	0.8
SHSMG1025	30	85	2.5	30	50	50	50	100	0.9

IGBT CHARACTERISTICS

PART NUMBER	V_{CES} Volts	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=100°C Amps	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=25°C Amps	PULSED COLLECTOR CURRENT T_C=25°C 1 ms Amps	$V_{CE(on)}$ @ I_C V	A	C_{ies} typ pF	t_f typ 25°C ns	MAXIMUM P_D @ T_C=25°C Watts	$R_{\theta JC}$ °C/W	PACKAGE STYLE
SHSMG1024	600	31	40	80	1.6	30	1500	600	178	0.7	SHD-6
SHSMG1025	1000	25	50	100	3.0	25	2750	1200	312	0.4	SHD-6

PART NUMBER	CURRENT RATING $I_{C(on)}$ @ D=0.5, T_C Amps	°C	V_F @ I_F T_J=25°C Volts	Amps	I_{RM} typ T_J=25°C V_R=100V @ I_F Amps	Amps	t_{rr} @ -dI/dt T_J=25°C typ ns	Amps	THERMAL RESISTANCE $R_{\theta JC}$ °C/W
SHSMG1024	30	85	1.55	30	35	50	35	100	0.8
SHSMG1025	30	85	2.5	30	50	50	50	100	0.9

HERMETIC SURFACE MOUNT IGBTs WITH A FAST REVERSE RECOVERY DIODE

[illegible]

IGBT CHARACTERISTICS

PART NUMBER	V_{CES}	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=90°C	CONTINUOUS COLLECTOR CURRENT I_C @ T_C=27°C	PULSED COLLECTOR CURRENT I_{CM} T_C=25°C 1 ms	$V_{CE(sat)}$ @ I_C		C_{ies} typ	t_f typ 25°C	MAXIMUM P_D @ T_C=25°C	$R_{\theta JC}$	PACKAGE STYLE
	Volts	Amps	Amps	Amps	V	A	pF	ns	Watts	°C/W	
SIHGMG1G06	600	30	50	100	2.5	30	2100	400	312	0.1	SHD6
SIHGMG1G27	1000	25	50	100	3.5	25	2600	1200	312	0.1	SHD6

REVERSE DIODE CHARACTERISTICS

PART NUMBER	CURRENT RATING I_{max} @ D=0.5 T_C		V_F @ I_F T_J=25°C		I_{RM} typ T_J=25°C V_R=100V @ I_F		t_{rr} @ -dI/dt T_J=25°C typ		THERMAL RESISTANCE $R_{\theta JC}$
	Amps	°C	Volts	Amps	Amps	Amps	ns	A/µs	°C/W
SIHGMG1G06	30	85	1.65	30	35	50	35	100	0.9
SIHGMG1G27	30	85	2.5	30	50	70	35	100	0.9

Notes

1- Bold part numbers indicate preferred devices

Damascus University

اللجنة العلميّة :

الدكتور : محمد سعيد الصّفدي .

الدكتور : جورج صنيج .

الدكتور : هاشم ورقوزق .

المدقق اللغوي :

الدكتور : ماجد أبو ماضي .

حقوق الطبع والترجمة والنشر محفوظة لمديريّة الكتب والمطبوعات