منشورات جامعة دمشق
كليّة الهندسة الميكانيكية والكهربائية

الـــدارات الإلكترونيّـــة (١)

الدكتور المهندس
عبد الرزاق البدوية
أستاذ النظم الإلكترونية

الدكتور المهندس
حسين طياوي بحبوح
مدرّس الدارات المتكاملة

جامعة دمشق

وقل رب زدني علما
جامعة دمشق
Damascus University

فهرس الكتاب

الموضوع	الصفحة
مقدّمة الكتاب	٩
الفصل الأوّل : تصميم المكبّرات (BJT)	١١
1-1) مقدّمة	١١
1-2) نظرية التضخيم	١٢
1-3) فكرة الديسيبل	١٩
1-4) التشويه	٢٣
1-5) الضجيج	٢٩
1-6) عامل الضجيج للمكبّرات المتتالية	٣٢
1-7) تحليل الشبكات ذات البوابتين (h)	٣٦
1-8) مقاومة الدخل للدارة القصيرة	٤١
1-9) معاملات مكبّر الباعث المشترك	٤٢
1-10) اللاخطية للترانزيستورات (BJT)	٥٨
1-11) معاملات مكبّر التابع الباعثي	٦٠
1-12) معاملات مكبّر القاعدة المشترك	٦٧
1-13) تطبيقات المكبّر (BJT)	٧٤
1-14) مفرق الطور	٧٥
الفصل الثاني : تصميم المكبّرات (FET)	٩٥
2-1) مقدّمة	٩٥
2-2) مكبّر المنبع المشترك	٩٥
2-3) تصميم مكبّرات المنبع المشترك	١٠٣
2-4) اختيار مكونات الدارة	١٠٩
2-5) مكبّر المصرف المشترك	١١٥

الموضوع	الصفحة
2-6) تصميم مكبّرات المصرف المشترك	١١٨
2-7) رفع مقاومة الدخل لمكبّرات التابع المنبعي	١٢٣
الفصل الثالث : الاستجابة الترددية	١٣١
3-1) مقدّمة	١٣١
3-2) خواص الاستجابة الترددية	١٣٦
3-3) الاستجابة المنخفضة لمكبّرات (BJT)	١٤٤
3-4) الاستجابة المنخفضة لمكبّرات (FET)	١٨٦
3-5) الاستجابة العالية لمكبّرات (BJT)	١٩٤
3-6) الاستجابة العالية لمكبّرات (FET)	٢١٧
الفصل الرابع : المكبّرات متعدّدة المراحل	٢٣١
4-1) علاقات الكسب في المكبّرات متعددة المراحل	٢٣١
4-2) الاستجابة الترددية للمراحل المتتالية	٢٣٨
4-3) طرق ترابط المكبّرات	٢٤١
4-4) مكبّرات (BJT) ذات ترابط RC	٢٤٤
4-5) مكبّرات (BJT) ذات ترابط مباشر	٢٥٥
4-6) زوج دارلينغتون	٢٦٥
4-7) المكبّر الكاسكودي	٢٧٢
4-8) المكبّرات (FET) متعددة المراحل	٢٧٨
4-9) الترابط بواسطة محولة	٢٨٨
4-10) المكبّر التفاضلي	٣٠٠
4-11) مزيحات المستوى	٣٣٤
الفصل الخامس : الترانزيستورات كقواطع إلكترونية	٣٤٣
5-1) مقدّمة	٣٤٣

الموضوع	الصفحة
5-2) الترانزيستور (BJT)	٣٤٣
5-3) الترانزيستور (JFET) كقاطع تمثيلي	٣٧١
5-4) العواكس MOSFET	٣٧٦
5-5) دارات CMOS	٣٨٩
الفصل السادس : التغذية الخلفية للمكبّرات	٣٩٧
6-1) مقدّمة	٣٩٧
6-2) تصنيف المكبّرات	٣٩٨
6-3) فكرة التغذية الخلفية	٤٠٣
6-4) مكبّر التغذية الخلفية المثالي	٤١٠
6-5) خصائص مكبّرات التغذية الخلفية السالبة	٤١٥
6-6) الممانعات في مكبّرات التغذية الخلفية	٤٢٦
6-7) خواص تشكيلات مكبّر التغذية الخلفية	٤٣٣
6-8) تحليل تقريبي لمكبّر تغذية خلفية	٤٣٩
6-9) تحليل عام لمكبّرات التغذية الخلفية	٤٤٩
6-10) مراجعة لممانعة مكبّرات التغذية الخلفية	٤٦١
6-11) دارة تغذية خلفية تفرعية ثلاثية المراحل	٤٦٥
6-12) زوج مراحل تفرعي – تسلسلي	٤٧٤
6-13) زوج مراحل تسلسلي – تفرعي	٤٧٨
6-14) دارة تغذية خلفية تسلسلية ثلاثية المراحل	٤٨٢
6-15) التحليل العام لمكبّرات التغذية الخلفية متعددة المراحل	٤٨٦
6-16) مكبّرات التغذية الخلفية متعددة الحلقات	٤٩١
6-17) الاستقرار والاستجابة الترددية	٤٩٨
الفصل السابع : مكبّرات العمليات المثالية	٥٠٥

الموضوع	الصفحة
7-1) مقدّمة	٥٠٥
7-2) مكبّر العمليات المثالي	٥٠٥
7-3) المكبّر العاكس	٥٠٩
7-4) المكبّر غير العاكس	٥١١
7-5) مقاومة الدخل لدارات مكبّر العمليات	٥١٦
7-6) مداخل مركبة عاكسة وغير عاكسة	٥٢٠
7-7) تصميم دارات مكبّر العمليات	٥٢١
7-8) تطبيقات أخرى لمكبّر العمليات	٥٣٠
الفصل الثامن : مكبّرات العمليات العملية	٥٥١
8-1) مقدّمة	٥٥١
8-2) بنى مكبّر العمليات	٥٥١
8-3) الاستجابة الترددية لمكبّر العمليات	٥٧٣
8-4) مكبّرات العمليات العملية	٥٨١
8-5) المكبّر غير العاكس	٥٩٩
8-6) المكبّر العاكس	٦٠٥
8-7) المكبّرات المعوّضة ترددياً من قبل المستخدم	٦١٠
8-8) تحليل دارة مكبر عمليات	٦١٣
معجم المصطلحات الهندسية الإلكترونية	٦٢٣
أسماء المراجع	٦٤٥
ملحقات	٦٤٧
I SPICE PROGRAMMING	٦٤٩
II نشرات فنية	٥٩٧

مقدّمة

هذا الكتاب / الدارات الإلكترونية (١) / مخصّص لطلبة كليّة الهندسة الميكانيكية والكهربائية بقسميها : قسم الإلكترونيات والاتصالات وقسم الحواسيب والأتمتة ، وهو يعتمد اعتماداً وثيقاً على كتاب أسس الهندسة الإلكترونية الذي يدرّس في السنة الثانية .

يهتم هذا الكتاب بتصميم وتحليل الدارات الإلكترونية التي تعتمد على العناصر نصف الناقلة الأساسية التي تمّت دراستها في أسس الهندسة الإلكترونية .

ينقسم الكتاب إلى ثمانية فصول رئيسية ، مع ملحق يهتم بالدراسة الأساسية لبرمجة SPICE التي تساعد الطالب في فهم وتصميم داراته الإلكترونية . يبحث الفصل الأول بتصميم وتحليل المكبّرات الترانزيستورية ثنائية القطبية ذات الوصلة (BJT) ودراسة خصائصها الأساسية ، بينما يبحث الفصل الثاني بتصميم وتحليل المكبّرات الترانزيستورية ذات التأثير الحقلي (FET) مع دراسة الخصائص الأساسية فيها .

يُقدّم الفصل الثالث دراسة موسّعة للاستجابة الترددّية المنخفضة والعالية لمكبّرات الـ(BJT) والـ(FET) ، بينما يبحث الفصل الرابع بدراسة المكبّرات متعدّدة المراحل مع استجابتها الترددّية وطرق الترابط وأهم الدارات المركّبة .

يهتم الفصل الخامس بالترانزيستورات (MOSFET-JFET-BJT) كقواطع إلكترونية وخصائص استجابتها .

الفصل السادس هو مخصّص لدراسة التغذية الخلفية في المكبّرات ، وقد قمنا بدراسة موسّعة وشاملة لهذا الموضوع بالنسبة لمكبّر التغذية الخلفية وحيد الحلقة ، ودراسة موجزة لمكبّر التغذية الخلفية متعدّدة الحلقات ، مع التطرّق بشكلٍ سريع لموضوع الاستقرار والاستجابة الترددّية لهذه المكبّرات .

ينـــتهي هذا الكتاب بدراسة موسّعة لمكبّرات العمليات المثالية في الفصل السابع ومكبّرات العمليات العملية مع البنية الداخلية المتعدّدة لها في الفصل الثامن .

تمّ وضع جدول بمعجم للمصطلحات الإنكليزية العربية في نهاية الكتاب لتساعد الطـــالب في فهـــم المصـــطلحات الهندسية عند محاولته البحث في المراجع لتوسيع أفق دراسته .

والله الموفّق .

دمشق في ٢٠٠٣/٦/١

المؤلّفان

الفصل الأوّل
تصميم المكبّرات الترانزيستورية ثنائية القطبية ذات الوصلة
Design Of Bipolar Junction Transistor Amplifiers (BJT)

1-1) مقدّمة :

في كتاب أسس الهندسة الإلكترونية للسنة الثانية تمّت دراسة الانحياز ، والعمل المستمرّ Dc Operation للدارات الترانزيستورية ذات الوصلة (BJT) . يتمّ انحياز الترانزيستور للحصول على تأرجح جهد خرج متناوب حسب المطلوب . في هذا الفصل سنحاوّل أن نركّز اهتمامنا على تحليل وتصميم الإشارة الصغيرة Small-Signal وذلك من خلال استخدام تكنيك الدارة المكافئة والقوانين الخبرية الأساسية المتعلّقة بها . إنّ معاملات الترانزيستور اللازمة لإنجاز هذا التحليل ، يمكن الحصول عليها من النشرات الفنية المختلفة لصانعي أنصاف النواقل . إنّ طريقة التصميم المقترحة في هذا الفصل تعمل على إنقاص اعتماد الدارة على التغيّرات المحتملة لمعاملات الترانزيستور .

يبدأ هذا الفصل بمدخل لمعاملات الهايبرد الأكثر استخداماً في ترانزيستورات الـ(BJT) والأكثر كفاءة ، والتي سوف تُستخدم لتطوير النموذج الرياضي للترانزيستور Transistor Mathematical Model . سوف ندرس دارة الترانزيستور (BJT) من الناحية المتناوبة (AC) ، بعد أن أصبحنا ملمّين بشكلٍ جيّد بدراسته من الناحية المستمرّة (DC) في السنة الثانية . سوف نشتقّ المعادلات التصميميّة اللازمة لمقاومة الدخل ، كسب الجهد ، كسب التيّار ، ومقاومة الخرج ، وذلك بالنسبة لتشكيلات المكبّر المختلفة . سوف نقدّم أمثلة تصميميّة لكلّ حالة . أيضاً سنقدّم

للمكبّر متعدّد المراحل مع أمثلة .

سنقدّم في بداية هذه الدراسة بعض المفاهيم الأساسية في المكبّرات .

1-2)نظرية التضخيم _ طريقة العلبة السوداء _ :

The Black Box Approach :

سوف نعتبر في هذه الفقرة الخواص العامة للمكبّرات . يمكن اعتبار المكبّر كعلبة مغلقة سوداء Black Box ، هذا يعني أخذ سلوك الإشارات الكهربائية فقط عبر النهايات الخارجية للعلبة السوداء المعتبرة . يبيّن الشكل (1-1a) رمز مثلث يمثّل مكبّراً حيث يوجد مجموعتان من النهايات . نهايات الدخل التي تصل الإشارة إلى المكبّر ، وتظهر الإشارة المكبّرة عبر نهايات الخرج . يمثّل مولّد الجهد (E_g) منبع الإشارة ، ويمثّل المقاومة (R_g) المقاومة الداخلية لهذا المولّد . تمثّل مقاومة الحمل (R_L) أي عنصر يستهلك الاستطاعة من خرج المكبّر .

نتيجة لوجود (E_g) ، يوجد تيّار وجهد في دخل المكبّر . يعتمد تيّار الدخل على المقاومة الكلّية المنظورة من قبل (E_g) :

$$I_g = \frac{E_g}{R_g + R_i} \quad \text{..... (1-1)}$$

حيث تمثّل (R_I) المقاومة المنظورة من دخل المكبّر . جهد الدخل يساوي إذاً :

$$V_i = I_i R_i \quad \text{..... (1-2)}$$

Or :

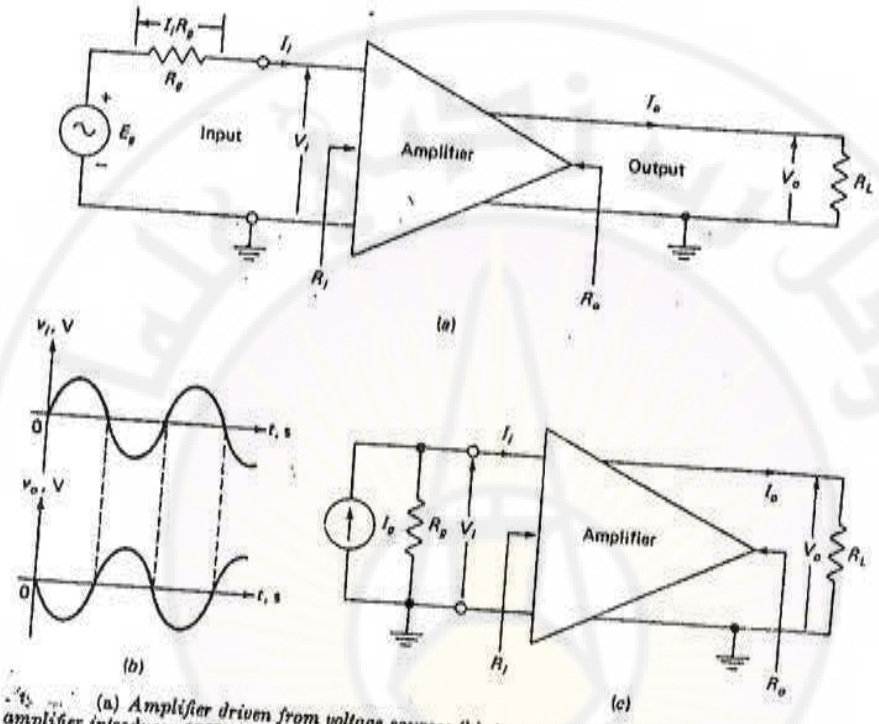
$$V_i = E_g - I_i R_g \quad \text{..... (1-3)}$$

Or :

$$V_i = E_g \frac{R_i}{R_i + R_g} \quad \text{..... (1-4)}$$

من جانب الخرج ، يولّد المكبّر جهد خرج (V_o) وتيّار يساوي خرج (I_o) . في حالة حمل مقاومي أو مادي Resistive نجد :

$$I_O = \frac{V_O}{R_L} \quad \text{..... (1-5)}$$



(a) *Amplifier driven from voltage source;* (b) *input and output voltage waveforms when amplifier introduces 180° phase shift;* (c) *amplifier driven from current source.*

الشكل (1-1)

يرمز للعلاقات بين (V_O, V_i) و (I_O, I_i) بمعاملات ملائمة للتكبير ، وذلك كما يلي :

$$A_v \text{ (تكبير الجهد)} = \frac{V_o}{V_i} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}6)$$

$$A_i \text{ (تكبير التيّار)} = \frac{I_o}{I_i} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}7)$$

نلاحظ أنّه من المخطط (1-1a) ، فإنّه يُنظر إلى (V_o,V_i) على أساس أنّها موجبة بالنسبة للأرض . إنّ هذا اصطلاح مستخدم عند تحليل دارات المكبّر . نفس الشيء يطبّق على (I_o,I_i) ، حيث يفترض اتجاهات اعتباطية لها .

في كثير من أنواع المكبّرات فإنّ تغيّر جهد الدخل بالاتجاه الموجب يولّد جهد خرج بالاتجاه السالب ، وبالعكس . هنا نقول أنّه يوجد فرق طور (180°) بين الخرج والدخل ، أو بشكلٍ أكثر بساطة ، يولّد المكبّر انعكاساً بالطور . يبيّن الشكل (1-1b) أشكال موجات دخل وخرج نموذجية لمكبّر يقدّم عكساً بالطور . في هذه الحالة ، حين يكون (V_i) موجباً يكون (V_o) سالباً ، وبالتالي يكتسب تكبير الجهد إشارة سالبة .

مسألة (1-1) محلولة :

مولّد بمقاومة داخلية ($600\,\Omega$) يغذّي مكبّراً دخله ($400\,\Omega$) . جهد الدارة المفتوحة للمولّد (1 mv) ، يقدّم المكبّر جهد خرج (100 mv) عبر مقاومة الحمل ($8\,K\Omega$) . حدّد (A_v) و (A_i) .

الحـــــــلّ :

من المعادلات السابقة نجد بسهولة ما يلي :

$$V_i = E_g \frac{R_i}{R_g + R_i} = 1mv \frac{400}{600 + 400} = 0.4mv$$

$$I_i = \frac{E_g}{R_g + R_i} = \frac{1mv}{1000} = 1\mu A$$

$$I_o = \frac{V_o}{R_L} = \frac{100mv}{8k\Omega} = 12.5\mu A$$

إذاً :

$$A_v = \frac{V_o}{V_i} = \frac{100}{0.4} = 250$$

$$A_i = \frac{I_o}{I_i} = \frac{12.5}{1} = 12.5$$

في الدارة (1-1a) فإنّ (E_g) هي نفسها (V_i) عندما تكون $R_g = 0$. في هذه الحالة نقول إنّ منبع الإشارة هو منبع جهد مثالي . لو أنّ (R_g) كانت كبيرة مقارنة مع (R_i) ، فإنّ معظم الجهد (E_g) سوف يهبط على (R_g) وستكون (V_i) أقلّ بكثير من (E_g) .

في الدارة (1-1c) ، فإنّ (I_g,I_i) تكونان متساويتين لو أن : $R_g = \infty$. في هذه الحالة فإنّ كلّ التيّار (I_g) سوف يتدفّق خلال دخل المكبّر ، ويكون : $I_i = I_g$. لو أنّ (R_g) كانت صغيرة بالمقارنة مع (R_i) ، فإنّ معظم التيّار (I_g) سيتدفّق خلال (R_g) ، وبالتالي يصبح $I_i << I_g$. بشكلٍ عام بالنسبة للتيّارات :

$$I_i = I_g \frac{R_g}{R_i + R_g} \quad \text{.....} \quad (1\text{-}8)$$

مسألة (1-2) محلولة :

a- في الدارة شكل (1-1a) ، بفرض أنّ :

$V_o = 5mv$ When $E_g = 100\mu v$. $R_g = 1k\Omega$, $R_i = 1k\Omega$

حدّد كلّاً من (V_i,A_v) .

b- في الدارة شكل (1-1c) ، بفرض أنّ :

$I_o = 0.15mA$ When $I_i = 3\mu A$. $R_g = 100k\Omega$, $R_i = 150k\Omega$

مسألة (3-1) محلولة :

لدينا ميكروفون Microphone ($2k\Omega$) يغذّي مكبّراً مقاومة دخله ($2k\Omega$) أيضاً . جهد الدخل على المكبّر ($V_i = 10\ mv$) ، مقاومة المحهار (السماعة) ــ الذي يمثّل الحمل ــ هي (16Ω) . لا يوجد عكس بالطور . معامل تكبير التيّار (α) يساوي (100) ومقاومة خرج المكبّر ($R_o = 16\Omega$) . حدّد :

1- تكبير التيّار .

2- تكبير الجهد .

3- كسب الاستطاعة .

الحـــــــــل :

$$1-\ I_i = \frac{V_i}{R_i} = \frac{10mv}{2k} = 5\mu A$$

$$I_o = \frac{\alpha I_i R_o}{R_o + R_L} = \frac{100 \times 5\mu A \times 16}{16+16} = 250\mu A$$

$$A_i = \frac{I_o}{I_i} = \frac{250}{5} = 50$$

$$2-\ V_o = I_o R_L = (250\mu A)(16\Omega) = 4mv$$

$$A_v = \frac{V_o}{V_i} = \frac{4}{10} = 0.4$$

$$3-\ G = |A_v . A_i| = 0.4 \times 50 = 20$$

يمكن بالنسبة لكسب الاستطاعة إنجاز معاملات أخرى ذات شروط خاصّة وهي ما يسمّى : بكسب التحويل Transducer Gain (G_T) والكسب المتوفّر الأعظمي Maximum Available Gain (MAG) . يعرّف كسب التحويل كما يلي:

$$G_T = \frac{P}{P_{i(max)}} \quad \text{.....................................} \quad (1\text{-}14)$$

حيث (P_O) هو استطاعة الخرج الفعلية ، و $P_{i(max)}$ هو الاستطاعة العظمى المتوفرة من المنبع . إنّ كسب الاستطاعة الفعلي (G) يساوي كسب التحويل إذا كانت مقاومة دخل المكبّر متوافقة مع مقاومة المنبع . يعرّف أيضاً الكسب المتوفّر الأعظمي كما يلي :

$$G_{MA} = \frac{P_{O(max)}}{P_{i(max)}} \quad \text{.....................................} \quad (1\text{-}15)$$

حيث $(P_{O(max)})$ هي الاستطاعة العظمى المتوفّرة من خرج المكبّر . يمكن الحصول على $P_{O(max)}$ فقط عندما يتوافق الحمل مع (R_O) للمكبّر ، لذلك لكي تساوي (G) (G_{MA})، يجب على الاستطاعة أن تتوافق مع كلا الدخل والخرج للمكبّر. غالباً ما تكون قيمة (G_{MA}) معطاة من قبل الصانعين وذلك لوسيلة تكبير معيّن ، هذا يعني أنّ عامل الجودة Figure Of Merit هو مفيد للمقارنة بين الوسائل الإلكترونية المختلفة . إذاً يمكن التوصّل إلى (G_{MA}) فيما لو كانت مقاومات المنبع والحمل متوافقتين Are Matched مع مقاومات دخل (R_I) وخرج (R_O) المكبّر على التوالي .

1-3) فكرة الديسيبل :

The Desibel :

الطريقة الشائعة للإشارة إلى النسبة بين كميّتين لهما نفس الوحدات ، وهي تماثل نفس العملية الموافقة للوغاريتم هاتين الكميّتين . هذه الطريقة الجديدة (اللوغاريتمية) تتوافق بشكلٍ ما مع استجابة الأذن البشرية . فمثلاً ، لو أنّ مستوى الاستطاعة لصوت معيّن تزايد بمقدار (100) ، فإنّ شدّة الصوت المستقبلة بواسطة الأذن البشرية لا يتزايد بالمقدار (100) لكن بمقدار أصغر يتناسب مع لوغاريتم الـ (100) ، وهو ما يُدعى بالديسيبل Decibel . بالرغم من أنّ التكبير ليس محدوداً فقط

على إشارات الصوت ، إلاّ أنّ استخدام الديسيبل أصبح منتشراً بشكلٍ واسع في التطبيقات الإلكترونية لأنّه يميل إلى تبسيط كثير من الحسابات التي تشتمل على نسب عالية القيمة .

إنّ كسب الاستطاعة الفعلي لمكبّر يحدّد عادة كما يلي :

$$G = \frac{P_O}{P_i} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}11)$$

فإذا أخذنا موضوع الديسيبل بعين الاعتبار في حساباتنا عند ذلك نقول أنّ نفس هذا الكسب يمكن أن يُعبّر عنه كما يلي :

$$G_{(dB)} = 10 \log_{10} G \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}16)$$

لنفرض مثلاً أنّ كسب الاستطاعة المعطى لمكبّر هو (1000) ، فإنّ هذا الكسب يُعبّر عنه بالديسيبل كما يلي :

$$G_{(dB)} = 10 \log_{10} 1000 = 10(3) = 30dB$$

لذلك فإنّنا نقول إنّ كسب الاستطاعة لهذا المكبّر هو (30 dB) ، أو أنّ مستوى استطاعة الخرج هو أعلى من مستوى استطاعة الدخل بواسطة (30 dB) .

بما أنّ كسب الاستطاعة متعلّق بتكبير الجهد والتيّار ، فإنّه من الممكن اشتقاق العلاقات التالية المناسبة لهذا التكبير :

$$1\text{-}\ G = \frac{P_O}{P_i} = \frac{V_O^2 / R_L}{V_i^2 / R_i} = A_V^2 \frac{R_i}{R_L}$$

$$G(dB) = 10\log(A_V^2 \frac{R_i}{R_L}) = 10 \log A_V^2 + 10 \log \frac{R_i}{R_L}$$

$$= 20\log A_V + 10 \log \frac{R_i}{R_L} \quad \ldots\ldots\ldots\ldots\ldots \quad (1\text{-}17)$$

$$2\text{-}\ G = \frac{P_O}{P_i} = \frac{I_O^2 / R_L}{I_i^2 / R_i} = A_i^{\,2} \frac{R_L}{R_i}$$

$$G(dB) = 10 \log(A_i^2 \frac{R_L}{R_i}) = 10 \log A_i^2 + 10 \log \frac{R_L}{R_i}$$

$$= 20 \log A_i + 10 \log \frac{R_L}{R_i} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}18)$$

في الحالة الخاصّة وعندما يكون $R_L = R_i$ ، فإنّ الحدّ الثاني من المعادلتين (1-18,19) يصبح مساوياً للصفر ، وبالتالي :

$$G(dB) = 20 \log A_V \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}19)$$

$$G(dB) = 20 \log A_i \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}20)$$

نلاحظ أنّه عندما تكون نسبة كميّتين أقلّ من الواحد ، فإنّ الديسيبل المكافئ لهذه النسبة يكون سالباً . يحصل هذا مثلاً ، لو كنّا نقوم بتحليل شبكة تخميد Attenuation Network حيث يكون عملها تخميد (إضعاف) استطاعة إشارة الدخل بمعامل معيّن ، (100) مثلاً ، هذا يعني أنّ : $P_o = \frac{P_i}{100}$ أي :

$$G = \frac{P_O}{P_i} = \frac{1}{100}$$

$$G(dB) = 10 \log G = 10 \log \frac{1}{100} = 10(\log 1 - \log 100)$$

$$= 10(0-2) = -20dB$$

وهنا نقول إنّ مستوى استطاعة الدخل هو أعلى من مستوى استطاعة الخرج بالمقدار (20 dB) ، أو أنّ مستوى استطاعة الخرج هو أدنى من مستوى استطاعة الدخل بالمقدار (20 dB) .

علاقة أخرى مفيدة هو اعتبار المكافئ بالديسيبل لنسبة استطاعة تساوي (2) ، أيّ :

$$G(dB) = 10 \log 2 = 3dB$$

يمكن لهذه العلاقة أن تسمح لنا بحلّ مسائل معيّنة تستخدم حسابات عقلانية

سريعة . فمثلاً لتحديد أيّ مستوى استطاعة لدينا عندما يكون (9 dB) (والذي فوق الـ 1 dB)، عندها يمكننا أن نقول أن الـ(9 dB) يمثّل ثلاثة أضعاف الـ(3 dB) ، وهذا يعني أنّ الإشارة المجهولة التي كانت (1 W) قد تضاعفت ثلاث مرّات أيّ أصبحت (8 W) . بواسطة معالجة مماثلة ، فإنّ مستوى الإشارة يصبح (9 DB) تحت الـ(1 W) فإنّ هذا يطابق تناقص الـ(1 W) ثلاثة أضعاف أيّ أصبحت :

$$(1)\left(\frac{1}{2}\right)\left(\frac{1}{2}\right)\left(\frac{1}{2}\right)=\frac{1}{8}W$$

يجب الانتباه أنّه لا يمكن أن ننظر إلى الديسيبل على أنّه واحدة فيزيائية Unit . حيث هي لا تقيس أيّ كميّة فيزيائية ، فهي بشكلٍ بسيط مقياس للنسبة بين كميّتين فيزيائيتين ، مثل استطاعة الخرج واستطاعة الدخل لمكبّر أو لنظام معيّن . أحياناً ، نرغب بإجراء مقارنة بين مستوى استطاعة معيّن Specific (P_X) مع مستوى استطاعة مرجعي Reference . يوجد عدّة مراجع مقارنة ، من أهمّها والشائعة في مجال الاتّصالات هو المرجع (1 mW) . إنّ عدد الديسيبل المعطى لمستوى استطاعة (P_X) أعلى أو أدنى من مستوى الاستطاعة المرجعي هذا (1 mW) يعطى كما يلي :

$$P_X(dBm)=10\log\frac{P_X}{10^{-3}} \quad \text{..... (1-21)}$$

استخدام الاصطلاح (dBm) بدلاً من (dB) هو للإشارة إلى استخدام المستوى المرجعي (1 mW) . إنّ هذا يسمح باستخدام مستويات استطاعة معيّنة محسوبة بالـ (dBm) ، فمثلاً ، توافق الاستطاعة (100 mW) $10\log\left(\frac{100}{1}\right)=20dBm$ بنفس الأسلوب يوافق الـ(-3 dBm) نصف الاستطاعة (1 mW) أي يوافق (0.5 mW) .

ينتج لدينا ميزة أخرى لاستخدام الديسيبل وذلك عندما يجب إجراء جداء لمجموعة قيم كسب الاستطاعة ($G_1,G_2,....$) للحصول على كسب إجمالي (G). مثلاً ، إذا كان لدينا مرحلة مكبّر ذي كسب استطاعة (1000) ، يتبعه مرحلة أخرى كسب

الاستطاعة لها (1000) أيضاً ، فإنّ الكسب الإجمالي Overall يكون :

$$G = G_1.G_2 = (1000)(1000) = 10^6$$

لو أنّ نفس العملية أنجزت باستخدام الديسيبل نجد :

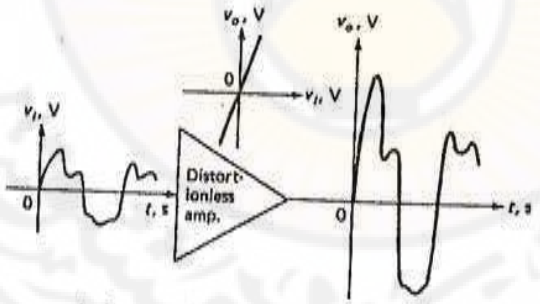
$$G(dB) = 10 \log G_1 G_2$$
$$= 10(\log G_1 + \log G_2)$$
$$= 10(3+3) = 60dB$$

نلاحظ ، بشكلٍ عام ، أنّ استخدام الديسيبل هو أبسط بسبب أنّ الجداء يبسّط إلى مجموع ، والتقسيم يبسّط إلى طرح .

1-4)التشويه :

Distortion :

يُفترض بالمكبّرات أن تقدّم خرجاً يختلف عن دخلها فقط في المطال (من الناحية المثالية) ، أيّ أنّ إشارة الخرج المتوقّعة تكون أكبر من إشارة الدخل ، ما عدا ذلك يجب أن تكون كلا الإشارتين متماثلتين .



Input and output waveforms in a distortionless amplifier.

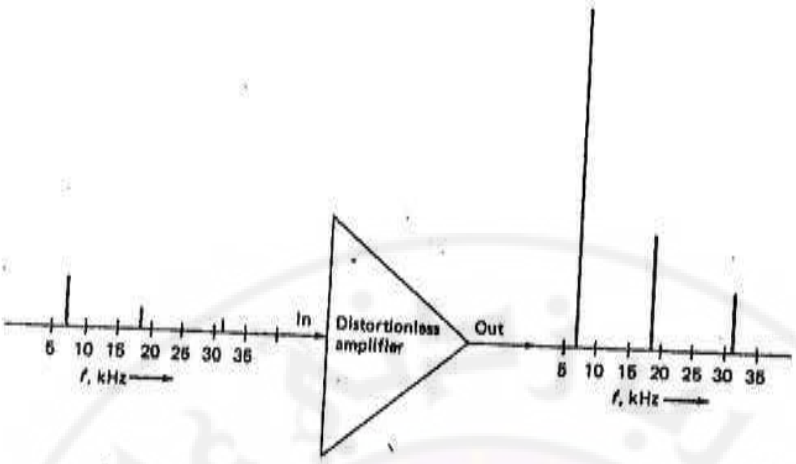
الشكل (3-1)

يبيّن الشكل (3-1) أشكال موجات جهد خرج ودخل نموذجية لمكبّر عديم

التشويه Distortion Amp . يقدّم مثل هذا المكبّر خواص تحويل خطّية ، كما هو مبيّن بنفس الشكل (V_o, V_i) . يتبيّن من خواص التحويل أنّ علاقة القيم الآنيّة Instantaneous لجهد الدخل والخرج(V_i, V_o) تكون متعلّقة مع بعضها بشكلٍ خطّي: أيّ إذا تضاعف (V_i) يتضاعف (V_o) ، و إذا كبر (V_i) ثلاث مرّات ، يكبر (V_o) ثلاث مرّات ، وهكذا .

في الواقع لا تكون المكبّرات الحقيقية Real Amplifiers بهذه الجودة . لسبب أو لآخر ، فإنّ كل المكبّرات تقدّم (وبدرجات مختلفة) عدم خطّية Nonlinearities في خواصها والتي تصبح ذات معنى أكبر عندما يكون مطال الإشارات التي يتعامل معها كبيرة. هذه اللاخطّية تعمل على تخريب عملية التكبير لأجزاء من نفس الإشارة ، فمثلاً يمكن لنصف الموجة الموجب من الإشارة أن يكبر بمعامل أصغر من نصفها السالب . يمثّل مثل هذا الانزياح عن التكبير الخطّي ما يسمّى بتشويه موجة الإشارة .

إحدى الطرق للإشارة للمطال النسبي لكلّ مركبة تردّدية مبيّنة بالشكل (4-1). يمثّل الشكل الطيف الترددي لإشارة ما مؤلّفة من مجموعة من التوافقياتHarmonics. إنّ المكبّر عديم التشويه يعالج كلّ المركبات التردّدية في إشارة الدخل بنفس الطريقة . عملياً ، هذا صحيح فقط بالنسبة للمركبات التي تقع في المجال المسطّح للتردّدات Flat (التردّدات المتوسّطة) . لو أنّه مثلاً ، احتوت الإشارة على مركبات تردّدية خارج منطقة الاستجابة المسطّحة ، فسوف تكبر أقلّ من المركبات الأخرى ، وسوف لن تكون موجة الخرج مماثلة تماماً من حيث الشكل لموجة الدخل . هذا التشويه الترددي Frequency Distortion يمكن أن يكون أكثر تعقيداً بسبب أنّ انزياح الطور قرب وما وراء تردّدات القطع Cutoff Frequencies ، عادةً تعمل انزياحات طور مختلفة لكلّ مركبة تردّدية على تشويه الإشارة . مثل هذا التشويه ليس دائماً مزعجاً. فمثلاً ، بالنسبة لمكبّر سمعي Audio Amp حيث تكون استجابته التردّدية العالية سيّئة لا يولّد بالضرورة أصواتاً غير مريحة ، كل ما في الأمر أنّ المركبات التردّدية العالية لا تكبر .



Input and output of distortionless amplifier expressed in terms of frequency spectrum for a square-wave signal (only the first three components are shown). Note that the relative magnitude of each component is not changed by the amplifier.

الشكل (1-4)

إن التشويه الطوري Phase Distortion ، مع ذلك يكون مزعجاً في نقل إشارات الصورة ، بالرغم من أنّه لا يسبّب مشكلة بالنسبة للصوت ، بسبب أنّ الأذن البشرية لا يمكنها التمييز بين الطور النسبي لمختلف التردّدات الصوتية .

لشرح بعض تأثيرات التشويه الطوري والتردّدي ، سنفترض وجود إشارة مربعة تماماً Perfect مطبّقة على دخل المكبّر ، كما هو مبيّن بالشكل (1-5) . تبعاً للخواص الترددية للمكبّر ، سوف ينتج في خرج المكبّر موجات مختلفة . بشكلٍ عام ، يعطي الجزء المسطّح Flat من موجة الخرج الناتجة معلومات عن كيفية معالجة المكبّر لتغيّرات الدخل البطيئة (استجابة بالتردّدات المنخفضة) . بينما تخبرنا الأجزاء الصاعدة Rising والهابطة Falling ، عن استجابة المكبّر للتغيّرات السريعة للإشارة (استجابة بالتردّدات العالية) . على هذا الأساس سوف نقوم بتحليل كل موجة خرج مبيّنة بالشكل (1-5) بدورها كما يلي :

يقدّم تشويهاً توافقياً ، يمكن أن يؤدّي في الخرج ، بالإضافة إلى الإشارة (1000Hz) المرغوبة ، توافقية ثانية (2000Hz) ، وتوافقية ثالثة (3000Hz) ، .... وهكذا .

يحسب التشويه المئوي (D_n) الناتج عن أيّ توافقية كما يلي :

$$D_n = \frac{A_n}{A_1} 100 \quad \text{..... (1-22)}$$

حيث :

A_n = مطال التوافقية رقم (N) .

A_1 = مطال التردّد الأساسي .

ويحسب التشويه الكلّي الناتج عن كلّ التوافقيات كما يلي :

$$D_{tot} = \sqrt{D_1^2 + D_2^2 + ... + D_n^2} \quad \text{..... (1-23)}$$

يمكن لمطال كلّ توافقية لإشارة ما أن يتم الحصول عليه عملياً باستخدام محلّل التشويه أو الطيف ، ويمكن اللجوء أيضاً إلى الطرق البيانية لحساب هذه التوافقيات .

بشكلٍ عام تكون المكبّرات خطّية طالما كانت مستويات الجهد والتيّار والاستطاعة ضمن حدود معيّنة . لو تجاوزت هذه المستويات حدوداً معيّنة ، عند ذلك يقال للمكبّر بأنّه تجاوز التحميل Overdriven . خواص المكبّر Overdriven يصبح بشكلٍ تدريجي أكثر لاخطّية عندما يزداد مستوى الإشارة . في الواقع فإنّ التشويه الناتج هو غير مرغوب فيه في المكبّرات ، لكن يوجد له فائدة في كثير من التطبيقات الأخرى ، حيث يكون المرغوب فيه الحصول على تشويه أعظمي ، مثلاً ، في دارات ضارب التردّدات Frequency Multiplier . في هذه الحالات ، فإنّ المكبّر يزاد تحميله Overdriven بشكلٍ مقصود بحيث لا يولّد تكبيراً خطّياً ولكن يولّد تشويهاً للتردّد الأساسي الموجود في الدخل .

نوع آخر من التشويه اللاخطّي هو ما يسمّى بالتشويه التعديلي (IM) ، والذي يولّد مركبات تردّدية لا تتعلّق توافقياً بتردّدات الإشارة ، ولكن تشمل على مجموع

وفرق تردّدات الإشارة ، ومن الممكن أيضاً مجموع وفرق توافقيات الإشارة . مثلاً ، بفرض أنّ إشارة الدخل كانت مؤلّفة من تردّدين (1000,1500Hz) ، فإنّ التشويه التوافقي يمكن أن ينتج تردّدات جديدة مثل (2000,3000,4000,...Hz) ، و (3000,4500,6000,...Hz) . بينما يمكن للتشويه التعديلي أو يولّد التردّدات (1500+1000=2500Hz) و (1500-1000=500Hz) ، ويمكن أيضاً للتوافقيات أن تتفاعل لتوليد تردّدات مجموع وفرق إضافية . هذه التردّدات الناتجة تكون عادة غير مرغوبة إلى حدّ كبير في المكبّرات ، ويجب أخذ عناية شديدة لإنقاصها . مثلاً ، في المكبّرات الصوتية ، فإنّ التشويه التعديلي يكون مزعجاً جداً بسبب أنّ مركباته ليست فقط مرتبطة توافقياً بالإشارة الأصلية ، ولكن لأنها تكتشف بسهولة من قبل الأذن البشرية .

عادةً فإنّ المكبّرات الصوتية عالية الإخلاص High-Fidelity (HI-FI) ، تعيّن نسبة مئوية محدّدة من التشويه التوافقي والتعديلي لا يتمّ تجاوزها عند مستوى استطاعة خرج معيّنة . ونلاحظ أنه عند تحديد هذا التشويه فيجب أن يطبّق على مستوى استطاعة معيّن ، وذلك بسبب أنّ التشويه تابع لمدى تحميل المكبّر بالاستطاعة . بشكلٍ عام ، فإنّ المحاولات لإنقاص التشويه التوافقي يؤدّي إلى إنقاص التشويه التعديلي أيضاً.

1-5)الضجيج :

Noise :

طالما كان التشويه عاملاً مهماً في تكبير الإشارة الكبيرة ، فإنّ الضجيج Noise هو عامل مهمّ أيضاً ولكن في تكبير الإشارة الصغيرة .

مثالياً ،فإنّ أيّ إشارة مهما كانت صغيرة (لكن لا تساوي الصفر) يجب أن نكون قادرين على تكبيرها بشكلٍ تكون مفيدة للاستخدام . إنّ الضجيج الكهربائي ، مع ذلك ، يجعل من هذه الحالة المثالية غير ممكنة وذلك بسبب أنّ نظام التكبير سوف

يجد صعوبة في التمييز بين الإشارة (عندما تكون صغيرة جداً) والضجيج .

إنّ عامل الجودة Figure Of Merit لتعيين جودة أيّ إشارة هو عبارة عن نسبة استطاعة الإشارة إلى استطاعة الضجيج (S/N) . حتى تكون الإشارة جيّدة يجب أن تكون النسبة (S/N) عالية . في الواقع فإنّ الإشارات المراد تكبيرها يمكن أن تكون مصاحبة بالضجيج قبل الدخول إلى المكبّر ، وذلك نتيجة لنقلها خلال وسط ضجيجي (الجوّ Atmosphere ، أو كابل طويل) ، لذلك يجب أن نميّز وجود النسبة (S/N) في دخل المكبّر والتي تحدّد خواص ونوعيّة الإشارة قبل أن تدخل إلى المكبّر . عادةً تساهم كلّ المكبّرات بإضافة ضجيج داخلي (من داخل المكبّر) إلى الإشارة المراد تكبيرها ، لذلك تكون النسبة (S/N) في خرج المكبّر عادة أقلّ منها في دخله . تصمّم المكبّرات عالية الجودة لإنقاص ضجيجها الداخلي وذلك للوصول إلى نسبة (S/N) في الخرج قريبة من (S/N) في الدخل ، قدر الإمكان .

بشكلٍ عام ، فإنّ استطاعة دخل المكبّر الكلّية تحتوي على مركبة الإشارة ومركبة الضجيج ، أيّ :

$$P_i = S_i + N_i \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}24)$$

يمكن التعبير عن استطاعة الخرج بشكلٍ مماثل كما يلي :

$$P_o = S_o + N_o \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}25)$$

إنّ (S_i,S_o) تمثّلان استطاعة الإشارة في الدخل والخرج ، بينما (N_i,N_o) تمثّلان استطاعة ضجيج الدخل والخرج للمكبّر .

يمكننا أن نعرف مقياساً هاماً لإنجاز المكبّرات من وجهة نظر الضجيج ، وهو نسب (S/N) في الدخل إلى (S/N) في الخرج ، ويدعى بعامل الضجيج Noise Factor : (F)

$$F = \frac{S(N)_{inp}}{S(N)_{out}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}26)$$

يعبّر عادةً عن عامل الضجيج بالديسيبل ، حيث يدعى في هذه الحالة برقم الضجيج (Noise Figure) (NF) :

$$NF = 10 \log F \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}27)$$

عملياً ، يُنبئنا رقم الضجيج عن مقدار الضجيج المولّد من قبل المكبّر . لو أنّ مكبّراً مصمّم بحيث لا يولّد أيّ ضجيج داخلي منه ، عند ذلك فإنّ النسبة (S/N) بالدخل والخرج تكونان متساويتين ، وبالتالي يكون عامل الضجيج يساوي الواحد ورقم الضجيج يساوي (0 dB) . بالطبع فإنّ كل المكبّرات الحقيقية لديها رقم ضجيج أكبر من الـ(0 dB) .

تُحسب استطاعة الإشارة في الخرج بضرب استطاعة الدخل بكسب الاستطاعة (G) ، أيّ :

$$S_O = S_I . G \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}28)$$

بما أنّ استطاعة الضجيج في الخرج تحتوي على ضجيج الدخل مكبّراً بعامل كسب الاستطاعة (G) أي (N_i . G) ، مضافاً للضجيج الداخلي المولّد من قبل المكبّر نفسه (N_A) ، لذلك نكتب :

$$N_O = N_i . G + N_A \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}29)$$

مسألة (4-1) محلولة :

في مكبّر تكون إشارة الدخل مؤلّفة من استطاعة إشارة ($100\mu W$)و استطاعة ضجيج ($1\mu W$) . يساهم المكبّر من داخله بضجيج إضافي مقداره ($100\mu W$) . للمكبّر كسب استطاعة قدره (20 dB).حدّد كلاً من عامل الضجيج ورقم الضجيج .

الحـــــــــل :

$$\frac{S_i}{N_i} = \frac{100\mu W}{1\mu W} = 100$$

$$10\log G = 20dB$$

$$G = 10^2 = 100$$

$$S_O = S_i.G = 100\times100 = 10^4\,\mu W$$

$$N_O = N_i.G + NA = 1\times100 + 100 = 200\mu W$$

$$\frac{S_O}{N_O} = \frac{10^4}{200} = 50$$

ومنه نجد :

$$F = \frac{S(N)_{inp}}{S(N)_{out}} = \frac{100}{50} = 2$$

$$NF = 10\log 2 = 3dB$$

1-6) عامل الضجيج للمكبّرات الموصولة على التتالي :

Noise In Cascaded Amplifiers :

لنفرض أنّ لدينا في البداية مكبّراً وحيداً كما بالشكل (1-6) .

بالنسبة لهذا المكبّر وباعتباره رباعي أقطاب يمكننا أن نكتب ما يلي :

$$S/N)_{in} = \frac{P_S}{P_N} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}30)$$

حيث :

$P_S = \lim_{T\to\infty} \frac{1}{T}\int S^2(t)dt$ ..... استطاعة الإشارة (1-31)

$P_N = \lim_{T\to\infty} \frac{1}{T}\int N^2(t)dt$ ..... استطاعة الضجيج (1-32)

الشكل (6-1)

في حالة رباعي أقطاب (مكبّر) مثالي قلنا إنّ عامل الضجيج يكون مساوياً للواحد أيّ : $F_N = 1$ ، ولكن في حالة مكبّر حقيقي (ذي ضجيج داخلي) يكون : $F_N > 1$:

$$P_S)_{out} = G.P_S \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}33)$$

حيث : G = كسب الاستطاعة للمكبّر .

$$P_N)_{out} = G.P_N + P_{Ni} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}34)$$

حيث : P_{Ni} = الضجيج الداخلي للمكبّر . ومنه نجد :

$$F_N = \frac{S/N)_{in}}{S/N)_{out}} = \frac{\frac{P_S}{P_N}}{\frac{G.P_S}{GP_N + P_{Ni}}} = \frac{P_S(GP_N + P_{Ni})}{P_N.P_S.G}$$

$$F_N = 1 + \frac{P_{Ni}}{GP_N} = 1 + \frac{P_{Ni})e}{P_N} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}35)$$

حيث : $P_{Ni})e$ هي استطاعة الضجيج الداخلي مردود إلى الدخل .

في حالة مجموعة مكبّرات على التتالي ، أو مجموعة رباعيّات أقطاب ، فإنّنا نأخذ كمثال رباعي الأقطاب كما بالشكل (1-7)، ومن ثمّ نعمّم العلاقة الناتجة عنهما.

بفرض أنّ رباعيّات الأقطاب متوافقة ولا يوجد أيّ ضياع بينهما ، عندئذ يمكننا أن نكتب :

$$G = G_1 . G_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}36)$$

إذا كان رباعي الأقطاب (Q) متوافقاً مع المنبع ذي المقاومة (R) ، فإنّ الاستطاعة المتاحة لكلّ من الإشارة والضجيج هي :

$$P_{sa} = \frac{E_S^2(rms)}{4R} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}37)$$

$$P_{Na} = \frac{4KTR\Delta f}{4R} = KT\Delta f \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}38)$$

حيث :

Δf = عرض المجال التردّدي .

T = درجة الحرارة المطلقة .

K = ثابت بولتزمان .

E_S = جهد (مطال) الإشارة بالقيمة الفعّالة .

الشكل (7-1)

فمن المعادلة (1-35) ، نكتب :

$$P_{N1})e = (F_1 - 1)P_N = (F_1 - 1)KT\Delta f \quad \ldots\ldots\ldots\ldots \quad (1\text{-}39)$$

حيث: $P_{N1})e$ هي استطاعة الضجيج المردودة إلى داخل رباعي الأقطاب (Q_1) .

بالطريقة نفسها نكتب :

$$P_{N2})e = (F_2 - 1)KT\Delta f \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}40)$$

إنّ استطاعة الإشارة في الخرج النهائي تساوي :

$$P_{S(out)} = P_{Sa}.G_1.G_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}41)$$

واستطاعة الضجيج في الخرج النهائي ، فيما لو كان (Q_1,Q_2) مثاليين (أيّ لا يولّدان أيّ ضجيج داخلي) تساوي :

$$P'_N)_{out} = KT\Delta f\, G_1G_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}42)$$

من ذلك نكتب ما يلي :

$$P_N)_{out} = [(P_{N1})e + (P_{N2})e]_{out} + (P'_N)_{out}$$

$$= (F_1 - 1)KT\Delta fG_1G_2 + (F_2 - 1)KT\Delta fG_2 + KT\Delta fG_1G_2 \ldots \quad (1\text{-}43)$$

$$F_N = \frac{P_{Sa}/P_{Na}}{P_S/P_N)_{out}} = \frac{P_{Sa}(P_N)_{out}}{P_{Na}.(P_S)_{out}}$$

$$= \frac{P_{Sa}[(F_1 - 1)KT\Delta fG_1G_2 + (F_2 - 1)KT\Delta fG_2 + KT\Delta fG_1G_2}{KT\Delta f.P_{Sa}.G_1G_2}$$

$$= \frac{(F_1 - 1)G_1G_2 + (F_2 - 1)G_2 + G_1G_2}{G_1G_2} = (F - 1) + \frac{F_2 - 1}{G_1} + 1$$

ومنه :

$$F_N = F_1 + \frac{F_2 - 1}{G_1} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}44)$$

يمكن تعميم هذه العلاقة على (N) رباعي الأقطاب (أو مكبّر) والذي يؤدّي إلى علاقة فريس FRIS التالية :

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \ldots\ldots + \frac{F_N - 1}{G_1 . G_2 \ldots\ldots G_{(N-1)}} \quad \ldots\ldots (1\text{-}45)$$

ينتج من هذه العلاقة أنه لإنقاص الضجيج بشكلٍ جيّد في النظام وجعله يعتمد على المرحلة الأوّلى فقط قدر الإمكان ، يجب جعل (G_1) أكبر ما يمكن . إلا أنّ تكبير قيمة (G_1) يعني إدخال مقاومات في الدارة ذات ضجيج مرتفع نسبياً ، وعلى ذلك يجب الموافقة بين كلا الحالتين . الحلّ العملي هو تصميم النظام بحيث يكون (F_1) للمرحلة الأوّلى أصغر ما يمكن وتكبير (G_1) لها قدر الإمكان ، عند ذلك نحصل على نظام إلكتروني (نظام تكبير) منخفض الضجيج .

1-7)تحليل الشبكات ذات البوّابتين _معاملات الهايبرد :

Analysis Of Two-Port Network-Hybrid Parameters :

هنالك عدّة طرق لتعيين خصائص الشبكات ذات الأربعة لهايات ، ففي نظام ذي أربعة لهايات ، يوجد أربعة متغيّرات في الدارة ، جهد وتيّار الدخل وجهد وتيّار الخرج . يمكن لهذه المتغيّرات الأربعة أن ترتبط بمعادلات مختلفة ، حسب أيّ من المتغيّرات تُعتبر مستقلّة وأيّها تُعتبر غير مستقلّة (معتمدة) .

سنستخدم في تحليلنا القادم معاملات الهايبرد (h) ، التي تستخدم عادةً في مجال التردّدات المنخفضة ، والمستخدمة في توصيف شبكة الترانزيستور (BJT) . يمكن أن نكتب زوج المعادلات التالي للتعبير عن علاقة المتغيّرات الأربعة المذكورة بمعاملات الهايبرد (h) :

$$V_1 = h_I i_1 + h_r V_2 \quad \ldots\ldots (1\text{-}46)$$

$$I_2 = hf . i_1 + h_O V_2 \quad \ldots\ldots (1\text{-}47)$$

حيث يمكن أن نعرّف المعاملات (h) كما يلي :

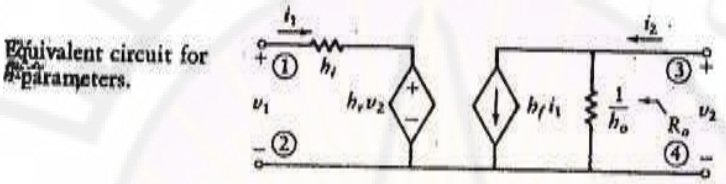
$h_I = h_{11} =$ مقاومة دخل الترانزيستور

كسب الجهد العكسي للترانزيستور $h_r = h_{12} =$

كسب التيّار الأمامي للترانزيستور $h_f = h_{21} =$

ناقلية الخرج للترانزيستور $h_O = h_{22} =$

يبيّن الشكل (8-1) الدارة المكافئة (h) التي تعبر عن المعادلتين (1-46,47) .



الشكل (8-1)

بتطبيق بسيط لقوانين كيرشوف على الدارة المكافئة شكل (8-1) يمكن برهان المعادلتين (1-46,47) . نلاحظ أن كل معامل (h) يمثل إما ، مقاومة ، ناقلية ، نسبة جهدين ، أو نسبة تيّارين . من المعادلتين (1-46) و (1-47) يمكن اشتقاق المعادلات التالية التي تعرف معاملات (h) :

مقاومة الدخل مع قصر V_2 . (ohms) $R_{in} = h_i = \left.\frac{V_i}{I_i}\right|_{V_2=0}$

كسب التيّار الأمامي مع قصر V_2 . (بدون واحدة) $h_f = \left.\frac{I_2}{I_1}\right|_{V_2=0}$

$$h_r = \left.\frac{V_1}{V_2}\right|_{I_1=0}$$ (بدون واحدة) كسب الجهد العكسي مع فتح i_1 .

$$Y_{out} = h_O = \left.\frac{i_2}{V_2}\right|_{I_1=0}$$ (Simens Or mhos) ناقلية الخرج مع فتح i_1 .

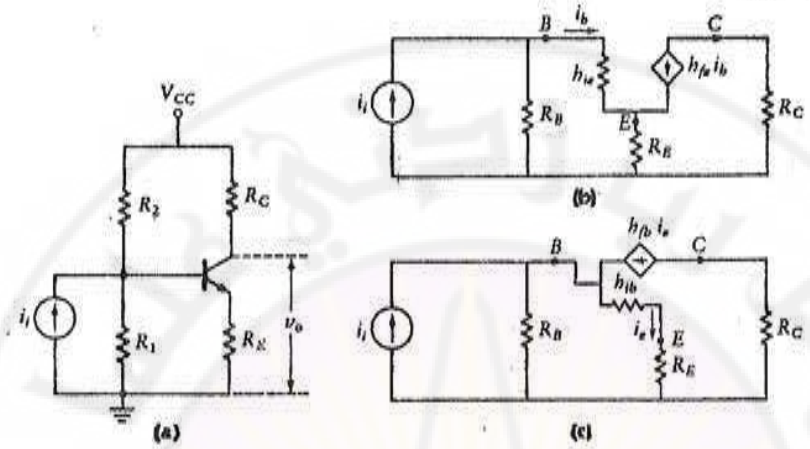
بالرغم من أنّ هذه المعاملات هي مثالياً ثابتة بالنسبة لنقطة عمل محدّدة ، فإنّ قيمتها العدديّة تعتمد على نوع تشكيلة الترانزيستور ضمن الدارة . مثلاً ، لو أنّ النهاية (1) في الشكل (8-1) كانت هي القاعدة Base ، والنهاية (2) هي الباعث Emitter ، والنهاية (3) هي المجمّع Collector ، فإنّ الدارة الناتجة تمثّل تشكيلة الباعث المشترك (CE) . بشكلٍ مماثل ، يمكن للترانزيستور أن يوضع بتشكيلة قاعدة مشتركة (CB) لو أنّ النهايات (1,2,3) كانت الباعث ، القاعدة ، المجمّع ، على التوالي . نلاحظ أنّ النهاية (2) هي مشتركة مع النهاية (4) .

من المفيد أن يكون لدينا طريقة للتمييز بين التشكيلات الثلاثة ، أيّ ، (CE,CE,CB) . يضاف عادةً دليل ثانٍ Second Subscript إلى كلّ معامل هايبرد لتمييزه عن مثيلاته في التشكيلات الأخرى . مثلاً ، يرمز لمقاومة دخل الترانزيستور بتشكيلة الباعث المشترك (hie) ، بينما يرمز لنفس المقاومة بتشكيلة (CB) بالرمز (hib) ، ومنه أيضاً بالنسبة لتشكيلة المجمّع المشترك (CC) الرمز (hic) . ترتبط القيم الثلاثة لممانعة دخل الدارة القصيرة مع بعضها بما يلي :

$$hie = \left.\frac{\Delta veb}{\Delta ie}\right|_{VCB=ctt} = \left.\frac{\Delta veb}{-(\beta+1)\Delta ib}\right|_{VCB=ctt} = \frac{hie}{1+\beta}$$

بشكلٍ مماثل ، يمكننا أن نبرهن بشكلٍ تقريبي وبفرض ($I_E \cong I_C$) أنّ (hic ≈ hie) . لذلك يمكننا أن نلخّص كلّ ذلك كما يلي :

$$hie \cong hic = (1+\beta)hib \cong \beta hib \quad \ldots\ldots\ldots\ldots\ldots (1\text{-}48)$$



الشكل (9-1)

يبيّن الشكل (9-1) مكبّراً باعثاً مشتركاً (CE) بدارتين مكافئتين مختلفتين . بما أنّ نموذج المعاملات (h) يحدّد الدليل الثاني للمعامل لتعريف تشكيلة المكبّر ، فإنّ (hib,hie) هما قيم المقاومة التي تعتمد على نقطة العمل للمكبّر وموقع هذه المقاومات داخل الدارة المكافئة . لهذا السبب ، فإنّنا سوف نرى أحياناً رمزاً لمعامل دارة يستخدم في دارة مكافئة مختلفة . مثلاً ، المعامل (hie) يمكنه أن يظهر في دارة المجمّع المشترك (CC) . يمكننا تطبيق نفس المفهوم أيضاً على (hfe) ، والمسمّى في كثير من الأحيان (β) وذلك بغضّ النظر عن كيفيّة وضع الترانزيستور خلال تشكيلة المكبّر .

في كل دارة مكافئة مبيّنة بالشكل قمنا بالتبسيط التالي (عادةً مقبول إلى حدّ كبير) : $h_R = h_O = 0$. نلاحظ أنّ الشكل (9-1b) يستخدم نموذج دارة مكافئة

(CE) ، حيث تمّ استبدال الترانزيستور بالدارة المكافئة المأخوذة من الشكل (8-1) حيث النهاية (1) تعمل كقاعدة ، (2) كباعث ، و (3) كمجمّع . في الشكل (9c-1) تمّ استبدال الترانزيستور بنموذج دارة مكافئة (CB) والذي نجد مقارنة مع الشكل (8-1) أنّ النهاية (1) استخدمت كباعث و (2) كقاعدة و (3) كمجمّع .

بالنسبة لتيّار الإشارة الصغيرة ، فإنّنا نرى أن (hfe) هي عبارة عن نسبة التغيّر في تيّار الخرج (Δi_o) إلى التغيّر في تيّار الدخل (Δi_b) . ولنذكر بأنّ هذه العلاقة هي تحدّ أيضاً على أنها (β) . نتيجة لذلك :

$$hfe = \beta = \left.\frac{\Delta I_C}{\Delta I_b}\right|_{VCE=cn}$$

إنّ القيمة الفعليّة لـــ(β) تابعة لنقطة العمل (I_{CQ}) للترانزيستور . ونرى بأنّه في الجزء المسطّح Flat Portion لمنحني (i_C, V_{CE}) عند (i_B)ثابتة ، بأنّه يوجد تغيّر بسيط في (β) . عندما يقترب الترانزيستور من الإشباع ، تبدأ (β) بالتناقص . عندما يقترب الترانزيستور ، من جهة أخرى ، من حالة القطع ، فإنّ (β) تقترب من الصفر . عادةً فإنّ صانعي أنصاف النواقل يبيّنان في أوراقهم الفنية منحني (hfe) كتابع لـــ(i_C) .

عادةً تكون سماحيّة الخرج (Admittance) (hoe) ، للترانزيستور صغيرة . لذلك فإنّ مقاومة الخرج (r_o) تكون كبيرة . كمثال ، لنفحص النشرة الفنية للترانزيستور (2N3903) . من الخواص الديناميكية لهذا الترانزيستور نرى بأنّ سماحيّة الخرج له تتغيّر من ($3 \rightarrow 40\mu S$) ، وذلك عندما تتغيّر (I_C) من ($0.2 \rightarrow 15mA$) . هذا يعني أنّ مقاومة الخرج تتغيّر من ($25 \rightarrow 333k\Omega$) . كمثال على قيمة نموذجية Typical ، فإنّه عندما يكون (I_{CQ}) مساوياً (1 mA) ، فإنّ مقاومة الخرج للترانزيستور تساوي تقريباً (167 K) . بوجود حمل نموذجي ($R_L = 4k\Omega$) ، فإنّ التركيبة التفرّعية

(r_O) مع (R_L) هي نفسها تقريباً ($4k\Omega$) ، حيث أنّ (167 K) هي أكبر بكثير من الـــ($4k\Omega$) ، وبالتالي يمكن افتراض أنّ (r_O) عبارة عن دارة مفتوحة . من ناحية أخرى ، فإنّ كسب الجهد العكسي للشبكة (hre) هو أيضاً صغير ويهمل عادةً في الدارة المكافئة للترانزيستور .

1-8)مقاومة الدخل للدارة القصيرة :

Short-Circuit Input Resistance :

سنحاول في هذه الفقرة إيجاد معادلات (hie,hib) والتي تبيّن اعتماد هذه المعاملات على موقع نقطة العمل .

لنبدأ بمعادلة خصائص العمل لوصلة الباعث_قاعدة للترانزيستور والتي تمّ دراستها سابقاً ، وذلك بفرض أن $\eta = 1$:

$$i_B = I_O[\exp(\frac{V_{BE}}{V_T}) - 1]$$

باشتقاق هذه المعادلة بالنسبة لـــ(V_{BE}) نجد :

$$\frac{di_B}{dV_{BE}} = \frac{I_O}{V_T}\exp(\frac{V_{BE}}{V_T})$$

في منطقة الانحياز الأمامي ، فإنّ (i_B) تعطى بشكلٍ تقريبي كما يلي :

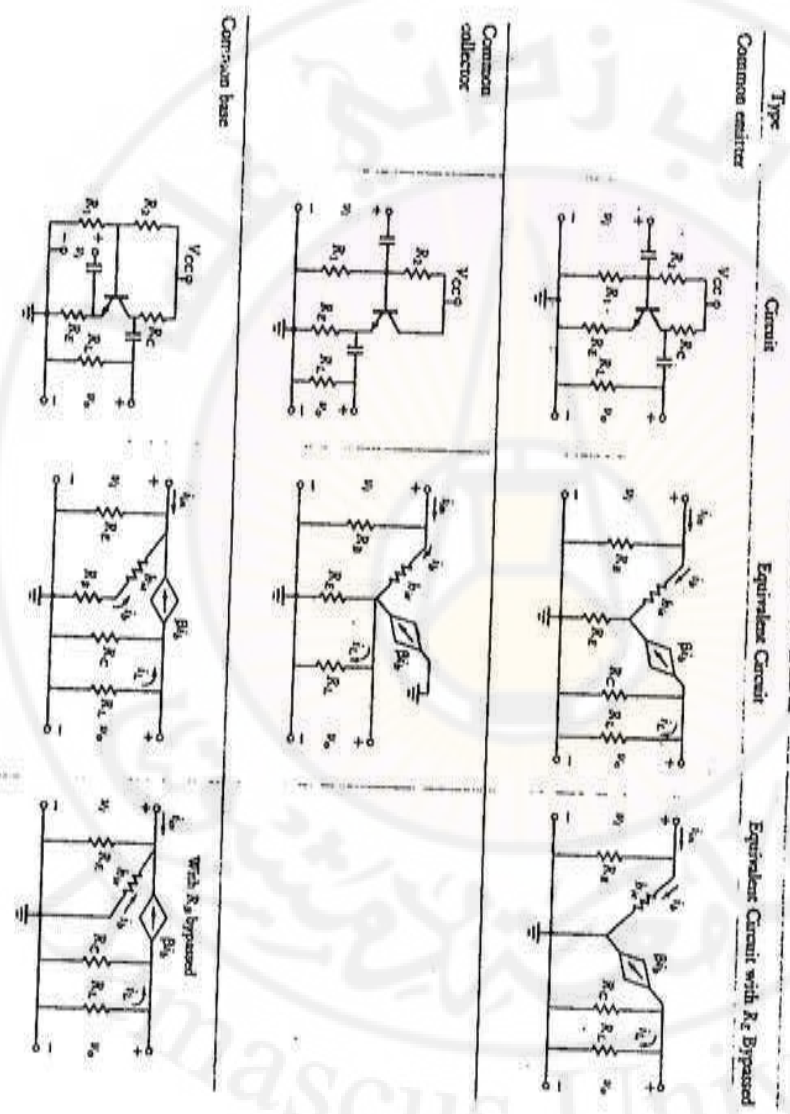
$$i_B = I_O \exp(\frac{V_{BE}}{V_T})$$

ومنه :

$$\frac{di_B}{dV_{BE}} = \frac{i_B}{V_T}$$

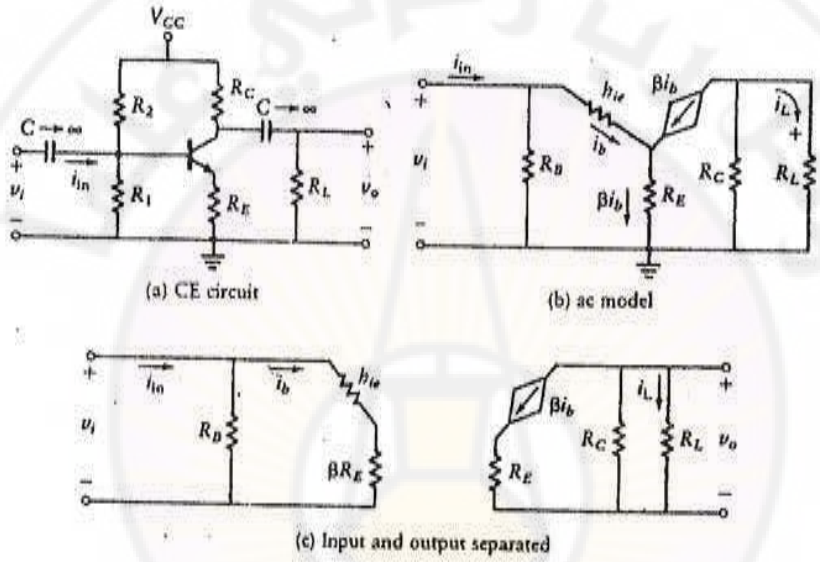
لكن من تعريف (hie) السابق ، نجد أنّ :

جدول (2-1) – الدارات المكافئة لتشكيلات المكبّر المختلفة



1-9-1) مقاومة الدخل ، R_{in} :

Input Resistance ,R_{in} :



الشكل (1-10)

يبيّن الشكل (1-10) تعديلاً لمكبّر الباعث المشترك المبيّن بالشكل (1-8) وذلك بإضافة مكثفة ربط ومقاومة حمل . يبيّن الشكل (1.10a) الدارة الأساسية ، كما يبيّن الشكل (1-10b,c) شكلين للدارة المكافئة . نلاحظ في الدارة المكافئة إهمال معامل كسب الجهد العكسي (hre) وسماحية الخرج (hoe) .

تُستخدم الدارة المكافئة (1-10b) لاشتقاق مقاومة الدخل (Rin) عادةً تكون (β) كبيرة بشكلٍ كافٍ بحيث نقرّب : ($\beta+1$) على أنها تساوي (β) . يساوي التيّار المار في (R_E) لذلك تقريباً (βi_b) . لو تمّ فصل الدارة الآن كما بالشكل (1-10c) ، فإنّ التيّار المار خلال المقاومة الموجودة على التسلسل مع (hie) في حلقة الدخل هي بشكلٍ بسيط (i_b) . لذلك ، لإبقاء الجهد عند نفس القيمة التي كانت عليها في الدارة الأصلية (قبل الفصل) ، فإنّنا يجب أن نغيّر قيمة المقاومة إلى (βR_E) . على هذا الأساس ، توجد مقاومة الدخل بتطبيق قوانين كيرشوف للتيّار والجهد على حلقة الدخل ، ونجد :

$$R_{in} = \frac{V_i}{i_{in}} = R_B // (hie + \beta R_E) = \frac{R_B(hie + \beta R_E)}{R_B + hie + \beta R_E}$$

بتعويض العلاقة : $hie = \beta\, hib$ نحصل على :

$$R_{in} = \frac{R_B(hib + R_E)}{R_B / \beta + hib + R_E} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}51)$$

وهي مقاومة الدخل ، حيث تطلّبت اعتبار : $\beta >> 1$

1-9-2) كسب التيّار ، A_I :

Current Gain , A_I :

يُعرّف كسب التيّار للمكبّر (CE) على أنّه نسبة تيّار الحمل إلى تيّار الدخل ، لذلك نكتب :

$$A_I = \frac{I_L}{i_{in}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}52)$$

حيث نجد هذه التيّارات مبيّنة بالشكل (1-10b) . للحصول على العلاقة الخاصة بكسب التيّار بدلالة معاملات الدارة ، يجب أن نشتقّ علاقات كلا التيّارين . يمكننا استخدام قاعدة تقسيم التيّار Current Division في دارة القاعدة لربط تيّار الدخل مع

تيّار القاعدة ، وذلك كما يلي :

$$i_b = \frac{R_\beta . i_{in}}{R_B + hie + \beta R_E} \quad \text{..... (1-53a)}$$

بتطبيق هذه القاعدة على دارة الخرج نحصل على علاقة تيّار الحمل :

$$i_L = \frac{-R_C . \beta i_b}{R_L + R_C} \quad \text{..... (1-53b)}$$

نتجت إشارة السالب بسبب كون اتجاه التيّار (βi_b) معاكساً لتيّار الحمل (i_L) . بتركيب العلاقتين (1-53a,b) لإيجاد كسب التيّار نحصل على :

$$A_i = \frac{i_L}{i_{in}} = - - \frac{R_B R_C}{(R_B / \beta + hib + R_E)(R_C + R_L)} \quad \text{..... (1-54)}$$

1-9-3) كسب الجهد ، Av :

Voltage Gain , Av :

يُعرّف كسب الجهد بأنه نسبة جهد الخرج إلى جهد الدخل . لذلك نجد :

$$A_V = \frac{V_O}{V_i} \quad \text{..... (1-55)}$$

حيث يبيّن الشكل (1-10b) هذه الجهود . في الواقع يمكن اشتقاق علاقة تدعى بمعادلة الكسب_ممانعة Gain Impedance Formula لأيّ نظام تكبير والتي يمكن أن تساعدنا في حلّ دارات المكبّر المختلفة . نوجد هذه العلاقة كما يلي :

$$V_i = i_{in} . R_{in} \qquad V_O = i_L R_L$$

ومنه :

$$A_V = \frac{V_O}{V_i} = \frac{i_L . R_L}{i_{in} . R_{in}} = A_i \frac{R_L}{R_{in}} \quad \text{..... (1-56)}$$

حيث يمكن تطبيق هذه العلاقة على أيّ نظام تكبير بغض النظر عن نوعه . لذلك وبتطبيق معادلة الكسب_ممانعة (1-56) ، لإيجاد كسب الجهد لمكبّر الباعث

المشترك للدارة المبيّنة بالشكل (1-10) وبتعويض كلاً من (A_i) و (R_{in}) المستنتجة في المعادلتين (1-51,54) نجد :

$$A_V = \frac{-R_B R_C R_L}{(R_B/\beta + hib + R_E)(R_C + R_L)} = \frac{R_B/\beta + hib + R_E}{R_B(hib + R_E)} \quad \ldots\ldots (1\text{-}57)$$

باختصار المعادلة نجد :

$$A_V = \frac{-R_l // R_C}{hib + R_E} = \frac{-\beta(R_L // R_C)}{hie + \beta R_E} \quad \ldots\ldots (1\text{-}58)$$

هذه هي العلاقة العامّة لكسب الجهد لمكبّر الباعث المشترك . سنقوم الآن بفحص حالتين خاصتين .

1- لو تمّ ربط مكثفة تمرير كبيرة على التوازي مع (R_E) ، فإن (R_E) تنعدم من الناحية المتناوبة ، وتصبح علاقة كسب الجهد كما يلي :

$$A_V = \frac{-R_L // R_C}{hib} \quad \ldots\ldots (1\text{-}59)$$

2- بفرض أنّ : $hib << R_E$ وهذا هو الواقع في معظم التطبيقات ، وكانت (R_E) غير مربوطة على التوازي بمكثفة تمرير ، فإنّ كسب الجهد يمكن أن يكتب كما يلي :

$$A_V = -\frac{R_L // R_C}{R_E} \quad \ldots\ldots (1\text{-}60)$$

هذه المعادلات لمكبّر الباعث المشترك تمّ تلخيصها في الجدول (1-1) .

1-9-4)مقاومة الخرج ، R_O :

Output Resistance , R_O :

في الدارة المكافئة للترانزيستور المبيّن بالشكل (1-8) ، تحتوي دارة الخرج على مولّد تيّار مثالي على التوازي مع مقاومة قيمتها : $r_o = \frac{1}{hoe}$. يقدّم منبع التيّار المثالي ممانعة لا نهائية حيث أننا نقيس مقاومة الخرج بحالة الدخل دارة مفتوحة ($i_b = 0$) .

نتيجة لذلك فإنّ مقاومة الخرج لترانزيستور تشكيلة (CE) تساوي :

$$r_o = \frac{V_2}{i_2} = \frac{1}{hoe}$$

بما أنّ المعامل (hoe) عادةً صغيراً بشكلٍ كافٍ لإهماله في الحسابات ، لذلك فإنّ مقاومة الخرج للترانزيستور تقترب من اللانهاية . نتيجة لذلك فإنّ مقاومة الخرج للدارة المبيّن بالشكل (10-1) تساوي إلى :

$$R_O = R_C \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}61)$$

وهنا انطلقنا في حساب مقاومة الخرج أن لا نأخذ مقاومة الحمل بعين الاعتبار.

مسألة (1-1) محلولة (مسألة تصميم) :

صُمّم مكبّر (CE) المبيّن بالشكل (11-1) ، الذي يغذّي مقاومة حمل ($2k\Omega$) باستخدام ترانزيستور سيليكوني (PNP) له : $\beta = 200$, $V_{BE} = -0.7v$. بفرض أنّ ربح الجهد للمكبّر $A_V = -10$ ، ووحدة التغذية المطبّقة $V_{CC} = -24V$ ، حدّد قيم كلّ العناصر في الدارة واحسب (A_i, R_{in}, I_{CQ}) ومن ثمّ حساب تأرجح جهد الخرج المتناظر الأعظمي غير المشوّه في حال القيم التالية لـ R_L :

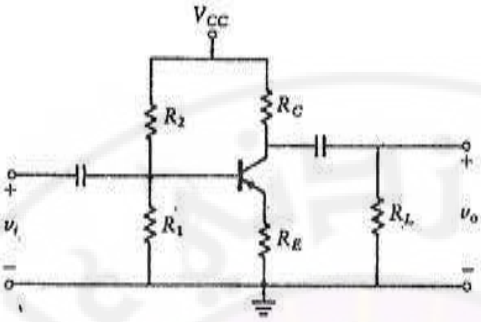
a) $R_C = R_L$.

b) $R_C = 0.1\ R_L$.

c) $R_C = 10\ R_L$.

الحـــــــــلّ :

a) سوف نستخدم المعادلات المختلفة التي وردت في هذا الفصل لهذه الحسابات. فمن معادلة ربح الجهد (58-1) نجد :



الشكل (11-1)

$$A_V = -10 = -\frac{R_L // R_C}{hib + R_E} = \frac{-2k // 2k}{hib + R_E}$$

ومنه :

$$R'_E = hib + R_E = \frac{1000}{10} = 100$$

يمكن حساب (I_{CQ}) من حلقة المجمّع_باعث باستخدام المعادلة المعروفة من السنة الثانية لتأرجح الخرج الأعظمي :

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}}$$

بفرض أنّ : $R_E \approx R'_E = 100\Omega$ وأنّ :

$$R_{ac} = R_L // R_C + R_E = 2k // 2k + 0.1k = 1.1k$$

$$R_{dc} = R_C + R_E = 2k + 0.1k = 2.1k$$

فإننا نجد :

$$I_{CQ} = \frac{-24}{2.1+1.1} = -7.5mA$$

الآن باستخدام معادلة شوكلي نجد :

$$hib = \frac{26mv}{7.5mA} \cong 3.5\Omega$$

وبالتالي نجد أنّ هذه القيمة صغيرة بشكلٍ كافٍ لإهمالها بالنسبة لحساب (R_E) بالمقارنة مع (R'_E) .

بمعرفتنا لـ(R_E, β) ، وباستخدام المعادلة التصميميّة لاستقرار (β) من السنة الثانية نجد :

$$R_B = 0.1\beta R_E = 0.1 \times 200 \times 100 = 2k\Omega$$

ومنه نجد :

$$V_{BB} = V_{BE} + I_{CQ}(\frac{R_B}{\beta} + R_E)$$

$$= -0.7 - 7.5(\frac{2}{200} + 0.1) = -1.52v$$

$$R_1 = \frac{R_B}{1 - V_{BB}/V_{cc}} = \frac{2k}{1 - \frac{1.52}{24}} = 2.14k$$

$$R_2 = \frac{R_B V_{CL}}{V_{BB}} = \frac{2k \times 24}{1.52} = 31.6k$$

يساوي تأرجح الخرج المتناظر الأعظمي من القمّة للقمّة ما يلي :

$$V_O(P-P) = 2I_{CQ}(R_L // R_C) = 2 \times 7.5 \times 1 = 15v$$

وهي الحالة المثالية :

لدينا الآن كلّ المعاملات الضرورية لحساب كلٍّ من كسب التيّار ومقاومة الدخل ، حيث نجد :

$$A_I = \frac{R_B R_C}{(R_B/\beta + hib + R_E)(R_C + R_L)}$$

$$= \frac{-2\times 2}{(\frac{2}{200}+0.0035+0.1)(2+2)} = -8.8$$

$$R_{in} = \frac{R_B(hib+R_E)}{R_B/\beta + hib + R_E} = \frac{2(0.0035+0.1)}{\frac{2}{200}+0.0035+0.1} = 1.82k$$

(b $(R_C = 0.1R_L)$

بتكرار نفس الخطوات السابقة نجد :

$R_C = 200\Omega$ $R_1 = 390\Omega$

$I_{CQ} = -7.4mA$ $R_2 = 4.7k$

$hib = 0.45\Omega$ $V_O(P-P) = 20.8v$

$R_B = 360\Omega$ $A_i = -1.64$

$V_{BB} = -1.84v$ $R_{in} = 327\Omega$

(c $(R_C = 10R_L)$

مرّة أخرى بتكرار نفس الخطوات نجد :

$R_C = 20\Omega$ $R_1 = 3.28\Omega$

$I_{CQ} = -1.07mA$ $R_2 = 85.6k$

$hib = 24.2\Omega$ $V_O(P-P) = 3.9v$

$R_B = 3.16\Omega$ $A_i = -14.5$

$V_{BB} = -0.886v$ $R_{in} = 2.91\Omega$

لنقارن نتائج هذا المثال والتي نضعها في الجدول (3-1) بهدف الاختيار الأمثل للمقاومة (R_C) .

جدول (3-1)

Comparison for Three Selections of R_C

	I_{CQ}	A_i	R_{in}	$v_o(p\text{-}p)$
$R_C = R_L$	−7.5 mA	−9.1	1.82 kΩ	15 V
$R_C = 0.1R_L$	−57.4 mA	−1.64	327 Ω	20.8 V
$R_C = 10R_L$	−1.07 mA	−14.5	2.91 kΩ	3.9 V

نلاحظ من الجدول أنه عندما كان $R_C = 0.1\ R_L$ ، فإنّ قيمة (A_I) كانت صغيرة جداً . أيضاً ، فإنّ قيمة (R_{in}) كانت صغيرة جداً بحيث أنّ هذا المكبّر سوف يحمّل بالضرورة أيّ مرحلة سابقة . عندما كانت $R_C = 10\ R_L$ ، فإنّ قيم (R_{in},A_I) كانت معقولة ، لكن مرحلة المكبّر كان لديه جهد خرج يساوي فقط (3.9V) . إنّ اختيّار ($R_C = R_L$) فإنّ قيم (A_i,R_{in}) هي حوالي (5.5) مرّة من القيم المقابلة عندما تكون $R_C = 0.1\ R_L$. أيضاً فإنّ قيمة جهد الخرج هي حوالي (3.8) مرّة مما يكافئها عندما تكون ($R_C = 10\ R_L$) .

من هذه المسألة يتبيّن لنا ، أنه حالة كون : $R_C = R_L$ هي الحالة الأكثر فائدة في التصميم عند اختيّارنا لمكبّر الباعث المشترك . سوف نستخدم هذه المعادلة التصميميّة الجيّدة عند إنجاز تصميم دارة تكبير معيّنة .

مسألة (1-2) محلولة (تصميم) :

صُمّم مكبّر باعث مشترك المبيّنة دارته في الشكل (1-12) بمعرفة أنّ :

$$A_v = -10 \quad , \quad \beta = 200 \quad , \quad R_L = 1k\Omega$$

$$R_1 = \frac{R_B}{1-\frac{V_{BB}}{V_{CC}}} = \frac{930}{1-\frac{1.08}{12}} = 1.02k\Omega$$

$$R_2 = \frac{R_B V_{CC}}{V_{BB}} = \frac{930\times 12}{1.08} = 10.3k\Omega$$

$$R_{in} = \frac{R_B(hib + R_E)}{R_B/\beta + hib + R_E} = \frac{930(50)}{\frac{930}{200}+50} = 851\Omega$$

$$R_O = R_C = 1k\Omega$$

$$V_O(P-P) = 2I_{CQ}(R_C // R_L) = 2\times 7.5\times 0.5 = 7.5v$$

تُحسب الاستطاعة المتناوبة المقدّمة إلى الحمل من السنة الثانية بواسطة العلاقة التالية :

$$P_L = \frac{1}{2}(I_{CQ}\frac{R_C}{R_C+R_L})^2 R_L$$

$$= \frac{(I_{CQ})^2.R_L}{8} = \frac{(7.5ma)^2\times 1k}{8}) = 7mW$$

يبيّن الشكل (13-1) خطوط الحمل المستمرّة والمتناوبة لهذه الدارة ، حيث يتمّ حساب كلاً من (I'_C, V'_{CC}) بالطريقة المعروفة سابقاً ، وتثبّت نقطة العمل على الشكل. فمثلاً لحساب I'_C نعلم المعادلة التالية :

$$I'_C = 2I_{CQ} = 2\times 7.5 = 15mA$$

وهي الحالة المثالية وعندما تكون نقطة العمل في منتصف خط الحمل المتناوب يمكن باستخدام برنامج (Pspice) لمحاكاة الدارات الإلكترونية التحقّق من نتائج هذا التصميم . إنّ برنامج (Pspice) مثله مثل معظم برامج المحاكاة Simulation يقدّم على الأقلّ ثلاثة أشكال من التحليل للدارات الإلكترونية . بالإضافة إلى خصائص أخرى أكثر خصوصية . النوع الأوّل هو التحليل المستمرّ dc Analysis ، حيث يزوّدنا بمنحني لعلاقة جهد الخرج مع جهد الدخل تحت الشروط المستمرّة . باختيار معيّن

للدخل والخرج ، يمكن أن يستخدم هذا التحليل لفحص الشروط الساكنة للعمل .
النوع الثاني هو التحليل العابر Transient analysis ، حيث يزوّدنا بمنحني زمني لأيّ معامل نرغب بمعرفته . بعد تنفيذ التحليل العابر ، يمكن للبرنامج أن يُظهر لنا القيم النهائية Final لكلّ جهود عقد الدارة . يمكن بسهولة أن نفحص ذلك عن طريق نقطة العمل الساكنة . بالنسبة للدارة المدروسة مسألة (2-1) ، فإنّ نتيجة المحاكاة تُظهر لنا أنّ جهد القاعدة هو (-1.5V) وجهد المجمّع هو (-5.3V) ، وجهد الباعث هو (-0.13V) وبالتالي فإنّ الجهود الساكنة الأساسيّة هي :

$$V_{BEQ} = -0.74$$
$$V_{CEQ} = -4.99$$

مقارنةً مع تلك المحسوبة في المسألة (-0.7V) و (-4.155V) لكل من (V_{BEQ}) و (V_{CEQ}) . إنّ الانزياح في القيمة هو ناتج عن نوع الترانزيستور المستخدم في المحاكاة (أيّ تغيّر في β و V_{BE} حسب نقطة العمل) ، والتسامح في قيم المقاومات المفروضة على البرنامج .

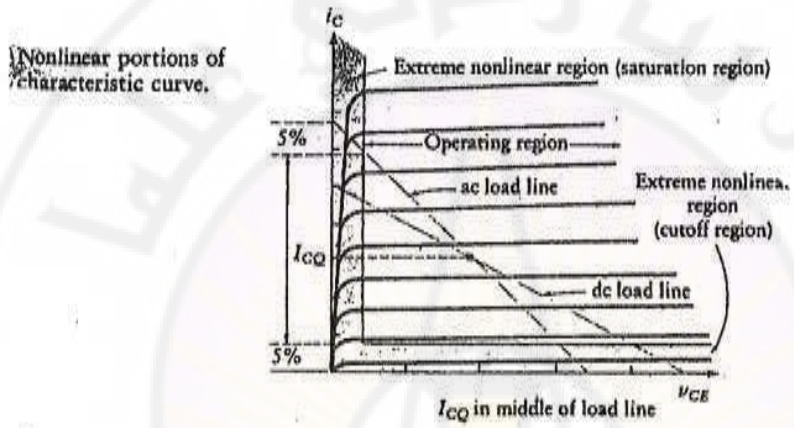
يمكننا في برنامج (Pspice) أن نوجد الكسب بطريقتين . يمكن أن نستخدم منبع دخل لإدخال موجة جيبية ومن ثمّ رسم موجة الخرج . نتيجة لذلك يمكننا مقارنة مطالات موجات الخرج والدخل . الطريقة الثانية ، وهي الأسهل هو استخدام التحليل المتناوب ac Analysis . هذه الطريقة تؤدّي إلى رسم كسب الخرج كتابع للتردّد بالإضافة إلى رسم خصائص أخرى مثل الطور Phase . إذا قمنا بهذا التحليل بالنسبة للمسألة (2-1) فإن نتيجة المحاكاة ستعطينا كسباً مساوياً إلى (19.899 db) . ونحن نعلم أنّ كسب الجهد لهذه الدارة هو :

$$A_V(db) = 20\ \log 10 = 20db$$

وبالتالي نكون قد تحقّقنا من صحة حلّ المسألة عن طريق الحاسوب .

1-10)اللاخطية للترانزيستورات ثنائية القطبيّة :

Nonlinearities Of Bipolar Junction Transistors :



الشكل (1-14)

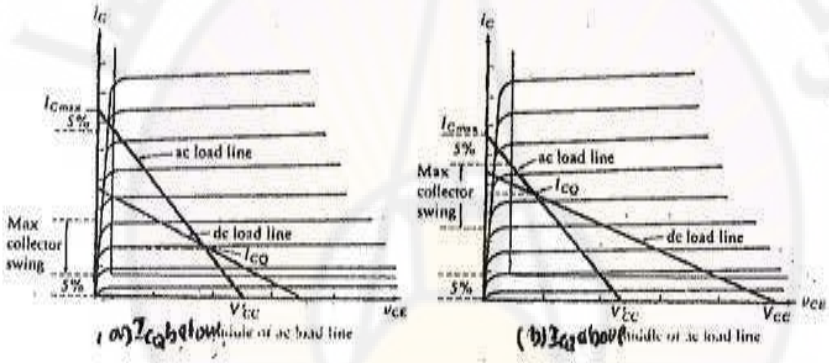
في مقرّر أسس الهندسة الإلكترونية في السنة الثانية افترضنا حالة مثالية وهي عدم وجود مناطق القطع والإشباع المبيّنة بالشكل (1-14) . في الواقع فإنّ وجود الإشارة قرب هذه المناطق يسبّب تشويهاً لإشارة الخرج . لذلك يجب تجنّب هذه المناطق عند تشغيل المكبّر . إنّ مهندسي التصميم Designers غالباً ما يقرّرون ابتعاداً بمقدار (5%) عن مناطق القطع والإشباع بالنسبة لمنحني الخواص . نلاحظ أنّ الحجم الفعلي للمنطقة غير الخطية تابع للتيّار ، بحيث أنّ الـ5% تخدم بشكلٍ بسيط كقاعدة في عملية التصميم .

باستخدام هذا التصميم وافتراض أن (I_{CQ}) تقع في مركز خط الحمل (ac) كما

هو مبيّن بالشكل (1-14) ، فإنّ جهد الخرج غير المشوّه من القمّة للقمّة يعطى بالمعادلة التالية (1-65) المستنتجة كما يلي :

بفرض أنّ : $i_C(t) = I_{cm} \sin \omega t$ ..... (1-62)

$I_{cm} = (I_{CQ} - 0.05 I'_C)$ ..... (1-63)



الشكل (1-15)

ولكن : $I'_C = 2I_{CQ}$ بسبب أنّ نقطة العمل في منتصف الحمل (ac) ، إذاً :

$$I_{cm} = I_{CQ} - 0.05 \times 2 \times I_{CQ} = 0.9 I_{CQ}$$

ومنه :

$V_O(P-P) = 2I_{cm}(R_C // R_L)$ ..... (1-64)

$V_O(P-P) = 1.8 I_{CQ}(R_C // R_L)$ ..... (1-65)

لنفرض الآن أنّ نقطة العمل (I_{CQ}) لا تقع في منتصف خط الحمل (ac) .

فبالنسبة للحالة التي تكون فيها (I_{CQ}) أسفل مركز خط الحمل (ac) كما بالشكل (1-15a) فإنّنا نجد :

$$I_{cm} = I_{CQ} - 0.05I'_C$$

حيث : $I'_C = \frac{V'_{CC}}{R_{AC}}$

ومنه :

$$V_O(P-P) = 2I_{cm}(R_L // R_C)$$
$$= 2(I_{CQ} - 0.05I'_C(R_L // R_C) \quad \ldots\ldots\ldots\ldots \quad (1\text{-}66)$$

وبالنسبة للحالة التي تكون فيها (I_{CQ}) أعلى مركز خط الحمل (ac) كما بالشكل (1-15b) فإنّنا نجد :

$$I_{cm} = 0.95I'_C - I_{CQ}$$

ومنه :

$$V_O(P-P) = 2I_{cm}(R_L // R_C)$$
$$= 2(0.95I'_C - I_{CQ})(R_L // R_C) \quad \ldots\ldots\ldots\ldots \quad (1\text{-}67)$$

1-11) معاملات مكبّر المجمّع المشترك أو مكبّر التابع الباعثي :

Parameters For CC(EF) Amplifier :

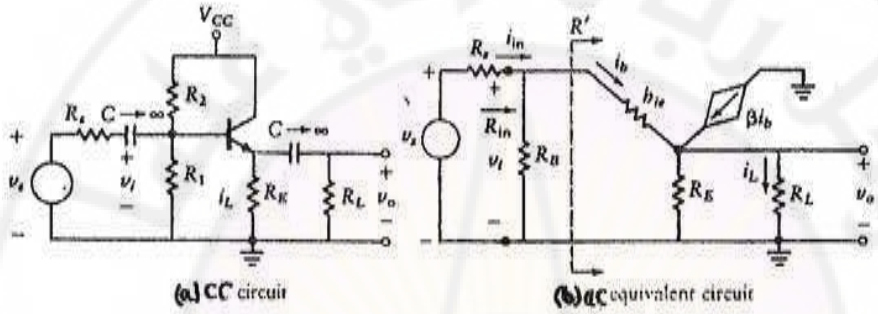
1-11-1) مقاومة الدخل ، R_{in} :

Input Resistance , R_{in} :

يبيّن الشكل (1-16) دارة مكبّر تابع باعثي حيث تعتبر المكثّفات (C) دارة مقصورة في التردّدات المتوسطة Midrange Frequency . لنقم بحساب مقاومة الدخل كما يلي :

$$R' = \frac{V_i}{i_b}$$

$$V_i = i_b hie + (1+\beta) i_b (R_E // R_L)$$



الشكل (1-16)

سنعتبر بشكلٍ جيّد ومقبول أنّ $\beta >> 1$ لذا نكتب :

$$R' = hie + \beta (R_E // R_L)$$

ومنه :

$$R_{in} = R_B // R' = R_B // [hie + \beta (R_E // R_L)]$$

بوضع : $hie = \beta hib$ نجد :

$$R_{in} = \frac{R_B [hib + (R_E // R_L)]}{R_B / \beta + hib + (R_E // R_L)} \quad \ldots\ldots\ldots\ldots\ldots\ldots (1\text{-}68)$$

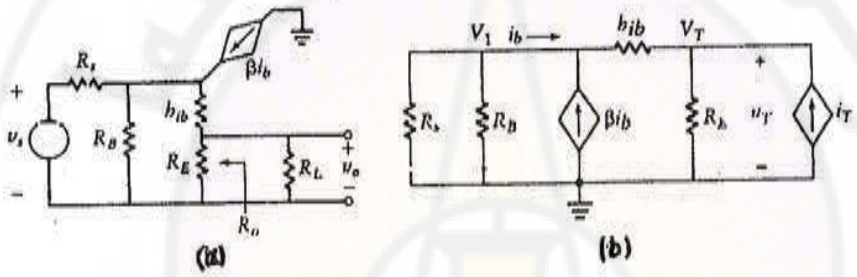
عادةً فإنّ : $hib << R_E \| R_L$ لذلك نكتب بشكلٍ تقريبي :

بحل دارة الشكل (1-17b) نجد :

$$i_b = \frac{-V_1}{R_S // R_B} \quad \text{.....} \quad \text{(a)}$$

$$V_1 - V_T = (1+\beta) i_b hib \quad \text{.....} \quad \text{(b)}$$

$$\frac{V_T - V_1}{hib} + \frac{V_T}{R_E} = i_T \quad \text{.....} \quad \text{(c)}$$



الشكل (1-17)

بحل المعادلات الثلاثة (a,b,c) نجد :

$$R_O = \frac{V_T}{i_T}$$

$$= (hib + \frac{R_S // R_B}{\beta}) // R_E \quad \text{.....} \quad (1\text{-}76)$$

كان من الممكن الحصول على المعادلة (1-76) بشكلٍ مباشر بدون تحليل تيّارات وجهود ، وذلك بالنظر إلى الدارة شكل (1-16b) .

نلاحظ أنّ مقاومة الخرج تعتمد على معاملات الدخل (R_S, R_B) ، وهذا

مخالف نتيجة مكبّر الباعث المشترك حيث تعتمد (R_O) فقط على (R_C) ولا تعتمد على معاملات الدخل .

مسألة (3-1) محلولة (تصميم) :

صمّم مرحلة مكبّر تابع باعثي وحيدة بترانزيستور (npn) حسب الشكل (1-16a) ، حسب المعطيات التالية : $\beta = 60, V_{BE} = 0.7v, R_i = 1k\Omega, V_{CC} = 12v$. حدّد قيم عناصر الدارة لهذه المرحلة للحصول على : Ai = 100 عند حمل مقاومته (100Ω) .

الحـــــــــلّ :

نلاحظ أنه للحصول على (R_1, R_2, R_E) المجاهيل الثلاثة ، فليس لدينا إلاّ معادلتان تأتيان من كسب التيّار (A_i) وموقع النقطة (Q) . لذلك حتى يمكن حلّ المشكلة يجب اللّجوء إلى معادلة ثالثة تصميميّة ولتكن هي اختيّار : $R_E = R_L = 100\Omega$. ومنه نحسب ما يلي :

$$R_{ac} = R_L // R_E = 100 // 100 = 50\Omega$$
$$R_{dc} = R_E = 100\Omega$$

هنا أيضاً نلجأ إلى نفس طريقة الخطوة خطوة التي تمّ شرحها عند دراسة مقرّر أسس الهندسة الإلكترونية في السنة الثانية . لنختار نقطة العمل بحيث تقع في منتصف خط الحمل (ac) لتأرجح أعظمي :

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}} = \frac{12}{100 + 50} = 80mA$$
$$V_{CEQ} = I_{CQ} R_{ac} = 80 \times 0.05 = 4v$$

من معرفة (I_{CQ}) نحسب (hib) :

$$hib = \frac{26mv}{|I_{CQ}|} = \frac{26}{80} = 0.33\Omega$$

يمكننا هنا إهمال (hib) بالمقارنة مع ($R_E // R_L$) بسبب صغرها ، ومنه بالرجوع إلى معادلة كسب التيّار (1-72) نجد :

$$A_i = \frac{R_B}{R_B/\beta + (R_E // R_L)} \frac{R_E}{R_E + R_L}$$

$$10 = \frac{R_B}{\frac{R_B}{60} + 50} \frac{1}{2}$$

ومنه نجد :

$$R_B = 1.5k\Omega$$

من علاقة (V_{BB}) مع (R_B) نجد :

$$V_{BB} = V_{BE} + I_{CQ}(\frac{R_B}{\beta} + R_E)$$

$$= 0.7 + 80(\frac{1.5}{60} + 0.1) = 10.7v$$

بعد ذلك نحسب كلاً من (R_2, R_1) كما يلي :

$$R_1 = \frac{1.5}{1 - \frac{10.7}{12}} = 13.8k\Omega$$

$$R_2 = \frac{1.5 \times 12}{10.7} = 1.68k\Omega$$

يمكننا الآن إجراء حسابات أخرى إذا كانت مطلوبة . فمثلاً يمكن اعتبار أنّ كسب الجهد يساوي الواحد في مكبّر المجمّع المشترك . لحساب مقاومة الدخل وبالرجوع إلى المعادلة (1-69) نجد :

$$R_{in} = R_B // [\beta(R_E // R_L)] = 1.5 // [60 \times 0.05] = 1k\Omega$$

مقاومة الخرج من المعادلة (1-76) تحسب كما يلي :

$$R_O = (hib + \frac{R_S // R_B}{\beta}) // R_E$$

$$= (0.33 + \frac{1000 // 1500}{60}) // 100 = 9.36\Omega$$

يُحسب تأرجح الخرج المتناظر الأعظمي حسب المعادلة (1-65) كما يلي :

$$V_O(p-p) = 1.8 \times |I_{CQ}|(R_E // R_L)$$
$$= 1.8 \times 80 \times 0.05 = 7.2v$$

يمكننا بالإضافة إلى ذلك حساب الاستطاعة المصروفة في مقاومة الحمل :

$$P_L = \frac{1}{2}(0.9 I_{CQ} \frac{100}{100+100})^2 . R_L$$
$$= \frac{1}{2}(0.9 \times 80 \frac{100}{100+100})^2 \times 100 = 64.8mW$$

والاستطاعة المصروفة في الترانزيستور :

$$P_T = I_{CQ} . V_{CEQ} = 80 \times 4 = 320mW$$

1-12) معاملات مكبّر القاعدة المشتركة :

Parameters For CB Amplifier :

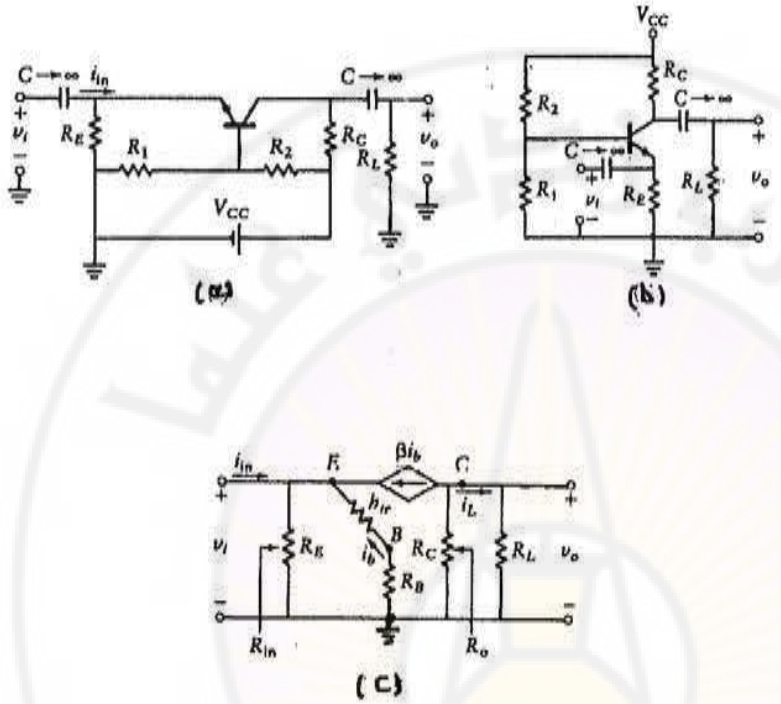
يبيّن الشكل (1-18a) مكبّر قاعدة مشتركة ، حيث أعيد رسمه كما بالشكل (1-18b) ليماثل الشكل التقليدي لمكبّر الباعث المشترك أو المجمّع المشترك .

1-12-1) مقاومة الدخل ، R_{in} :

Input Resistance , R_{in} :

تمّ رسم الدارة المكافئة لمكبّر القاعدة المشتركة كما بالشكل (1-18c) ، حيث استخدم نموذج الهايبرد التابع لدارة (CE) . نلاحظ أنّ (R_B) هي تركيبة تفرّعية لـ (R_1, R_2) . سوف نشتقّ قيمة (R_{in}) بأخذ نسبة جهد إلى تيّار الدخل . التيّار المارّ في المقاومة (R_E) هو عبارة عن $i_{in} + (\beta + 1) i_b$ سوف نعتبر دائماً أنّ : $\beta >> 1$ ، لذا نكتب :

$$V_i = (i_{in} + \beta i_b) R_E$$



الشكل (18-1)

من الدارة المكافئة نجد أنّ :

$$i_b = -\frac{V_i}{hie + R_B}$$

بتعويض هذه المعادلة في معادلة (V_i) الأولى وبالإصلاح نجد :

$$V_i' = R_E\left(i_{in} - \frac{\beta V_i}{hie + R_B}\right)$$

ومنه نجد :

$$R_{in} = \frac{V_i}{i_{in}} = \frac{R_E(hib + R_B/\beta)}{hib + R_B/\beta + R_E} = R_E \,//\, (hib + \frac{R_B}{\beta}) \ldots\ldots\ldots (1\text{-}77)$$

والتي كان يمكن أن نوجدها بالطريقة المباشرة بسهولة أكبر . في الواقع بما أنّ hib و $\frac{R_B}{\beta}$ تكونان عادةً صغيرة بحدود عدّة أوم فإنّ (R_{in}) تكون نتيجة لذلك صغيرة إلى حدّ كبير مما يحدّ من استخدام مكبّر القاعدة المشتركة في معظم التطبيقات .

بفرض أنّ (R_1) كانت مفرّعة بمكثفة تمرير فإنّ (R_B) (والتي هي عبارة عن تركيبة تفرّعية من R_1, R_2) ستساوي الصفر وتؤول مقاومة الدخل إلى :

$$R_{in} = R_E \,//\, hib \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1\text{-}78)$$

1-12-2) كسب التيّار ، A_I :

Current Gain , A_I :

يوجد كسب التيّار للدارة شكل (1-18c) كما يلي :

$$A_I = \frac{i_L}{i_{in}} = \frac{-\beta i_\beta}{i_{in}} \frac{R_C}{R_C + R_L}$$

من الفقرة السابقة (1-12-1) وجدنا أنّ :

$$i_{in} = \frac{-V_i}{hie + R_B} = \frac{-i_{in} R_{in}}{hie + R_B}$$

$$= \frac{-R_E i_{in}}{\beta R_E + hie + R_B}$$

بتعويض هذه المعادلة في معادلة (Ai) بالنسبة لـ(i_b) نجد :

$$A_I = \frac{R_E}{R_E + hib + R_B/\beta} \frac{R_C}{R_C + R_L} \ldots\ldots\ldots\ldots\ldots (1\text{-}79)$$

1-12-3) كسب الجهد ، Av :

Voltage Gain , Av :

سوف نستخدم علاقة الممانعة_كسب لإيجاد معادلة (Av) ، وذلك بتعويض معادلتي (Rin,Ai) المستنتجتان من المعادلتين (1-77,79) :

$$A_V = A_i \frac{R_L}{R_{in}} = \frac{R_C // R_L}{hib + R_B / \beta} \quad \text{.....(1-80)}$$

لو أُضيفت مكثفة تمرير بين القاعدة والأرض فإنّ الحدّ (R_B / β) في المعادلة (1-80) سوف يساوي الصفر ، وتبسّط المعادلة عندئذ إلى :

$$A_V = \frac{R_C // R_L}{hib} \quad \text{..... (1-81)}$$

ونلاحظ أنّ كسب الجهد يزيد بشكلٍ واضح بوجود هذه المكثفة .

1-12-4) مقاومة الخرج ، Ro :

Output Resistance , Ro :

بشكلٍ مشابه لمكبّر الباعث المشترك (CE) ، فإنّ مولّد التيّار المحكوم ، βi_b ، يقدّم مقاومة عالية ، وبذلك نجد :

$$R_O = R_C \quad \text{..... (1-82)}$$

مسألة (1-4) محلولة (تصميم) :

صمّم مكبّر (CB) يستخدم ترانزيستور (npn) مثل المكبّر المبيّن بالشكل (1-18a) مع المعطيات التالية :

$$\beta = 100 \ , \ V_{CC} = 24v \ , \ R_2 = 2k\Omega \ , \ R_E = 400\Omega \ , \ V_{BE} = 0.7v$$

صمّم هذا المكبّر للحصول على كسب جهد مقداره (20) . تحقّق من تصميمك باستخدام محاكاة (Pspice) .

الحـــــــــلّ :

سوف نستخدم المعادلة التصميميّة التالية للمساعدة في التصميم :

$$R_C = R_L = 2k\Omega$$

من المعادلة (80-1) نجد :

$$hib + \frac{R_B}{\beta} = \frac{R_C // R_L}{A_V} = \frac{1000}{20} = 50\Omega$$

$$R_{ac} = R_L // R_C + R_E = 1000 + 400 = 1.4k\Omega$$

$$R_{ac} = R_C + R_E = 2000 + 400 = 2.4k\Omega$$

للحصول على تأرجح أعظمي ، نجد :

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}} = \frac{24}{1.4 + 2.4} = 6.3mA$$

$$hib = \frac{26mv}{6.3mA} = 4.13\Omega$$

لكن وجدنا أنّ :

$$hib = \frac{R_B}{\beta} = 50\Omega$$

إذاً :

$$R_B = 100 \times 50 - 4.13 \times 100 = 4.59k$$

من معادلة (V_{BB}) المعروفة نجد :

$$V_{BB} = V_{BE} + I_{CQ}(\frac{R_B}{\beta} + R_E)$$

$$= 0.7 + 6.3(\frac{4.59}{100} + 0.4) = 3.52v$$

ومنه نجد قيم المقاومات (R_1,R_2) كما يلي :

$$R_1 = \frac{R_B}{1-\frac{V_{BB}}{V_{CC}}} = \frac{4.59k}{1-\frac{3.52}{24}} = 5.38k\Omega$$

$$R_2 = \frac{R_B V_{CC}}{V_{BB}} = \frac{4.59\times 24}{3.52} = 31.3k\Omega$$

إذا أردنا أن نحسب جهد الخرج غير المشوّه الأعظمي نجد :

$$V_O(p-p) = 1.8\left|I_{CQ}\right|(R_C \,//\, R_L)$$
$$= 1.8\times 6.3(2\,//\,2) = 11.4v$$

إذا حاولنا الآن أن نستخدم التصميم في برنامج الحاسوب (Pspice) ، فيجب أولاً أن ندخل ملف الدارة الناتجة لدينا،ونختار الترانزيستور الملائم من مكتبة البرنامج . لنفرض أننا أخذنا الترانزيستور (2N2369) الذي له كسب تيّار اسمي ($\beta = 100$) ، وجهد (V_{BE}) اسمي يساوي (0.75V) . نضع قيمة مكثفات الربط على قيم عالية جداً مثلاً ($1000\mu f$) ، لمنعها من التأثير على الحسابات . إنّ التحليل (ac) وتنفيذه على هذه الدارة سوف يُعطينا كسب جهد مقداره (26.7dB) ، بينما نجد أنّ كسب الجهد المصمّم على أساسه المسألة هو ($20 \rightarrow 26dB$) . إذاً نجد أنّ تصميمنا مقبول إلى حدّ كبير ، والفرق البسيط الحاصل سببه هو عدم الاختيّار الدقيق والنهائي لمعاملات الترانزيستور المختار في برنامج (Pspice) .

مسألة (5-1) محلولة (تحليل) :

في الدارة الشكل (18b-1) لدينا المعطيات التالية :

$$V_{CC} = 20v\ ,\ \beta = 200\ ,\ V_{BE} = 0.7v\ ,\ R_E = 400\Omega\ ,\ R_1 = 2k\Omega$$
$$R_2 = 80k\Omega\ ,\ R_C = R_L = 5k\Omega$$

حدّد كلاً مما يلي : كسب الجهد ، كسب التيّار ، ممانعة الدخل ، وتأرجح الخرج المتناظر الأعظمي غير المشوّه .

الحـــــــــلّ :

$$R_B = R_1 // R_2 = 4.7k\Omega$$

$$V_{BB} = \frac{V_{CC} R_1}{R_1 + R_2} = \frac{20 \times 5}{80 + 5} = 1.18v$$

من معادلة (I_{CQ}) المأخوذة في أسس الهندسة الإلكترونية نجد :

$$I_{CQ} = \frac{V_{BB} - V_{BE}}{R_E + \frac{R_B}{\beta}} = \frac{1.18 - 0.7}{0.2 + \frac{4.7}{200}} = 2.13mA$$

من معادلة شوكلي نجد :

$$hib = \frac{26mv}{|I_{CQ}|} = \frac{26}{2.13} = 12.2\Omega$$

لنحسب الآن كسب التيّار وكسب الجهد حسب العلاقات التي وجدت في الفقرة السابقة :

$$A_i = \frac{R_E}{R_E + hib} \frac{R_C}{R_C + R_L}$$

$$= \frac{200}{200 + 12.2} \frac{1}{2} = 0.47$$

$$A_V = \frac{R_L // R_C}{hib} = \frac{2.5k}{12.2\Omega} = 205$$

$$R_{in} = R_E // hib = 200 // 12.2 = 11.5\Omega$$

لحساب تأرجح جهد الخرج الأعظمي ، يجب حساب مقاومات خطوط الحمل المستمرّة والمتناوبة ومن ثمّ التيّار الأعظمي (I'_C) ، لمعرفة أين تقع نقطة العمل (Q)

$$R_{dc} = R_C + R_E = 5k + 0.2k = 5.2k$$

$$R_{ac} = R_C // R_L + R_E = 2.5k + 0.2k = 2.7k$$

$$V_{CEQ} = V_{CC} - R_{dc} I_{CQ} = 20 - 5.2 \times 2.13 = 8.9v$$

$$V'_{CC} = V_{CEQ} + I_{CQ} R_{ac} = 8.9 + 2.13 \times 2.7 = 14.7v$$

$$I'_C = \frac{V'_{CC}}{R_{ac}} = \frac{14.7}{2.7} = 5.4mA$$

$$I'_{C/2} = \frac{5.4}{2} = 2.7mA$$

$$I_{CQ} < I'_{C/2}$$

إذاً نقطة العمل تقع أسفل مركز خط الحمل المتناوب ومنه تطبيق العلاقة (1-66) نجد :

$$V_o(p-p) = 2(I_{CQ} - 0.05I'_C)(R_C // R_L)$$
$$= 2(2.13 - 0.05 \times 5.4)(2.5k) = 9.3v$$

1-13)تطبيقات المكبّر الترانزيستوري ثنائي القطبية :

Transistor Amplifier Applications :

سوف نلخّص في هذه الفقرة نتائج الفقرات السابقة واقتراح تطبيقات للتشكيلات الثلاثة للمكبّر على أساس خصائصها الناتجة عن المعادلات .

نلاحظ أولاً أنّ لمكبّر الـ(CE) كسب جهد وكسب تيّار كبيران نسبياً بممانعات دخل وخرج متوسطة Moderate . من المعروف أنّ ممانعة الدخل العالية مرغوبة في المكبّرات ، رغم أنّها تسبّب بعض المشاكل . كلّما كانت ممانعة الخرج أعلى كلّما كان الحصول على تيّار مسحوب من المكبّر أقلّ بدون هبوط واضح بجهد الخرج نتيجة لذلك فإنّ مكبّر الباعث المشترك(CE) يستخدم في الغالب لتكبير الجهد . يمكن لهذا المكبّر أن يقدّم تأرجح جهد خرج عالٍ . عادةً في أنظمة التكبير متعدّدة المراحل Multistage Systems، فإنّ خرج المكبّر يصبح دخلاً للمرحلة التالية للنظام .

بالنسبة لمكبّر الـ(CC) ، فإنّه يقدّم كسب تيّار عالٍ مع ممانعة خرج منخفضة . لهذا المكبّر ممانعة دخل عالية وكسب جهد قريب من الواحد. نلاحظ وبشكلٍ واضح، أنّ هذا المكبّر لا يُستخدم لتكبير الجهد . إنّ ممانعة الخرج المنخفضة للمكبّر تجعله دارة مفيدة لقيادة Driving أو تغذية وسائل ذات تيّار عالٍ High-Current Devices.

يمكن لهذا المكبّر أن يُستخدم كدارة عزل (أو توافق ممانعات) Buffer بين مكبّر (CE) وحمل يسحب تيّاراً كبيراً . إنّ مكبّر المجمّع المشترك (CC) هذا غالباً ما يستخدم كمكبّر استطاعة وفي تطبيقات توافق الممانعات Impedance Matching . يتواجد هذا المكبّر عادةً في مرحلة الخرج النهائية لنظام تكبير إشارة ، وذلك بسبب صفة ممانعة الخرج المنخفضة له وتزويده الحمل بالاستطاعة اللازمة .

لمكبّر القاعدة المشتركة(CB) ممانعة دخل منخفضة مع ممانعة خرج عالية نسبياً . تُعتبر هذه الخصائص غير مرغوبة عموماً لتكبير الإشارة . من ناحية أخرى لو تمّ ربط مكثفة تمرير مع القاعدة ، عند ذلك يقدّم هذا المكبّر كسب جهد عالٍ ، لكن كسب التيّار يكون أقلّ من الواحد . حتى بدون وجود مكثفة التمرير ، فإنّ كسب الجهد لمكبّر الـــ(CB) أكبر منه في مكبّر الباعث المشترك (CE) .لذلك ، لو أنّ المنبع الذي يسوق أو يغذّي هذا المكبّر ذي مقاومة منخفضة بشكلٍ كافٍ ، ولا يسحب الحمل إلا تيّار بسيط ، فإنّ مكبّر الـــ(CB) يمكن أن يستخدم عندها لتكبير الجهد . مزية أخرى لهذا المكبّر هو أنّ مكثفة ميلّر (والتي سوف نراها في فصل لاحق) تكون صغيرة فيه مما يجعل عرض المجال الترددي له أكبر من التشكيلات السابقة .

14-1)مفرّق الطور :

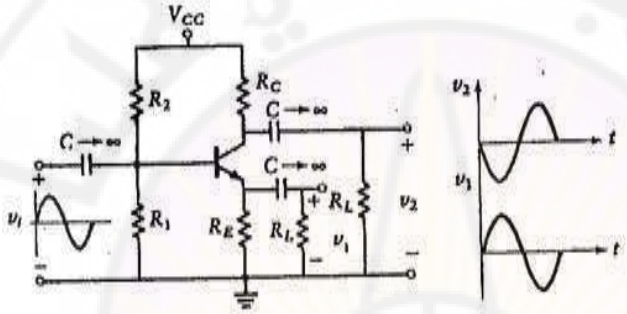
Phase Splitter :

نستخدم عادةً ما يسمّى بمفرّق الطور Phase Splitter عندما نرغب بإشارتين متعاكستين بالقطبية . يبيّن الشكل (19-1) مثل هذه الدارة . نلاحظ أن هذا المكبّر هو بنفس الوقت مكبّر (CE) ومكبّر (CC) . نختار عادةً في هذه الدارة العناصر بحيث : $R_C = R_E = R_L$ بحيث يكون جهد الخرج عند نهاية المجمّع يساوي تقريباً في القيمة لجهد الخرج عند نهاية الباعث ، لكن يوجد بين هذين الجهدين فرق طور (180^o) .

نلاحظ أنّ كلا إشارتي الخرج لهذه الدارة متساويتين تقريباً بالمطال ويساويان

إشارة الدخل ، هذا يعني ، أنّ كسب الجهد ($\frac{V_2}{V_i}, \frac{V_1}{V_i}$) متساوٍ ويساوي الواحد .

تمّ في الشكل (1-19) رسم إشارتي الخرج حيث يتبيّن انزياحاً في الطور بين إشارة المجمّع والدخل وعدم وجود انزياحاً بالطور بين إشارتي الباعث وإشارة الدخل .



الشكل (1-19)

1-15) مكبّرات الاستطاعة :

Power Amplifiers :

1-15-1) تصنيف المكبّرات :

Classes Of Amplifier :

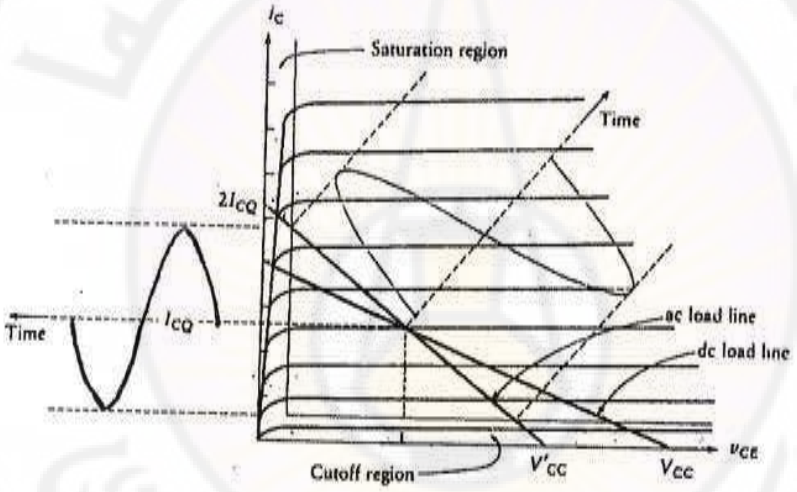
تصنّف مكبّرات الاستطاعة طبقاً لموقع نقطة العمل على خط الحمل ، أو على النسبة الزمنية التي لا يكون فيها تيّار المجمّع صفراً .

يوجد أربعة تصنيفات أساسية:صنف A ، صنف B ، صنف AB ، وصنف C.

1-1-15-1-1)عمل الصنف (A) :

Class-A Operation :

في هذا النوع الذي دُرس بشكلٍ عام في الفقرات السابقة ، يولّد المكبّر إشارة دخل كاملة في الخرج . يكون تيّار المجمّع لا صفرياً 100% من دور الإشارة أو من الزمن . يعتبر هذا النوع من العمل غير فعّال ، بسبب أنه حتى ولو كانت إشارة الدخل صفراً ، فلا يكون (I_{CQ}) صفراً . لذلك يبدّد الترانزيستور استطاعة في حالة الراحة Reset أو في الحالة الساكنة Quiescent .



الشكل (20-1)

يبيّن الشكل (20-1) منحنيات خواص نموذجية لمكبّر نوع (A) . يوضع التيّار (I_{CQ}) عادةً في مركز خط الحمل المتناوب . يظهر الشكل مثالاً على إشارة دخل جيبية وتيّار المجمّع الناتج في الخرج . تمّت دراسة هذا النوع بالتفصيل بالفقرات السابقة ، بأحد أنواعه الرئيسية .

1-15-1-2)عمل الصنف (B) :

Class-B Operation :

في هذا النوع من المكبّرات ، يُستخدم أحد مكبّرين لتكبير نصف الدورة الموجبة من إشارة الدخل ، بينما يُستخدم المكبّر الثاني لتكبير نصف الدورة السالبة . يعرف هذا الصنف من المكبّرات بمكبّر الدفع والجذب أو المكبّر المتناظر المتمّم Push-Pull Or-Complementary Symmetry .

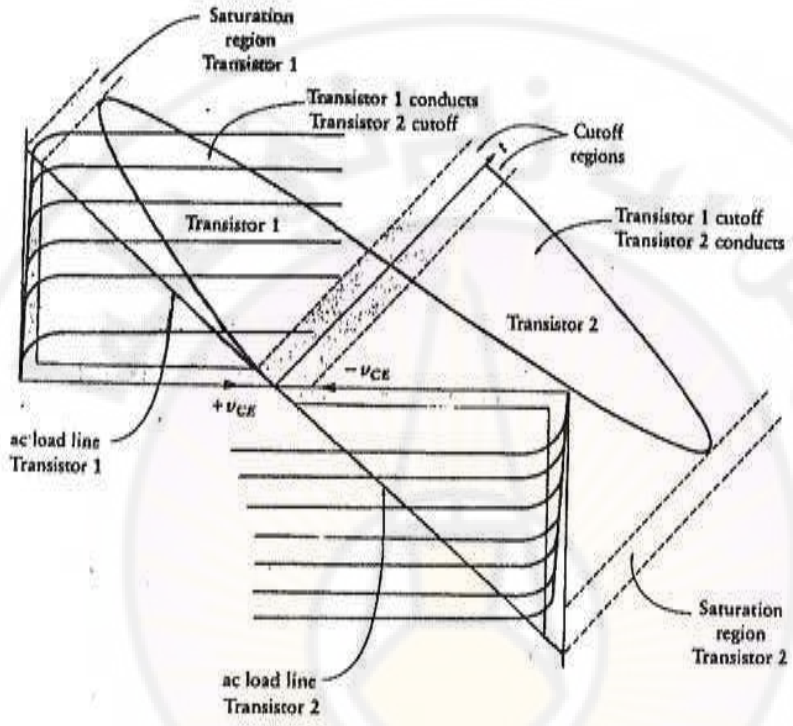
بما أنّ ترانزيستور واحد يستجيب لنصف الدورة فقط ، لذلك يلزم ترانزيستورين لتوليد موجة كاملة في الخرج . يتمّ انحياز كلاً من هذه الترانزيستورات عند القطع Cuttoff بدلاً من منتصف مجال العمل ، كما هو عليه في عمل الصنف (A) . يعمل كلّ ترانزيستور خلال نصف الزمن ، بحيث يكون تيّار المجمّع لكلّ ترانزيستور غير صفرياً خلال (50%) من الوقت .

إنّ مزية عمل الصنف (B) هو أن تيّار المجمّع يكون صفراً عندما تكون إشارة الدخل للمكبّر صفراً . لذلك لا يبدّد الترانزيستور استطاعة في الحالة الساكنة .

من بين مساوئ مكبّر النوع (B) هو أنّ منطقة القطع غير الخطية تكون ضمن مجال عمل المكبّر . معنى ذلك ، وعلى خلاف حالة المكبّر (A) ، فإنّ الـ(5%) من منطقة العمل المظلّلة أسفل الشكل (1-20) تكون متضمّنة في منطقة العمل . لذلك سيحدث تشويه قرب النقطة (Q) يظهر في إشارة الخرج .

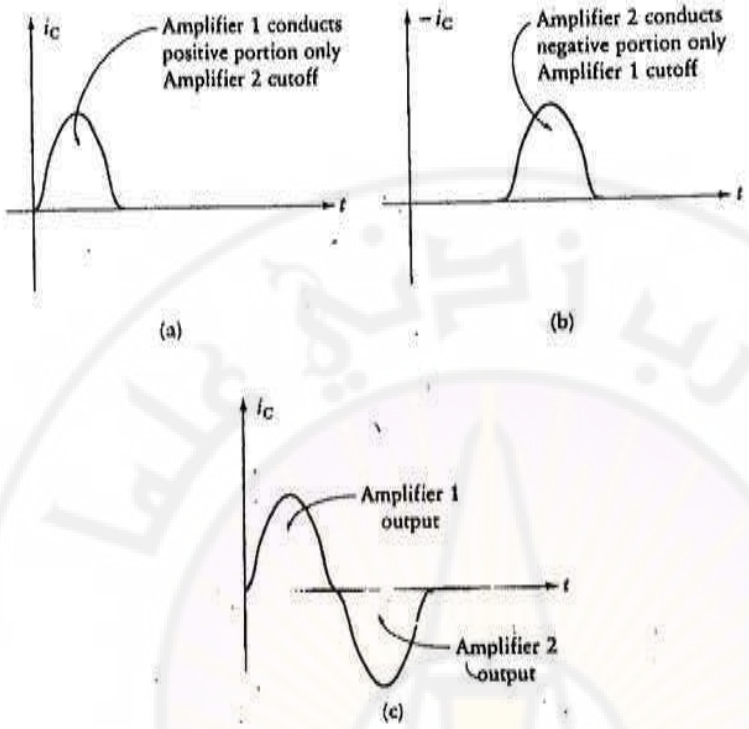
يبيّن الشكل (1-21) منحنى خواص نموذجي لزوج ترانزيستورات تعمل بتشكيلة دفع وجذب . بما أنّ الترانزيستورين موصولين بشكل خلف_خلف Back-To-Back ، فإنّنا نكرّر مجموعة منحنيات الترانزيستور للترانزيستور الثاني ، مع عكس إشارة تيّار المجمّع وجهد المجمّع_باعث . يمثل الجزء اليساري الأعلى من الشكل الترانزيستور الأول ، الذي يوصل فقط خلال نصف الدورة الموجب للدخل . ويمثّل الجزء اليميني الأسفل الترنزيستور الثاني ، الذي حدّد ليوصل خلال نصف الدورة

السالب . يبيّن الشكل (22-1) موجة خرج نموذجية لمثل هذا المكبّر .



الشكل (21-1)

نلاحظ أنّ الشكلين (6-3a,b) يشيران إلى بعض التشويه قرب النقطة $I_c = 0$. عندما يضاف هذين المنحنيين إلى بعضهما نحصل على الخرج المبيّن بالشكل (6-3c) . تشبه النتيجة موجة جيبية ، لكن تمّ تشويه الموجة قرب المحور الصفري . من المهم في هذا النوع من المكبّرات أن يكون كلا الترانزيستورين متوافقين Matched ، لكي تكبّر الأجزاء الموجبة والسالبة بنفس المقدار .

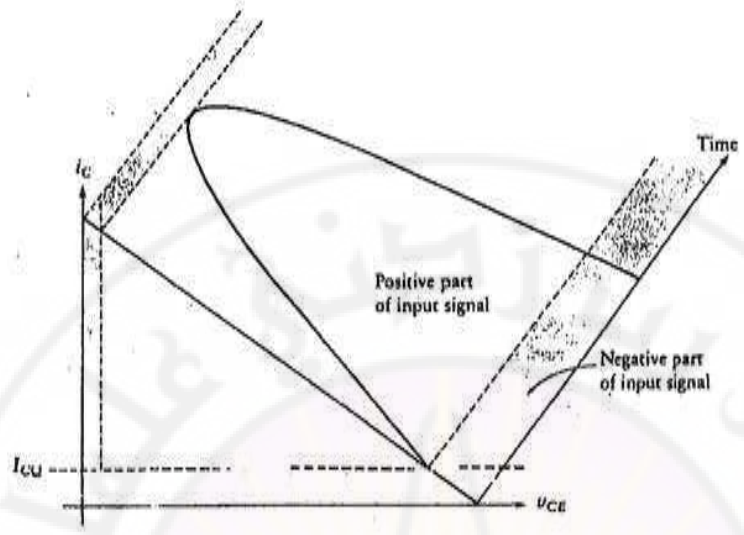


الشكل (1-22)

1-15-1-3) عمل الصنف (AB) :

Class-AB Operation :

يمتاز النوع (A) من المكبّرات بتشويه قليل ، مع امتياز النوع (B) بمردود أعلى . يقع عمل النوع (AB) بين هاتين الحالتين أو الميزتين . يتمّ اختيّار نقطة العمل أعلى قليلاً من قيمة القطع ، بحيث تقع في المحيط الأسفل من الجزء الخطي (لا يوجد تشويه في هذه الحالة) لمنحنيات الخواص . لذلك يمرّر الترانزيستور تيّار مجمّع غير صفري لمدّة أعلى قليلاً من (50%) من الزمن .



الشكل (23-1)

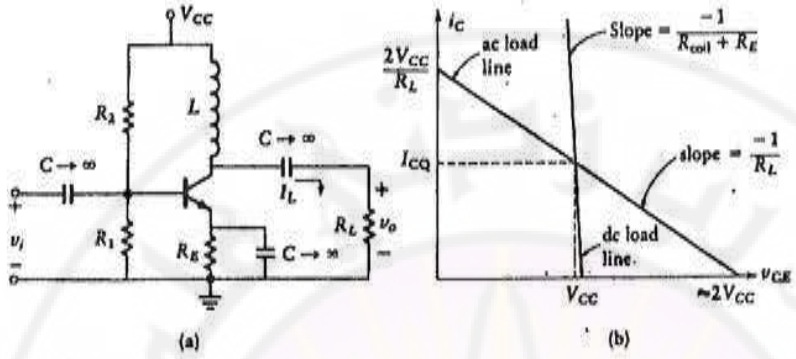
يوضّح الشكل (23-1) الجزء الموجب من منحني العمل لدخل جيبي وعمل مكبّر صنف (AB). نلاحظ الآن أنّ (I_{CQ}) هو أعلى قليلاً من الصفر لإنقاص التشويه. بالطّبع لا زلنا ضمن ترتيب مكبّر الدفع والجذب ولكن مع مكبّر صنف (AB) بدلاً من(B) .

4-1-15-1)عمل الصنف (C) :

Class-C Operation :

يبيّن الشكل (24-1) خط الحمل لمكبّر صنف (C) ، حيث وضع (V_{BEQ}) على قيمة سالبة . يتمّ انحياز الترانزيستور بجهد (V_{BB}) سالب . لذلك يوصل الترانزيستور فقط عندما تكون إشارة الدخل أعلى من قيمة موجبة محددة من قبل (V_{BEQ}) السالب. يكون الخرج الآن أقلّ من نصف موجة جيبية ويكون تيّار المجمّع لا صفرياً خلال أقلّ

$$I_{CQ} = \frac{V_{CC}}{R_L + R_E} \quad \text{..... (1-83a)}$$



الشكل (1-25)

بما أنّ خطوط الحمل المستمرّة والمتناوبة تتقاطع في نقطة العمل ، لذلك تؤول معادلة خط الحمل المتناوب (ac) إلى :

$$I_{CQ} = \frac{V_{CEQ}}{R_L} \quad \text{..... (1-83b)}$$

افترضنا هنا أنّ : $R_E << R_L$ والذي هو صحيح عادةً . لذلك نجد من المعادلات (1-83a,b) أنّ : $V_{CEQ} \approx V_{CC}$ وبذا يتقاطع خط الحمل المتناوب مع المحور (V_{CE}) تقريباً عند الجهد ($2V_{CC}$) . إنّ استخدام وسيلة التخزين (الملف) في المكبّر يُنتج تأرجح جهد يكافئ فعلياً ضعف جهد التغذية المستمرّ . يخزّن حقل الملف الطاقة خلال دورة التوصيل وبذا يعمل كمنبع (V_{CC}) ثانٍ على التسلسل مع المنبع الأصلي المستمرّ .

للمكبّر المترابط حثياً مردوداً أعلى من المكبّر المحتوي على مقاومة مجمّع . لبرهان ذلك ، سنقوم بحساب المردود له مفترضين وجود إشارات دخل جيبية .

تساوي الاستطاعة المسحوبة من منبع الجهد المستمرّ :

$$P_{sup\ plied} = V_{CC} I_{CQ} = \frac{V_{CC}^2}{R_L} \quad \text{..... (1-84)}$$

حيث أهملنا المقاومة (R_E) بسبب صغرها بالنسبة لـ(R_L) . تساوي الاستطاعة المقدّمة للحمل ، بفرض أنّ الدخل جيبي بمطال (I_{LMAX}) .

$$P_{Load} = I_{L\max}^2 \frac{R_L}{2} = \frac{I_{CQ}^2 R_L}{2} = \frac{V_{CC}^2}{2R_L} \quad \text{..... (1-85)}$$

نعرّف مردود التحويل Conversion Efficiency بأنها نسبة استطاعة الحمل المتناوبة (ac) إلى الاستطاعة المأخوذة من المنبع المستمرّ . لاشتقاق القيمة العظمى للمردود ، نفترض أنّ الاستطاعة المصروفة في دارة الانحياز (أي في R_E و R_{COIL}) مهملة . إذاً يعطى مردود التحويل الأعظمي (مع تأرجح خرج أعظمي) كما يلي :

$$\eta\% = \frac{P_{Load}}{P_{sup\ plied}} \times 100 = \frac{V_{CC}^2 / 2R_L}{V_{CC}^2 / R_L} \times 100 = 50\% \quad \text{..... (1-86)}$$

مقارنة مع مردود المكبّر نوع (A) المترابط بمقاومة ومكثف (R_C) والذي يساوي (25%) في الحالة المثالية الأعظمية . إنّ هذه النتيجة معقولة بسبب أنّه في الدارة بوجود مقاومة مجمّع (بدلاً من ملف) يكون الحمل المنظور من قبل الترانزيستور هو تركيبة تفرّعية لمقاومات المجمّع والحمل . بذلك تنقسم الاستطاعة المتناوبة العظمى المأخوذة من الترانزيستور بين هاتين المقاومتين .

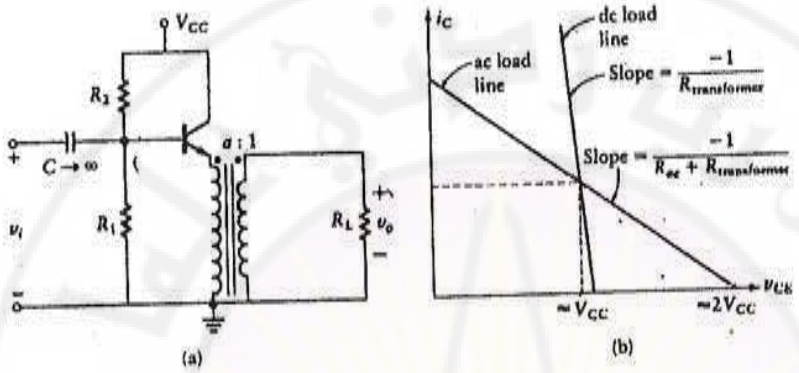
2-15-2-1)مكبّرات الاستطاعة المترابطة بمحول :

Transformer-Coupled Power Amplifier :

سندرس هذه المكبّرات هنا من وجهة نظر حساب المردود ورسم خطوط الحمل.

يبيّن الشكل (1-26a) مكبّر استطاعة بمجمّع مشترك مترابط بمحول ، والشكل

(1-26b) خطوط الحمل . نلاحظ أنّ ميل خط الحمل المستمرّ يعتمد على مقاومة ابتدائي ملف المحول . تكون هذه المقاومة عادةً صغيرة . بينما يعتمد خط الحمل المتناوب (ac) على مقاومة الحمل المنعكسة .



الشكل (1-26)

لو كان المطلوب هو تأرجح جهد أعظمي (وهذا هو الغالب) فإننا نحلّ معادلة التصميم (1-87) لتوضيع نقطة العمل (Q) في مركز خط الحمل . نلاحظ أنّ مقاومة الحمل المنعكسة بواسطة المحوّل هي :

$$R_{ac} = a^2 R_L$$

وبذا نجد نقطة العمل تعطى كما يلي :

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}} = \frac{V_{CC}}{a^2 R_L} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}87)$$

في هذه المعادلة فرضنا أنّ مقاومة ابتدائي المحولة مهملة لذلك كانت : $R_{dc} = 0$.

في تصميم مكبّرات الباعث المشترك (CE) ، نختار عادةً مقاومة القاعدة (R_B) من معادلة التصميم التالية لاستقرار الانحياز :

$$R_B = 0.1\beta R_E$$

في تصميم مكبّرات المجمّع المشترك (CC) ، نجد بعض التغيير . تكون مقاومة القاعدة مقيّدة بكسب التيّار المرغوب (A_i) أو بمقاومة دخل معيّنة (R_{in}) . يكون كسب الجهد لهذا المكبّر يساوي الواحد تقريباً .

تكون الاستطاعة العظمى المنقولة للحمل ، بفرض وجود إشارة دخل جيبية وإهمال تأثيرات الإشباع :

$$P_{Load} = \frac{V_{L\max}^2}{2R_L} = \frac{V_{CC}^2}{2a^2R_L} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (1\text{-}88)$$

ومنه نجد مردود التحويل الأعظمي كما يلي :

$$\eta\% = \frac{P_{Load}}{P_{sup\,plied}} = \frac{V_{CC}^2 / 2a^2R_L}{V_{CC}^2 / a^2R_L} \times 100 = 50\% \quad \ldots\ldots \quad (1\text{-}89)$$

نجد أنّ للمكبّر المترابط بمحوّلة خصائص مشابهة للمكبّر المترابط حثيّاً . يكون مردود التحويل الأعظمي لكلا الدارتين (50%) ، وبالرغم من أنّ كسب الجهد لمكبّر التابع الباعثي (E_F) يساوي الواحد تقريباً إلاّ أنّ نسبة التحويل للمحوّلة هي التي تحدّد كسب الجهد النهائي المقدّم للحمل . يمتلك المكبّر المترابط بمحوّل ميّزة إضافية هي إجراء توافق الممانعات Impedance Matching بين المكبّر والحمل .

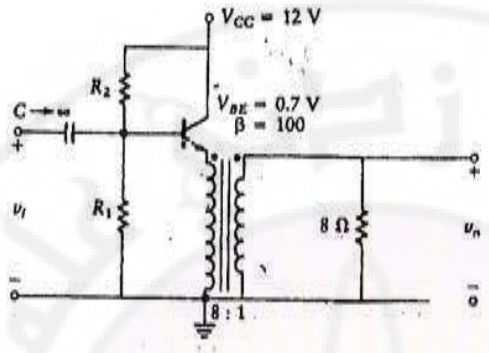
مسألة (6-1) محلولة :

صمّم مكبّر مترابط بمحولة ، الشكل (27-1) ، للحصول على كسب تيّار ($A_i = 80$) أوجد الاستطاعة المقدمة للحمل والاستطاعة المسحوبة من التغذية .

الحـــــــلّ :

نستخدم بدايةً معادلة التصميم لإيجاد موقع نقطة العمل لأجل تأرجح أعظمي :

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}} = \frac{12}{a^2 R_L} = \frac{12}{64 \times 8} = 23.4mA$$



الشكل (27-1)

بما أنّه يلزم في المسألة كسب تيّار كلّي مقداره (80) هذا يعني أنّ المكبّر يجب أن يقدّم كسب تيّار مقداره : $\frac{A_i}{a} = \frac{80}{8} = 10$

نحن نعلم من فقرات سابقة أنّ كسب التيّار لمكبّر التابع الباعثي هو :

$$A_i = \frac{R_B}{R_B / \beta + hib + R_E} = 10$$

حيث :

$$R_E = a^2 R_L = 64 \times 8 = 512\Omega$$

بإهمال قيمة (hib) الصغيرة وحلّ معادلة كسب التيّار بالنسبة لـ(R_B) نجد :

$$10 = \frac{R_B}{R_B / 100 + 512} \Rightarrow R_B = 5.69k\Omega$$

ومنه من معادلة (V_{BB}) المعروفة نجد :

$$V_{BB} = \frac{I_{CQ}R_B}{\beta} + V_{BE} = \frac{23.4 \times 5.69}{100} + 0.7 = 2.03v$$

نحسب الآن قيم المقاومات (R_1, R_2) كما يلي :

$$R_1 = \frac{R_B}{1 - \frac{V_{BB}}{V_{CC}}} = \frac{5.69}{1 - \frac{2.03}{12}} = 6.85k\Omega$$

$$R_2 = \frac{V_{CC}R_B}{V_{BB}} = \frac{12 \times 5.69}{2.03} = 33.6k\Omega$$

يُعتبر التصميم الآن كاملاً . لنحسب الاستطاعة المقدّمة من قبل منبع التغذية المستمرّ :

$$P_{VCC} = V_{CC}I_{CQ} + \frac{V_{CC}^2}{R_1 + R_2} = 12 \times 23.4 \times 10^{-3} + \frac{144}{40.45k\Omega} = 284mW$$

تكون الاستطاعة المقدّمة للحمل تساوي :

$$P_L = \frac{(0.9aI_{CQ})^2 R_L}{2} = \frac{(0.9 \times 8 \times 23.4 \times 10^{-3})^2}{2} \times 8 = 114mW$$

نلاحظ أننا أخذنا مسألة المنطقة غير الخطية بعين الاعتبار كواقع عملي بحذف (5%) من التأرجح الأعظمي قرب القطع والإشباع . نجد مما سبق أنّ مردود المكبّر الذي يساوي نسبة استطاعة الحمل المتناوبة إلى استطاعة التغذية المستمرّة ، هو :

$$\eta\% = \frac{P_L}{P_{VCC}} \times 100 = \frac{114}{284} \times 100 = 40\%$$

ونجد أنّ هذه القيمة أقلّ من مردود التحويل الأعظمي المثالي لهذا النوع من المكبّرات (50%) بسبب أننا أخذنا بعين الاعتبار الظروف العملية للمكبّر من ناحية ضياع بعض الاستطاعة المستمرّة في دارة الانحياز وانخفاض الاستطاعة المتناوبة المقدّمة للحمل الناتج عن مناطق القطع والإشباع .

وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل الثاني
تصميم المكبرات ذات التأثير الحقلي
Design Of Field-Effect Transistor Amplifiers (FET)

2-1)مقدّمة :

درسنا في كتاب أسس الهندسة الإلكترونية للسنة الثانية الانحياز ، والعمل المستمرّ dc Operation للدارات الترانزيستورية ذات التأثير الحقلي (FET) . سنحاول في هذا الفصل أن نركّز اهتمامنا على تحليل وتصميم ما يتعلّق بالإشارة الصغيرة Small-Signal وذلك من خلال تكنيك الدارة المكافئة والقوانين الجبرية الأساسية المتعلّقة بها ، وذلك كما فعلنا في الفصل الأوّل من هذا الكتاب بالنسبة للدارات الترانزيستورية ذات الوصلة (BJT) .

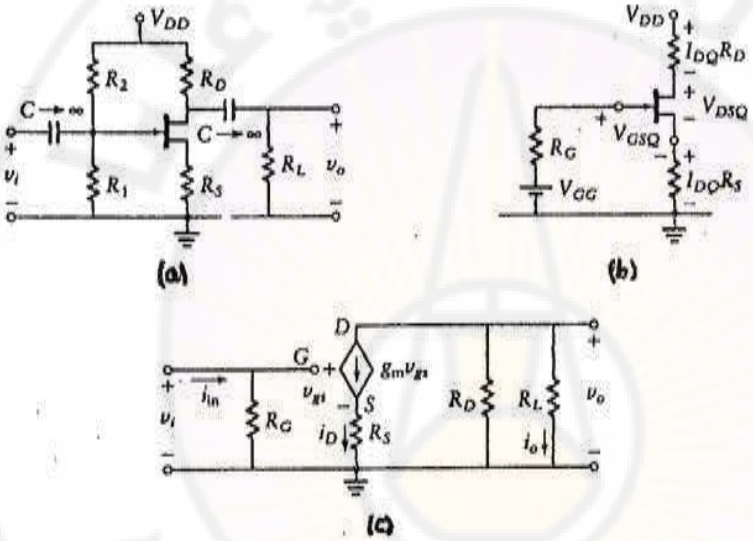
سنبدأ في هذا الفصل بدراسة تشكيلات الترانزيستور مثلما فعلنا في الفصل الأوّل مع الانتباه إلى أنّ الدارة المكافئة المستخدمة هنا هي نفس الدارة المكافئة التي تمّ شرحها في السنة الثانية . بسبب من ندرة استعمال مكبّر البوّابة المشتركة Common-Gate Amp نتيجة لمقاومة دخلها المنخفضة فسوف لن نقوم إلاّ بدراسة تشكيلتين فقط هما : تشكيلة المنبع المشترك (CS) ، وتشكيلة المصرف المشترك (CD) .

2-2) تحليل مكبّر المنبع المشترك :

Analysis Of CS Amplifier :

يبيّن الشكل (2-1a) تشكيلة مكبّر منبع مشترك ، حيث رسمت دارته المكافئة المتناوبة في الشكل (2-1c) . في معظم الأحيان نفترض أنّ المقاومة الداخلية للترانزيستور (r_{ds}) كبيرة بالمقارنة مع المقاومة المكافئة ($R_D // R_L$) ، لذلك يمكن أن

تهمل في التحليل . باتباع نفس طريقة تحليل دارات الترانزيستور (BJT) ، نجد أنه بتفريع المقاومة (R_S) بمكثفة تمرير عندها تصبح المقاومة (R_S) تساوي الصفر ولا تظهر في الدارة المكافئة . لنبدأ بتحليل الدارة واستنتاج المعاملات الديناميكية .



الشكل (1-2)

بكتابة معادلة كيرشوف للجهد (KVL) حول دارة القاعدة نجد :

$$V_{GS} = V_i - R_S i_D = V_i - R_S g_m V_{GS}$$

بحلّ المعادلة بالنسبة لـ(V_{GS}) نجد :

$$V_{GS} = \frac{V_i}{1 + R_S g_m}$$

من دارة الخرج نجد :

$$V_O = -i_D (R_D // R_L) = -g_m V_{gs} (R_D // R_L)$$
$$= \frac{-g_m V_i (R_D // R_L)}{1 + g_m R_S}$$

ومنه نجد كسب الجهد لهذه الدارة :

$$A_V = \frac{V_O}{V_i} = \frac{-g_m (R_D // R_L)}{1 + g_m R_S} = -\frac{(R_D // R_L)}{R_S + \frac{1}{g_m}} \quad \ldots\ldots\ldots (2\text{-}1)$$

كما قلنا ، لو أنّ R_S فرّعت بمكثفة تمرير ، عندها تصبح $R_S = 0$ ومنه فإنّ كسب الجهد يؤول إلى :

$$A_V = -g_m (R_D // R_L) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots (2\text{-}2)$$

لاستنتاج مقاومة الدخل فإنّ العملية سهلة بالنسبة لدارات الـ(FET) وهي تساوي مباشرة :

$$R_{in} = R_G // \infty = R_G = R_1 // R_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots (2\text{-}3)$$

لنقم الآن باستنتاج كسب التيّار (A_i) وذلك باستخدام القاعدة السابقة وهي قاعدة جداء الكسب × الممانعة كما يلي :

$$A_i = \frac{i_O}{i_{in}} = \frac{A_V . R_{in}}{R_L} = \frac{R_G}{R_L} \left(-\frac{R_D // R_L}{R_S + \frac{1}{g_m}}\right)$$

$$= \frac{-R_G}{R_S + \frac{1}{g_m}} \frac{R_D}{R_D + R_L} \quad \ldots\ldots\ldots\ldots\ldots\ldots (2\text{-}4)$$

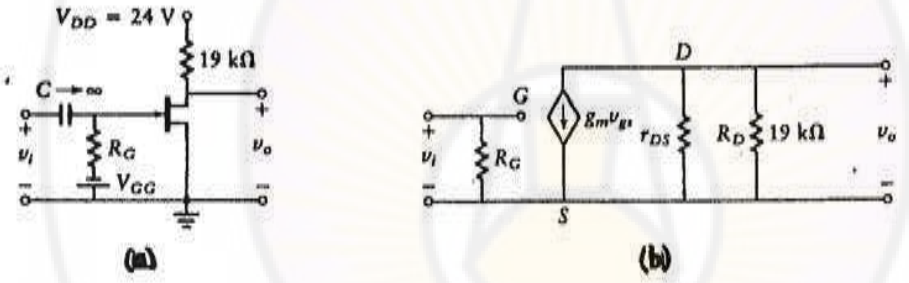
ونلاحظ أنّ كسب التيّار كبير نسبياً بسبب أنّ (R_G) تكون عادةً كبيرة

$$R_O = \frac{V_O}{I_{SC}} = \frac{R_D[r_d + R_S(1+\mu)]}{R_D + r_d + (\mu+1)R_S} = R_D \,//[r_d + R_S(1+\mu)] \ldots (2\text{-}8)$$

مسألة (2-1) محلولة (تحليل) :

أوجد ربح الجهد (Av) لمكبر (JFET) المبيّن بالشكل (2-3a) . تمّ وضع نقطة العمل (Q) عند : $I_{DQ} = 7mA \quad V_{DSQ} = 12v$. معاملات الـ(FET) المستخدم كانت كما يلي : $g_m = 3\ ms \quad , \quad r_d = 200k$.

الحـــــــلّ :



الشكل (2-3)

من الدارة المكافئة شكل (2-3b) نجد :

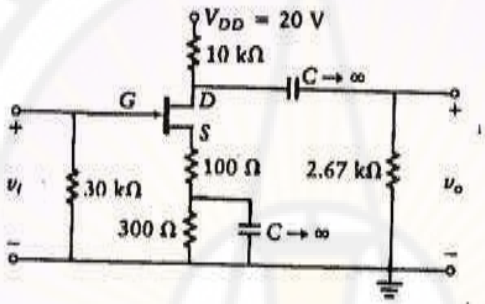
$$A_V = \frac{V_O}{V_i} = \frac{V_O}{V_{gs}} = \frac{-g_m V_{gs}(r_d \,//\, R_D)}{V_{gs}} = -g_m(r_d \,//\, R_D)$$
$$= -3(200\,//19) = -52$$

مسألة (2-2) محلولة (تحليل) :

حلّل مكبّر (CS) المبيّن بالشكل (2-4) ومن ثمّ حدّد كلاً من (A_v, A_i, R_{in}) .

افترض أنّ معاملات الترانزيستور (FET) هي : $I_{DSS} = 2mA$, $V_P = -2v$.

الحـــــــلّ :



الشكل (2-4)

لنحدّد أوّلاً (g_m) نظراً لأنّها ضرورية في معادلات (A_V, A_i) . لنتذكّر من أسس الهندسة الإلكترونية ، أنّ (g_m) تعتمد على موقع النقطة (Q) .

لتحديد (I_{DQ}, V_{GSQ}) نقوم بما يلي :

$$V_{GSQ} = -R_S I_{DQ} = -0.4 I_{DQ} \quad \ldots\ldots\ldots\ldots\ldots\ldots \text{(a)}$$

حيث أخذنا المقاومات بالـــ$(k\Omega)$ والتيّارات بالـــ(mA) . من معادلة سابقة نعلم أنّ :

$$\frac{I_{DQ}}{I_{DSS}} = (1 - \frac{V_{GSQ}}{V_P})^2$$

$$\frac{I_{DQ}}{2} = (1 + \frac{V_{GSQ}}{2})^2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \text{(b)}$$

بحلّ المعادلتين (a,b) آنياً نجد :

$$\frac{I_{DQ}}{2} = (1 + \frac{0.4I_{DQ}}{2})^2$$

$$I_{DQ}^2 - 22.5I_{DQ} + 25 = 0$$

بحلّ هذه المعادلة من الدرجة الثانية نجد :

$$I_{DQ1} = 21.33 \text{ mA} \quad , \quad I_{DQ2} - 1.17 \text{ mA}$$

نهمل I_{DQ1} ، ونقبل القيمة $I_{DQ2} = 1.17$ mA لأنّها أصغر من I_{DSS} .

بالتعويض في (a) نجد :

$$V_{GSQ} = -0.4 \times 1.17 = -0.469v$$

من معادلة سابقة أيضاً (أسس الهندسة الإلكترونية) نعلم أنّ :

$$g_m = \frac{2I_{DSS}}{V_P}(1 - \frac{V_{GSQ}}{V_P})$$

$$= \frac{2 \times 2}{2}(1 - \frac{0.469}{2}) = 1.35ms$$

$$\frac{1}{g_m} = \frac{1}{1.53} = 653\Omega$$

من المعادلة (1-2) لربح الجهد نجد :

$$A_V = -\frac{R_D // R_L}{R_{sac} + \frac{1}{g_m}}$$

حيث $R_{sac} = 100\Omega$ وهي الجزء من (R_S) التي يمرّ بها التيّار المتناوب . إذاً :

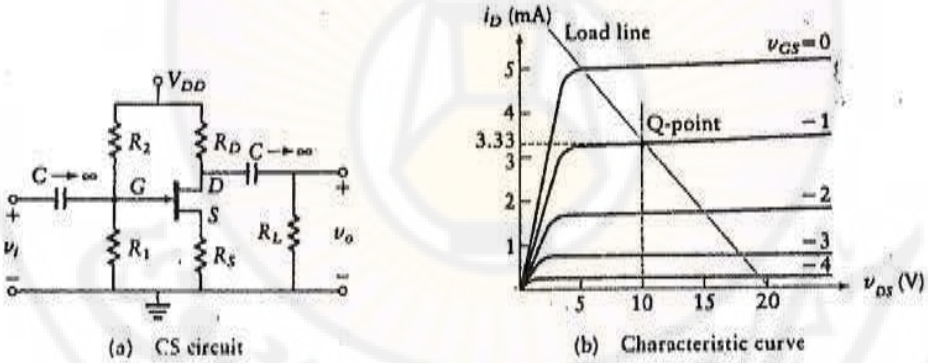
$$A_V = -\frac{10k \,//\, 2.67k}{0.1k + 0.653k} = -2.8$$

$$R_{in} = R_G = 30k$$

$$A_i = A_V \frac{R_{in}}{R_L} = -2.8\frac{30}{2.67} = -31.5$$

2-3) تصميم مكبّرات المنبع المشترك :

Design Of CS Amplifiers :



(a) CS circuit (b) Characteristic curve

الشكل (2-5)

سنتّبع هنا في عملية التصميم طريقة الخطوة خطوة Step-By-Step Procedure

التي رأيناها في السابق ، سنجري عملية التصميم على مكبّرات الـــ(JFET) ومكبّرات الـــ(MOSFET) نوع إفقار Depletion .

تُصمّم المكبّرات لتأمين متطلّبات الكسب Gain لها ، مفترضين أنّ المواصفات المرغوبة مؤمّنة ضمن مجال عمل الترانزيستور . تحدّد عادةً منذ البداية (بشكلٍ أو بآخر) كلاً من : وحدة التغذية ، مقاومة الحمل ، كسب الجهد ، ومقاومة الدخل (أو كسب التيّار) . يبقى عمل المصمّم Designer هو اختيار قيم المقاومات R_1,R_2,R_D,R_S الموافقة لفرضيّات المسألة . سنقوم بالتصميم المطلوب الآن بالاعتماد على الشكل (2-5) ، مفترضين أنّه تمّ اختيار الترانزيستور الملائم مع معاملاته الأساسيّة وهي على الأقلّ (V_P,I_{DSS}) .

الخطوة (1) — Step 1

لنختر نقطة العمل أوّلاً في منطقة الإشباع على منحني خواص الـــ(JFET) المبيّن بالشكل (2-5b) ، والذي يحدّد كلاً من : V_{DSQ} , V_{GSQ} , I_{DQ} , g_m . لو أنّ منحني خواص (I_D,V_{GS}) غير متوفّر ، فإنّنا نستخدم عندها منحني الخواص الذي لا أبعاد له (المأخوذ في أسس الهندسة الإلكترونية) ، بمعرفة (V_P,I_{DSS}) لترانزيستور معيّن ، ومن ثمّ نوجد (V_{GSQ},g_m) حسب المعادلات المعروفة .

الخطوة (2) — Step 2

نكتب معادلة كيرشوف للجهد (KVL) حول حلقة المصرف_منبع كما يلي :

$$V_{DD} = V_{DSQ} + (R_S + R_D)I_{DQ}$$

ومنه :

$$R_S + R_D = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} = K_1 \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (2\text{-}9)$$

تمثّل المعادلة (2-9) معادلة وحيدة بمجهولين (R_S,R_D) .

الخطوة (3) — Step 3

نستخدم معادلات كسب الجهد (2-1) أو (2-2) وذلك للحصول على معادلة ثانية لـ(R_S,R_D) . بتعويض المعادلة (2-9) في المعادلة (2-1) نحصل على :

$$A_v = \frac{-R_L // R_D}{R_S + \frac{1}{g_m}} = \frac{-R_L // R_D}{(K_1 - R_D) + \frac{1}{g_m}} \quad \ldots\ldots\ldots\ldots\ldots (2\text{-}10)$$

في هذه المعادلة يوجد مجهول وحيد هو (R_D) . بما أنّ المعادلة (2-10) هي معادلة تربيعيّة Quadratic ، هذا يعني أنّه يوجد جذرين للمعادلة . نرفض الجذر السالب ونقبل بالجذر الموجب . إذا أخذنا القيمة الموجبة لـ(R_D) وكانت $R_D > K_1$، فإنّ هذا سيتضمّن قيمة سالبة لـ(R_S) ، وبذلك يجب إعادة المحاولة لاختيار نقطة عمل (Q) جديدة (أيّ إعادة التصميم بدءاً من الخطوة (1)) . لو كانت (R_D) موجبة وأصغر من (K_1) عند ذلك نقبل الحلّ وننتقل إلى الخطوة (4) .

الخطوة (4) — Step 4

نستخدم المعادلة (2-9) بعد أن عرفنا قيمة (R_D) وذلك لإيجاد قيمة المقاومة (R_S) كما يلي :

$$R_S = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} - R_D$$

بمعرفتنا لكلّ من (R_S,R_D) يبقى علينا معرفة وإيجاد (R_1,R_2) .

الخطوة (5) — Step 5

نكتب معادلة كيرشوف (KVL) لحلقة البوّابة_منبع :

$$V_{GG} = V_{GSQ} + I_{DQ} R_S \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots (2\text{-}11)$$

نلاحظ من دراستنا السابقة بأن قطبيّة الجهد (V_{GSQ}) يجب أن يكون معاكساً دائماً لقطبيّة وحدة التغذية (V_{DD}) . لذلك يجب (كما رأينا سابقاً في أسس الهندسة

مشكلة التصميم أصبحت الآن حساب كلا (R_{S1},R_{S2}) بدلاً من إيجاد (R_S) فقط .

بالحصول على قيمة جديدة لـ(R_D) من (K_1-R_{sdc}) ، نرجع إلى علاقة كسب الجهد (2-10) ، بتبديل (R_{sac}) بدلاً من (R_S) .

نضيف الآن الخطوات التالي إلى التصميم المطلوب .

الخطوة (9) — Step 9 :

نوجد قيمة (R_{sac}) (والتي هي R_{S1}) من علاقة كسب الجهد حسب العلاقة (2-1) ، كما يلي :

$$A_V = \frac{-(R_L \,//\, R_D)}{R_{sac} + \dfrac{1}{g_m}}$$

ومنه نحسب (R_{sac}) المجهول الوحيد في هذه العلاقة :

$$R_{sac} = -\frac{R_L \,//\, R_D}{A_V} - \frac{1}{g_m}$$

نفرض الآن أنّ (R_{sac}) كانت موجبة وأقلّ من (R_{sdc}) . معنى ذلك أنّ التصميم سليم وهو ما نرغب فيه ، حيث أنّ :

$$R_{sdc} = R_{sac} + R_{S2}$$

إذاً اكتمل الآن التصميم ، عندها نحسب (R_1) :

$$R_1 = R_{in} = R_G$$

الخطوة (10) — Step 10 :

لنفرض أنّ (R_{sac}) كانت موجبة ولكنّها أكبر من (R_{sdc}) . عندها نقول أنه لا يمكن تصميم المكبّر حسب كسب الجهد والنقطة (Q) المفروضين في المسألة . لذلك

يجب اختيار نقطة عمل جديدة ، وبالتالي العودة إلى الخطوة (1) . لو أنّ كسب الجهد كان عالياً نسبياً ، فقد يكون من غير الممكن إنجاز التصميم لأيّ نقطة عمل . قد نحتاج لإنجاز تصميم سليم إلى اختيار ترانزيستور مختلف ، أو استخدام مرحلتيّ تكبير منفصلتين لتحقيق الكسب العالي المطلوب وتصميم المكبّر بشكلٍ سليم .

2-4) اختيار مكوّنات الدارة :

Selection Of Components :

لا يمكن اعتبار التصميم كاملاً بمجرّد اختيار قيم مختلف مركّباته . فمن الضروري بعد ذلك اختيار المركبات الفعلية التي يجب استخدامها عملياً (مثلاً ، اختيار رقم العنصر من الكتالوج الخاص ومعرفة خصائصه) . مثلاً ، إذا تطلّب التصميم استخدام مقاومة بقيمة ولتكن (102.5Ω) ، فإنّ المصمّم سوف لن يكون قادراً على إيجاد هذه القيمة في كتالوج العناصر القياسية Standard Parts . إنّ توفّر قيم المركّبات الاسمية يعتمد على درجة التسامح Tolerance المرغوبة . فمثلاً ، مقاومة (100Ω) بتسامح تصنيع (5%) يمكن أن توجد بقيم حقيقية بين ($105\Omega \rightarrow 95$) . إنّ المسافة بين قيمتين اسميّتين متجاورتين للعنصر المطلوب يتعلّق بالتسامح ، وهذه المسافة تتناقص بتناقص التسامح (أي عناصر ذات دقّة Precision أعلى) .

في أمثلة التصميم التي نقوم بها في الكتاب ، نخصّص قيماً بثلاثة أرقام ذات معنى على الأقلّ . إن هذه مسألة مهمّة لتأكيد أننا نحافظ على دقّة جيّدة برقمين ذي معنى يليان العمليات الحسابية . فمثلاً ، نفرض أننا يجب أن نضيف :

$$0.274 + 0.474$$

لو أنّ هذين الرقمين تمّ تقريبهم Are Rounded إلى رقمين ذي معنى فإننا نحصل على :

$$0.27 + 0.47 = 0.74$$

لو أننا ، من جهة أخرى ، قمنا أوّلاً بحساباتنا ، فإننا نحصل على :

$$0.247 + 0.474 = 0.748$$

والذي يقرّب إلى : 0.745 .

لذلك لإنقاص الأخطاء المتراكمة وزيادة مصداقيّة Confidence عملنا ، يجب الحفاظ على ثلاثة أرقام ذات معنى على الأقلّ في حساباتنا التصميميّة .

مسألة (2-3) محلولة (تصميم) :

صمّم مكبّر (JFET) ذو منبع مشترك (CE) بكسب جهد قدره (-4)، ومقاومة دخل ($R_{in} = 100k\Omega$) ، وذلك بفرض لدينا المعطيات التالية :

$$R_L = 20k\Omega \ , \ I_{DSS} = 6.67mA \ , \ V_P = -3.33v \ , \ V_{DD} = 20v$$

استخدم تشكيلة الدارة المبيّنة بالشكل (2-5) والمنحني بدون أبعاد Dimensionless Curres المعروف من السابق .

الحـــــــلّ :

Step 1 : لنختر موضع النقطة (Q) من الشكل (2-7) كما يلي :

$$I_{DQ} = \frac{I_{DSS}}{2} = \frac{6.67}{2} = 3.33mA$$

$$V_{GSQ} = 0.3V_P = 0.3 \times (-3.33) = -1v$$

$$V_{DSQ} = \frac{V_{DD}}{2} = \frac{20}{2} = 10v$$

ومنه نجد :

$$g_m = 1.42 \frac{I_{DSS}}{V_P} = 2.84 \times 10^{-3} S$$

أو :

$$\frac{1}{g_m} = \frac{10^3}{2.84} = 350\Omega$$

نلاحظ أنّ هذه النتائج صحيحة فقط عندما تكون : $I_{DQ} = \frac{I_{DSS}}{2}$.

يجب اختيار نقطة عمل جديدة ، وبالتالي العودة إلى الخطوة (1) . لو أنّ كسب الجهد كان عالياً نسبياً ، فقد يكون من غير الممكن إنجاز التصميم لأيّ نقطة عمل . قد نحتاج لإنجاز تصميم سليم إلى اختيار ترانزيستور مختلف ، أو استخدام مرحلتيّ تكبير منفصلتين لتحقيق الكسب العالي المطلوب وتصميم المكبّر بشكلٍ سليم .

2-4) اختيار مكوّنات الدارة :

Selection Of Components :

لا يمكن اعتبار التصميم كاملاً بمجرّد اختيار قيم مختلف مركّباته . فمن الضروري بعد ذلك اختيار المركبات الفعلية التي يجب استخدامها عملياً (مثلاً ، اختيار رقم العنصر من الكتالوج الخاص ومعرفة خصائصه) . مثلاً ، إذا تطلّب التصميم استخدام مقاومة بقيمة ولتكن (102.5Ω) ، فإنّ المصمّم سوف لن يكون قادراً على إيجاد هذه القيمة في كتالوج العناصر القياسية Standard Parts . إنّ توفّر قيم المركّبات الاسمية يعتمد على درجة التسامح Tolerance المرغوبة . فمثلاً ، مقاومة (100Ω) بتسامح تصنيع (5%) يمكن أن توجد بقيم حقيقية بين ($105\Omega \rightarrow 95$) . إنّ المسافة بين قيمتين اسميّتين متجاورتين للعنصر المطلوب يتعلّق بالتسامح ، وهذه المسافة تتناقص بتناقص التسامح (أي عناصر ذات دقّة Precision أعلى) .

في أمثلة التصميم التي نقوم بها في الكتاب ، نخصّص قيماً بثلاثة أرقام ذات معنى على الأقلّ . إن هذه مسألة مهمّة لتأكيد أنّنا نحافظ على دقّة جيّدة برقمين ذي معنى يليان العمليات الحسابية . فمثلاً ، نفرض أنّنا يجب أن نضيف :

$$0.274 + 0.474$$

لو أنّ هذين الرقمين تمّ تقريبهم Are Rounded إلى رقمين ذي معنى فإنّنا نحصل على :

$$0.27 + 0.47 = 0.74$$

لو أنّنا ، من جهة أخرى ، قمنا أوّلاً بحساباتنا ، فإنّنا نحصل على :

$$0.247 + 0.474 = 0.748$$

والذي يقرّب إلى : 0.745 .

لذلك لإنقاص الأخطاء المتراكمة وزيادة مصداقيّة Confidence عملنا ، يجب الحفاظ على ثلاثة أرقام ذات معنى على الأقلّ في حساباتنا التصميميّة .

مسألة (2-3) محلولة (تصميم) :

صمّم مكبّر (JFET) ذو منبع مشترك (CE) بكسب جهد قدره (4-)، ومقاومة دخل ($R_{in} = 100k\Omega$) ، وذلك بفرض لدينا المعطيات التالية :

$$R_L = 20k\Omega \ , \ I_{DSS} = 6.67mA \ , \ V_P = -3.33v \ , \ V_{DD} = 20v$$

استخدم تشكيلة الدارة المبيّنة بالشكل (2-5) والمنحني بدون أبعاد Dimensionless Curres المعروف من السابق .

الحـــــــلّ :

Step 1 : لنختر موضع النقطة (Q) من الشكل (2-7) كما يلي :

$$I_{DQ} = \frac{I_{DSS}}{2} = \frac{6.67}{2} = 3.33mA$$

$$V_{GSQ} = 0.3V_P = 0.3 \times (-3.33) = -1v$$

$$V_{DSQ} = \frac{V_{DD}}{2} = \frac{20}{2} = 10v$$

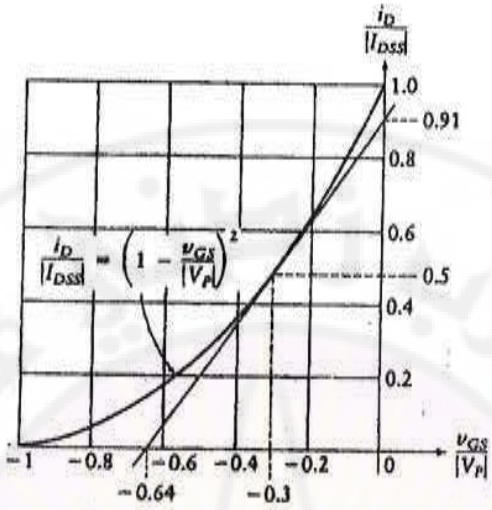
ومنه نجد :

$$g_m = 1.42 \frac{I_{DSS}}{V_P} = 2.84 \times 10^{-3} S$$

أو :

$$\frac{1}{g_m} = \frac{10^3}{2.84} = 350\Omega$$

نلاحظ أنّ هذه النتائج صحيحة فقط عندما تكون : $I_{DQ} = \frac{I_{DSS}}{2}$.



$i_D/|I_{DSS}|$ versus $v_{GS}/|V_p|$.

الشكل (7-2)

Step 2 : لدينا من الخطوة (2) لفقرة التصميم (3-2) ما يلي :

$$R_D + R_S = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} = K_1$$

$$= \frac{20-10}{3.33mA} = 3k\Omega = K_1$$

Step 3 : باستخدام معادلة كسب الجهد نجد :

$$A_V = \frac{-(R_L // R_D)}{R_S + \frac{1}{g_m}} = \frac{-(20k // R_D)}{(3k - R_D) + 350} = -4$$

$$R_D^2 + (21.7k)R_D - 67M\Omega^2 = 0$$

بحلّ المعادلة واختيار الجذر الموجب نجد :

$$R_D = 2.75k\Omega$$

Step 4 : نلاحظ أنّ $R_D < K_1$ وبالتالي نحسب الآن (R_S) كما يلي :

$$R_S = K_1 - R_D = 3k - 2.75k = 253\Omega$$

Step 5 : لنحسب (V_{GG}) فنجد :

$$V_{GG} = V_{GSQ} + I_{DQ}R_S$$
$$= -1 + 3.33 \times 0.253 = -0.15v$$

بما أنه من غير الممكن الحصول على (V_{GG}) سالب من (V_{DD}) ، لذلك نقفز إلى الخطوة (7) كما يلي :

Step 7 : لنأخذ (R_2) دارة مفتوحة أيّ :

$$R_2 \to \infty \text{ Then : } V_{GG} = 0$$

ومنه نجد :

$$V_{GG} = 0 = V_{GSQ} + I_{DQ}R_{sdc}$$
$$= -1 + 3.33 \times R_{sdc}$$

بحلّ المعادلة بالنسبة لـ(R_{sdc}) نجد :

$$R_{sdc} = 300\Omega$$

Step 8 :

$$R_D = K_1 - R_{sdc} = 3k - 0.3k = 2.7k$$

Step 9 :

$$R_{sac} = \frac{-R_L // R_D}{A_V} - \frac{1}{g_m} = \frac{-20k // 2.7k}{4} - 0.35k = 245\Omega$$

نتيجة تصميم الدارة أصبح يطابق الدارة شكل (2-6) ، حيث لها العناصر التالية:

$$R_D = 2.7k\Omega$$
$$R_{S1} = R_{sac} = 245\Omega$$
$$R_{S2} = R_{sdc} - R_{sac} = 300\Omega - 245\Omega = 55\Omega$$

$$R_G = R_{in} = R_1 = 100k\Omega$$
$$R_2 = \infty$$

مسألة (2-4) محلولة (تصميم) :

كرّر المسألة السابقة (2-3) لكن باختيار لنقطة العمل (Q) بحيث لا تقع في مركز المنطقة الخطية . استخدم ترانزيستور بمعاملات :

$I_{DSS} = 6.67$ mA , $V_P = 3.33$ v

الحـــــــل :

لنفرض أننا اخترنا نقطة العمل الجديدة بشكلٍ اعتباطي Arbitrarily كما يلي :

$I_{DQ} = 3.5$ mA
$V_{GSQ} = -0.8$ V
$V_{DSQ} = 6$ V

باستخدام المعادلة المعروفة التالية نحصل على (g_m) :

$$g_m = \frac{2I_{DSS}(1 - V_{GS}/V_P)}{-V_P}$$

$$= \frac{2 \times 6.67(1 - \frac{-0.8}{-3.33})}{+3.33} = 3.04 \times 10^{-3} S$$

$$\frac{1}{g_m} = \frac{10^3}{3.04} = 329\Omega$$

من الخطوة (2) في الإجراء التصميمي نجد :

$$R_D + R_S = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} = K_1$$

$$= \frac{20 - 6}{3.5mA} = 4k\Omega = K_1$$

ومنه من الخطوة (3) نجد :

$$A_v = -4 = \frac{-R_D // 20k}{(4k - R_D) + 329}$$

نحصل على معادلة تربيعيّة بحلّها نحصل على :

$$R_D = 3.571k\Omega$$

نلاحظ أنّ هذه الكميّة أقلّ من (K_1) ، لذلك ننتقل بشكلٍ طبيعي إلى الخطوة (4) . فمن المعادلة (9-2) نحصل على :

$$R_S = K_1 - R_D = 4 - 3.571 = 429\Omega$$

باستخدام معادلة الانحياز في الخطوة (5) ، نجد :

$$V_{GG} = V_{GSQ} + I_{DQ}R_S$$
$$= -0.8 + 3.5 \times 0.429 = 0.702v$$

والنتيجة موجبة وبالتالي الحلّ سليم .

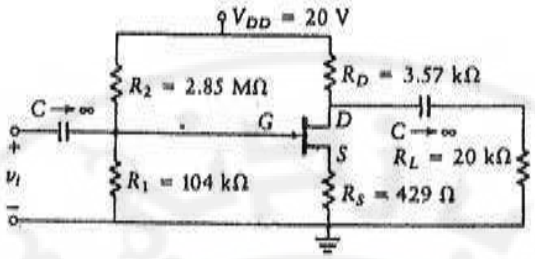
لتحديد (R_1,R_2) بمعرفة $R_{in} = R_G$ نستخدم الخطوة (6) ، حيث أنّ (V_{GG}) لها نفس القطبية لـــ(V_{DD}) (وهذا ما كان مخالفاً للحالة التي كانت عليها المسألة السابقة). لذلك نكتب :

$$R_1 = \frac{R_G}{1 - \frac{V_{GG}}{V_{DD}}} = \frac{10^5}{1 - \frac{0.702}{20}} = 104k\Omega$$

$$R_2 = \frac{R_G V_{DD}}{V_{GG}} = \frac{10^5 \times 20}{0.702} = 2.85M\Omega$$

يبيّن الشكل (8-2) الدارة النهائية بعد انتهاء التصميم .

عملياً لو أنّ ($R_2 >> R_1$) وكانت (R_2) أعلى من ($10M\Omega$) ، عندها يجب إزالة المقاومة (R_2) كلّياً . يسبّب هذا لـــ(V_{GG}) أن تنتهي إلى الصفر بدلاً من جهد موجب صغير .



الشكل (2-8)

2-5) تحليل مكبّر المصرف المشترك :

Analysis Of CD (SF) Amplifier :

يبيّن الشكل (2-9a) تشكيلة مكبّر مصرف مشترك (أو مكبّر تابع منبعي Source Follower) مع دارته المكافئة المبيّنة بالشكل (2-9b) .

سوف نتّبع في تحليل هذا المكبّر نفس الأسلوب المتّبع في الفقرة (2-3) . أثناء التحليل سنهمل وجود (r_{ds}) بسبب كبرها بالنسبة لـ(R_S) . إذا لم نريد إهمال المقاومة عندها نعدّل نتائج التحليل بوضع (R_S // r_{ds}) في كلّ العلاقات بدلاً من (R_S).

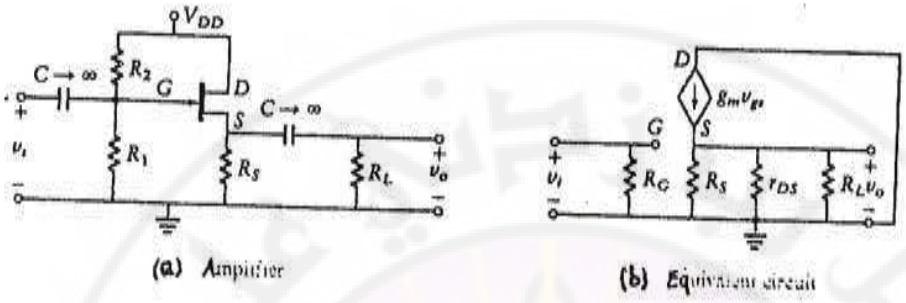
لنكتب قانون كيرشوف (KVL) حول حلقة البوّابة_منبع ، فنجد :

$$V_{gs} = V_i - g_m(R_S // R_L)V_{gs}$$

ومنه :

$$V_i = V_{gs}[1 + g_m(R_S // R_L)]$$

من الخرج نجد :



الشكل (2-9)

$$V_O = g_m V_{gs}(R_S \,//\, R_L)$$

ومنه نحصل على كسب الجهد كما يلي :

$$A_V = \frac{V_O}{V_i} = \frac{g_m(R_S \,//\, R_L)}{1 + g_m(R_S \,//\, R_L)} = \frac{R_S \,//\, R_L}{R_S \,//\, R_L + \frac{1}{g_m}} \quad \ldots\ldots\ldots (2\text{-}15)$$

مقاومة الدخل تساوي :

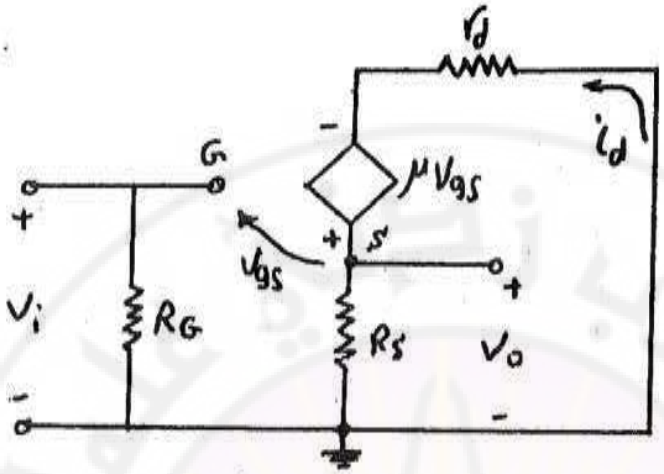
$$R_{in} = R_G \quad \ldots\ldots\ldots (2\text{-}16)$$

بتطبيق علاقة جداء الكسب بالممانعة نحصل على كسب التيّار (A_i) :

$$A_i = A_V \frac{R_{in}}{R_L}$$

$$= \frac{R_S \,//\, R_L}{R_S \,//\, R_L + \frac{1}{g_m}} \frac{R_G}{R_L} = \frac{R_S}{(R_S \,//\, R_L) + \frac{1}{g_m}} \frac{R_G}{R_S + R_L} \quad \ldots\ldots (2\text{-}17)$$

للحصول على مقاومة الخرج نرسم الدارة المكافئة التالية شكل (2-10) :-



الشكل (2-10)

من حلقة الخرج نجد :

$$I_d r_d + I_d R_S - \mu V_{gs} = 0 \quad \text{..... (a)}$$

من حلقة الدخل نجد :

$$V_{gs} = V_i - I_d R_S \quad \text{..... (b)}$$

بتعويض (b) في (a) نجد :

$$I_d(r_d + R_S) - \mu(V_i - I_d R_S) = 0$$

$$I_d(r_d + R_S + \mu R_S) = \mu V_i$$

$$I_d = \frac{\mu V_i}{r_d + R_S(1+\mu)}$$

$$V_O = +I_d R_S = \frac{\mu V_i R_S}{r_d + R_S(1+\mu)}$$

ومنه فإنّ مقاومة ثيفنن المنظورة من قبل (Rs) هي :

$$R_O = \frac{V_O}{I_d|_{R_S=0}} = \frac{\dfrac{\mu V_i R_S}{r_d + R_S(1+\mu)}}{\dfrac{\mu V_i}{r_d}}$$

$$= \frac{r_S r_d}{r_d + R_S(1+\mu)} = R_S \,//\, \frac{r_d}{1+\mu} \quad \ldots\ldots\ldots\ldots\ldots (2\text{-}18)$$

2-6) تصميم مكبّر المصرف المشترك :

Design Of CD Amplifier :

سنقدّم الآن الإجراء التصميمي لمكبّر الـ(JFET) ذي تشكيلة المصرف المشترك (CD) . يعتبر هذا الإجراء نفسه المستخدم في تصميم مكبّرات الـ(MOSFET) نوع إفقار Depletion . عادةً تكون الكميّات التالية معيّنة وهي : كسب التيّار ، مقاومة الحمل ، و V_{DD} . يمكن أيضاً أن تكون مقاومة الدخل معيّنة ، فإذا كان ذلك يكون كسب التيّار مهملاً في المواصفات المطلوبة عادةً . سنقوم بإجرائنا التصميمي خطوة-خطوة بالاعتماد على الشكل (2-9) .

الخطوة (1) – Step 1 :

نختار نقطة العمل (Q) في مركز منحنيات خواص الترانزيستور (FET) ، وذلك بمساعدة الشكل (2-7) . يحدّد هذا الاختيار كلاً من :

V_{DSQ} , V_{GSQ} , I_{DQ} , g_m .

الخطوة (2) – Step 2 :

نكتب معادلة كيرشوف (KVL) حول حلقة المصرف_منبع كما يلي :

$$V_{DD} = V_{DSQ} + R_S I_{DQ}$$

والذي نوجد منها القيمة المستمرّة لـ(R_S) ، أيّ :

$$R_{sdc} = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} \quad \ldots\ldots\ldots\ldots\ldots\ldots (2\text{-}19)$$

الخطوة (3) — Step 3 :

نوجد القيمة المتناوبة لـ(R_S) من معادلة كسب التيّار التي أُعيد تنظيمها (معادلة 2-17) كما يلي :

$$R_{sac} = \frac{R_L}{(R_G / A_i - R_L)g_m - 1} \quad \text{..... (2-20)}$$

حيث : $R_G = R_{in}$

لو أنّ مقاومة الدخل (R_{in}) كانت معيّنة ، فإنّه من الضروري عند ذلك حساب (R_{sac}) من المعادلة (2-20) . في مثل هذه الحالات فإنّ (R_{sac}) تكون مختلفة عن (R_{sdc}) ، بحيث نضع مكثفة تمرير على جزء من (R_S) .

الخطوة (4) — Step 4 :

نحدّد الجهد (V_{GG}) باستخدام العلاقة :

$$V_{GG} = V_{GSQ} + I_{DQ}R_S$$

لا يوجد عكس بالطور في مكبّر الـ(FET) ذي التابع المنبعي (SF) وتكون (V_{GG}) عادةً من نفس قطبية وحدة التغذية (V_{DD}) .

الخطوة (5) — Step 5 :

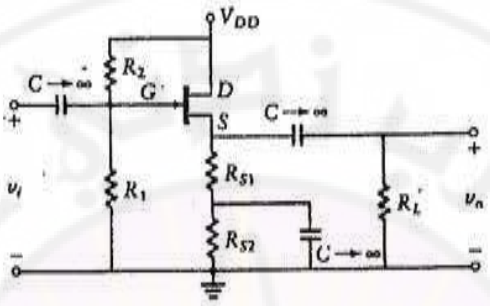
نحدّد قيم المقاومات (R_1,R_2) من المعادلات (2-13,14) :

$$R_1 = \frac{R_G}{1 - \frac{V_{GG}}{V_{DD}}}$$

$$R_2 = \frac{R_G V_{DD}}{V_{GG}}$$

يوجد عادةً تيّار مصرف كافٍ في مكبّر الـ(SF) لتوليد جهود سالبة لبوابة الـ (JFET) . لذلك يمكن استخدام انحياز البوّابة عن طريق مقسّم الجهد بسهولة أكبر .

©D amplifier.



الشكل (11-2)

لنعد الآن إلى قضية تعيين مقاومة الدخل . يمكننا الافتراض أنّ جزءاً من (R_S) مفرّع عن طريق مكثفة تمرير ، كما في الشكل (11-2) ، والذي يقودنا إلى قيم مختلفة لـ(R_{sdc} , R_{sac}) . نستخدم الخطوة (2) لإيجاد قيمة (R_{sdc}) . في الخطوة (3) ، نختار (R_G) لتساوي (R_{in}) المخصّصة في المسألة واستخدام المعادلة (2-20) لإيجاد قيمة (R_{sac}) .

لو أنّ (R_{sac}) المحسوبة كانت أصغر من (R_{sdc}) ، فإنّ التصميم ينجز بوضع مكثفة تمرير على (R_{S2}) . لنتذكّر بأن : $R_{sac} = R_{S1}$ و $R_{sdc} = R_{S1} + R_{S2}$. لكن من جهة أخرى ، لو أنّ (R_{sac}) كانت أكبر من (R_{sdc}) ، عندها يجب تغيير اختيارنا لنقطة العمل (Q) وتحريكها إلى موقع آخر . نختار عادةً لحلّ المشكلة (V_{DSQ}) أصغر ، والذي سيؤدّي إلى زيادة في الجهد الهابط على ($R_{S1}+R_{S2}$) ، والذي يؤدّي بدوره إلى زيادة قيمة (R_{sdc}) . لو أنّه كان من غير الممكن إنقاص (V_{DSQ}) بشكلٍ كافٍ لجعل

(R_{sdc}) أكبر من (R_{sac}) ، عندها لا يمكن للمكبّر أن يصمّم بالمعطيات (A_i,R_{in}) ونوع الـ(FET) حسب متطلّبات المسألة . لهذا حتى ينجز التصميم بشكلٍ سليم ، يجب تغيير إحدى هذه المعطيات ، أو استخدام مرحلة تكبير ثانية لتزويدنا بالكسب المطلوب .

مسألة (2-5) محلولة (تصميم) :

صمّم مكبّر (JFET) ذا المصرف المشترك (CD) وذلك حسب الشكل (2-9) بالمعطيات التالية :

$$A_i = 12 \ , \ R_{in} > 9k \ , \ R_L = 400\Omega \ , \ I_{DSS} = 20mA \ , \ V_P = -6.67v \ , \ V_{DD} = 12v$$

الحـــــــلّ :

الخطوة (1) :

نختار نقطة العمل بمساعدة الشكل (2-7) فنجد :

$$I_{DQ} = \frac{I_{DSS}}{2} = \frac{20}{2} = 10mA$$

$$V_{DSQ} = \frac{V_{DD}}{2} = \frac{12}{2} = 6v$$

باستخدام الطريقة البيانية من الشكل (2-7) نحصل على :

$$\frac{V_{GS}}{|V_P|} = 0.3$$

ومنه :

$$V_{GSQ} = (0.3)(-6.67) = -2v$$

أيضاً نجد :

$$g_m = \frac{1.42 I_{DSS}}{V_P} = \frac{1.42 \times 20}{6.67} = 4.26ms$$

ومنه :

$$\frac{1}{g_m} = \frac{10^3}{4.26} = 235\Omega$$

الخطوة (2) :

بما أنّ : $R_m > 9k\Omega$ ، دعنا نأخذ : $R_S = R_{sac} = R_{sdc}$ ومنه :

$$R_S = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} = \frac{12-6}{10} = 600\Omega$$

الخطوة (3) :

نستخدم هذه الخطوة لإيجاد (R_G) عن طريق إعادة تنظيم المعادلة (2-17) واستخدامها ، كما يلي :

$$R_G = A_i(R_L + \frac{1 + R_L / R_S}{g_m})$$

$$= 12(400 + \frac{1 + 400/600}{4.26 \times 10^{-3}}) = 9.5k\Omega$$

بما أن : $R_G = R_{in} > 9k$ فالتصميم مقبول وننتقل عندها إلى الخطوة (4) .

الخطوة (4) :

نحسب هنا الجهد (V_{GG}) :

$$V_{GG} = V_{GSQ} + I_{DQ}R_S$$

$$= -2 + 10 \times 0.6 = 4v$$

الخطوة (5) :

أخيراً من هذه الخطوة نحسب ما يلي :

$$R_1 = \frac{R_G}{1 - \frac{V_{GG}}{V_{DD}}} = \frac{9.5k}{1 - \frac{4}{12}} = 14.25k\Omega$$

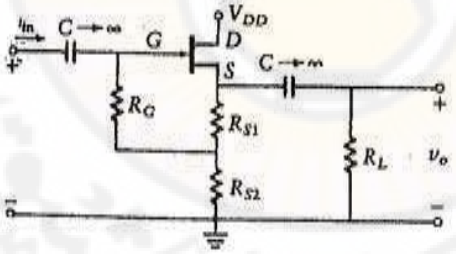
$$R_2 = \frac{R_G V_{DD}}{V_{GG}} = \frac{9.5k \times 12}{4} = 28.5k\Omega$$

$$A_V = A_i \frac{R_L}{R_{in}} = 12\frac{0.4}{9.5} = 0.51$$

2-7) رفع مقاومة الدخل لمكبّرات التابع المنبعي :

SF Bootstrap Amplifiers :

سنقوم الآن بتحليل مكبّر FET (SF) ذي مقاومة الدخل العالية SF Bootstrap- FET Amp . هذه الدارة هي حالة خاصة من المكبّر (SF) وهي مبينة بالشكل (2-12) . تمّ إجراء الانحياز في هذه الدارة عبر جزء من مقاومة المنبع فقط . سوف ينقص هذا الإجراء من الحاجة لمكثفة تمرير عبر جزء من مقاومة المنبع ويؤدّي إلى مقاومة دخل أكبر مما يمكن أن نحصل عليه بالمكبّر العادي .

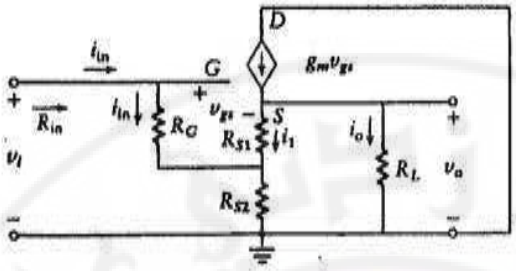


Bootstrap SF.

الشكل (2-12)

يسمح لنا هذا التصميم بالحصول على خواص الممانعة العالية للـ(FET) بدون

استخدام قيم عالية لمقاومة البوّابة (R_G) .



ac equivalent circuit for bootstrap SF.

الشكل (2-13)

يبيّن الشكل (2-13) الدارة المكافئة المستخدمة لتحليل عمل الدارة . سوف نفترض أثناء التحليل أنّ (i_{in}) صغيراً بشكلٍ كافٍ بالنسبة لـ(i_1) ، بحيث ما يمرّ في (R_{S2}) هو (i_1) تقريباً ، وبالتالي يوجد جهد الخرج كما يلي :

$$V_O \cong g_m V_{gs}(R_S \,//\, R_L) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (2\text{-}21)$$

حيث : $R_S = R_{S1} + R_{S2}$

لو أنّ التقريب المذكور بشأن (i_{in}) ليس دقيقاً ، عند ذلك يتمّ استبدال (R_S) بالعلاقة :

$$R_{S1} = \frac{(i_{in} + i_1)R_{S2}}{i_1}$$

بتطبيق قانون كيرشوف (KVL) عند الدخل نجد :

$$V_i = V_{GS} + i_1 R_{S1} + (i_1 + i_{in})R_{S2} \quad \ldots\ldots\ldots\ldots\ldots \quad (2\text{-}22)$$

يوجد التيّار (i_1) من علاقة تقسيم التيّار Current-Divider كما يلي":

$$i_1 = \frac{g_m V_{GS} R_L}{R_S + R_L}$$

بالتعويض في المعادلة (2-12) نحصل على :

$$V_i = V_{GS} + \frac{g_m V_{GS} R_L R_S}{R_L + R_S} + i_{in} R_{S2} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (2\text{-}23)$$

يمكن الحصول على معادلة ثانية لـ(V_i) بكتابة قانون كيرشوف حول حلقة الدخل خلال (R_G,R_{S2}) كما يلي :

$$V_i = i_{in} R_G + (\frac{g_m V_{GS} R_L}{R_S + R_L} + i_{in}) R_{S2}$$

$$= i_{in}(R_G + R_{S2}) + \frac{g_m V_{GS} R_L R_{S2}}{R_S + R_L} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (2\text{-}24)$$

بمساواة المعادلتين (2-23,24) وحلّ الناتج بالنسبة لـ(i_{in}) نجد :

$$i_{in} = \frac{g_m V_{GS}}{R_G}[(R_L // R_S) = \frac{1}{g_m} - \frac{R_L R_{S2}}{R_S + R_L}] \quad \ldots\ldots\ldots \quad (2\text{-}25)$$

بالتعريف فإنّ مقاومة الدخل تساوي : $R_{in} = \frac{V_i}{i_{in}}$ ، لذلك بتقسيم المعادلة (2-24) على (2-25) نجد :

$$R_{in} = \frac{V_i}{i_{in}} = \frac{R_G[1/g_m + (R_L // R_S)]}{(R_L // R_S) + 1/g_m - R_L R_{S2}/(R_S + R_L)} + R_G$$

بحلّ المعادلة بالنسبة لـ(R_G) نجد :

$$R_G = \frac{(R_{in} - R_{S2})[R_{S1} R_L + (R_S + R_L)/g_m]}{R_L R_S + (R_S + R_L)/g_m} \quad \ldots\ldots\ldots \quad (2\text{-}26)$$

يُعطى كسب التيّار لهذه الدارة كما يلي :

$$A_i = \frac{i_o}{i_{in}} = \frac{V_o}{i_{in} R_L}$$

باستخدام المعادلة (2-21) والمعادلة (2-25) والانتباه إلى أنّ : $R_S - R_{S2} = R_{S1}$

نجد :

$$A_i = \frac{R_G R_S}{R_L R_{S1} + (R_L + R_S)/g_m} \quad \text{..... (2-27)}$$

يُعطى كسب الجهد باستخدام قاعدة جداء الكسب × الممانعة كما يلي :

$$A_V = \frac{A_i R_L}{R_{in}}$$

$$= \frac{R_G R_S R_L}{R_{in}[R_{S1} R_L + (R_S + R_L)/g_m]} \quad \text{..... (2-28)}$$

نلاحظ من المعادلة (2-26) أنّ المقام فيها أكبر ممّا هو موجود في القوس الكبير Bracket من البسط ، هذا يعني أنّ : $R_G < (R_{in} - R_{S2})$. إنّ هذا يبرهن إمكانية الحصول على مقاومة دخل كبيرة بدون تكبير (R_G) بشكلٍ أكبر .

مسألة محلولة (2-6) (تصميم) :

صمّم مكبّر تابع منبعي (SF) حسب الشروط التالية :

$$R_{in} = 100k \ , \ R_L = 10k\Omega \ , \ V_{DD} = 20v$$

اعتمد على دارة المكبّر المبيّنة بالشكل (2-12) ، واختر نقطة العمل كما يلي :

$V_{DSQ} = 10v$ $\quad$ $I_{DQ} = 3.33$ mA

$V_{GSQ} = -1v$ $\quad$ $g_m = 2$ ms

الحـــــــلّ :

إنّ تصميم هذه الدارة يشمل على اختيار كلّ من (R_{S1} , R_{S2} , R_G) . بجمع الجهود حول حلقة البوّابة_منبع مفترضين إهمال (i_{in}) ، نجد ما يلي :

$$i_{in}R_G = 0 = V_{GSQ} + R_{S1}I_{DQ}$$

ومنه :

$$R_{S1} = \frac{V_{GSQ}}{I_{DQ}} = \frac{1}{3.3mA} = 300\Omega$$

لإيجاد (R_{S2}) ، نكتب معادلة كيرشوف للجهد (KVL) حول حلقة المنبع_مصرف فنجد :

$$V_{DD} = V_{DSQ} + (R_{S1} + R_{S2})\, I_{DQ}$$

ومنه :

$$R_{S2} = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} - R_{S1}$$

$$= \frac{20-10}{3.33} - 300 = 2.7k\Omega$$

نوجد المقاومة (R_G) من المعادلة (2-26) كما يلي :

$$R_G = \frac{R_{S1}R_L + (R_S + R_L)/g_m}{R_L R_S + (R_S + R_L)/g_m}(R_{in} - R_{S2})$$

$$= \frac{0.3\times 10 + (3+10)/2}{10\times 3 + (3+10)/2}(100 - 2.7)$$

$$= 25.32k\Omega$$

حيث :

$$R_S = R_{S1} + R_{S2}$$

$$= 0.3k + 2.7k = 3k\Omega$$

ونلاحظ أنه بوضع مقاومة ($R_{in} = 25.32k\Omega$) نحصل من الدارة على مقاومة دخل أكبر بحوالي أربع مرّات أيّ : $R_{in} = 100k\Omega$.

نلاحظ أيضاً من المعادلة (2-26) أنه كلّما نقصت (R_{S1}) (أيّ زادت R_{S2}) كلّما كانت (R_{in}) أكبر .

مسائل غير محلولة :

مسألة (2-7) :

حدّد قيمة المقاومات وكسب التيّار لمكبّر الـJFET (SF) من النوع Bootstrap بحيث يكون : $R_{in} = 200k\ ,\ R_L = 20k\Omega\ ,\ V_{DD} = 10v$

قم باختيار نقطة العمل كما يلي :

$V_{DSQ} = 5v$ $\quad$ $V_{GSQ} = -1.5v$

$I_{DQ} = 0.5\ mA$ $\quad$ $g_m = 4\ ms$

اعتمد على الشكل (2-13) .

الجواب :

$R_G = 62.8k\Omega\ ,\ R_{S1} = 3k\Omega$

$R_{S2} = 7k\Omega\ ,\ A_I = 9.3$

مسألة (2-8) :

صمّم مكبّر JFET (CD) كما في الشكل (2-9) لتقديم كسب تيّار (15) إلى حمل مقاومته ($R_L = 20k\Omega$) ، مستخدماً : $R_{in} = 400k\Omega\ ,\ V_{DD} = 12v$

استخدم ترنزيستور (FET) ذي قنال (n) له المعاملات الاسمية :

$V_P = -3v\ ,\ I_{DSS} = 6\ mA$

افترض أنّ : $V_{DSQ} = \frac{V_{DD}}{2}\ ,\ I_{DQ} = 0.4 I_{DSS}$

حدّد قيم المقاومات وكسب الجهد للمكبّر .

الجواب :

$R_{sdc} = 2.5k\Omega\ ,\ R_{sac} = 1.25k\Omega$

$R_1 = 676k\Omega\ ,\ R_2 = 980k\Omega$

$A_V = 0.75$

مسألة (2-9) :

صمّم مكبّر JFET (CS) حسب المعطيات التالية :

$R_L = 10k\Omega$, $V_{DD} = 12v$, $R_{in} = 500k$, $A_V = -2$

استخدم الدارة المبيّنة بالشكل (2-5a) . اختر نقطة العمل (Q) بحيث :

$V_{DSQ} = 6v$ $\quad V_{GSQ} = -1v$

$I_{DQ} = 1\ mA$ $\quad g_m = 2.5\ ms$

الجواب :

$R_S = 1.22k\Omega$, $R_D = 4.78k\Omega$

$R_1 = 5.9k\Omega$, $R_2 = 27M\Omega$

$A_I = -100$

Damascus University

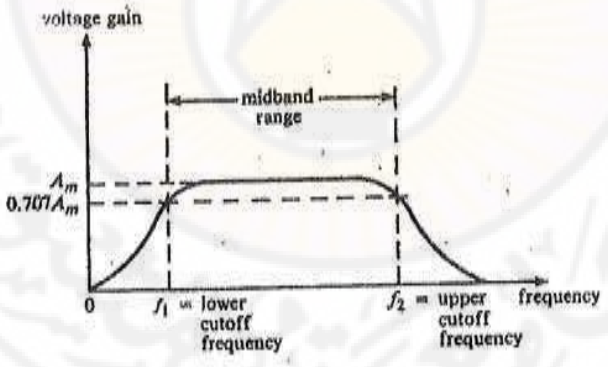
وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل الثالث
الإستجابة الترددية للمكبرات
Frequency Response of Amplifiers

3-1) مقدمة :

إنّ الإستجابة الترددية Frequency response لأي وسيلة أو نظام إلكتروني هي التغير في مطال إشارة الخرج نتيجة تغير تردد الإشارة المطبقة على الدخل . بكلمات أخرى ، هي الأسلوب الذي من خلاله تستجيب الوسيلة الإلكترونية للتغييرات في تردد الإشارة . إن التغير في مطال إشارة الخرج غالباً ما يكون مصاحباً لتغيرات في زاوية الطور للخرج بالنسبة للدخل ، لذلك فإن الإصطلاح الإستجابة الترددية ، يشمل أيضاً الإنزياح بالطور كتابع للتردد .

يدعى أحياناً الإنزياح بالطور نتيجة للتردد بالإستجابة الطورية phase response



شكل (3-1)

تمثل الإستجابة الترددية لمكبر عادة بمخطط graph يظهر مطال الخرج (أو في

الغـــالب كسب الجهد ، وأحياناً كسب التيار) مرسوماً كتابع للتردد . يرسم أحياناً على نفس المخطط تغير زاوية الطور . يبين الشكل (1-3) رسماً نموذجياً لكسب الجهد لمكبر (ac) كتابع للتردد.

يدعى المجال الترددي the frequency Range الذي عنده يكون الكسب ثابتاً تقريـــباً (مسطح" flat") بمجال الترددات المتوسطة midband range ويرمز عنده لهذا الكسب بالرمز (A_m).نلاحظ أن التردد المنخفض (كما في الشكل 1-3) الذي عنده يكـــون الكســـب مساوياً إلى $\frac{1}{\sqrt{2}} = 0.707\ A_m$ يدعى بتردد القطع المنخفض Low cutoff frequency (F_L) . وإن التردد العالي الذي عنده الكسب يكون مساوياً أيضـــاً إلى : $0.707A_m$ يدعى بتردد القطع العالي High cut off frequency (F_H) . يعرّف عرض المجال bandwidth لمكبر بأنه الفرق بين ترددي القطع العالي والمنخفض ، أي :

$$bandwidth = BW = F_H - F_L \quad \text{.....(3-1)}$$

تدعى النقاط على المخطط البياني شكل (3-1) التي يكون فيه الكسب مساوياً إلى$(0.707Am)$أحياناً بترددات نصف الإستطاعة half powcr frcquencies ، وذلك بسبب أن استطاعة الخرج للمكبر عند القطع cutoff ، تكون مساوية لنصف استطاعة الخرج عند الترددات المتوسطة .للبرهان على ذلك ، لنفرض أن جهد الخرج (V) موجود عبر مقاومة (R) في الترددات المتوسطة . لذلك فإن استطاعة الخرج في الترددات المتوسطة تساوي :

$$P(midband) = \frac{V^2}{R} watts \quad \text{.....(3-2)}$$

عند ترددات القطع العالية والمنخفضة ، فإن جهد الخرج ينخفض بمقدار $\sqrt{2}$ بحيث أنّ استطاعة الخرج تصبح عند هذه الترددات مساوية إلى :

$$P(at\ cutoff) = \frac{(\frac{V}{\sqrt{2}})^2}{R} = \frac{1}{2}\ \frac{V^2}{R} watts$$

$$= \frac{1}{2} P(midband) \quad .....(3-3)$$

مـــن الملائم جداً أنّ يرسم لوغاريتم الإستجابة الترددية للمعطيات بدلاً من قيم المعطيـــات الفعلية . فلو تمّ رسم لوغاريتم التردد على طول المحور الأفقي ، عند ذلك يمكن إظهار مجال ترددي واسع على حجم معقول لورقة الرسم بدون إضاعة الدقة في الرســـم . إحـــدى الطـــرق المتبعة للحصول على مقياس رسم لوغاريتمي للتردد هو حســـاب لوغاريتم كل تردد وتعيينه على ورقة عادية لرسم المخطط البياني بهذه القيم اللوغاريـــتمية . تتبع عادة طريقة اسهل وهي الرسم على أوراق خاصة تدعى بأوراق لوغاريتمية log paper ، تكون الخطوط عليها مقسمة مسبقاً بشكل لوغاريتمي . على هذا فإنه يتم وضع القيم الفعلية للتردد مباشرة على خطوط هذه الأوراق بدون الحاجة لحســـاب لوغاريتماتها . لو أن واحداً من المحاور لورقة المخطط graph paper كانت مقسمة لوغاريتمياً مسبقاً والمحور الآخر كان مقسماً بشكل خطي ، عندها تدعى ورقة المخطـــط بالورقـــة نصف لوغاريتمية semilog paper . لو أنّ كلا المحورين الأفقي والعمودي كانا مقسمان بشكل لوغاريتمي عندها تدعى الورقة بـــ: log-log paper.

إن أي مجال قيم تقع بين قيمة وعشرة أضعافها تدعى بالمسافة العشرية decade. مثلاً ، كلاً من المجالات الترددية التالية (1-10Hz)،(10-100Hz) ، (5-50KHz) ، (0.02-0.2Hz) ..... هي عبارة عن مسافات عشرية decade . يبين الشكل (3-2) عـــلى سبيل المثال ورقة مخطط لوغاريتمية كاملة أي : log-log graph paper حيث يمكن على طول كل محور منها إنشاء مسافتين عشريتين كاملتين two full decade . نلاحظ من الشكل (3-2) أنّ المحاور تمّ تعيينها بشكل اعتباطي (0.1-1 , 1-10) على المحور العمودي ، و(10-100 , 100-1000) على المحور الأفقي .

حيث : V_m هو الجهد عند الترددات المتوسطة midband .

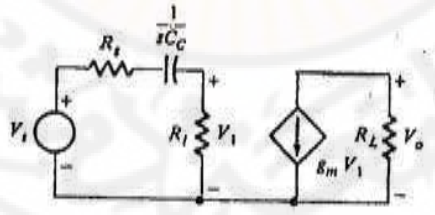
3-2) خواص الإستجابة الترددية –

-:Frequency response characteristics

سنحاول التركيز في هذا الفصل على الإستجابة الترددية لمكبرات الـ(BJT) ، والـ(FET) في الترددات العالية والمنخفضة وذلك لمرحلة تكبير وحيدة . عادة فإن مكبرات الدارات المتكاملة والتي يكون عادة ذات ترابط مباشر ، تكون استجابتها الترددية محدودة في الترددات العالية نتيجة لمكثفات الترانزستور الداخلية .بينما بمراحل التكبير المفردة Discrete-stages فإنها بالإضافة إلى مشكلة الترددات العالية ، فإن استجابتها تكون محدودة أيضاً في الترددات المنخفضة نتيجة لمكثفات الربط والتمرير المستخدمة فيها . سنحاول الآن أن نبين بشكل أساسي بدون الدخول في تفاصيل المكبر خصائص الإستجابة الترددية المنخفضة والعالية .

3-2-1) الإستجابة الترددية المنخفضة

low-frequency Response



Frequency-domain representation of high-pass circuit.

شكل (3-3)

تبين الدارة المبينة بالشكل (3-3) مرحلة تكبير حيث تمثل ($\frac{1}{SC_c}$) ممانعة مكثفة الربط coupling capacitor الخارجية . في هذه الدارة نكتب :

$$V_1 = \frac{V_S R_i}{R_S + R_i + \frac{1}{SC_c}}$$

$$V_0 = -g_m R_L V_1$$

$$A_{VL}(S) = \frac{V_0}{V_S} = \frac{-gmR_L R_i}{R_i + R_S + \frac{1}{SC_c}} \quad \text{.....(3-4)}$$

يمكن تنظيم هذه المعادلة بالشكل التالي :

$$A_{VL}(S) = \frac{-g_m R_L R_i/(R_S + R_i)}{1 + 1/SC_c(R_S + R_i)} = \frac{|A_{V0}|}{1 + \omega_L/S}$$

$$= |A_{V0}| \frac{S/\omega_L}{1 + S/\omega_L} \quad \text{.....(3-5)}$$

حيث :

$A_{V0} = \frac{g_m R_L R_i}{R_S + R_i}$ .....(3-6) كسب الجهد في الترددات المتوسطة

أي عندما : $\omega \to \infty$

و:

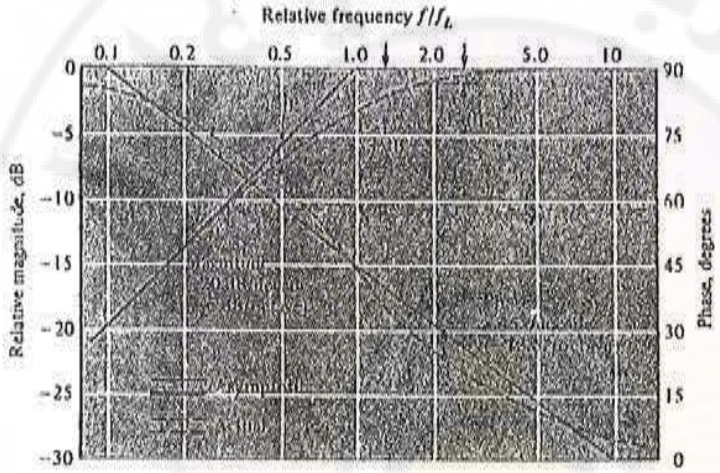
$$\omega_L = \frac{1}{R_{th} \cdot C_c} = \frac{1}{(R_i + R_S).C_c} \quad \text{.....(3-7)}$$

تردد القطع المنخفض (التردد الزاوي) عند الترددات المنخفضة .

نلاحظ أنّ التردد الزاوي (ω_L) هو مقلوب الثابت الزمني time constant للدارة : $C_C(R_S+R_i)$ ، حيث (R_S+R_i) هي مقاومة ثفنن المكافئة المنظورة من قبل

مكـــثفة الـــربط (C_C).نلاحظ أنه عند : $S = J\omega L$ فإن : $\frac{1}{\omega_L C_c} = R_S + R_l$.

نلاحظ أيضاً أن : $A_{VL}(S) \to A_{V0}$ عندما : $S = J\omega \to \infty$.عندما $\omega \to \infty$ فإن إعاقة (C_C) تؤول إلى الصفر ، وهو الشرط الذي عنده تكون مكثفات الربط مهملة .



شكل (3-4)

بالنسبة لـــ $S = J\omega$ ، فإن مطال magnitude وطور phase التابع $A_{VL}(J\omega)$ يكونان :

$$A_{VL} = \frac{|A_{V0}|}{\sqrt{1+(F_L/F)^2}} \qquad :\theta_L = \tan^{-1}\frac{F_L}{F} \quad \text{.....(3-8)}$$

نلاحـــظ مـــن المعادلـــة (3-8) أن : $A_{VL} \to 0$ عندما $F \to 0$ مشيراً إلى الـــتخميد عـــند الـــترددات المنخفضة . هذا النوع من الإستجابة يعبر عن نظام تمرير

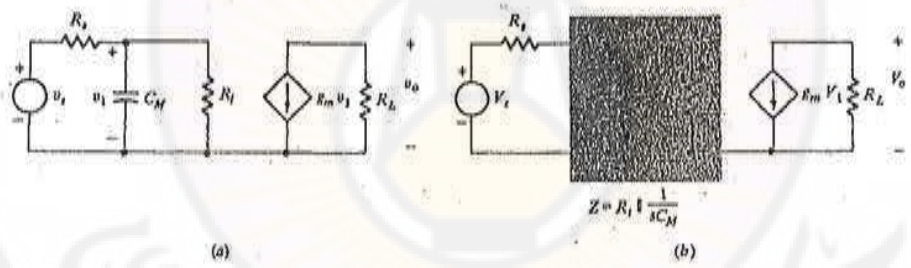
تـــرددات عاليـــة high-pass system ، وذلك كما هو مبين بمخطط بود في الشكل (3-4) . بالطـــبع فـــإن (F_L) يعـــبر عـــن تردد الـــ 3dBالمنخفض أو تردد نصف الإســـتطاعة المـــنخفض . فمثلاً بالنسبة لقيم نموذجية يمكن مصادفتها بالحياة العملية ($C_c = 1\mu F, R_S = R_i = 1K\Omega$) فإن:

$$\omega_L = \frac{10^3}{1\times(1+1)} = 500\,rad/s \rightarrow F_L = \frac{500}{2\pi} = 80H_Z$$

ومـــن الواضح تماماً أنه بزيادة (أو انقاص) المكثفة (Cc) ينقص (أو يزداد) ترد القطع المنخفض (F_L) .

3-2-2)الإستجابة الترددية العالية –

-:High-frequency response



شكل (3-5)

لـــتكن لدينا الدارة شكل (3-5a) . تعبر المكثفة (C_M) عن تأثير المكثفات الداخلية لوسيلة التكبير (BJT أو FET) . يبـــين الشكل (3-5b) التمثيل الترددي المركب (S-Plane) للدارة (3-5a) .

لدينا من الشكل (3-2b) :

$$Z = R_i // \frac{1}{SC_M} = \frac{1}{1 + S\,R_i C_M}$$

$$V_1 = \frac{Z}{R_S + Z} V_S = \frac{R_i V_S}{R_S + R_i + S\,C_M R_i R_S} \quad \text{.....(3-9)}$$

بما أنه من دارة الخرج لدينا :

$$V_0 = -gmR_L V_1 \quad \text{.....(3-10)}$$

فإننا نجد :

$$A_{VH}(S) = \frac{V_0}{V_S} = \frac{-q_m R_i R_L}{R_S + R_i + S\,C_M R_i R_S} \quad \text{.....(3-10)}$$

بتقسيم البسط والمقام على (R_S+R_i) نجد :

$$A_{VH}(S) = \frac{-q_m R_L R_i /(R_S + R_i)}{1 + S\,C_M R_i R_S /(R_S R_i)} = \frac{-q_m R_L R_i /(R_S + R_i)}{1 + S\,C_M (R_S // R_i)} = \frac{|A_{V0}|}{1 + S/\omega_H} \quad \text{.....(3-11)}$$

نلاحظ مرة أخرى هنا أن (A_{V0}) هو كسب الدارة عند الترددات المنخفضة أي عندما : $S = J\omega = 0$ أي هي الحالة التي تصبح فيها إعاقة المكثفة (C_M) تساوي اللانهاية (دارة مفتوحة) . وأن (ω_H) هو مقلوب الثابت الزمني time constant لدارة الدخل ، حيث $R_S//R_i$ هي مقاومة ثفنن المكافئة المنظورة من قبل (C_M) .

بالنسبة لـ $S = J\omega$ ، فإن مطال وطور التابع $A_{VH}(J\omega)$ يكونان :

$$A_{VH}(J\omega) = A_{VH} \angle \theta_H \quad \text{.....(3-12)}$$

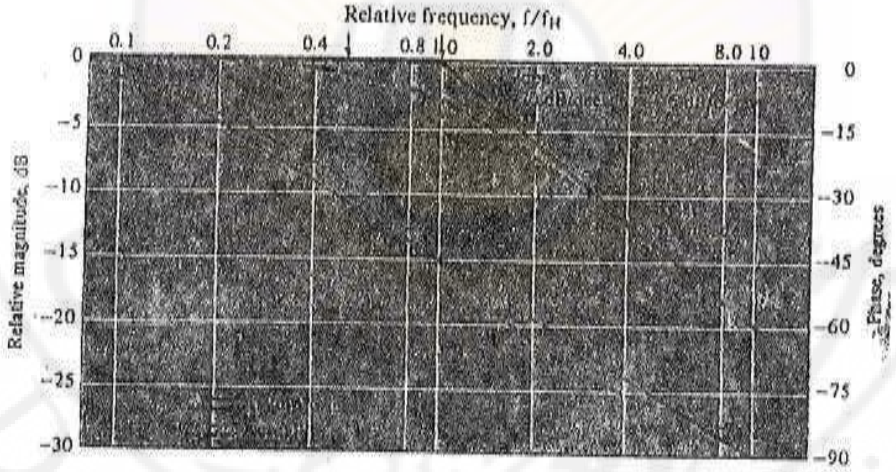
حيث :

$$\theta_H = -\tan^{-1}\frac{F}{F_H} \quad ; \quad A_{VH} = \frac{|A_{V0}|}{\sqrt{1+\left(\frac{F}{F_H}\right)^2}} \qquad \text{.....(3-13)}$$

نلاحـــظ من المعادلة (3-13) أنه بزيادة التردد (F) فإن (A_{VH}) يتناقص ، بحيـــث عندما : $F \to \infty$ فإن : $A_{VH} \to 0$. بشكل مماثل ، تظهر (θ_H)تزايداً في تأخير الطور phase lag عندما يزداد التردد (F) . عند الحالة الخاصة : $F = F_H$ فإن:

$$A_{VH} = A_{V0}/\sqrt{2} = 0.707\, A_{V0}$$

وهذا يوافق انخفاضاً في (A_{VH})مقداره (3dB) عن قيمته العظمى (A_{V0}) عند الترددات المتوسطة . يدعى (F_H)غالباً بتردد القطع العالي high أو الأعلى Upper أو تردد الـــ3dBأو تردد نصف الإستطاعة العالي : high half-pwor frequency .



شكل (3-6)

تم إظهار خواص الإستجابة الترددية الممـــثلة بالمعادلة (3-11) على مخطط بود

المبين في الشكل (3-6) . تشير المنحنيات المنقطة إلى القيم الفعلية ، بينما المنحنيات المستمرّة فهي تعبّر عن منحنيات مخطط بود المقاربة asymptotic . نلاحظ أن محور التردد في الشكل (3-6) يعبر عن التردد القياسي Normalized frequency أي : F/F_H ومحور الكسب يعبر عن الكسب القياسي Normalized gain أي : A_{VH}/A_{V0}.

تسلك الدارة المبينة بالشكل (3-5) سلوك نظام تمرير ترددات منخفضة Low-pass system ، حيث نلاحظ من مخطط بود المقارب أن الترددات التي هي أقل من (F_H) تنتقل بأقل تخميد ممكن ، بينما الترددات التي هي أعلى من (F_H) تخضع لتخميد واضح .

بالنسبة لقيم معاملات نموذجية يمكن أن نراها في الحياة الفعلية (C_M=40PF ، $(R_i = R_s = 1K\Omega$ وذلك لمراحل تكبير عملية فإنّ:

$$\omega_H = \frac{1}{C_M . R_{th}} = \frac{1}{C_M (R_i // R_s)}$$

$$= \frac{10^9}{40 \times 0.5} = 50 Mrad/s$$

$$F_H = \frac{50M}{2\pi} = 8MH_z$$

من الواضح ، أنه بزيادة (أو انقاص) R_i و R_s أو (C_M) ، فإن تردد القطع العالي (F_H) ينقص (أو يزيد) .

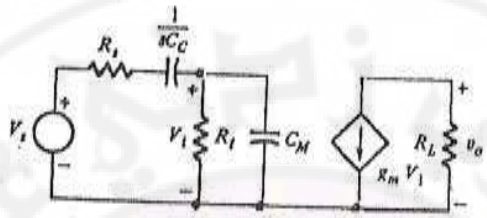
3-2-3)الإستجابة الكلية –

-: Total Response

يبين الشكل (3-7) دارة تحتوي على كلا النوعين من المكثفات ، المكثفة الداخلية للوسيلة الإلكترونية (C_M) ومكثفة الربط (C_C) .

من الواضح حسب المناقشة السابقة بأن الإستجابة الترددية لهذه الدارة ستكون محدودة limited عند الترددات المنخفضة (تأثير c_c)وعند الترددات العالية (تأثير C_M)

وأن ترددي القطع (F_L , F_H) المحسوبين طبقاً للقيم النموذجية المعطاة — بعيدين عن بعضهما البعض بشكل كبير .



شكل (3-7)

لتحديد الإستجابة الكلية فإن كسب المكبر يحدد في كل المجالات الترددية الثلاثة ،حيث يستخدم مجال الترددات المتوسطة لتحديد (A_{V0}) ، ومجال الترددات العالية لتحديد (F_H) ومجال الترددات المنخفضة لتحديد (F_L) .

يبين الشكل (3-8) منحني الإستجابة الترددية المركب (العالي والمنخفض) والذي تم رسمه على أساس القيم التالية :

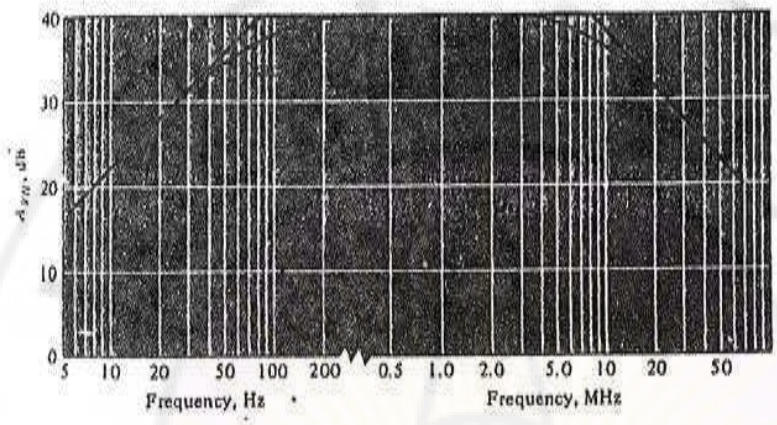
$$R_S = R_i = 1K\Omega \ , \ C_c = 1\mu F \ , C_M = 100PF \ R_L = 2K\Omega \ , g_m = 0.1S$$

والذي ينتج عنها :

$$A_{V0} = 40dB \, , F_L = 80Hz \ , \ F_H = 3.18\text{MHz}$$

نلاحظ من مخطط بود المقارب المبين بالشكل (3-8) أن (A_V) هو ثابت بين ترددي القطع (F_L,F_H). من جهة أخرى تشير خواص زاوية الطور بوجود تقدم بالطور Phase lead عند التردد (F_L) وتأخر في الطور phase lag عند (F_H).في الواقع

فإن انزياح الطور يولد تشويهاً على الإشارة حتى ولو بقيت قيمة الكسب ثابتة .



شكل (3-8)

في معظم المكبرات تكون $F_H >> F_L$ بحيث يكون عرض المجال bandwidth يساوي تقريباً (F_H) . في مكبرات الدارات المتكاملة وبسبب الترابط المباشر (عدم وجود مكثفات ربط فإن $F_L=0$ وبالتالي يصبح عرض المجال مساوياً تماماً (F_H) .

سنركز في الفقرة التالية على الإستجابة الترددية المنخفضة لمكبرات الـ(BJT)، والفقرة التي تليها لمكبرات الـ (FET) .

3-3) الإستجابة الترددية المنخفضة لمكبرات الـ BJT

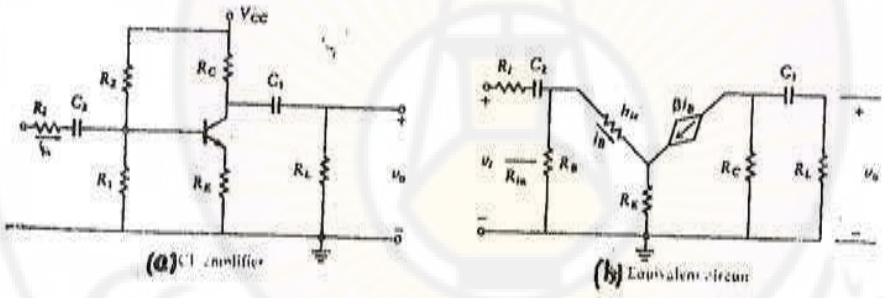
Frequency response-BJT Amplifiers

يحتوي مكبر الـ(BJT) غالباً على مكثفات خارجية غايتها ربط الخرج إلى الحمل وتفريغ مقاومة الباعث بمكثفة لزيادة الكسب . هذه المكثفات تعمل على فتح

الدارة من ناحية الإنحياز ولكنها تودي إلى قصر دارة بالنسبة للترددات العاملة . في الواقع عندما يتناقص التردد عن مجال الترددات العاملة تبدأ المكثفات بالخروج عن حالة قصر الدارة وتظهر ممانعة تتزايد بتناقص تردد الإشارة ، مما يسبب تشويهاً في الإستجابة ، ويصبح المكبر بعمله تابعاً للتردد بعد أن كان مستقلاً . سنقوم بهذه الفقرة بفحص تأثيرات مكثفات الربط والتمرير بشكل منفصل في الترددات المنخفضة ، وذلك لتوضيح الاستجابة المنخفضة بشكل أفضل .

3-3-1) الإستجابة الترددية المنخفضة لمكبر الباعث المشترك –

–: low-frequency response-CE Amplifier



(a) CE amplifier (b) Equivalent circuit

شكل (3-9)

يبين الشكل (3-9a) مكبر (CE)بمكثفات ربط (C_1,C_2) ، حيث تم رسم الدارة المكافئة له عند الترددات المنخفضة في الشكل (3-9b) .

عندما يتناقص التردد باتجاه الصفر ، فإن كلا مكثفتي الربط تقترب من حالة الدارة المقتوحة ويزداد تخميد الإشارة . سنوجد كلاً من كسب الجهد والتيار ، بتأثير

مكثفتي الربط .

تعطى معادلة ممانعة الدخل من الشكل (3-9b) كما يلي :

$$Z_{in} = R_1 + R_{in} + \frac{1}{SC_c} = R_1 + [R_B // (h_{ie} + \beta R_E)] + \frac{1}{SC_c}$$

حيث : $R_B = R_1 // R_2$

يعطى تيار الدخل من نسبة الجهد إلى الممانعة كما يلي :

$$I_{in} = \frac{V_i}{R_{in} + R_1 + \frac{1}{S C_2}}$$

نكتب تيار القاعدة من مفرّع التيار التالي :

$$I_B = \frac{I_{in} \quad R_B}{R_B + h_{ie} + \beta R_E}$$

بالتعويض من (I_{in}) نجد :

$$I_B = \frac{V_i R_B}{\left[R_{in} + R_1 + \frac{1}{SC_2}\right]} \cdot \frac{1}{[R_B + h_{ie} + \beta R_E]}$$

$$= \frac{V_i R_B}{[R_B + h_{ie} + \beta R_E]} \cdot \frac{SC_2}{SC_2(R_{in} + R_1) + 1} \quad \text{.....(3-14)}$$

بما أن :

$$R_{in} = R_B // (h_{ie} + \beta R_E) = \frac{R_B (h_{ie} + \beta R_E)}{R_B + h_{ie} + \beta R_E}$$

إذاً :

$$R_B + h_{ie} + \beta R_E = \frac{R_B (h_{ie} + \beta R_E)}{R_{in}}$$

بالتعويض في المعادلة (3-14) نجد :

$$I_B = \frac{V_i}{h_{ie} + \beta R_E} \frac{R_{in} S C_2}{S C_2 (R_{in} + R_i) + 1} \quad \text{.....(3-15)}$$

نعرّف (τ_2) على أنه الثابت الزمني الناتج عن المكثفة (C_2)أي :

$$\tau_2 = (R_{in} + R_i) C_2 \quad \text{.....(3-16)}$$

بالتبديل في المعادلة (3-15) نجد :

$$I_B = \frac{V_i}{h_{ie} + \beta R_E} \frac{R_{in} C_2 S}{\tau_2 S + 1} = \frac{V_i}{h_{ie} + \beta R_E} \frac{R_{in} C_2}{\tau_2} \frac{S}{S + \frac{1}{\tau_2}} \quad \text{.....(3-17)}$$

يوجد جهد الخرج من الشكل (3-9b)باستخدام قاعدة تقسيم التيار كما يلي :

$$V_0 = i_0 . R_L = \frac{-\beta I_B R_C}{R_C + R_L + \frac{1}{SC_1}} . R_L$$

بتقسيم البسط والمقام على ($R_L + R_C$) نجد :

$$V_0 = -\beta I_B (R_C // R_L) \frac{1}{1 + \frac{1}{(R_C + R_L) C_1 . S}}$$

$$= \frac{-\beta I_B R_C // R_L}{1 + \frac{1}{\tau_1 . S}} = -\beta I_B (R_C // R_L) \frac{S}{S + \frac{1}{\tau_1}} \quad \text{.....(3-18)}$$

حيث : $\tau_1 = C_1 (R_C + R_L)$ هو الثابت الزمني الناتج عن المكثفة (C_1) .

من المعادلة (3-17) نكتبها بدلالة (V_i) نجد :

$$V_i = \frac{I_B [(h_{ie} + \beta R_E) \tau_2]}{R_{in} C_2 S} (S + \frac{1}{\tau_2}) \quad \text{.....(3-19)}$$

بقسمة المعادلة (3-18)على (3-19) نجد كسب الجهد :

$$A_V(S) = \frac{V_0(S)}{V_i(S)} = -\frac{R_C // R_L}{h_{ib} + R_E} \frac{R_{in} C_2}{\tau_2} \frac{S^2}{(S + \frac{1}{\tau_2})(S + \frac{1}{\tau_2})} \quad \ldots\ldots (3\text{-}20)$$

نوجـــد الآن كســـب التيار بنفس الأسلوب . فمن الشكل (3-9b) من دارة الدخل نجد:

$$I_B = \frac{I_{in} R_B}{R_B + h_{ie} + \beta R_E}$$

ومنه :

$$I_{in} = \frac{I_B [R_B + h_{ie} + \beta R_E]}{R_B}$$

ومن دارة الخرج نجد :

$$I_0 = \frac{-\beta I_B R_C}{R_C + R_L + \frac{1}{SC_1}}$$

ومنه كسب التيار (A_i) يساوي :

$$A_i(S) = \frac{I_0(S)}{I_{in}} = \frac{-\beta R_C R_B}{(R_B + h_{ie} + \beta R_E)(R_C + R_L + \frac{1}{SC_1})}$$

بقسمة البسط والمقام على (R_C+R_L)وإخراج β من المقام واختصارها مع (β) في البسط نجد :

$$A_i(S) = \frac{-R_B}{\frac{R_B}{\beta} + h_{ib} + R_E} \frac{R_C}{R_C + R_L} \frac{S}{S + \frac{1}{S\tau_1}}$$

$$= \frac{-R_B}{\frac{R_B}{\beta} + h_{ib} + R_E} \cdot \frac{R_C}{R_C + R_L} \cdot \frac{S}{S + \frac{1}{\tau_1}} \quad \text{..... (3-21)}$$

حيث : $\tau_1 = C_1(R_C + R_L)$ كما رأينا .

لنحسب كلاً من كسب الجهد وكسب التيار عن الترددات المتوسطة وذلك عندما تؤول (S) إلى اللانهاية infinity . فمن المعادلة (3-20) نجد :

$$A_{Vm} = A_V(S)\big|_{S\to\infty} = -\frac{R_C // R_L}{h_{ib} + R_E} \cdot \frac{R_{in} C_2}{\tau_2} = \frac{-(R_C // R_L) R_{in}}{(h_{ib} + R_E)(R_{in} + R_1)} \quad \text{(3-22)}$$

حيث عوضنا بدلاً من (τ_2) بقيمتها .

وبشكل مماثل من المعادلة (3-21) نجد :

$$A_{im} = A_i(S)\big|_{S\to\infty} = \frac{-R_B}{\frac{R_B}{\beta} + h_{ib} + R_E} \cdot \frac{R_C}{R_C + R_L} \quad \text{.....(3-23)}$$

نوجد الآن ما يسمى بالكسب القياسي Normalized gain لكلٍّ من الجهد والتيار كما يلي :

$$A_{VN}(S) = \frac{A_V(S)}{A_{Vm}} \quad \text{.....(3-24)}$$

$$= + \frac{R_C // R_L}{h_{ib} + R_E} \cdot \frac{R_{in} C_2}{\tau_2} \cdot \frac{S^2}{(S + \frac{1}{\tau_1})(S + \frac{1}{\tau_2})} \cdot \frac{(h_{ib} + R_E)}{(R_C // R_L) R_{in} C_2}$$

$$= \frac{S^2}{(S + \frac{1}{\tau_1})(S + \frac{1}{\tau_2})} \quad \text{.....(3-25)}$$

ونلاحظ في هذه المعادلة وجود ما يلي :

1) صفر مضاعف Double zero يساوي الصفر (أي عند نقطة المبدأ) .

2) قطبان Two poles.

3) ترددي زاوية Two corner frequencies ناتجين عن الثابتين الزمنيين : τ_1 ، τ_2 .

بنفس الطريقة نجد :

$$A_{IN}(S) = \frac{A_i(S)}{A_{im}} \quad \text{.....(3-26)}$$

$$= \frac{-R_B}{\frac{R_B}{\beta} + h_{ib} + R_E} \frac{A_C}{A_C + R_L} \frac{S}{S + \frac{1}{\tau_1}} \frac{\frac{R_B}{\beta} + h_{ib} + R_E}{R_B} \frac{R_L + R_L}{R_C}$$

$$= \frac{S}{S + \frac{1}{\tau_1}} \quad \text{.....(3-27)}$$

ونلاحظ في هذه المعادلة مايلي :

١) صفر وحيد singl zero يساوي الصفر (أي عند نقطة المبدأ) .

٢) قطب وحيد one pole .

٣) تـــردد زاويـــة واحد one corner frequency ناتج عن الثابت الزمني : τ_1 لدارة الخرج.

قبل أن نحل مسائل على رسم منحني الإستجابة الترددية (مخطط بود) للمكبرات الترانزستورية (BJT , FET) ، سنحاول في الفقرة التالية أن نبين كيف يمكن رسم مخطط بود بشكل منظم ، بغض النظر إذا كان تابع التحويل هو لمكبر

أو لأي نظام آخر .

3-3-2) مخططات بود بحالة أقطاب وأصفار حقيقية –

-: Bode plots : real poles and zeros

سوف لن نتطرق في دراستنا في بحث الإستجابة الترددية إلا لحالة وجود أقطاب وأصفار حقيقية في تابع التحويل للمكبر ، ونترك دراسة سلوك الأقطاب والأصفار المركبة complex إلى المقرّرات الدراسية القادمة . السبب الرئيسي هو أنّ مخططات بود مفيدة بشكل خاص عندما تكون الأقطاب والأصفار حقيقية أي متوضّعة على المحور الحقيقي في مستوى (S) :S-plane . كبداية للدراسة لنأخذ تابع التحويل التالي :

$$T(S) = \frac{K\,S(S+\alpha_1)}{(S+\alpha_2)(S+\alpha_3)} \quad \text{.....(3-28)}$$

حيث : $K,\alpha_1,\alpha_2,\alpha_3$ حقيقية real . نلاحظ أن هذا التابع لديه أصفاراً zeros عند : $S=-\alpha_1$ ، $S=0$ ، وأقطاباً poles عند : $S=-\alpha_3$ ، $S=-\alpha_2$. تقع كل هذه الترددات الحرجة critical على المحور الحقيقي من المستوي اللابلاسي $S-Plane$. لإنشاء مخطط بود سوف نعبر عن T(S) بـ $T(J\omega)$ بصيغة نظامية Standard- format بإخراج $(\alpha_1,\alpha_2,\alpha_3)$ كمعامل حداء كما يلي :

$$T(J\omega) = (\frac{K\alpha_1}{\alpha_2\alpha_3})\frac{J\omega(1+\frac{\omega}{\alpha_1})}{(1+J\omega/\alpha_2)(1+J\omega/\alpha_3)} \quad \text{.....(3-29)}$$

باستخدام الإصطلاح notataion التالي :

$$\text{Mgnitude (القيمة)} = M = |1+J\omega/\alpha| = \sqrt{1+(\omega/\alpha)^2}$$

$$\text{Angle (الزاوية)} = \theta = \angle(1+J\omega/\alpha) = \tan^{-1}(\omega/\alpha) \qquad (3\text{-}30)$$

$$\text{scale factor (العامل السلّمي)} = K_0 = \frac{k\alpha_1}{\alpha_2\alpha_3}$$

$$\text{scale factor (العامل السلّمي)} = K_0 = \frac{k\alpha_1}{\alpha_2\alpha_3}$$

بإمكاننا أن نكتب تابع التحويل transfer function المبين في المعادلة (3-29) بالشكل التالي :

$$T(J\omega) = K_0 \frac{(\omega e^{J90^0})(M_1 e^{J\theta_1})}{(M_2 e^{J\theta_2})(M_3 e^{J\theta_3})}$$

$$= \frac{|K_0|\omega M_1}{M_2 M_3} e^{J(\angle K_0 + 90^0 + \theta_1 - \theta_2 - \theta_3)} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots(3-31)$$

من هذه المعادلة نجد الكسب (بالديسبل) والطور كما يلي :

$$|T(J\omega)|_{dB} = \underbrace{20\log_{10}|k_0|}_{\text{scale factor}} + \underbrace{20\log 10\omega}_{\text{Zero}} + \underbrace{20\log_{10} M_1}_{\text{Zero}} \underbrace{-20\log_{10} M_2}_{\text{Pole}} - \underbrace{20\log_{10} M_3}_{\text{Pole}} \quad \ldots(3\text{-}32)$$

$$\theta(\omega) = \angle K_0 + 90^0 + \theta_1 - \theta_2 - \theta_3$$

إنّ الحدود في المعادلة (3-32) نتجت عن الأصفار وهي تملك إشارات موجبة والتي تزيد الكسب وزاوية الطور ، بينما حدود الأقطاب تملك إشارات سالبة وتنقص الكسب وزاوية الطور .

إنّ شكل الجمع الجبري في المعادلة (3-32) يشرح المبدأ العام للدراسة. في مخطط بود فإن استجابة الكسب والطور هي عبارة عن مجموع الحدود المولدة (أو الناتجة) من قبل النماذج التالية من العوامل Factors في التابع $T(J\omega)$:

١- العامل السلمي K_0 .

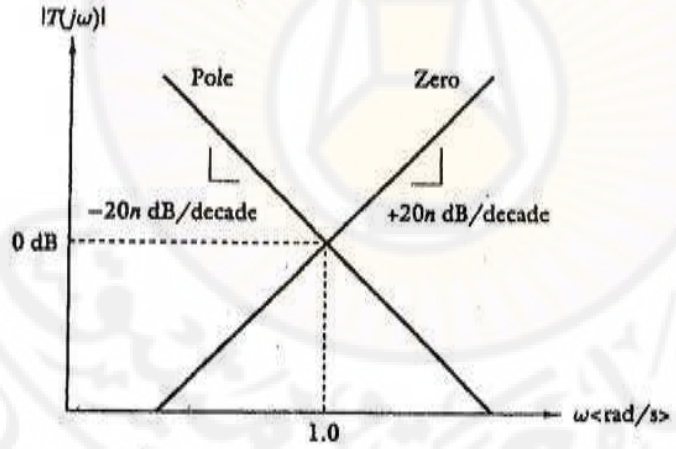
٢- عامل من الشكل $J\omega$ مسبب بواسطة صفر أو قطب عند المبدأ Origin .

٣- عوامل من الشكل $(1 + J\omega/\alpha)$ مسببة بواسطة أصفار أو أقطاب عند : $S = -\alpha$.

يمكننا إنشاء مخططات بود بأخذ بعين الإعتبار مساهمة الأنواع الثلاثة من العوامل المذكورة .

العامل السلّمي – The scale factor : إنّ مساهمات الكسب والطور للعامل السلّمي تكون ثابتة أي مستقلة عن التردد . مساهمة الكسب أي : $20\log_{10}|K_0|$ يكون ثابتاً موجباً عندما $|K_0|>1$ وثابتاً سالباً عندما يكون $|K_0|<1$. مساهمة الطور أي $\angle K_0$ تكون 0^0 عندما يكون $K_0>0$ و 180^0 عندما يكون $K_0<0$.

العامل $J\omega - J\omega$ The factor: يساهم الصفر أو القطب البسيط عند المبدأ بـ: $\pm 20\log_{10}\omega$ للكسب وبـ $\pm 90^0$ للطور ، حيث تطبق إشارة الموجب (+) على



Gain responses of poles and zeros at $s = 0$.

شكل (3-10)

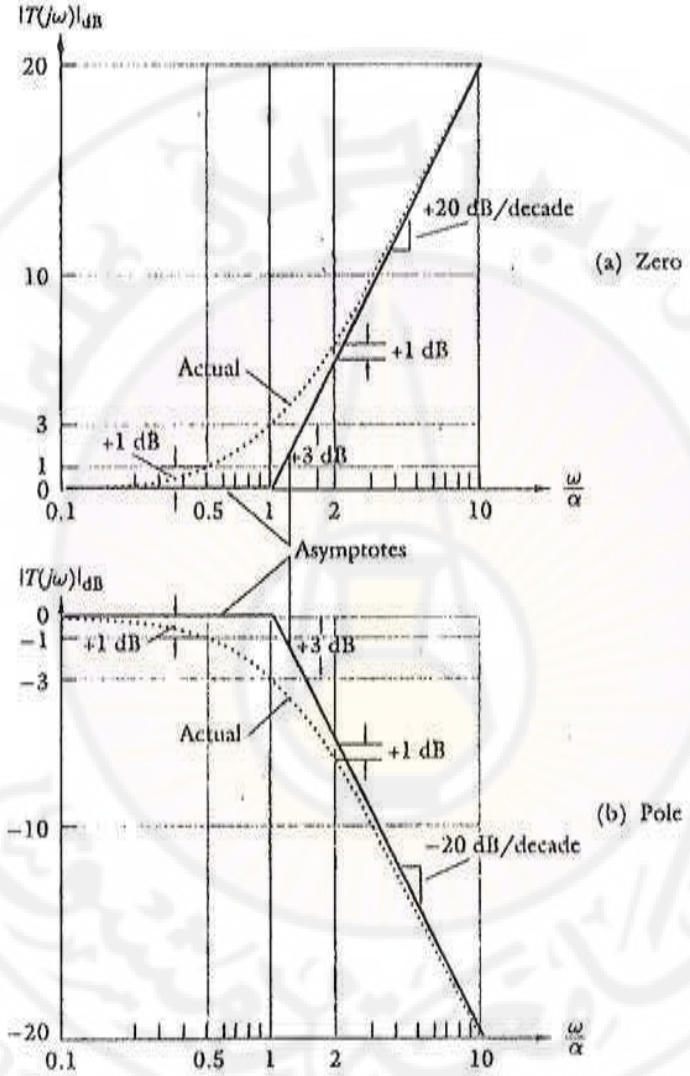
الصـــفر وإشـــارة السالب( ) على القطب . عندما يكون لـــ$[T(S)]$ عامل S^n في البســـط (أو المقـــام) ، فإنه يمتلك صفراً (أو قطباً) من الدرجة (n) عند المبدأ . تســـاهم الأصـــفار والأقطـــاب المتعددة Multiple عند S=0 بـــ $\pm 20n \log 10w$ للكســـب وبـــ $\pm n90^0$ للطور . يظهر الشكل (3-10)أن عوامل الكسب المساهمة بالأصـــفار والأقطـــاب عند المبدأ origin تكون خطوطاً مستقيمة straight lines تمر خلال الـــ (odB) عند $\omega = 1$ وتملك ميولاً slopes : $\pm 20n\ dB/decade$.

العامل The factor $(1 + J\omega/\alpha)$:-

يبين الشكل (3-11) مساهمات الكسب للأصفار والأقطاب من الدرجة الأولى . مثل أي تابع تحويل من الدرجة الأولى فإن هذه العوامل تنتج خطوط مستقيمة مقاربة عند الترددات المنخفضة والعالية . في مخطط بود فإن التردد المنخفض ($\omega << \alpha$) ينتج خطوط مقاربة تكون أفقية عند الكسب (OdB) . من جهة أخرى ، فإن التردد العالي ($\omega >> \alpha$) ينتج خطوط مقاربة من الشكل $\pm 20\log(\omega/\alpha)$ حيث إشارة الزائد (+) تطبق على الصفر والناقص (-) على القطب . إن الخط المقارب للكسب عند الترددات العالية يكون ذا ميل slope ($+20dB/decade$) بالنسبة للصفر و ($-20dB/decade$) بالنسبة للقطب . في كلا الحالتين ، فأن الخطوط المقاربة عند الترددات العالية والمنخفضة تتقاطع عند تردد الزاوية corner-frequency ($\omega = \alpha$) .

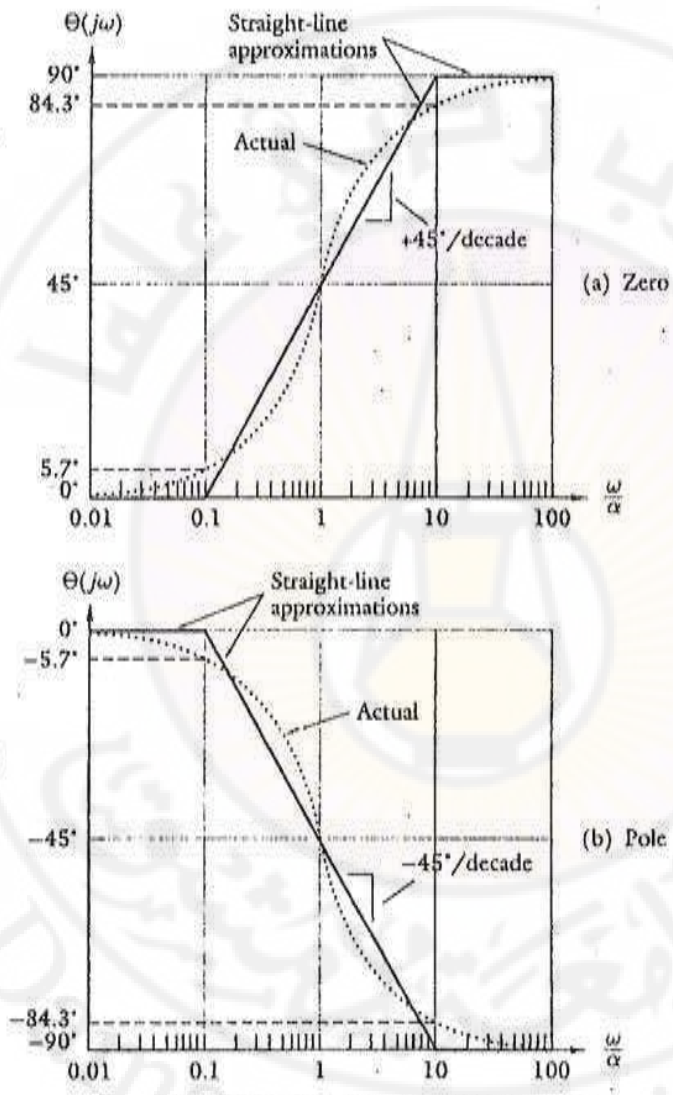
يظهر الشكل (3-12)مساهمات الطور لأصفار وأقطاب من الدرجة الأولى .

إن تقريبات الخط المستقيم هي مماثلة للخطوط المقاربة للكسب باستثناء أنه يوجد تغيّرين في الميل . يحدث تغير الميل الأول للطور على مسافة ديكاد واحد (مسافة عشرية واحدة) تحت تردد الزاوية ، ويحدث التغير الثاني على مسافة ديكاد واحد أعلى تردد الـــزاوية . بما أن الطور يتغـــير بمقدار (90^0) ضمن مجال ديكادين



Gain responses of real poles and zeros.

شكل (3-11)



Phase response of real poles and zeros.

شكل (3-12)

Two decades ، فإن تقريبات الخط المستقيم تحدث بميول $\pm 45^0$ لكل ديكاد ، حيث تطبق إشارة الزائد (+) على الصفر والناقص على القطب .

لإنشاء تقريبات الخط المستقيم في مخطط بود فإنه من الملائم البدء بإنشاء الخطوط المقاربة للكسب والطور عند الترددات المنخفضة . عند الترددات المنخفضة ($\omega << \alpha$) فإن العوامل من الدرجة الأولى ذات الشكل $(1 + J\omega/\alpha)$ تقرّب الكسب من (OdB) وزوايا الطور من الصفر . لذلك ، فإنه عند الترددات المنخفضة فإن العوامل التي تؤثر على الكسب والطور هي فقط العامل السلمي (K_0) والأقطاب والأصفار عند المبدأ (لو كانت موجودة) . على هذا الأساس ، فإنّ الخطوط المقاربة asymptotes عند الترددات المنخفضة للكسب والطور هي :

$$|T(J\omega)|_{dB} \rightarrow 20\log_{10}|K_0| \pm 20n\log_{10}\omega \quad \text{.....(3-33a)}$$

$$\theta(\omega) \rightarrow \angle\ K_0 \pm n90^0 \quad \text{.....(3-33b)}$$

حيث (n) هي درجة أي صفر أو قطب عند المبدأ ، وإشارة الزائد (+)

(الناقص) (−) تطبق على الأصفار (الأقطاب) عند $S = 0$.

في مخطط بود فإن الخط المقارب للكسب عند الترددات المنخفضة الموضح بالمعادلة (3-33a)هو عبارة عن خط مستقيم يمرّ خلال الكسب المعين بالمعادلة $20\log_{10}(|k_0|)$ عند $\omega = 1$ بميل ثابت مقداره $\pm 20n\ dB/decade$.

نلاحظ أن الخط المقارب للطور عند الترددات المنخفضة الموضح بالمعادلة (3-33b)هو خط أفقي في مخطط بود.

لتوليد مخطط الكسب ذي الخط المستقيم نبدأ عادة بالخطوط المقاربة للكسب والطور بدءاً من الترددات المنخفضة . هذه الترددات المنخفضة تعتمد على تأثير العامل السلمي (K_0) وأي أقطاب أو أصفار عند المبدأ .

نتابع بعد ذلك عملية تأثير الأقطاب والأصفار الأخرى بإدخال تغيرات الميل المساهمة بواسطة ترددات الزاوية لها . بالنسبة لمخطط الكسب فإن تغيرات الميل هذه تكون بمقدار $\pm 20\ dB/decade$ عند كل تردد زاوية . بالنسبة لمخطط زاوية الطور فإننا نغير الميل بمقدار $\pm 45^{0}/decade$ كل ديكاد واحد أقل وديكاد واحد أعلى من كل تردد زاوية . باستمرار هذه العملية من الترددات المنخفضة إلى الترددات العالية وإدخال تغيرات الميل المساهم مع كل تردد زاوية بدوره ينتج تقريبات الخط المستقيم Straight-line approximations لإستجابات الكسب والطور .

في كثير من التطبيقات فإن مخططات الكسب والطور بطريقة الخط المستقيم تكون هامة ولا نحتاج لأكثر من ذلك.عندما يكون المطلوب دقة أكبر greater accuracy،عند ذلك يمكن تحسين مخطط الكسب ذي الخط المستقيم بإدخال تصحيحات الكسب gain corrections في المنطقة المجاورة لتردد الزاوية .يبين الشكل (3-11)الفروق بين الكسب الفعلي gain actual وتقريبات الخط المستقيم.هذه التصحيحات للكسب تكون $\pm 3dB$ عند تردد الزاوية و $\pm 1dB$ عند مسافة أوكتاف واحد أقل وأعلى من تردد الزاوية ،حيث الزائد (+) تطبق على الأصفار والناقص(−) على الأقطاب .لتحديد الكسب الفعلي نطبق هذه التصحيحات على مخطط الخط المستقيم ونرسم بدءاً منها الكسب الفعلي .إن التقريب البياني لتصميم الكسب يكون مفيداً عندما تكون ترددات الزاوية بعيدة عن بعضها بمقدار ديكاد أو اكثر بحيث أن الترددات المصححة لا تتراكب على بعضها not overlap .عندما لا تكون ترددات الزاوية منفصلة عن بعضها بشكل كاف فإنه من المفضل استخدام تقريب الخط المستقيم كتقدير أوّلي first estimate وإيجاد التصحيحات في بعض الترددات بالحساب المباشر .

مسألة (3-1) محلولة :-

a) أنشئ مخطط بود بتقريب الخط المستقيم للكسب بالنسبة لتابع التحويل التالي :

$$T(S) = \frac{12500(S+10)}{(S+50)(S+500)}$$

b) أوجد تصحيحات الكسب لكل تردد زاوية وأرسم الكسب الفعلي .

الحل :-

a) لنكتب تابع التحويل بالشكل القياسي Standard الذي ذكرناه سابقاً :

$$T(J\omega) = \frac{S(1+J\omega/10)}{(1+J\omega/50)(1+J\omega/500)}$$

نلاحظ أن العامل السلّمي هو $K_0 = 5$ وترددات الزاوية هي عند : $\omega_c = 10$,50,500 rad/s . عند الترددات المنخفضة أي : $(\omega << 10)\,rad/s$ فإن : $T(J\omega) \to 5$ ،وبالتالي فإنّ الخط المقارب للكسب عند الترددات المنخفضة يعين بـ :

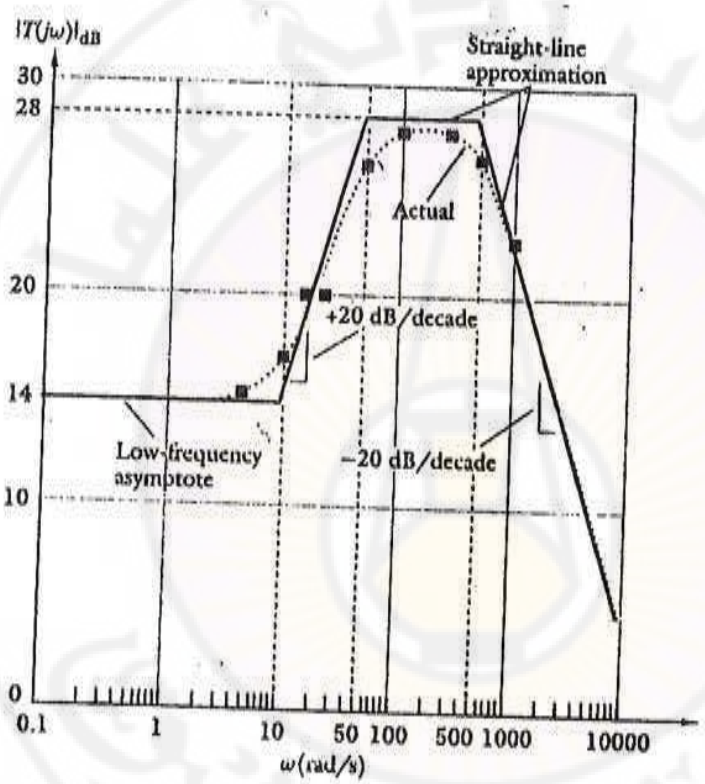
$$|T(J\omega)|_{dB} \to 20\log_{10} 5 = 13.98 \approx 14dB$$

بما أنه لا يوجد أقطاب وأصفار عند المبدأ،فإن الخط المقارب للكسب عند الترددات المنخفضة هو خط أفقي (slope = 0dB/decade) عند (14dB). بمتابعة العملية من ديكاد واحد قبل تردد الزاوية الأخفض $(\omega = 1rad/s)$ إلى ديكاد واحد بعد تردد الزاوية الأعلى $(\omega = 5000rad/s)$ نجد ترددات الزاوية وتغيرات الميل التالية .

Frequency	Caused By	Slope change	Net gain slope
1rad/s			0dB/decade
10rad/s	Zero at S = -10	+20dB/decade	+20dB/decade
50rad/s	Pole at S = -50	-20dB/decade	0dB/decade
500rad/s	Pole at S = -500	-20dB/decade	-20dB/decade
5000rad/s			-20dB/decade

تبين الخطوط المستمرة في الشكل (3-13) مخطط الكسب الناتج ذو الخط المستقيم .

يكون الكسب ذي الخط المستقيم أسفل تردد الزاوية عند $\omega = 10rad/s$ خطأ مقارباً عند الترددات المنخفضة عند (14dB).بين تردد الزاوية الأول عند $\omega = 10rad/s$ والثاني عند $\omega = 50rad/s$ فإن كسب الخط المستقيم يكون :



شكل (3-13)

$$|T(J\omega)|_{dB} = 14 + 20\log_{10}(\frac{\omega}{10})dB$$

باستخدام هذه المعادلة ، نحسب كسب الخط المستقيم عند $\omega = 50$:

$$|T(J\omega)|_{dB} = 14 + 20\log_{10}(\frac{50}{10}) = 28dB$$

يستمر منحني الكسب gain plot (Slope = 0dB/decade) عند الكسب (28dB) حتى تردد الزاوية النهائي عند ($\omega = 500rad/s$) .

بعد ذلك ، فإن الخط المقارب للكسب عند الترددات العالية هو :

$$|T(J\omega)|_{dB} = 28 - 20\log_{10}(\frac{\omega}{500})dB$$

إن الخط المقارب في الترددات العالية يتناقص إلى (0dB) عندما :

$$|T(J\omega)|_{dB} = 28 - 20\log_{10}(\frac{\omega}{500}) = 0dB$$

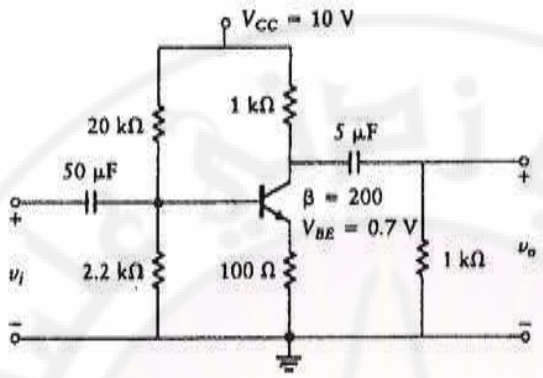
والذي يحدث عند :

$$\omega = 500 \times 10^{28/20} = 12.6 \times 10^3 \quad rad/s$$

b) نحصل على تصحيحات الكسب بواسطة إضافة (بالنسبة للأصفار) أو طرح (بالنسبة للأقطاب) (3dB)عند تردد الزاوية (1dB) عند مسافة أوكتاف واحد أعلى وأسفل تردد الزاوية . وبالتالي تصبح تصحيحات الكسب كما يلي :

Frequency	Caused By	Gain correction
5	Zero at S = -10	+1 dB
10	Zero at S = -10	+3 dB
20	Zero at S = -10	+1 dB
25	pole at S = -50	-1 dB
50	pole at S = -50	-3 dB
100	pole at S = -50	-1 dB
250	pole at S = -500	-1 dB
500	pole at S = -500	-3 dB
1000	pole at S = -500	-1 dB

يظهر الشكل (3-13) قيم الكسب التي حصلنا عليها بتطبيق هذه التصحيحات على تقريب الخط المستقيم . يظهر الخط المنقط dashed في الشكل (3-13) رسم استجابة الكسب الفعلي actual التي حصلنا عليها باستخدام الكسب المصحح . إن التصحيح عند : $\omega = 20rad/s$ والناتج عن الصفر zero عن S =-10



شكل (3-16)

$$R_B = 2.2K \,//\, 20K = 1.98K$$

$$I_{CQ} = \frac{V_{BB} - V_{BE}}{\frac{R_B}{\beta} + R_E} = \frac{0.991 - 0.7}{\frac{1.98K}{200} + 0.1} = 2.65mA$$

$$hib = \frac{V_T}{I_{CQ}} = \frac{26}{2.65} = 9.8\Omega$$

$$R_{in} = R_B \,//\, [\beta(h_{ib} + R_E)]$$
$$= 1.98K \,//\, [200(9.8 + 100)\Omega] = 1.82K$$
$$\tau_1 = C_1 R_{th1} = 5\mu F(1K + 1K) = 10mS$$

ومنه :

$$\omega_b = \frac{1}{\tau_1} = \frac{1000}{10} = 100rad/s$$

$$\tau_2 = C_2.R_{th2} = 50\mu F(R_{in} + R_i)$$
$$= 50\mu F(1.82K + 0) = 91ms$$

ومنه :

$$\omega_2 = \frac{1}{\tau_2} = \frac{1000}{91} \cong 11rad/s$$

كسب الجهد عند الترددات المتوسطة يعطى كما يلي :

$$A_{Vm} = \frac{-R_C // R_L}{h_{ib} + R_E} = \frac{-500}{9.8 + 100} \cong -4.55$$

تمّ في هـــذه الـــدارة استنتاج تابع التحويل لكسب الجهد القياسي لها والمبين في المعادة السابقة (3-25) الذي كان كما يلي :

$$A_{VN}(S) = \frac{S^2}{(S + \frac{1}{\tau_1})(S + \frac{1}{\tau_2})} = \frac{S^2}{(S + \omega_1)(S + \omega_2)}$$

نقوم أولاً بتحويل تابع التحويل هذا إلى صيغته النظامية بإخراج (ω_1, ω_2) كمعامل جداء وكتابته كتابع لـــ ($j\omega$) بدلاً من (S) :

$$A_{VN}(J\omega) = (\frac{1}{\omega_1\omega_2}) \frac{(J\omega)^2}{(1 + \frac{J\omega}{\omega_1})(1 + \frac{J\omega}{\omega_2})}$$

$$= (\frac{1}{1100}) \frac{(J\omega)^2}{(1 + \frac{J\omega}{100})(1 + \frac{J\omega}{11})}$$

نلاحظ طبقاً للفقرة (3-3-2)أن كسب الجهد القياسي هذا له عامل سلّمي :

$K_0 = \frac{1}{1100}$ وصفر zero عند المبدأ origin .

At low frequencies :

$$|A_{Vn}(J\omega)|_{dB} \to 20\log(\frac{\omega_2}{1100}) = 40\log\omega - 20\log 1100$$
$$= 40\log\omega - 61dB$$

سـوف نـرى أنه عند رسم مخطط بود نبدأ برسم خطٍّ مستقيم بميل يساوي $slope = +40dB/decade$ نتيجة الصفر من الدرجة الثانية عند المبدأ . سنبدأ برسم هـذا الخـط بـدءاً مـن ديكـاد واحـد قـبل أصغر تردد زاوية أي بدءاً من : $\omega = \frac{11}{10} \approx 1rad/s$. وبالتالي فإن الكسب عند هذا التردد سوف يساوي :

$$|A_{Vn}(J\omega)|_{dB} = 40\log(1) - 61dB = -61dB$$

أي أن نقطـة الإنطـلاق لمخطـط الكسـب هـي عند : $\omega = 1rad/s$ وبكسب يساوي $(-61dB)$ وميل يساوي : $+40dB/decade$.

بمتابعة المعالجة باتجاه الترددات العالية فإن تغيرات ميل استجابة الكسب تحدث عند الترددات التالية :

Frequency	Caused by	Slope change	Net gain slope
1	-	-	+40dB/decade
11	Pole at S = -11	-20dB/decade	+20dB/decade
100	Pole at S = -100	-20dB/decade	0dB/decade
1000	-	-	0dB/decade

عند : $\omega = 11$ فإن الكسب يساوي :

$$|A_{Vn}(J\omega)|_{dB} = 40\log(11) - 61 = -19.3dB$$

بين الترددين : $\omega = 11$, $\omega = 100$ فإن معادلة الكسب هي :

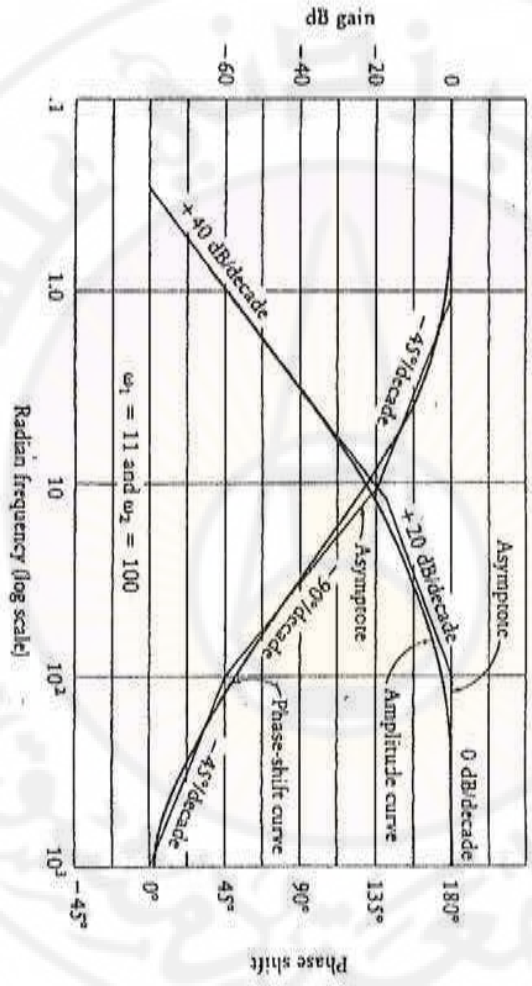
$$|A_{Vn}(J\omega)|_{dB} = -19.3 + 20\log(\frac{\omega}{11})$$

بتعويض $\omega = 100$ في هذه المعادلة نجد :

$$|A_{Vn}(JW)|_{dB} = -19.3 + 20\log(\frac{100}{11}) = -19.3 + 19.3 = 0dB$$

بالنسبة للترددات : ω)100 rad/s فإن مخطط الكسب ذي الخط المستقيم يكون عبارة عن خط أفقي بميل يساوي $(0dB/decade)$ وذلك عند الـ $(0dB)$.

بالنسبة لمخطط الطور ذي الخط المستقيم فإننا نجد أنه عند الترددات المنخفضة


dB gain
0
−20
−40
−60
Asymptote
0 dB/decade
+20 dB/decade
−45°/decade
Amplitude curve
Asymptote
+40 dB/decade
−90°/decade
Phase-shift curve
−45°/decade
.1
1.0
10
10²
10³
Radian frequency (log scale)
ω₁ = 11 and ω₂ = 100
Phase shift
0°
45°
90°
135°
180°
−45°

شكل (3-17)

يكون :

$$A_{Vn}(J\omega) \rightarrow \frac{(J\omega)^2}{1100} = (\omega \angle 90^0)^2 / 1100$$

بحيث أن الخط المقارب للطور عند الترددات المنخفضة يكون :

$$2(90^0) = +180^0$$

بمتابعة المعالجة باتجاه الترددات العالية نجد أن تغيرات الميل لإستجابة الطور تحدث عند الترددات التالية :

Frequency	Caused by	Slope change	Net slope
1.1	Pole at S = -11	-45^0/decade	-45^0/decade
10	Pole at S = -100	-45^0/decade	-90^0/decade
110	Pole at S = -11	$+45^0$/decade	-45^0/decade
1000	Pole at S = -100	$+45^0$/decade	0^0/decade

يبين الشكل (17-3) مخطط بود لتقريب الخط المستقيم الناتج بالنسبة لإستجابة الكسب (a) ولإستجابة الطور (b) .

3-3-3) تصميم لخواص ترددية معينة –

-: Design for a given freguency characteristic

لنفرض أننا نرغب بتصميم مكبر بتردد قطع منخفض معين . أي يهبط الكسب عند الترددات المنخفضة ، والنقطة المعينة المفروضة هي النقطة التي تنخفض عندها الإستجابة الترددية بمقدار ($3dB$) عنها في المجال المتوسط من الترددات (أو المجال المسطح Flat) . لو كان هنالك تردد زاوية واحد ، فإننا يجب أن نضع تردد الزاوية هذا مساوياً إلى التردد المعين المعطى .

بما أنه عادة يوجد ترددي زاوية (أو أكثر) والتي تتفاعل مع بعضها ، فإنّ التصميم سيكون أكثر تعقيداً . سوف نقدّم هنا طريقتين للتصميم .

طريقة (1):–

لندع أحد الأقطاب يعكس هبوطاً كلياً مقداره ($3dB$) ونضع القطب الآخر

على بعد ديكاد واحد باتجاه الترددات المنخفضة . لذلك عندما يتناقص التردد باتجاه الصفر ، فإن التصميم على أساس الـ $(3dB)$ يكون قد أنجز من قبل القطب الأول قبل أن يبدأ تأثير القطب الثاني . يتمّ اتباع هذه الطريقة عادة عندما تكون مكثفتي التمرير لهما نفس القيمة تقريباً ، حيث أنّ مقاومة الخرج تكون أصغر بكثير من مقاومة الدخل .

طريقة (2):-

لو أن مقاومات الدخل والخرج كانت تقريباً متساوية ، عندها نضع ترددي الزاوية الناتجة عن القطبين متساويين.نسمح لكل قطب أن ينقص المطال بمقدار $(1.5dB)$عند التردد المعين المطلوب . التناقص الكلي لذلك سيكون $(3dB)$، كما هو مطلوب في التصميم .تكون ترددات الزاوية الفعلية أسفل التردد المطلوب(عند الـ $3dB$). في الواقع لو وضعنا كلا القطبين عند تردد الزاوية المطلوبْ التصميم عليه ، فإنّ الهبوط عند ذلك التردد سيكون $(6dB)$بدلاً من $(3dB)$.سوف نستخدم المعادلة (3-25) بوضع : $\frac{1}{\tau_1} = \frac{1}{\tau_2} = \omega_C$. لذلك فإنّ كسب الجهد القياسي يصبح كما يلي :

$$A_{Vn}(S) = \frac{A_V(S)}{A_{Vm}} = \frac{S^2}{(S+\frac{1}{\tau_1})(S+\frac{1}{\tau_2})} = \frac{S^2}{(S+\omega_C)^2}$$

$$|A_{Vn}(S)| = \left|\frac{S^2}{(S+\omega_C)^2}\right|$$

$$A_{Vn}(J\omega) = \frac{\omega^2}{\omega^2 + \omega_C^{\ 2}}$$

$$at:\ \omega = \omega_L(\omega_L\, 3dB) \rightarrow |A_{Vn}(J\omega)| = \frac{1}{\sqrt{2}} = 0.707$$

ومنه :

$$\frac{\omega_L^{\ 2}}{\omega_L^{\ 2} + \omega_C^{\ 2}} = 0.707$$

بحل هذه المعادلة نجد :

$$\omega_L = 1.55\ \omega_C \quad \text{.....(3-34)}$$

مسألة (3-5) محلولة :-

مكبر (CE)مصمّم حسب المعطيات التالية :

$$R_C = R_L = 2K\Omega, R_{in} = R_B = 5K\Omega, R_i << R_{in}$$

حدّد قيم مكثفات الربط (C_1,C_2)للحصول على تردد قطع منخفض (20Hz).

تحقق من النتائج باستخدام برنامج pspice للمحاكاة .

الحـــــل :-

سوف نقوم بتجربة الطريقتين المذكورتين في الحل .

طريقة (1):-

لنضـــع أحد الأقطاب عند تردد القطع المعطى والقطب الآخر بعيداً عنه بمقدار ديكاد واحد . لذلك نجد :

$$C_1 = \frac{1}{R_{th1}\,\omega_L} = \frac{1}{(R_L + R_C)\times 2\pi \times F_L}$$

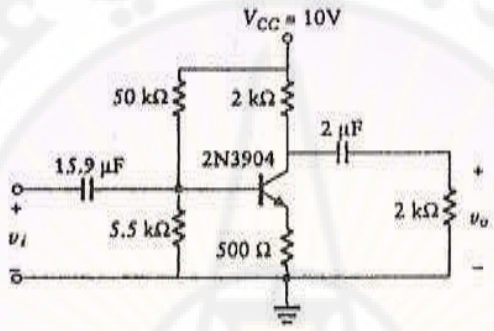
$$= \frac{1}{(2K + 2K)\times 2\pi \times 20} = 2\mu F$$

$$C_2 = \frac{1}{R_{th2}\,\frac{\omega_L}{10}} = \frac{1}{(R_{in} + R_i)\frac{2\pi F_L}{10}}$$

$$= \frac{1}{(5K + 0)\frac{2\pi \times 20}{10}} = 15.9\mu F$$

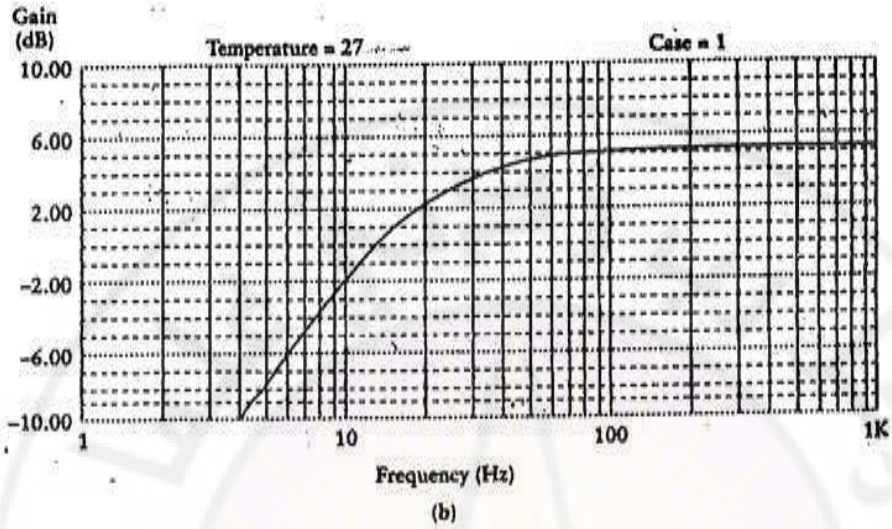
سوف ننجز الآن عملية المحاكاة للتأكدّ من النتائج . حتى ندخل معطيات سليمة على الحاسوب ، يجب أوّلاً أن نعدّ الدارة الإلكترونية الملائمة لمعطيات المسألة .يشتمل هذا على اختيار قيم المقاومات الأخرى التي لم يتمّ تعيينها في مسألتنا . سوف نأخذ

دارة الشكل (3-16) التابعة للمسألة (3-4) ونحاول أن نزيد من مقدار (R_1, R_2) بحوالي (2.5)ضعف لنحصل على مقاومة الدخل المحدّدة في المسألة . سوف نختار أيضاً الترانزيستور (2N3904) ، حيث هو من النوع (npn) ذو أغراض عامة وموجود عادة في مكتبة pspice . بعد كل هذا التعديل على الدارة شكل (3-16) تنتج لدينا الدارة شكل (3-18) .



شكل (3-18)

بإجراء المحاكاة على هذه الدارة (ac Analysis) وذلك باستخدام مجال من الترددات قريبة من نقطة الإنكسار break point (أي تردد الزاوية) المتوقعة عند التردد(20Hz) فإننا نحصل على الشكل (3-19) . من هذا الشكل الناتج عن المحاكاة نجد أن الكسب يصل عند الترددات المتوسطة (المنطقة المسطحة من المنحني / إلى قيمة كسب حوالي 5.3dB) . نلاحظ بعد ذلك وباتجاه الترددات المنخفضة أن منحني الكسب ينخفض ويقطع نقطة الـ(3dB) أي عند الكسب(2.3dB)عند التردد (20Hz) وبالتالي نكون قد تحققنا حاسوبياً من النتيجة السابقة ، وهو أن قيم المكثفات المحسوبة تقدم تردد قطع منخفض مساوي لـ (20Hz).



شكل (3-19)

طريقة (2) :-

في هذه الطريقة سوف نختار كلا ترددي الزاوية (الناتجين عن مكثفتي الربط) متساويين . فمن المعادلة (3-34) نجد :

$$F_L = 1.55F_C$$

or :

$$F_C = \frac{F_L}{1.55} = \frac{20}{1.55} = 12.9H_z$$

وبالتالي نحسب قيم مكثفات الربط كما يلي :

$$C_1 = \frac{1}{R_{th1}\,\omega_c} = \frac{1}{(R_C + R_L)2\pi F_C}$$

$$= \frac{1}{(2K + 2K)2\pi \times 12.9} = 3.08\mu f$$

$$C_2 = \frac{1}{R_{th2}\,\omega_c} = \frac{1}{(R_{in} + R_t)2\pi F_c}$$
$$= \frac{1}{(2K+0)2\pi \times 12.9} = 2.46\mu F$$

بإمكاننا بالطبع أن نعيد المحاكاة حسب القيم الجديدة (C_1, C_2)وسوف ينتج لدينا نفس النتيجة السابقة أي أن تردد القطع يكون (20Hz)عند ($3dB$) .

3-3-4) الحل الرياضي لإيجاد تردد القطع –(مسألة 3-6 محلولة)–

-: Mathematical solution for f3dB

إن الحل الرياضي لتابع التحويل هو أدق الحلول لإيجاد ترددات القطع لدارات التكبير . نفرض لدينا دارة المكبر المبين بالشكل (3-9a)عناصرها ، محددة بحيث تردد الزاوية لها هما :

$$\omega_{c1} = 100rad/s$$
$$\omega_{c2} = 250rad/s$$

والمطـــلوب الآن هو إيجاد تردد القطع (F_{3dB}) في الترددات المنخفضة لكسب الجهد لهذه الدارة .

نكتب أولاً تابع التحويل القياسي لكسب الجهد للدارة وليكن هذا التابع هو المعادلة السابقة التي أوجدناها (معادلة 3-25) :

$$A_{Vn}(S) = \frac{S^2}{(S+\omega_{C1})(S+\omega_{C2})}$$
$$= \frac{S^2}{(S+100)(S+250)}$$
$$A_{Vn}(J\omega) = \frac{(J\omega)^2}{(J\omega+100)(J\omega+250)}$$

عند تردد القطع المنخفض نجد :

$$at: \omega = \omega_L \rightarrow |A_{Vn}(J\omega)| = 0.707$$

ومنه :

$$\left|\frac{(J\omega_L)^2}{(J\omega_L+100)(J\omega_L+250)}\right| = 0.707$$

بإصلاح هذه المعادلة وترتيبها نجد :

$$\omega_L^4 - 72500\,\omega_L^2 - 625\times10^6 = 0$$

بحل هذه المعادلة التربيعية بدلالة (ω_L^2) نجد :

$$\omega_L^2 = \frac{72500 \pm \sqrt{72500^2 + 4\times625\times10^6}}{2}$$

$$= \frac{72500 \pm 88069}{2}$$

لهذه المعادلة جذران نأخذ الموجب منها فنجد :

$$\omega_L^2 = 80284.5$$

ومنه :

$$\omega_L = \pm\sqrt{80284.5} = 283.3 \text{ rad/s}$$

حيث أخذنا الجواب الموجب .

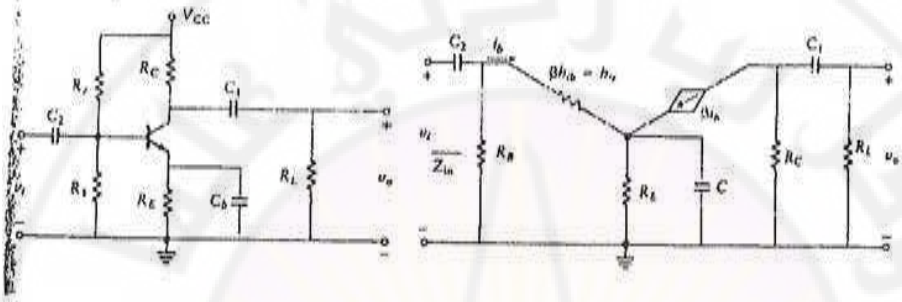
هذه النتيجة لـ ω_L هي النتيجة الدقيقة لتردد القطع لتابع التحويل المذكور للدارة وحيث : $\omega_L = \omega_{3dB}$.

3-3-5) مكثفة تمرير الباعث :-

-: Emitter-Resistor Bypass capacitor

نقدم في هذه الفقرة مسألة إضافة مكثفة تحرير على التوازي مع مقاومة الباعث لمرحلة مكبر باعث مشترك وحيدة ، والمبين بالشكل (3-20a) . يبين الشكل (3-20b) الدارة المكافئة لهذا المكبر .

سوف نأخذ بعين الإعتبار في الدارة المكافئة المكثفة (C_E) فقط ونهمل تأثير (C_1, C_2) أي نعتبرهما قصر دارة ، أي أننا سنركز اهتمامنا على تأثير مكثفة التمرير (C_E) فقط في الترددات المنخفضة . سوف نأخذ تأثير هذه المكثفة بحساب كسب



شكل (3-20)

الجهد . يحسب تيار القاعدة كما يلي :

$$I_b = \frac{V_i}{\beta(h_{ib} + R_E // \frac{1}{SC_E})}$$

جهد الخرج يعطى كما يلي :

$$V_0 = -\beta I_b (R_C // R_L)$$

ومنه نجد :

$$A_V = \frac{V_0}{V_i} = \frac{-(R_C // R_L)}{h_{ib} + R_E // \frac{1}{SC_E}} = \frac{-R_C // R_L (R_E + \frac{1}{SC_E})}{h_{ib}(R_E + \frac{1}{SC_E}) + \frac{R_E}{SC_E}}$$

بقسمة البسط والمقام على (R_E) نجد :

$$A_V(S) = \frac{-R_C // R_L (1 + \frac{1}{SC_E R_E})}{h_{ib}(R_E + \frac{1}{SC_E R_E}) + \frac{R_E}{SC_E R_E}}$$

كسب الجهد عند الترددات المتوسطة يساوي :

$$A_{Vm} = A_V(S)\big|_{S\to\infty} = \frac{-R_c // R_L}{h_{ib}}$$

ومنه نجد كسب الجهد القياسي Normalized كما يلي :

$$A_{Vn}(S) = \frac{A_V(S)}{A_{Vm}} = \frac{1 + \frac{1}{SC_E R_E}}{1 + \frac{1}{SC_E R_E} + \frac{R_E}{SC_E R_E h_{ib}}}$$

$$= \frac{S + \frac{1}{C_E R_E}}{S + \frac{1}{C_E R_E} + \frac{R_E}{h_{ib} C_E R_E}}$$

$$A_{Vn}(S) = \frac{S + \frac{1}{C_E R_E}}{\frac{1 + \frac{R_E}{h_{ib}}}{S + \frac{1}{C_E R_E}}}$$

بفرض أن : $\tau_a = C_E R_E$ ، $\tau_h = \frac{C_E R_E}{1 + \frac{R_E}{h_{ib}}} = C_E (R_E // h_{ib})$ نجد :

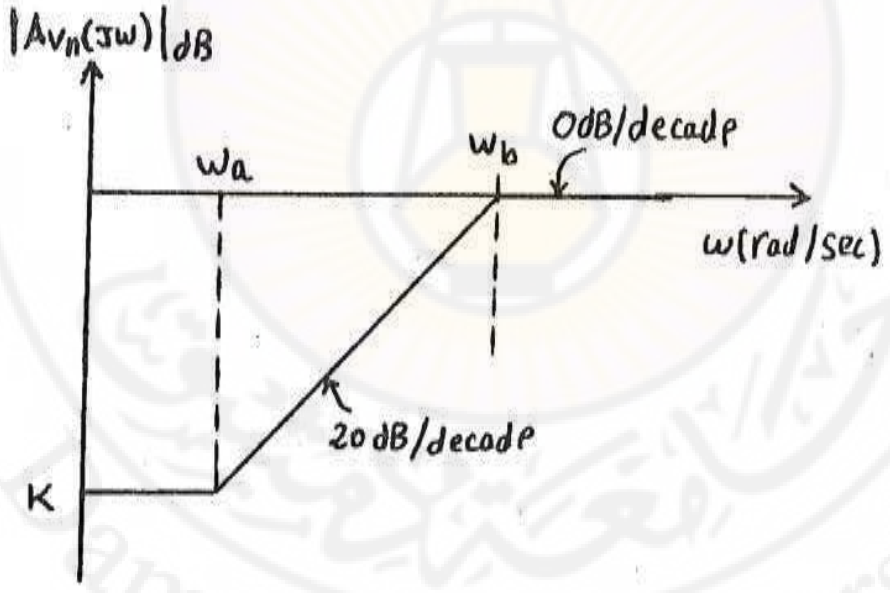
$$A_{Vn}(S) = \frac{S + \frac{1}{\tau_a}}{S + \frac{1}{\tau_h}} \quad \text{.....(3-35)}$$

وهي كسب الجهد القياسي لمكبر الباعث المشترك في الترددات المنخفضة بأخذ مكثفة تمرير الباعث فقط بعين الإعتبار . نلاحظ نتيجة تأثير المكثفة وجود ثابتين زمنيين وبالتالي ترددي زاوية أحدهما صفر zero ويساوي : $S = -\frac{1}{\tau_a}$ والثاني قطب pole ويساوي : $S = -\frac{1}{\tau_b}$.

نلاحظ أن $\tau_a > \tau_b$ وبالتالي : $\omega_b > \omega_a$.

إذا أردنا رسم مخطط بود لكسب الجهد القياسي لهذا المكبر بوجود مكثفة التمرير فقط نقوم بما يلي :

$$A_{Vn}(J\omega) = \frac{J\omega + \omega_a}{J\omega + \omega_b} = (\frac{\omega_a}{\omega_b})\frac{1 + \frac{J\omega}{\omega_a}}{1 + \frac{J\omega}{\omega_b}}$$



شكل (3-21)

$$at\ \text{L.F}: A_{Vm}(J\omega) = \frac{\omega_a}{\omega_b} = \frac{R_E // h_{ib}}{R_E} = \frac{h_{ib}}{R_E + h_{ib}} = cte$$

$$|A_{Vm}(J\omega)|dB = 20\log\frac{h_{ib}}{R_E + h_{ib}} = K$$

يبين الشكل (3-21) مخطط بود المطلوب .

نلاحظ بالنسبة لمكبر الباعث المشترك (CE) وجود مكثفات الربط (C_1,C_2) ومكثفة التمرير (C_E) . رأينا أن المكثفة (C_1) ولّدت ثابتاً زمنياً هو :

$$\tau_1 = C_1(R_G + R_i) \rightarrow \omega_1 = \frac{1}{\tau_1}$$

والمكثفة (C2)ولّدت أيضاً ثابتاً زمنياً هو :

$$\tau_2 = C_2(R_{in} + R_i) \rightarrow \omega_2 = \frac{1}{\tau_2}$$

بينما مكثفة التمرير (C_E) ولّدت ثابتين زمنيين هما :

$$\tau_a = C_E.R_E \qquad ,\tau_b = C_E(R_E // hib)$$

$$\omega_a = \frac{1}{\tau_a} \qquad ,\omega_b = \frac{1}{\tau_b}$$

للتخلص من تأثير المكثفة (C_E) على تردد القطع المطلوب ، نأخذ قيمتها عالية نسبياً بشكل يكون تردد الزاوية الناتج عنها بعيداً عن تردد القطع المطلوب . يمكن كتابة تابع التحويل الكلي لكسب الجهد القياسي لمكبر الباعث المشترك بوجود مكثفات الربط والتمرير عند الترددات المنخفضة كما يلي :

$$A_{Vm}(S) = \frac{S^2(S+\omega_a)}{(S+\omega_1)(S+\omega_2)(S+\omega_b)} \qquad \text{.....(3-36)}$$

لتسهيل التصميم وجعل تابع التحويل هذا أكثر بساطة عند رسم مخطط بود ، يمكننا أن نأخذ مثلاً :

$$\omega_a = \omega_2 \rightarrow$$

ومنه :

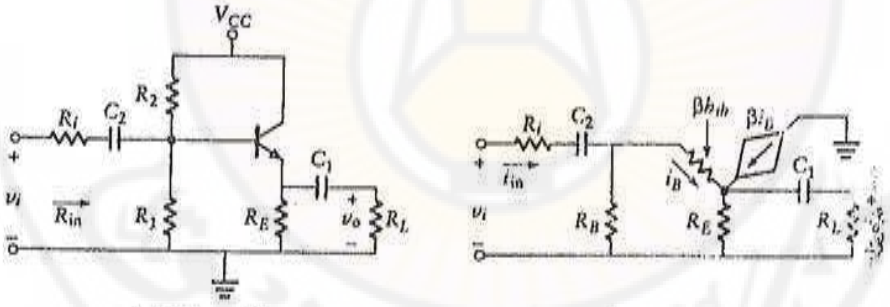
$$A_{vm}(S) = \frac{S^2}{(S+\omega_1)(S+\omega_h)} \quad \text{.....(3-37)}$$

3-3-6) الإستجابة الترددية المنخفضة لمكبر المجمع المشترك –

-: Low-frequency Response-EF Amplifier

يبين الشكل (3-22a) مكبر cc (EF) مع دارته المكافأة المبينة بالشكل (3-22-b). إن خواص الإستجابة الترددية المنخفضة لمكبر التابع الباعثي (EF) مشابه لخواص مكبر الـ (CE) . هنا أيضاً يوجد مكثفتي ربط (C_1, C_2). لذلك سينتج عنهما ثابتين زمنيين حيث نجد من مسارات تفريغهما أو مقاومة ثفن المنظورة من خلالهما ما يلي :

بالنسبة لـ (C_1) فإن مسار التفريغ discharge path لها هو :



(a) CC amplifier

(b) Low-frequency equivalent circuit

شكل (3-22)

$$R_{th1} = R_L + R_0 = R_L + R_E // (h_{ib} + \frac{R_B + R_i}{\beta}) \quad \text{.....(3-38)}$$

ومنه :

$$\tau_1 = C_1.R_{th1} \rightarrow \omega_{c1} = \frac{1}{C_1.R_{th1}} \quad \text{.....(3-39)}$$

بالنسبة لـــ (C_1) فإن مسار التفريغ discharge path لها هو :

$$R_{th2} = R_t + R_{in} = R_t + R_B // [h_{ie} + \beta(R_E // R_L)] \text{....(3-40)}$$

ومنه :

$$\tau_2 = C_2.R_{th2} \rightarrow \omega_{c2} = \frac{1}{C_2.R_{th2}} \quad \text{.....(3-41)}$$

عادة ، تكون مقاومة الدخل (R_{in}) لمكبر (E_F) هي أكبر بكثير من مقاومة الخرج له . لذلك فإن الثابت الزمني للدخل يكون أكبر من الثابت الزمني للخرج ، بحيث أننا نسمح عند التصميم أن يكون تردد الـــ($3dB$)يحدث بسبب دارة الخرج . هذا يعني ، بأن تردد الإنكسار break frequency (تردد الزاوية) الناتج عن دارة الدخل يحدث عند تردد أخفض من ذلك الناتج عن دارة الخرج . لذلك فإن حدود التصميم (التردد المنخفض المستعمل) يوضع بواسطة دارة الخرج . نصمّم على هذا الأساس تركيبة مقاومة – مكثفة للدخل (الثابت الزمني) بحيث لا يعكس أي فقد في تردد الزاوية . نقوم بذلك بوضع تردد الزاوية للدخل أخفض بديكاد واحد من تردد الزاوية للخرج .

يمكن بالطبع استنتاج تابع التحويل لكسب الجهد والتيار لمكبر (EF) بنفس الأسلوب الذي اتبعناه في مكبر الـــ (CE)، ومن ثم رسم مخطط بود ذي الخط المستقيم للكسب وزاوية الطور ، ويترك ذلك كتمرين للطالب .

3-3-7) الإستجابة الترددية المنخفضة لمكبر القاعدة المشتركة –

Low-frequency Response -CB Amplifier

يبين الشكل (3-23a) مكبر (CB)مع دارته المكافئة المبينة بالشكل (3-23b). يماثل تصميم مكبر الـــ(CB) مكبر الـــ (EF) .

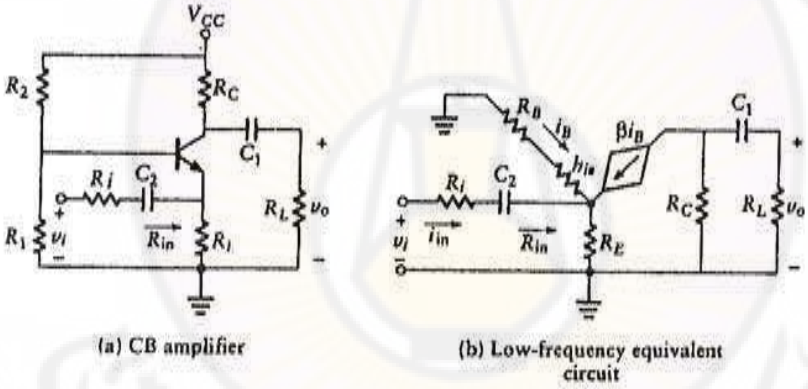
نوجد الثابتان الزمنيان لهذه الدارة الناتجان عن المكثفتين (C2 ، C1) وذلك عن طريق إيجاد مسار التفريغ لهذه المكثفات .

بالنسبة للمكثفة (C1) فإن مسار التفريغ أو مقاومة ثفن لها هي :

$$R_{th1} = R_L + R_C \quad \text{.....(3-42)}$$

ومنه :

$$\tau_1 = C_1 R_{th1} \rightarrow \omega_{C1} = \frac{1}{\tau_1} \quad \text{.....(3-43)}$$



(a) CB amplifier

(b) Low-frequency equivalent circuit

شكل (3-23)

بالنسبة للمكثفة (C_2) فإن مقاومة ثفن لها هي :

$$R_{th2} = R_i + R_{in} = R_i + R_E // (\frac{R_B + hie}{\beta}) \quad \text{.....(3-44)}$$

ومنه :

$$\tau_2 = C_2 R_{th2} \rightarrow \omega_{c2} = \frac{1}{C_2 R_{th2}} \quad \text{.....(3-45)}$$

بما أن عادة (τ_1)أكبر من (τ_2) ، فإن هذا يجعل قيم المكثفات معقولة ، ونسمح لتردد القطع (F_{3dB}) أن يحدث بسبب دارة الدخل . لذلك نضع تصميمياً تردد الزاوية لدارة الخرج بحيث يكون أخفض بديكاد واحد عن تردد القطع المنخفض المطلوب .

عندما تكون مقاومة القاعدة (R_B) مفرّعة ، بمكثفة تمرير عندها تلغى المقاومة (R_B) من المعادلات السابقة .

يمكن هنا أيضاً بالطبع استنتاج تابع التحويل لكسب الجهد والتيار لمكبر (CB) بنفس الأسلوب الذي اتبعناه في مكبر الباعث المشترك (CE)، ومن ثم رسم مخطط بود ذي الخط المستقيم والفعلي للكسب وزاوية الطور ،ويترك ذلك كتمرين للطالب .

3-4) الإستجابة الترددية المنخفضة لمكبر الـ FET –

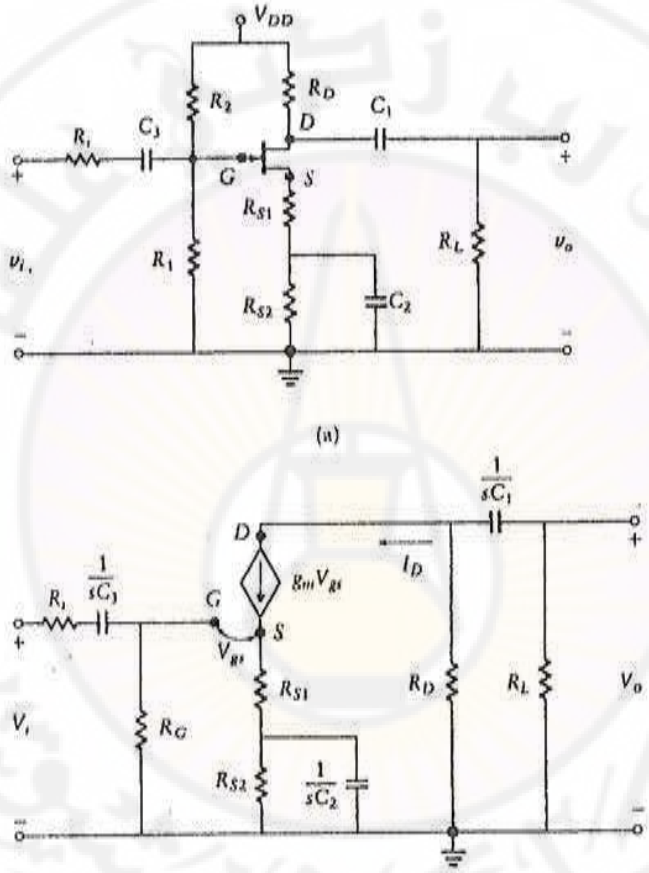
Low-frequency Response-FET Amplifier

3-4-1) الإستجابة الترددية المنخفضة لمكبر المنبع المشترك–

Low-frequency Response-CS Amplifier

يبين الشكل (3-24a) مكبر (FET) ذي مرحلة وحدة وهو تشكيلة المنبع المشترك (CS) وذلك بوجود مكثفات الربط والتمرير . ويبين الشكل (3-24b) الدارة المكافئة عند الترددات المنخفضة لهذا المكبر .

بما أنّ ممانعة الدخل عالية لمكبر الـ (FET) ، لذلك سيكون الثابت الزمني لدارة الدخل عالٍ أيضاً مما يودي إلى تردد زاوية منخفض . عادة فإنّه بالإمكان إهمال تأثيرات مكثفة الربط في الدخل على الإستجابة الترددية المنخفضة للمكبر.نتيجة لذلك فإنّ الإستجـــابة الترددية المنخفضة تحـــدّد من قبل مكثفة تمرير مقاومة المنبع(C_2) ، ومكثفة ربط الخرج (C_1) .


V_{DD}
R_2
R_D
C_3
C_1
R_i
D
G
S
R_{S1}
R_L
v_o
v_i
R_1
R_{S2}
C_2
(a)
$\frac{1}{sC_1}$
D
$g_m V_{gs}$
I_D
$\frac{1}{sC_3}$
R_i
G
S
V_{gs}
R_{S1}
R_D
R_L
V_o
V_i
R_G
R_{S2}
$\frac{1}{sC_2}$
(b)

شكل (3-24)

من دارة الخرج نجد :

$$i_L = \frac{-g_m V_{gs}}{R_D + R_L + \frac{1}{SC_1}} R_D$$

$$V_0 = i_L . R_L = \frac{-g_m V_{gs} R_D R_L}{R_D + R_L + \frac{1}{SC_1}}$$

من دارة الدخل نجد :

$$V_{gs} = V_i - g_m - V_{gs}(R_{S1} + Z_{S2})$$

حيث تم إهمال كلّ من $(R_i, \frac{1}{SC_3})$.

بحل المعادلة بالنسبة لـــ (Vgs) نجد :

$$V_{gs} = \frac{V_i}{1 + g_m(R_{S1} + Z_{S2})}$$

حيث :

$$Z_{S2} = \frac{R_{S2}}{1 + SC_2 R_{S2}}$$

بعد معرفة معادلة (V_0, V_i) نوجد الآن كسب الجهد كما يلي :

$$A_V(S) = \frac{V_0}{V_i} = \frac{-g_m R_D R_L}{(R_D + R_L + \frac{1}{SC_1})[1 + g_m(R_{S1} + R_{S2})]}$$

$$= \frac{-R_L R_D SC_1}{SC_1(R_D + R_L) + 1} \cdot \frac{g_m}{1 + g_m R_{S1} + \frac{g_m R_{S2}}{1 + SC_2 R_{S2}}}$$

بإصلاح الحدّ الثاني من المعادلة والتبسيط نجد :

$$A_V(S) = \frac{-R_L R_D S C_1}{S C_1 (R_D + R_L) + 1} \cdot \frac{g_m (S C_2 R_{S2} + 1)}{1 + g_m (R_{S1} + R_{S2})} \cdot \frac{1}{S C_2 \left[R_{S2} // R_{S1} + \frac{1}{g_m} \right] + 1}$$

بفرض أنّ :

$$\tau_1 = C_1 (R_L + R_D) \quad \text{..... (3-46)}$$

$$\tau_2 = C_2 R_{S2} \quad \text{.....(3-47)}$$

$$\tau_3 = C_2 \left[R_{S2} // (R_{S1} + \frac{1}{g_m}) \right] \quad \text{.....(3-48)}$$

نجد :

$$A_V(S) = \frac{-g_m R_L R_D C_1}{1 + g_m R_{S1} + g_m R_{S2}} \cdot \frac{S(S\tau_2 + 1)}{(S\tau_1 + 1)(S\tau_3 + 1)}$$

$$A_{Vm} = A_V(S)\big|_{S \to \infty} = \frac{-g_m R_L R_D C_1}{1 + g_m R_{S1} + g_m R S_2} \cdot \frac{\tau_2}{\tau_1 \tau_3}$$

ومنه فإن كسب الجهد القياسي يساوي إلى :

$$A_{VN}(S) = \frac{A_V(S)}{A_{Vm}} = \frac{\tau_1 . \tau_3}{\tau_2} \cdot \frac{S}{\tau_1 S + 1} \cdot \frac{S\tau_2 + 1}{S\tau_3 + 1} \quad \text{.....(3-49)}$$

لإيجاد مقاومة تفريغ المكثفة (C_2) أو مقاومة ثفن المنظورة من خلالها يمكن أن نقوم بما يلي :

نفرض وجود منبع ثفن بدلاً من المكثفة (C_2) (V_{TH}) مع تمرير تيار (I_{TH}) . بقصر منبع الدخل أي تأريض البوّابة (G) حيث لا يمرّ تيار في (R_G) نجد :

من معادلة الجهود :

$$V_{gs} + g_m V_{gs} R_{S1} + V_{TH} = 0$$

ومنه :

$$V_{TH} = -V_{gs}(1 + g_m R_{S1})$$

ومن معادلة التيارات :

$$\frac{V_{TH}}{R_{S2}} - I_{TH} - g_m V_{gs} = 0$$

ومنه :

$$T_{TH} = \frac{V_{TH}}{R_{S2}} - g_m V_{gs}$$

ومنه نجد R_{th} كما يلي :

$$R_{TH} = \frac{V_{TH}}{I_{TH}} = \frac{-V_{gs}(1+g_m R_{S1})}{\frac{-V_{gs}(1+g_m R_{S1})}{R_{S2}} - g_m V_{gs}}$$

$$= \frac{R_{S2}(1+g_m R_{S1})}{(1+g_m R_{S1})(g_m R_{S2})}$$

$$= \frac{R_{S2}}{1+\frac{g_m R_{S2}}{1+g_m R_{S1}}} = R_{S2} // (R_{S1} + \frac{1}{g_m}) \quad \text{.....(3-50)}$$

لو أنّ (R_{S2}) لم تفرّع بمكثفة تمرير ، عندها سيكون للمكبر ثابت زمني واحد مسيطر على الدارة هو (τ_1) . بما أن دارة الدخل تملك مقاومة دخل عالية ($R_{in}+R_i$) ، لذلك تترك المكثفة (C_3) في الحسابات إلى الأخير وتحسب على أساس تردد زاوية أخفض بديكاد واحد من تردد القطع المطلوب بحيث لا تؤثر على استجابة المكبر .

يمكن للطالب كتمرين أن يرسم مخطط بود ذي الخط المستقيم والفعلي للمعادلة (3-49) بعد أن يفترض قيماً معينة للثوابت الزمنية الموجودة في المعادلة من خلال حلّ دارة المكبر .

مسألة (7-3) محلولة (تصميم) :-

صمّم دارة المكبر المبين بالشكل (3-24) مع قيم المعطيات التالية :

$R_{S1} = 100\Omega$, $R_{S2} = 200\Omega$, $R_D = 3K$, $R_L = 40K$, $R_1 = 1M\Omega$

$R_2 = \infty$, $I_{DQ} = 3.33\,mA$, $V_{GSQ} = -1V$, $V_{DSQ} = 10V$, $g_m = 2mS$.

قـــم باختـــيار قيم المكثفات (C_1,C_2,C_3) لكي يعمل المكبر عند تردد قطع منخفض يساوي $(F3dB = 20HZ)$. إفترض أنّ : $R_i << R_m$.

الحـــــل :-

لنكتب معادلات الثوابت الزمنية ، نعوّض فيها :

$$\tau_1 = C_1(R_s + R_{i1}) = C_1(40K + 3K) = C_1(43K)$$

$$\tau_2 = C_2 R_{i2} = C_2(0.2K\Omega)$$

$$\tau_3 = C_3 \frac{R_3}{1+g_m R_3/(1+g_m R_3)} = \frac{0.2K}{1+\frac{2\times 0.2}{1+2\times 0.2}} C_3 = C_3(0.15K)$$

لدينا لدينا معادلات بخمسة مجاهيل لذلك يجب أن نستخدم طريقة لحلّ هذه المشكلة . نعلم من تابع التحويل (3-49) أنه يوجد صفرين وقطبين . لندع أحد الأصفار يعني تأثير أحد الأقطاب ، أي لنصمّم على أساس :

$$\tau_1 = \tau_2 \quad \text{.....(a)}$$

عند ذلك يصبح تابع التحويل كما يلي :

$$A_m(S) = \frac{\tau_3 S}{\tau_3 S + 1} \quad \text{.....(b)}$$

من المعادلة (a) نجد :

معادلة رابعة : $C_1(43K) - C_2(0.2K)$

المعادلة الخامسة تأتي من المعادلة (b) التي فيها تردد زاوية واحد هو نفسه حتماً تردد القطع المنخفض أي :

$$\frac{1}{\tau_3} = \omega_L = 2\pi F_L = 2\pi \times 20$$

أي :

$$\frac{1}{C_3(0.15K)} = 2\pi \times 20$$

$$C_2 = \frac{1}{2\pi \times 20 \times 0.15K} = 53\mu F$$

من المعادلة الرابعة نجد :

$$C_1 = C_2 \frac{0.2K}{43K} = 53\mu F \frac{0.2}{43} = 0.25\mu F$$

بعد أن حسبنا قيم (C_1, C_2) نعود إلى المكثفة (C_3) التي لم تذكر في تابع التحويل ونحسبها من دارة الدخل على أساس تردد زاوية أخفض من تردد القطع بديكاد واحد أي ($F_{c3} = \frac{F_L}{10} = 2H_z$) :

$$C_3 R_{i1} = \tau_4 = \frac{1}{\omega_4} = \frac{1}{2\pi F_{c3}} = \frac{1}{2\pi \times 2}$$

$$C_3 = \frac{1}{2\pi \times 2 \times 10^6} = 0.08\mu F$$

وبذلك نكون قد حسبنا قيم المكثفات الثلاثة ليعمل المكبر بتردد قطع منخفض ($20H_z$) .

يمكن للطالب أن يتحقق من تصميمه باستخدام برنامج psice لمحاكاة الدارة .

3-4-2) الإستجابة الترددية المنخفضة لمكبر المصرف المشترك _

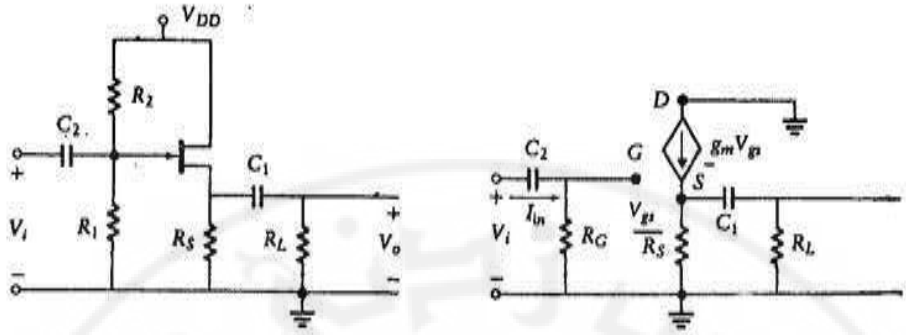
Low-frequency Response-CD Amplifier

يبين الشكل (3-25) مثل هذا المكبر مع دارته المكافئة .

من الناحية العملية يمكن اعتبار تردد الزاوية الناتج عن دارة الخرج هو نفسه تردد القطع المنخفض ، واعتبار تردد الزاوية الناتج عن دارة الدخل غير مؤثراً وبعيد عن تردد الزاوية الأول ، وذلك بسبب كبر مقاومة الدخل وبالتالي بسبب كبر الثابت الزمني لدارة الدخل .

لنحسب الآن كلا الثابتين الزمنيين من خلال حساب مقاومة ثفن المنظورة من قبل كُلاً من (C_1, C_2) كما يلي :

$$\tau_1 = C_1 R_{th1} = C_1 (R_L + R_0) \quad \text{.....(3-51)}$$



(a) Common-drain amplifier (b) Equivalent circuit

شكل (3-25)

حيث تعلم من المعادلة (2-18) من الفصل الثاني وبعد وضع $r_d \to \infty$ أنّ :

$$R_0 = \frac{R_S}{1 + g_m R_S} \quad \text{.....(3-52)}$$

$$\tau_2 = C_2 R_{th2} = C_2 (R_G + R_i) \quad \text{.....(3-53)}$$

يمكن للطالب كتمرين أن يستنتج تابع التحويل لكسب الجهد أو كسب التيار لهذا المكبر بوجود (τ_1, τ_2) ومن ثم رسم مخطط بود ذي الخط المستقيم لهذا المكبر بنفس الإسلوب الذي اتبعناه في مكبر الباعث المشترك .

مسألة (3-8) محلولة (تصميم) :-

لمكبر المصرف المشترك المبين بالشكل (3-25) المواصفات التالية :

$$R_i = 100k, R_L = 1K\Omega, R_S = 800\Omega, g_m = 2mS, R_G = 500K\Omega$$

حدد قيم مكثفات الربط عند تردد قطع منخفض مقداره 300Hz .

الحـــل :-

بما أنّ مقاومة الخرج أصغر بكثير من مقاومة دارة الدخل فالقطب الناتج عنها

هو المسيطر على الإستجابة الترددية المنخفضة لذلك سوف نعتبر أن تردد الزاوية الناتج عنها هو نفسه تردد القطع ، وأخذ تردد الزاوية لدارة الدخل بعيداً عنه بمقدار ديكاد واحد .

فمن العلاقة (3-51) نجد :

$$\tau_1 = \frac{1}{\omega_{C1}} = \frac{1}{\omega_{3dB}} = \frac{1}{2\pi F_{3dB}} = C_1(R_L + R_0)$$

$$R_0 = \frac{R_S}{1 + g_m R_S} = \frac{0.8}{1 + 2 \times 0.8} = 307\Omega$$

$$C_1 = \frac{1}{2\pi F_{3dB}(R_L + R_0)} = \frac{1}{2\pi(1K + 0.307K) \times 300} = 41\mu F$$

ومن العلاقة (3-52) نجد :

$$\tau_2 = \frac{1}{\omega_{C2}} = \frac{1}{2\pi \dfrac{300}{10}} = C_2(R_G + R_i)$$

ومنه :

$$C_2 = \frac{1}{2\pi \times 30(500K + 100K)} = 0.0084\mu F$$

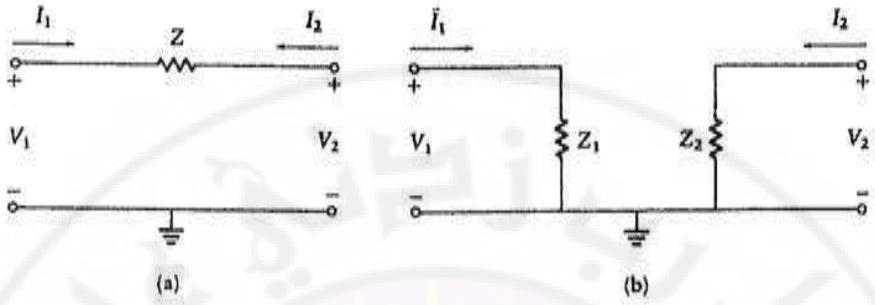
3-5) الإستجابة الترددية العالية لمكبرات الـ BJT –

High- frequency response-BJT Amplifiers

3-5-1)نظرية ميلّر –

-:Miller Theorm

في الترددات العالية يظهر تأثير المكثفة الطفيلية التي توصل بين الخرج والدخل للمكبر . تقوم نظرية ميلّر بدراسة التأثير الفعلي لهذه المكثفة على دخل وخرج المكبر وهو ما يسمّى بأثر ميلّر Miller effect .



شكل (3-26)

لإستنتاج تأثير ميلّر ، نفرض لدينا الدارة المبينة بالشكل (3-26) .

بإختيار ملائم لقيم الممانعات (Z_1،Z_2) في الدارة شكل (3-26b) ، فإن كلا الدارتين (3-26a,b) يمكن اعتبارهما متماثلتين . هذا ما يدعى بنظرية ميلّر ، والتي هي مستخدمة غالباً في تحليل مكبر الترددات العالية .

لنكتب أولاً معادلة (I_1) للدارة شكل (3-26a) فنجد :

$$I_1 = \frac{V_1 - V_2}{Z} = \frac{V_1}{Z}(1 - \frac{V_2}{v_1}) = \frac{V_1}{Z}(1 - A_V)$$

حيث (A_V) كسب الجهد للمرحلة التي جهد دخلها (V_1) وجهد خرجها (V_2) .

يجب الملاحظة أنّ أثر ميلر يمكن أن يستخدم لتحديد كسب المكبر الأمامي ، ولا يمكن أن يستخدم لتحديد مقاومة الخرج .

بالنسبة للشكل (3-26b) نكتب معادلة (I_1) والذي يجب أن يكون نفس التيار للدارة شكل (3-26a) إذا كانت كلا الدارتين متماثلتين :

$$I_1 = \frac{V_1}{Z_1}$$

$$I_1 = \frac{V_1}{Z_1} = \frac{V_1}{Z}(1 - A_V)$$

أي :

$$Z_1 = \frac{Z}{1 - A_V} \quad \text{.....(3-54)}$$

بطريقة مماثلة نجد : بالنسبة لـ (I_2) حسب الدارة (a) ما يلي :

$$I_2 = \frac{V_2 - V_1}{Z} = \frac{V_2}{Z}(1 - \frac{V_1}{V_2}) = \frac{V_2}{Z}(1 - \frac{1}{A_V})$$

وبالنسبة للدارة (b) :

$$I_2 = \frac{V_2}{Z_2}$$

ومنه :

$$Z_2 = \frac{Z}{1 - \frac{1}{A_V}} \quad \text{.....(3-55)}$$

إذا كانت (Z_1, Z_2, Z_3) عبارة عن مكثفات فإننا نجد بداهة أن :

$$\frac{1}{\omega_{C1}} = \frac{\frac{1}{\omega_C}}{1 - A_V} = \frac{1}{\omega_C(1 - A_V)}$$

أي أن :

$$C_1 = C(1 - A_V) \quad \text{.....(3-56)}$$

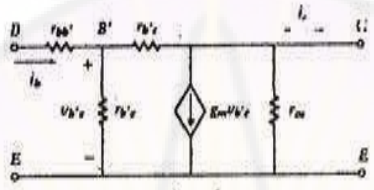
$$\frac{1}{\omega_{C2}} = \frac{\frac{1}{\omega_C}}{1 - A_V} = \frac{1}{\omega_C(1 - \frac{1}{A_V})}$$

أي أنّ :

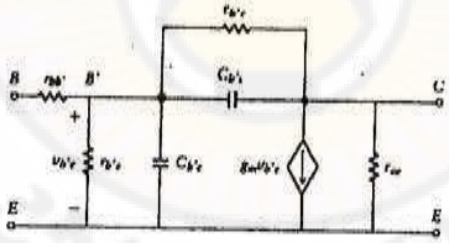
$$C_2 = C\left(1-\frac{1}{A_v}\right) \quad \text{.....(3-57)}$$

3-5-2) الدارة المكافئة الهجينة (π) –

The Hybrid π - model



(a) Hybrid-π model of BJT at low frequencies



(b) Hybrid-π model of BJT at high frequencies

شكل (3-27)

تستخدم عادة الدارة المكافئة الهايبريد(الهجينة) (π) لتقدير استجابة مكبرات

ومنه :

$$r_{b'e} = h_{re}\ r_{b'c}$$

عادة فإن ($r_{b'c}$) تكون في مجال الميغا أوم .

4- مقاومة الخرج (r_{ce})-

Output Resistance

تعطى ناقلية الخرج في دارة معاملات (h) بالمعامل (hoe) ، ويحدد في حالة دارة الدخل مفتوحة open . فبالتالي فإننا نرى من الدارة شكل (3-27a) أن :

$$hoe = \frac{i_c}{V_{ce}}$$

من معادلة عقدة الخرج نحصل على :

$$i_c = \frac{V_{ce}}{r_{ce}} + \frac{V_{ce}}{r_{bc} + r_{bb'}} + g_m\ V_{be}'$$

ومنه :

$$hoe = \frac{1}{r_{ce}} + \frac{1}{r_{b'e}} + g_m\ h_{re} \quad \text{.....(3-62)}$$

حيث أنّ : $V_{b'e} = h_{re}\ V_{ce}$

تستخدم الدارة المكافئة الهايبريد (π) لتحديد استجابة مكبرات الـ (BJT) في الترددات العالية وذلك بعد إضافة مكثفتين للدارة شكل (3-27a) لتصبح كما بالشكل (3-27b) .تكون المكثفة ($C_{b'c}$) عادة صغيرة نموذجياً بمجال $0.5 \rightarrow 5PF$. بالرغم من أن هذه المكثفة متغيرة إلى حد ما إلا أنه يمكن اعتبارها ثابتة بالنسبة لمنطقة عمل معينة للترانزستور . تظهر قيمة هذه المكثفة في بعض النشرات الفنية لصانعي أنصاف النواقل تحت الأسم (C_{OB}) . تتغير المكثفة ($C_{b'c}$) طبقاً للجهد الهابط عبر الوصلة. تقدم معظم النشرات الفنية منحنيات خاصة لعلاقة هذه المكثفة مع الجهد

الهابط عبر الوصلة .

المكـــثفة الثانية التي تظهر بالدارة شكل (3-27b) هي المكثفة ($C_{b'e}$) مكثفة وصـــلة القـــاعدة – باعث ، والتي تظهر عادة في النشرات الفنية على أنها (C_{iB}) . تســـاوي هذه المكثفة مجموع مكثفة انتشار الباعث ومكثفة وصلة الباعث . في الواقع فـــإن قـــيمة المكثفة ($C_{b'e}$) يمكن اعتبارها مساوية تقريباً لمكثفة الإنتشار (والمعروفة بمكثفة شحن القاعدة the base charging capacitance) وذلك بسبب صغر مكثفة وصـــلة الباعث بالنسبة لها . تكون قيمة ($C_{b'e}$) النموذجية (والتي هي أيضاً صغيرة) في المجال ($1 \rightarrow 200PF$) .

يمكن تقدير قيمة ($C_{b'e}$) حسب العلاقة التالية بدون برهان :

$$C_{b'e} \approx \frac{g_m}{2\pi F_T} = \frac{1}{2\pi F_T h_{ib}} = \frac{|I_{CQ}|}{52\pi F_T \times 10^{-3}} \quad \text{..... (3-63)}$$

حيث F_T هو التردد العالي الذي عنده يكون كسب تيار الدارة القصيرة لمكبر (CE) يساوي الـــ ($0dB$) . عندما يتغير عرض المجال لمكبر فإن جداء الكسب × عرض المجال the gain-bandwidth product يكون تقريباً ثابتاً . عندما يكون الكسب مساوياً للواحد ، فإن جداء الكسب × عرض المجال يكون مساوياً بكل بساطة لعرض المجال نفسه . لذلك يعرّف التردد (F_T) من جهة أخرى أنه هو نفسه عبارة عن جداء الكسب بعرض المجال .

3-5-3) كسب تيار الدارة القصيرة لمكبر (CE)

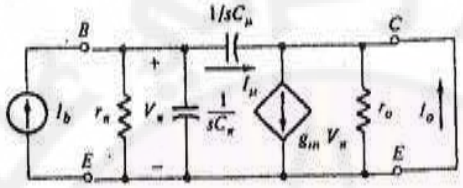
-: The CE-short -circuit current gain

في بعض الكتب الأكاديمية فإن معاملات الترانزستور (BJT) يتم الرمز إليها بطريقة مختلفة.يبين الشكل (3-28) مثل هذه الدارة المكافئة حيث رمزت بطريقة مختلفة وحيث : r_b هي $r_{b'b}$ و r_π هي $r_{b'e}$

r_{ce} - r_0 $r_{b'c}$ هي r_μ

$C_{b'e}$ - C_π $C_{b'c}$ - C_μ

$V_{b'e}$ - V_π



شكل (3-28)

افترضـــنا في الدارة شكل (3-28) أن $r_e = 0$ (قصر دارة) ، وسوف نهمل المقاومة (rb) لصغرها ونهمل (r_μ) بسبب كبرها . نلاحظ أن : $I_0 = I_C$ بحيث آن كســـب التيار لهذه المرحلة $A_I = \frac{I_0}{I_b}$ هو نفسه كسب التيار (β) للترانزستور . من الواضح من الشكل (3-28) أن (β) تتغير مع التردد بسبب وجود مكثفات الوصلة $(C_\pi, C\mu)$.

باستخدام قانون كيرشوف للتيار (KCL) نجد :

$$I_b = V_\pi(\frac{1}{r_\pi} + S\,C_\pi) + I_\mu = V_\pi\left[\frac{1}{r_\pi} + S(C_\pi + C_\mu)\right] \ldots (3\text{-}64)$$

$$I_0 = g_m V_\pi - I_\mu = V_\pi(g_m - S\ C_\mu) \ldots\ldots\ldots\ldots\ldots (3\text{-}65)$$

بحل المعادلتين (3-64,65) معاً وإجراء الحل بالنسبة لـــ I_0/I_b نجد :

$$\frac{I_0}{I_b} - A_I = \beta(S) = \frac{\beta_0(1 - SC_\mu / g_m)}{1 + Sr_\pi(C_\pi + C_\mu)} = \frac{\beta_0(1 - S/\omega_z)}{1 + S/\omega_\beta} \quad ..(3\text{-}66)$$

في هذه المعادلة اعتبرنا أنّ :

$$\beta_0 = g_m r_\pi \ ; \ \omega_z = \frac{g_m}{C_\mu} \ ; \ \omega_\beta = \frac{1}{2\pi(c_\pi + c_\mu)}$$

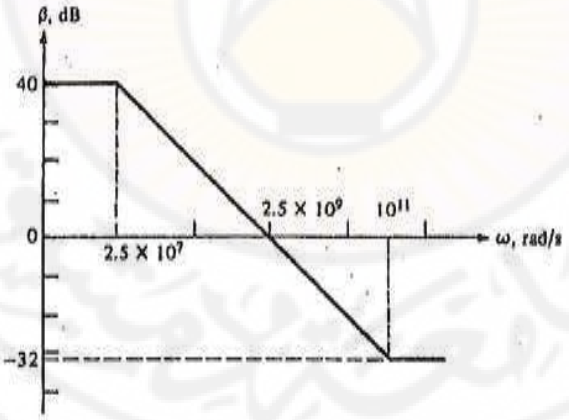
مسألة (3-9) محلولة :

a) أرسم المنحني الممثل لمطال (β) كتابع للتردد . استخدم مخطط بود المقارب .

b) حـــدد تـــردد العـــبور Transition-frequency (F_T) الـــتقريبي بالنسبة لـــ : $|\beta(J\omega T)| = 1$. افترض أن الترانزستور المستخدم له المعاملات التالية :

$$g_m = 50ms \quad , r_\pi = 2k\Omega \ , \ C_\pi = 19.5PF \ , \ C\mu = 0.5PF$$

الحـــــل:



شكل (3-29)

a) من المعادلة (3-66) نجد أنّ :

$$\beta_0 = g_m r_\pi = 50 \times 2 = 100$$

$$\omega_Z = \frac{g_m}{C_\mu} = \frac{50}{0.5} \times 10^9 = 10^{11}\, rad/s$$

$$\omega_\beta = \frac{1}{r_\pi (C_\pi + C_\mu)} = \frac{10^9}{2(19.5 + 0.5)} = 2.5 \times 10^7\, rad/s$$

لذلك نجد :

$$\beta(s) = \frac{\beta_0 (1 - S/\omega_Z)}{1 + S/\omega_\beta} = \frac{100(1 - S/10^{11})}{1 + S/2.5 \times 10^7}$$

تمّ رسم مخطط بود لهذه المعادلة في الشكل (3-29) .

b) من الشكل (3-29) ، نلاحظ أنّ تقاطع المنحني مع $(0dB)$ أو : $\beta = 1$ ، يحدث عند : $\omega_T = 2.5 \times 10^9\, rad/s$ أو :

$$F_T = \frac{2.5 \times 10^9}{2\pi} = 395\, MHz$$

3-5-4) تردد العبور FT :

-: The Transition frequency ,FT

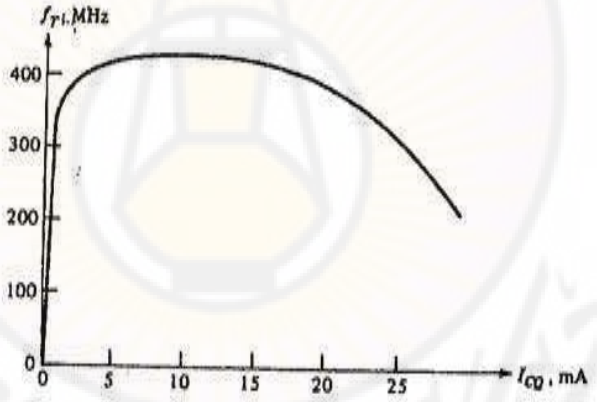
في المسألة (3-9) استخدمنا الخواص المقاربة والتي تعطي نتيجة عالية الدقة لتردد الكسب الواحدي بسبب التباعد الكبير بين (ω_β) و (ω_z) .لإنشاء مكبر بكسب تيار أكبر من الواحد،فمن الواضح أنّ الترددات العاملة يجب أن تكون أقل من (F_T) . نتيجة لذلك ، فإنه بالنسبة لـ $\omega \subseteq \omega_T$ فإن المعادلة (3-66) يمكن أن تقرّب إلى التابع التالي ذي القطب الوحيد :

$$\beta(S) = \frac{\beta_0}{1 + S/\omega_\beta} \quad \text{.....(3-67)}$$

إنّ التقريب في المعادلة (3-67) هو مكافئ لقولنا أن التيار (I_μ) في المكثفة (C_μ) هو مهمل كمركبة في التيار (I_0) أي : ($I_\mu << g_m V_\pi$). إن مخطط بود المقارب لهذا التابع مماثل لما هو مبين في الشكل (3-29) بالنسبة لمجال الترددات ($\omega < \omega_z$) .

لتحديد التردد (F_T) التردد الذي عنده كسب تيار الدارة القصيرة لمكبر (CE) يساوي الواحد فإننا سنستخدم المعادلة (3-67) ومنه :

$$|\beta(J\omega_T)| = 1 = \frac{\beta_0}{\sqrt{1+(\omega_T/\omega_\beta)^2}}$$



Variation of f_T with bias current I_{CQ} for a typical IC transistor.

شكل (3-30)

حيث بالنسبة لـــ $\omega/\omega_\beta >> 1$ فإن :

$$\omega_T = \beta_0 \omega_\beta \quad \text{or} \quad F_T = \beta_0 F_\beta \ldots\ldots\ldots\ldots\ldots\ldots (3\text{-}68)$$

بتعويض (ω_β) في المعادلات (3-66) حتى (3-68) نحصل على :

$$F_T = \frac{\beta_0}{2\pi\, r_\pi (c_\pi + C_\mu)} = \frac{g_m}{2\pi (C_\pi + C_\mu)} \quad \text{.....(3-69)}$$

نلاحظ أنه بالنسبة لـــ : $C_\pi >> C_\mu$ فإن :

$$F_T \approx \frac{g_m}{2\pi C_\pi} \quad \text{..... (3-70)}$$

في الواقع فإننا نجد أن المعامل (F_T) كما في بقية معاملات الـــ (BJT) فهو يعتمد على ظروف عمل الوسيلة الإلكترونية (نقطة العمل) . عملياً فإن (F_T) يتغير تبعاً لتيار المجمع الساكن والمبين وذلك في الشكل (3-30) .

بما أن $F_T \approx \beta_0 F_\beta$ ، فبالنسبة لتشكيلة (CE) مع قصر الخرج يكون (F_T) هو جداء كسب التيار عند الترددات المنخفضة مضروباً بتردد الـــ($3dB$) العالي . أي أنه عندما يكون (β_0) منخفضة لترانزستور ما فإنه سيملك عرض مجال ترددي أعلى والعكس بالعكس .

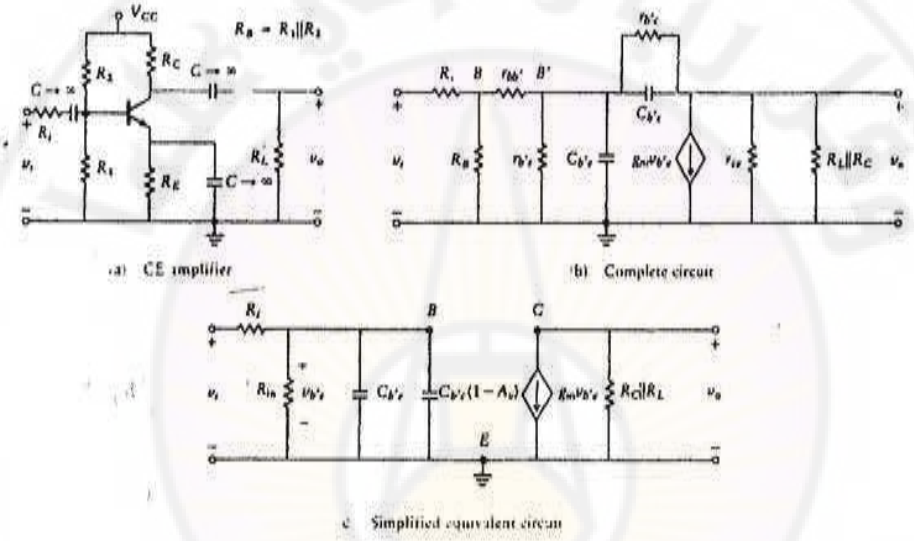
يعتبر التردد (F_T) من ناحية أخرى السقف الأعلىupper bound الذي عنده تكون دارة الهايبريد (π) للترانزستور (BJT) صالحة .

تعتبر النتيجة المبينة في المعادلة (3-68) ليست مألوفة لتقدير كسب التيار للترانزستور (BJT) .تعتبر معظم الدارات الإلكترونية ممثلة غالباً بواسطة توابع وحيدة القطب خلال المجال المفيد من ترددها العاملة . بالنسبة لأي نظام ذي قطب وحيد بكسب عالي ، فإن تردد الكسب الواحدي unity gain frequency هو عبارة عن جداء كسب التردد الصفري (المجال المتوسط من الترددات) بتردد الـــ ($3dB$) .

3-5-6) الإستجابة الترددية العالية لمكبر CE –

High- frequency response-CE Amplifier

يبيّن الشكل (3-31a) مرحلة مكبّر (CE) مع دارته المكافئة الهايبريد (π) في



شكل (3-31)

الشكل (3-31b) . باستخدامنا بعض التقريبات في الدارة نجد :

$r_{ce} >> R_L // R_C$, SO r_{ce} *is* deleted

$r_{b'c} >>$ other resistors , so $r_{b'c}$ *is* deleted

$r_{b'b} << r_{b'e}$, SO $r_{b'b}$ *is* deleted

أيضاً نستخدم نظرية ميلّر لعكس تأثير المكثفة ($c_{b'c}$) على الدخل والخرج للمكبّر . أيضاً نلاحظ من الدارة المكافئة (3-31c) أنّنا وضعنا (R_{in}) كبديل لـــ :

$$R_{in} = R_B // h_{ie}$$

لنســـتنتج كسب الجهد القياسي في الترددات العالية لدارة المكبّر المبيّن بالشكل (3-31)بعد أن نرسم الدارة المكافئة المبسّطة المبيّنة بالشكل (3-32) .

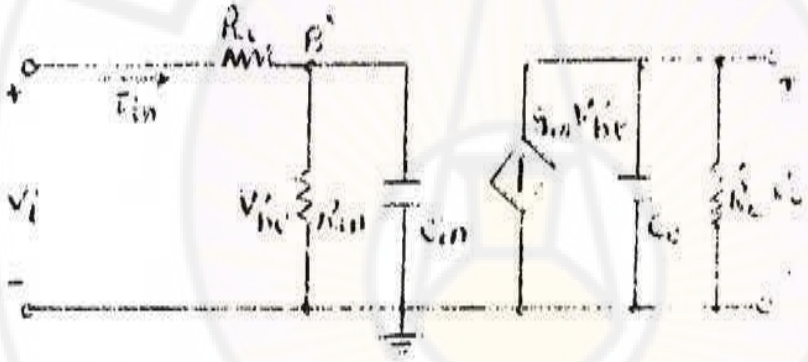
قبل أن نستنتج تابع التحويل نبين أنّ :

$$R_{in} = R_B // hie \quad , \quad R_L' = R_C // R_L$$

$$C_{in} = C_{b'e} + C_{b'C}(1 - A_V) \; ; C_0 = C_{b'c}(1 - \frac{1}{A_V})$$

$$R_{thin} = R_{in} // R_i \; ; \; R_{th0} = R_L'$$

$$\tau_i = C_{in} \cdot R_{thin} \; ; \; \tau_0 = C_0 . R_{th0}$$



شكل (3-32)

$$\omega_{C1} = \frac{1}{\tau_i} \quad ; \quad \omega_{C2} = \frac{1}{\tau_0}$$

لنبدأ باستنتاج تابع التحويل :

$$V_0 = -g_m V_{b'e}(R_L' // \frac{1}{SC_0}) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (a)$$

$$V_i = V_{b'e} + i_{in} r_i = V_{b'e} + \frac{V_i R_i}{R_i + (R_{in} // \frac{1}{sc_i})}$$

ومنه :

$$V_{b'e} = V_i\left(1 - \frac{R_i}{R_i + R_{in} // \frac{1}{SC_i}}\right)$$

ومنه :

$$V_i = \frac{V_{b'e}}{1 - \frac{R_i}{R_i + R_{in} // \frac{1}{SC_i}}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (\text{b})$$

بقسمة المعادلة (a) على (b) واختصار ($V_{b'e}$) والتبسيط نجد :

$$A_V(S) = -g_m(R_L' // \frac{1}{SC_0})(1 - \frac{R_i}{R_i + (R_{in} // \frac{1}{SC_i})})$$

ومنه بعد التبسيط نجد :

$$A_V(S) = -g_m \frac{R_L'}{(S\tau_0 + 1)} \frac{R_{in}/(R_{in} + R_i)}{S\tau_{in} + 1} \quad \ldots\ldots\ldots\ldots (3\text{-}71)$$

$$A_{Vm}(S) = A_V(S)\big|_{S\to 0} = -g_m R_L' \frac{R_{in}}{R_{in} + R_i} \quad \ldots\ldots\ldots\ldots (3\text{-}72)$$

ومنه نجد كسب الجهد القياسي :

$$A_{VN}(S) = \frac{A_V(S)}{A_{Vm}} = \frac{1}{(1 + S\tau_i)(1 + S\tau_0)} \quad \ldots\ldots\ldots\ldots (3\text{-}73)$$

عادةً يكون الثابت الزمني للدخل (τ_i) أكبر بكثير من الثابت الزمني للخرج (τ_0) بسبب كبر سعة مكثفة الدخل بالنسبة لسعة مكثفة الخرج . لذلك يمكن الإعتبار أنّ تردّد الزاوية للدخل (قطب الدخل) هو المسيطر على الإستجابة الترددية العالية ، أي أنّ :

$$F_{ci} \approx F_H = \frac{1}{2\pi(R_i // R_{in})[C_{b'e} + C_{b'c}(1 - A_V)]} \quad \ldots\ldots\ldots\ldots (3\text{-}74)$$

إذا أردنا أخذ تردد الزاوية للخرج فيمكن أن نحسبه كما يلي :

$$F_{CO} = \frac{1}{2\pi R_L' (C_{b'c}(1-\frac{1}{A_V}))} \quad \text{.....(3-75)}$$

مسألة (3-10) محلولة :

أحسب تردّد القطع العالي (F_H) ، وحدّده على مخطط بود لكسب الجهد ، وذلك باستخدام الترانوستور (2N3904) . افترض أنّ الحسابات هي لمكبّر (CE) بوجود مكثفة تمرير على مقاومة الباعث ، وأنّ :

$$\beta = 200 \ , I_{CQ} = 10mA \ , R_B = 5K\Omega \ , R_1 = 1K\Omega \ , R_L = R_{L'} = 1K$$

بفحص النشرات الفنية للترانزستور المذكور نجد أنّ :

$$F_T = 0.25K \times 10^9 H_z , COB = 4.5PF$$

تحقق من النتيجة باستخدام برنامج المحاكاة الحاسوبي Pspice .

الحـــــل :

لنحسب أولاً بعض القيم اللازمة لحساب ترددات الزاوية :

$$h_{ie} = \frac{\beta V_T}{I_{CQ}} = \frac{200 \times 26}{10} = 520\Omega$$

$$R_{in} = R_B // h_{ie} = 5k // 0.52k = 471\Omega$$

$$C_{b'e} = \frac{I_{CQ}}{52\pi F_T} = \frac{10}{52\pi \times 0.25 \times 10^9} = 245PF$$

$$A_V = -\frac{R_C // R_L}{hib} = \frac{-0.5k}{520/200} = -192$$

$$c_M = C_{b'c}(1 - A_V) = 4.5(1+192) = 869PF$$

$$C_{M'} = C_{b'c}(1-\frac{1}{A_V}) = 4.5(1+\frac{1}{192}) \approx 4.5PF$$

$$C_m = C_{b'e} + c_M = 245 + 869 = 1114pf$$

$$C_0 = C_{M'} = 4.5pf$$

$$R_{thm} = R_{in} // R_l = 471/1000 = 320\Omega$$

$$R_{thO} = R_L' = R_C // R_L = 0.5K\Omega$$

$$F_{ci} = \frac{1}{2\pi \times 1114 \times 320} = 446KH_z$$

$$F_{CO} = \frac{1}{2\pi \times 4.5 \times 0.5K} = 70MH_z$$

من هذه النتيجة وبسبب التباعد بيت ترددي الزاوية فإنّنا نقول إن تردّد القطع العالي هو :

$$F_H \approx 446KH_z$$

تبيّن العلاقة (3-74) أنّه يمكن زيادة تردّد القطع العالي بإنقاص كلاً من(R_i) و (R_{in}) ، أو بإنقاص كسب الجهد للمرحلة $|A_v|$، أو بإختيار ترانزستور ذي سعات طفيلية أقلّ . لنفرض جدلاً أنّنا اخترنا منبع إشارة ذي مقاومة داخلية ($R_i = 250\Omega$) بدلاً من ($1K\Omega$) وإذا أعدنا حساب تردّد الزاوية للدخل والذي هو تقريباً في حالتنا تردّد القطع نجد أنّ هذا التردد ارتفع إلى :

$$F_H = F_{Ci} = 874KH_z$$

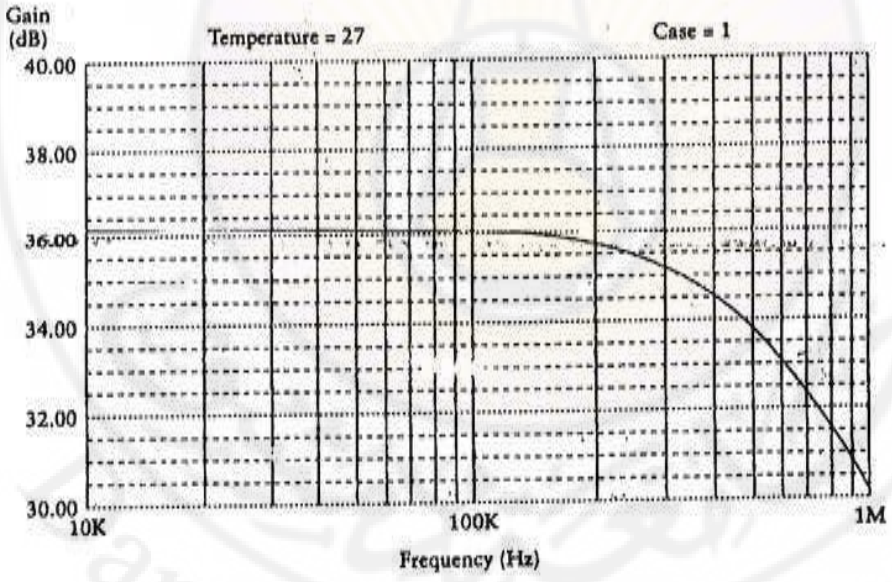
إذا أردنا التحقق من النتيجة باستخدام المحاكاة ، نستخدم برنامج Pspice وندخل الدارة شكل(3-19) ونعدّل قيم المقاومات لتصبح ملائمة لمسألتنا مع إدخال مقاومة تمرير مع الباعث كما هو معطى . أيضاً يجب أن نضع دارة الإنحياز وجهد التغذية لتلائم شروط الإنحياز . لنذكر أن جهد التغذية يجب أن يزاد إلى أعلى من (10V) حيث أن القيمة المخصّصة للتيار (I_{CQ}) هي (10ma)، والجهد الساكن عبر (R_C) هو(10V).يجب إجراء التحليل عدّة مرّات للحصول على النتيجة المحددة في المسألة.فبتشغيل برنامج Pspice بعد ذلك سوف نجد نتيجة تحليل الـ(ac) كمخطط مبين بالشكل (3-33) .

نلاحظ أن كسب الترددات المتوسطة هو تقريباً $36.3dB$ ، ويقع تردّد القطع العالي عند كسب ($36.3 - 3 = 33.3dB$) والذي يوافق كما نرى من المخطط

ترددا حوالي ($530KH_z$) . إنّ الحلّ النظري أعطانا تردّد قطع عالٍ ($446KH_z$)فمن أين أتى هذا الإختلاف . لو نظرنا حقيقة إلى معادلة (F_H) وهي المعادلة (3-74) فإنّنا سنرى أنّ هذا المعامل سيزيد فيما وراء القيمة النظرية المحسوبة ($446KH_z$) لو أنّه حدث واحداً من التغيرات الأربعة التالية :

1) لــو أنّ : $R_i // R_{in} < 320\Omega$. هــذه القــيمة يمكن أن تكون متغيرة لو أنّ نموذج المقاومات في برنامج الحاسوب يحتوي على تسامح Tolerence غير الــ 0%.

2) لو أنّ : $C_{b'e} < 245pf$. إنّ $C_{b'e}$ تعتمد في الواقع على (g_m) و (F_T) . وكلا



شكل (3-33)

هذين المعاملين يمكن أن يتغيران عن ذلك المعاملان المفترضان في الحلّ النظري .

3) لـــو انّ : $COB < 4.5PF$. إنّ هذا المعامل الترانزستوري يمكن أن يتغير عن القيمة المفروضة في الحلّ النظري فيما لو تزايد التيّار .

4) لـــو انّ $|AV| < 192$. في الواقـــع فإنّ كسب الترددات المتوسطة Av ، يمكن أن يكـــون مـــنـــزاحاً عـــن القيمة المحسوبة (192-)والناتجة عن تغير (hie, β) . يقوم الـــبرنامج بـــتغيير هذه المعاملات بعيداً إلى حدّ ما عن قيمهم الأسمية وذلك تبعاً لنقطة العمـــل الســـاكنة (Q). نلاحظ في مخطط بود الحاسوبي (33-3) أن الكسب عند الـــترددات المتوســـطة هـــو $(36.3dB)$ وليـــس كالقـــيمة الـــنظرية المحســـوبة $(20\log 192 = 45.6dB)$ والـــذي يؤثـــر سلباً على تردّد القطع العالي . نلاحظ أنّ الكســـب تمّ حسابه على أساس إهمال (R_i)فلو أخذنا (R_i) بالإعتبار لحساب (Av) ســـنجد أنّ الكسب حقيقة سينخفض بالمعامل $(\frac{R_{in}}{R_{in}+R_i} = \frac{471}{1471})$ ، وبالتالي سوف تصبح النتائج النظرية والحاسوبية قريباً جداً من بعضها البعض .

3-5-7) الإستجابة الترددية العالية لمكبّر EF-

High- frequency response-EF Amplifiers

يـــبيّن الشكل (34-3) مكبّر تابع باعثي مع دارته المكافئة ودارته المعدّلة التي تأخذ بعين الإعتبار تأثير ميلّر .

لمكـــبّر التابع الباعثي كسب جهد يساوي الواحد تقريباً .غالباً ما يكون الحمل لمكـــبّر (EF) سعوياً capacitive ، لذلك أضفنا مكثفة الحمل (C_L) إلى الدارة المكافئة في خرجها.بما أنّ كسب المكبّر قريب من الواحد لذلك فإنّ كلا $C_M = C_{b'c}(1 - A_V)$ و $C_{M'} = C_{b'c}(1 - \frac{1}{A_V})$ تكونـــان قريبة من الصفر ، وبالتالي مجال ترددي أكبر من التشـــكيلة السابقة . هنا يمكننا أيضاً أن نحدّد الثوابت الزمنية لدارة الدخل والخرج عن طريق مقاومة ثفنن المكافئة (مسار التفريغ) لمكثفة الدخل والخرج .

بالنسبة للثابت الزمني لدارة الخرج نجد :

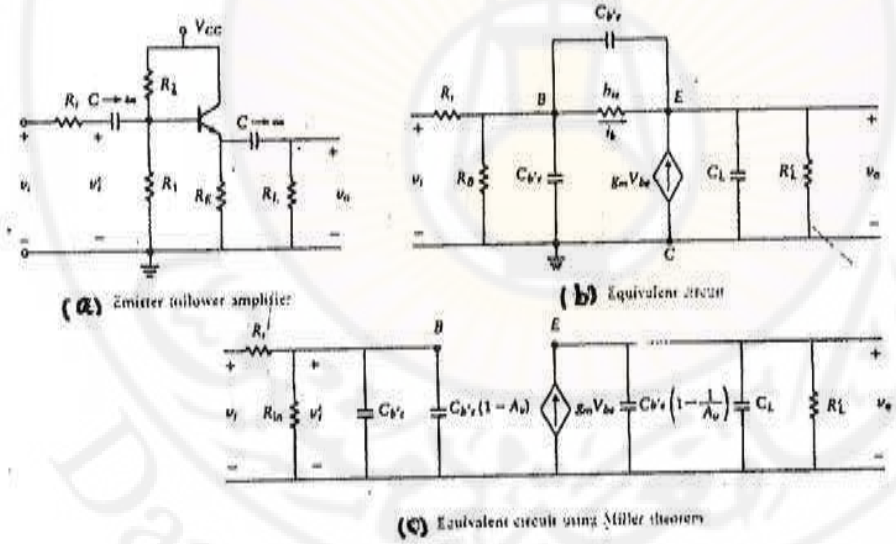
$$\tau_{OuT} = (C_L + C_{M'})R_L^{'} = C_{in}(R_L // R_E) \quad \text{.....(3-76)}$$

ومنه :

$$F_{C0} = \frac{1}{2\pi\ \tau_{OuT}}$$

بالنسبة للثابت الزمني لدارة الدخل نجد :

$$\tau_{in} = (C_{b'c} + C_M)(R_{in} // R_i)$$



(a) Emitter follower amplifier (b) Equivalent circuit

(c) Equivalent circuit using Miller theorem

شكل (3-34)

$$= C_{OUT}\left[R_B \,//\{\beta\,(h_b + (R_E \,//\, R_L)\,\}\right] // R_i \quad \ldots\ldots\ldots\ldots (3\text{-}77)$$

ومنه :

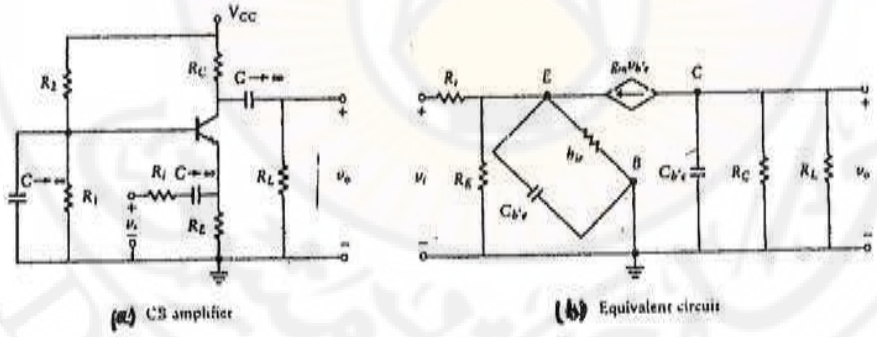
$$F_{C_{in}} = \frac{1}{2\pi\,\tau_{in}}$$

بفرض أنّ $C_L \approx C_{b'C}(COB)$ فإن $\tau_{in} >> \tau_{out}$ وبالتالي فإنّ تردد القطع العالي يكون محدّداً بالثابت الزمني الكبير عادة للدخل (τ_{in}) ، أي أنّ :

$$F_H = F_{Cin} \cong \frac{1}{2\pi\,\mathrm{COB}(R_{in} // R_i)} \quad \ldots\ldots\ldots\ldots (3\text{-}78)$$

3-5-8) الإستجابة الترددية العالية لمكبر القاعدة المشتركة –

-: High-frequency Response-CB Amplifier



شكل (3-35)

بالنسبة لمكبر (CB) فإنّ أثر ميلّر يكون معدوماً وتكون المكثفات ($C_{b'c}, C_{b'e}$) موجودة بشكل مستقل في الخرج والدخل . يبين الشكل (3-35) ذلك حيث رسمت دارة المكبر مع دارته المكافئة .

كما رأينا في دارة الباعث المشترك (CE) فإن استجابة مكبر الـ (CB) لها ثابتين زمنيين في الدخل والخرج ، ويمكن أن يحدّدا عن طريق مسارات التفريغ لكل من ($C_{b'c}, C_{b'e}$) ، كما يلي :

$$\tau_{Out} = C_{b'c}\ R_{thout} = C_{b'c}(R_C \,//\, R_L) \quad \text{.....(3-79)}$$

ومنه :

$$F_{cout} = \frac{1}{2\pi\,\tau_{OuT}}$$

$$\tau_{in} = C_{b'e}\ R_{thin} = C_{b'e}(R_i \,//\, R_B \,//\, h_{ib}) \text{.....(3-80)}$$

و منه :

$$F_{cin} = \frac{1}{2\pi\tau_{in}}$$

نلاحظ أنه لو لم تكن (R_B) مقصورة فإنّ الثابت الزمني (τ_{in}) سيكون أكبر بشكل ملحوظ وتردد الزاوية الناتج عنه سيكون أصغر .

مسألة (3-11) محلولة :-

حدّد الإستجابة الترددية لمكبر (CB) المبين بالشكل (3-35) حسب المعطيات التالية:

$$V_{CC} = 12V, V_{BB} = 0.7V, \beta = 100, R_i = 600\Omega$$
$$R_L = R_C = 2K, COB = 2PF, F_T = 10^8\,H_Z, R_B = 200\Omega$$

المطلوب انحياز المكبر لتأرجح خرج أعظمي .

الحـــــل :-

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}} = \frac{12V}{1200 + 2200} = 3.53mA$$

$$h_{ib} = \frac{26}{3.53} = 7.37\Omega$$

$$\tau_{Out} = COB\ R_L^{'} = (2PF)(1K) = 2ns$$

$$C_{b'e} = \frac{I_{CQ}}{52\pi\ F_T} = \frac{3.53}{52 \times \pi \times 10^{8}} = 216PF$$

$$\tau_{in} = C_{b'e}(R_1 \,//\, R_2 \,//\, hib)$$

$$= (216pf)(600 // 200 // 7.37) = 1.52ns$$

ومنه :

$$F_{cout} = \frac{10^9}{2\pi \times 2} = 80MHz$$

$$F_{cin} = \frac{10^9}{2\pi \times 1.52} = 105MHz$$

يمكن للطالب كتمرين أن يرسم مخطط بود لكسب الجهد ويحدّد عليه تردد القطع العالي (F_H) .

3-6) الإستجابة الترددية العالية لمكبرات الـ FET-

High-frequency Response-FET Amplifier

3-6-1) الإستجابة الترددية العالية لمكبر المنبع المشترك (CS) -

High-frequency Response-CS Amplifier

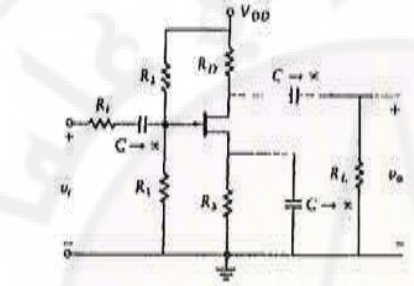
يبين الشكل (3-36a) مكبر (CS) مع دارته المكافئة في الترددات العالية المبينة بالشكل (3-36b) حيث يتبين وجود ثلاثة مكثفات طفيلية واقعة بين أقطاب الترانزستور هي التالية :

Cgs : تمثل السعة الموجودة بين البوابة والمنبع .

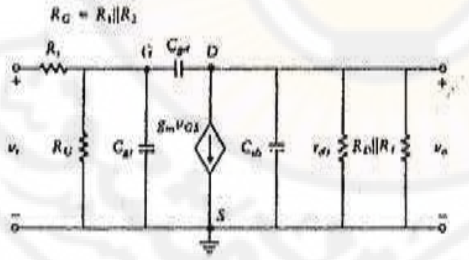
Cgd : تمثل السعة الموجودة بين البوابة والمصرف .

CdS : تمثل السعة الموجودة بين المصرف والمنبع .

تكـــون المكـــثفة (C_{ds}) عادة صغيرة بحيث تهمل في معظم الحالات ، نفرض أيضاً أن المقاومة (r_{ds}) أكبر بكثير من (R_L') في معظم التطبيقات لذلك يمكن إهمالها . يمكن في



(a) CS amplifier circuit



(b) Equivalent circuit

شكل (3-36)

في الترانزستورات (FET) تطبيق نظرية ميلّر أيضاً كما في الترانزستورات (BJT)، وبحيث نجد :

$$C_{in} = C_{gs} + C_{gd}(1 - A_V) \quad \text{..... (3-82)}$$

$$C_{OUT} = C_{ds} + C_{gd}(1 - \frac{1}{A_V}) \approx C_{ds} + C_{gd} \quad \text{..... (3-83)}$$

يمكننا الآن أن نرسم الدارة المكافئة المبسطة المبينة بالشكل (3-37) :

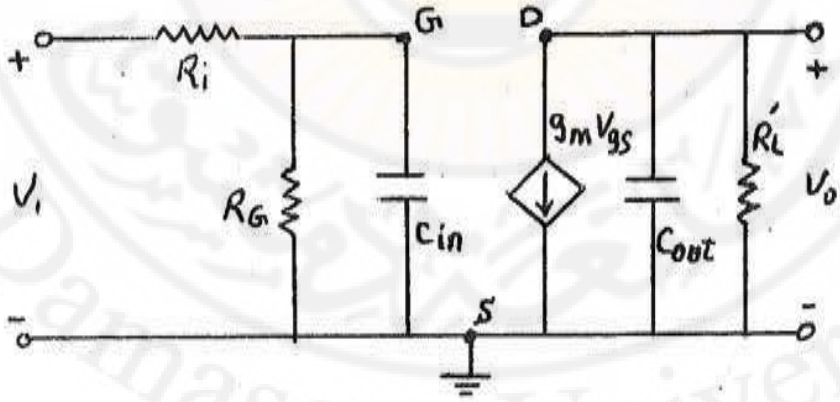
باتباع نفس الطريقة في استنتاج تابع التحويل لمكبر الباعث المشترك في الترددات العاليـــة نجد أن كسب الجهد القياسي لدارة المكبر (CS) المبينة بالشكل (3-36a) يعطى بالمعادلة التالية :

$$A_{Vm}(S) = \frac{A_V(S)}{A_{Vm}} = \frac{1}{(1 + S\tau_i)(1 + S\tau_0)} \quad \text{.....(3-84)}$$

حيث :

$$A_{Vm} = \frac{V_0}{V_i} \approx -g_m R_L' \qquad \text{(بإهمال } R_i \text{)}$$

$$\tau_i = C_{in}\ R_{ithin} = C_{in}(R_i // R_G) \quad \text{.....(3-85)}$$



شكل (3-37)

$$\tau_0 = C_{OUT}\ R_{thout} = C_{OUT} R_L' \quad \text{.....(3-86)}$$

في الواقع يكون الثابت الزمني المسيطر على الإستجابة الترددية هو تابع بشكل طبيعي لدارة الدخل بسبب مقاومتها العالية بالمقارنة مع مقاومة الخرج ، لذلك يمكن أن نكتب بدقة لا بأس بها أن تردد القطع العالي (FH) يساوي إلى تردد الزاوية الناتج عن دارة الدخل أي :

$$F_H = \frac{1}{2\pi\tau_i} = \frac{1}{2\pi(R_G // R_i)\left[C_{gs} + C_{gd}(1 - A_V)\right]} \quad \text{.....(3-87)}$$

في النشرات الفنية الترانزستورات (FET) يذكر ما يلي :

1- مكثفة الدخل المكافئة هي :

$$C_{is} = C_{gs} + C_{gd} \quad \text{.....(3-89)}$$

2- مكثفة التحويل الأمامية المكافئة هي :

$$C_{FS} = C_{gd} \quad \text{.....(3-89)}$$

3- مكثفة التحويل العكسية :

$$C_{rs} = C_{gd} \quad \text{.....(3-90)}$$

4- مكثفة الخرج هي :

$$C_{OS} = C_{gd} + C_{ds} \quad \text{.....(3-91)}$$

إن مكثفة الدخل (Cis) ومكثفة التحويل العكسية (C_{rs}) تذكر عادة في المواصفات الفنية على ألها (Ciss) و (Crss). الدليل الثاني (s) يستخدم للإشارة إلى أن إحدى البوابات هي قصر دارة .

يمكن تقريب المكثفات المبينة بالشكل (3-36b) على ألها تساوي :

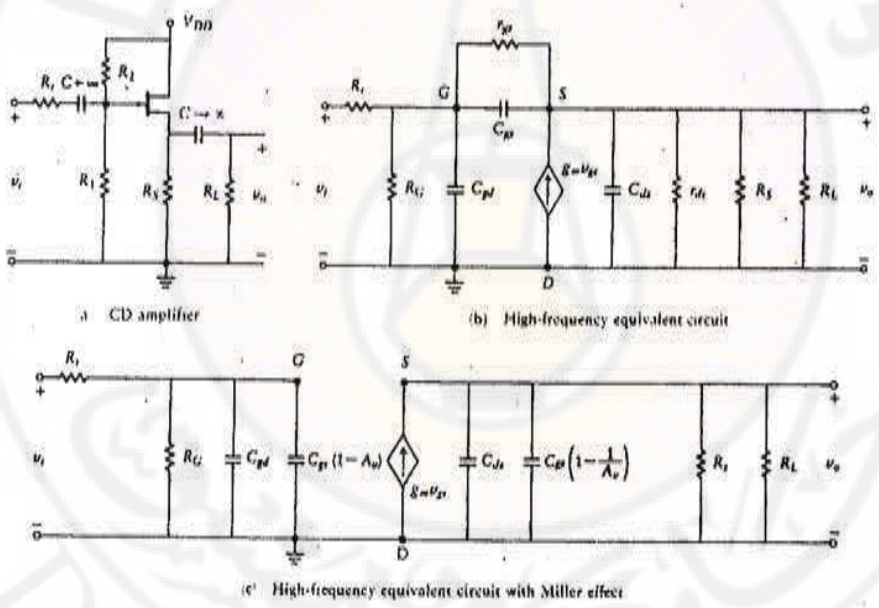
$C_{gd} = C_{rss}$ $\qquad$ $C_{gs} = C_{iss} - C_{rss}$

ونهمل C_{ds} لصغرها .

3-6-2) الإستجابة الترددية العالية لمكبر المصرف المشترك –

High-frequency Response-CD Amplifier

يبين الشكل (3-38a) دارة مكبر المصرف المشترك (CD) مع دارته المكافئة في الترددات العالية شكل (3-38b,c) .



شكل (3-38)

عملياً وباستخدام نفس الترانزستور (FET) فإنّ تردد الطع العالي لمكبر (CD) هو أعلى بكثير من تردد القطع العالي لمكبر (CS) . لمكبر المصرف المشترك (CD) كسب جهد موجب واقل من الواحد ، ممّا يسمح لمكثفة ميلّر أن تنقص من سعة الدخل . في الشكل (3-38C) تمّ إهمال (r_{gs},r_{dS}) بسبب كبرهما . نقصان سعة مكثفة الدخل نتيجة أثر ميلر يؤدي إلى نقصان الثابت الزمني للدخل وبالتالي كبر تردد الزاوية للدخل وكبر تردد القطع العالي .

يمكن أن تحسب الثوابت الزمنية للدخل والخرج بالطريقة المشروحة سابقاً وذلك عن طريق تعيين مسار التفريغ للمكثفات (مقاومة ثفنن) ، ومنه نجد :

$$\tau_{in} = R_{thin} \cdot C_{in}$$

حيث :

$$R_{thin} = R_G // R_i \ , \ C_{in} = C_{gd} + C_M = C_{gd} + C_{gs}(1-A_V)$$

ومنه :

$$F_{cin} = \frac{1}{2\pi \ \tau_{in}}$$

بنفس الأسلوب نجد :

$$\tau_{OUT} = R_{thout} \cdot C_{OUT}$$

حيث :

$$R_{thout} = R_L' = R_S // R_L , C_{OUT} = C_{ds} + C_{M'} = C_{ds} + C_{gs}(1 - \frac{1}{A_V}) \quad ..(3\text{-}93)$$

ومنه :

$$F_{cout} = \frac{1}{2\pi \ \tau_{OUT}}$$

بما أنّ $R_{thin} >> R_{thout}$ فإنه يمكن أن يعطى تردد القطع العالي كما يلي :

$$F_H = F_{cin} = \frac{1}{2\pi (R_G // R_i)[C_{gd} + C_{gs}(1 - A_V)]} \quad .....(3\text{-}94)$$

في حساب ترددات الزاوية وبالتالي تحديد تردد القطع العالي كان الموضوع سهلاً إلى حدّ ما في المسائل المحلولة السابقة وذلك بسبب أن الباعث (E) أو المنبع (S) كان مؤرضاً وبالتالي كان حساب (R_{th}) المنظورة من خلال المكثفات الطفيلية (مسارات التفريغ) كان سهلاً . لنأخذ الآن على سبيل المثال دارة مكبر (BJT) ذي الباعث المشترك بدون وجود مكثفة تمرير على مقاومة الباعث ولنحاول إيجاد ترددات الزاوية وبالتالي تردد القطع العالي .

مسألة (3-12) محلولة :-

يبين الشكل (3-39a) مكبر (CE) (بإهمال موضوع الإنحياز على القاعدة) مع دارته المكافئة في الترددات العالية المبينة بالشكل (3-39b) . بفرض لدينا المعطيات التالية:

$$R_B = 0.6K\,,\ R_E = 0.1K\,,\ R_C = 2.4K\,,\ \beta_F = 150\,,\ F_T = 100MH_Z$$
$$C_{b'c} = 0.5PF, I_{CQ} = -2.5mA$$

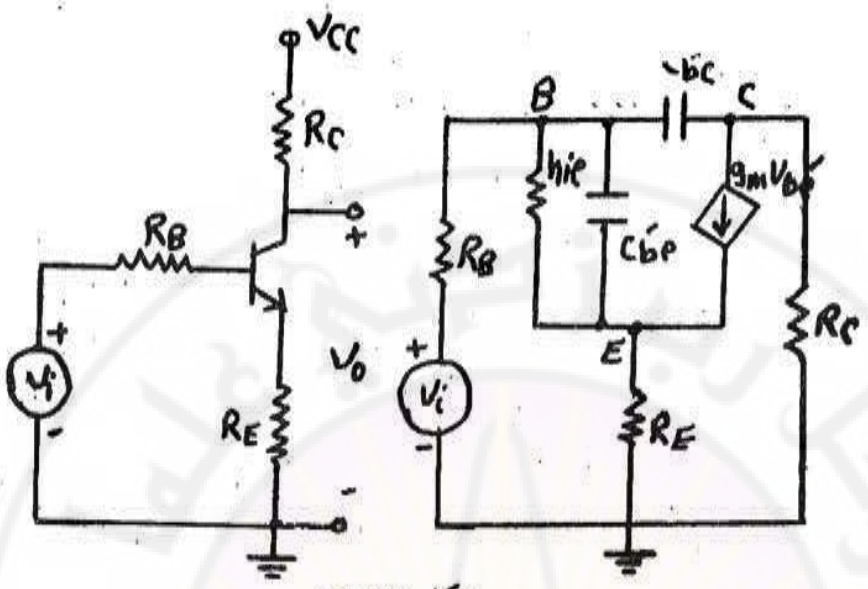
والمطلوب حساب ترددات الزاوية لهذا المكبر .

الحـــــل:

1- نبدأ بحساب الثابت الزمني الناتج عن $(C_{b'c})$. نهمل $(C_{b'c})$ ونرفع $(C_{b'e})$ و (hic) ونحسب مقاومة ثفنن المنظورة من النقطتين (B , E) وذلك حسب الدارة المكافئة (1) .

نحسب أولاً ما يلي :

$$g_m = \frac{1}{hib} = \frac{I_{CQ}}{V_T}$$
$$\cong \frac{2.5}{25} = 0.1S$$
$$(C_{b'e}) = \frac{g_m}{2\pi F_T} = \frac{0.1}{2\pi \times 10^8} = 159PF$$

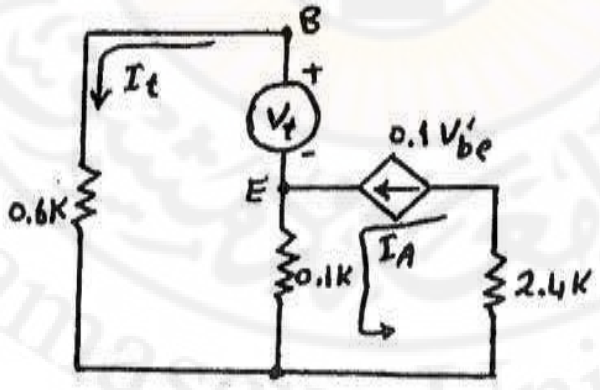


شكل (3-39)

$$hie = \frac{\beta}{g_m} = \frac{150}{0.1} = 1.5k\Omega$$

لنبدأ بحل الدارة المكافئة (1) :

$$I_A = 0.1V_{b'e} = 0.1V_B \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (1)$$



دارة رقم (1)

$$V_t - (600+100)I_t + 100I_A = 0 \quad \ldots\ldots\ldots\ldots\ldots\ldots (2)$$

نعوض (1) في (2) فنجد :

$$V_t - 700I_t + 10V_t = 0$$

$$V_t = 700I_t$$

$$R_t = \frac{V_t}{I_t} = \frac{700}{11} = 63\Omega$$

ومنه :

$$R_{th}(C_{b'e}) = R_t \,//\, hie = 63 // 1500 = 61\Omega$$

ومنه نجد الثابت الزمني الناتج عن المكثفة $(C_{b'e})$.

$$\tau_1 = Rth(C_{b'e}).C_{b'e} = 61 \times 159PF = 9.699ns$$

2- نحسب الآن الثابت الزمني الناتج عن $(Cb'c)$.نهمل $(Cb'e)$ ونرفع $(Cb'c)$ ونضع بدلاً منها مولّد ثفنن لكي نحسب مقاومة ثفنن المنظورة من خلالها وذلك حسب الدارة المكافئة (2).

نبدأ بحل الدارة المكافئة (2) :

$$I_B(600+1500+100)+I_t(1500+100)+I_A(100) = 0 \quad \ldots\ldots\ldots\ldots (1)$$

$$I_B(1500+100)+I_t(1500+100+2400)+I_A(10+2400) = V_t \quad \ldots\ldots (2)$$

$$I_A = 0.1\,(Vb'e) \quad \ldots\ldots\ldots\ldots (3)$$

$$(Vb'e) = 1500(I_t + I_B) \quad \ldots\ldots\ldots\ldots (4)$$

معادلات أربعة بأربعة مجاهيل (I_A , I_B , I_t , $(Vb'e)$) .

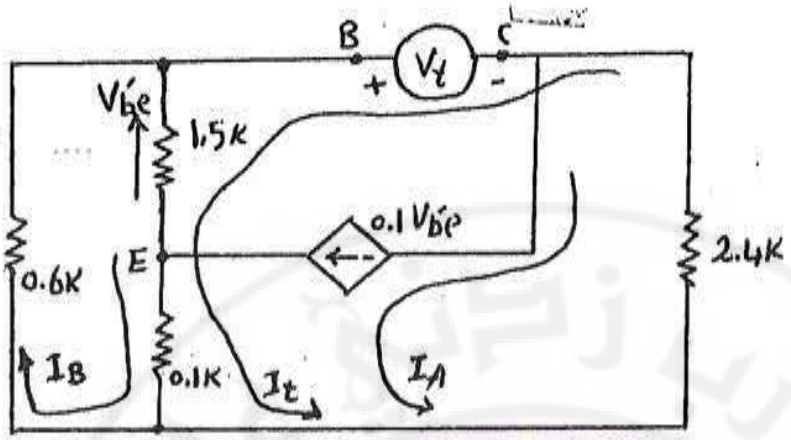
نعوّض (4) في (3) نجد :

$$I_A = 0.1 \times 1500(I_B + I_t) \quad \ldots\ldots\ldots\ldots (5)$$

نعيد ترتيب المعادلتين (1) و (2) فنجد :

$$2200I_B + 1600I_t + 100I_A = 0 \quad \ldots\ldots\ldots\ldots (6)$$

$$1600I_B + 4000I_E + 2500I_A = V_t \quad \ldots\ldots\ldots\ldots (7)$$



دارة (2)

نعوض (5) في (6) فنجد :

$$2200I_B + 1600I_t + 100[0.1\times1500(I_B + I_E)] = 0$$

ومنه :

$$I_B = -\frac{16.6}{17.2} I_t \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (8)$$

نعوض (5) في (7) فنجد :

$$1600I_B + 4000I_t + 2500[0.1\times1500(I_B + I_t)] = V_T$$

$$376600I_B + 379000I_t = V_t \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (9)$$

نعوض (8) في (9) فنجد :

$$-376600\frac{16.6}{17.2} I_t + 379000 I_t = V_t$$

ومنه :

$$R_{th}(C_{b'e}) = \frac{V_t}{I_t} = 15.53k\Omega$$

يمكن الآن استخدام الأسلوب التقريبي التالي لحساب تردد القطع العالي F_H :

$$\tau = \tau_1(C_{b'e}) + \tau_2(C_{b'c})$$

$$= R_{th}(C_{b'e}).C_{b'e} + R_{th}(C_{b'c}).C_{b'c}$$

$$= 61\times159p + 15530\times0.5p = 17464pf$$

$$F_H = \frac{1}{2\pi\tau} = \frac{10^{12}}{17464} = 9.11\,MHz$$

أو نقول بطريقة أخرى :

$$C_{in} = C_{b'e} + C_{b'c}(1 - A_V) = 159P + 0.5P(1 + \frac{2400}{10}) = 279.5PF$$

$$R_{thin} = 61\Omega$$

$$F_{cin} = \frac{1}{2\pi\ R_{thin}\ .\ C_{in}} = \frac{10^{12}}{2\pi\times61\times279.5} = 9.33MHz$$

$$C_{OUT} = C_{b'C}(1 - \frac{1}{A_V}) = 0.5P(1 + \frac{1}{240}) \approx 0.5PF$$

$$R_{thout} = \left[\frac{R_B + hie}{\beta} // RE\right] + 2.4K \approx 2.4K\Omega$$

$$F_{cout} = \frac{1}{2\pi\ R_{thout}.c_{out}} = \frac{10^{12}}{2\pi\ 2.4k\times0.5} = 132MHz$$

وبالتالي فإننا نأخذ عادة تردد القطع العالي بحيث يكون :

$$F_H < F_{cin}$$

أي :

$$F_H < 9.33MHz$$

في الواقع لاحظنا من السابق أنّ الحلّ الدقيق لحساب تردد القطع المنخفض أو العالي هو الحلّ الرياضي الكامل لتابع التحويل كما رأينا ذلك في المسألة (3-6) .

مسائل غير محلولة :

مسألة (3-13) :-

صمّم مكبر JFET ذي تشكيلة المنبع المشترك لتردد قطع منخفض (40Hz) لكي يعطي كسب جهد (A_V=-2) ومقاومة دخل (R_{in}=100k) . افترض أنّ نقطة العمل كانت كما يلي :

V_{DSQ}=6V , V_{GSQ}=-1V , I_{DQ}=0.5ma , g_m=2ms

حدّد كلاً مما يلي :

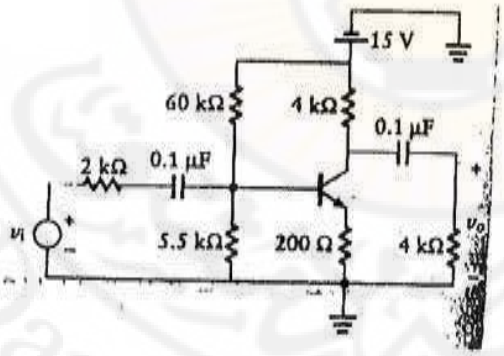
1- كل قيم المقاومات عندما : $R_L = 10K\Omega, V_{CC} = 12V$

2- قيم الثوابت الزمنية (τ) .

3- قيم (C_1 , C_2)

مسألة (3-14) :-

حدّد ترددات القطع العالية والمنخفضة للمكبر المبين بالشكل (3-40) بفرض أن: β=100, COB=3pf .$F_T = 400MHz$, $V_{BE} = 0.7V$

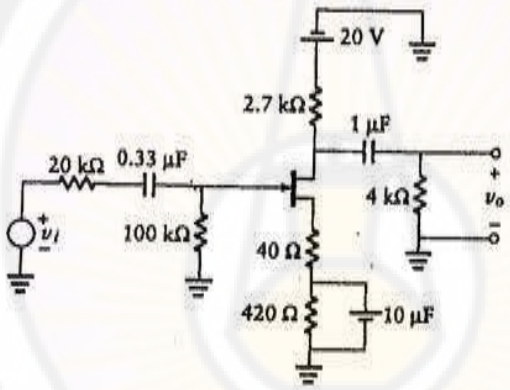


شكل (3-40)

مسألة (3-15) :-

حلّل الدارة المبينة بالشكل (3-41) . للترانزستور (JFET) المستخدم في الدارة المعطيات التالية: $Cg_s = 10pf$, $Cg_d = 3pf$, $I_{DSS} = 8ma$, $V_g = -4V$

يعمل الترانزستور عند نقطة عمل (3.2mA) . حدّد كل الثوابت الزمنية وترددات الزاوية لهذه الدارة .



شكل (3-41)

وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل الرابع
المكبّرات متعدّدة المراحل
Multistage Amplifiers

4-1) علاقات الكسب في المكبّرات متعدّدة المراحل :

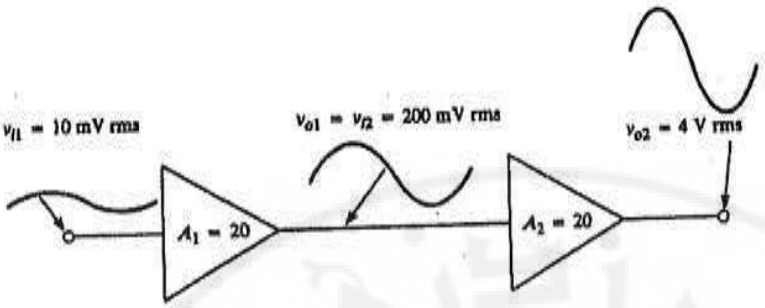
Gain Relations In Multistage Amplifiers :

في كثير من التطبيقات لا يمكن للمكبّر الوحيد Single Amplifier أن يقدّم الكسب المطلوب لحمل معيّن . مثلاً يمثّل الجهاز Speaker حملاً ثقيلاً "Heavy" في أنظمة التكبير السمعية ويلزم عدّة مراحل تكبير لتقوية الإشارة الأصلية الصادرة عن الميكروفون أو الرأس المغناطيسي لمسجّله ، وذلك إلى مستوى كافٍ لإعطاء الاستطاعة الكافية للمجهار .

نحن نسمع في الإلكترونيات عن ما يسمّى بالمكبّر الأوّلي Preamplifier ، مكبّر الاستطاعة Power Amplifier ، ومكبّرات الخرج Output Amplifier ، حيث تشكّل كلّ هذه الدارات مراحل تكبير في نظام المكبّرات متعدّدة المراحل . في الواقع ، فإنّ كلّ من هذه الدارات يمكن أن تشكّل بحدّ ذاتها عدداً من المراحل متعدّدة الترانزيستورات . تدعى أنظمة المكبّرات التي تولّد كسباً في الجهد أو التيّار أو الاستطاعة خلال استخدام مرحلتين أو أكثر ، بالمكبّرات متعدّدة المراحل .

يدعى نظام التكبير بالمكبّرات المتتالية Cascade عندما يوصل خرج مرحلة تكبير إلى مدخل مكبّر آخر وهكذا . يبيّن الشكل (4-1) مرحلتين موصولتين بشكلٍ متتالٍ . لإيجاد كسب الجهد الكلّي لهذه التركيبة سوف نفترض أنّ دخل المرحلة الأولى مطبّق عليها جهداً قدره (10 mv) وأنّ كسب الجهد لكلّ مرحلة هو : $A_1 = A_2 = 20$ كما هو مبيّن بالشكل . نلاحظ أنّ خرج المرحلة الأولى يساوي إلى :

$$A_1 V_{i1} = 20\ (10\ \text{mv rms}) = 200\ \text{mv rms}$$



Two amplifier stages connected in cascade

الشكل (1-4)

لذا فإنّ دخل المرحلة الثانية هو (200 mv rms) . نجد أيضاً أنّ خرج المرحلة الثانية يساوي إلى :

$$A_2V_{i2} = 20\ (200\ \text{mv rms}) = 4\ \text{v rms}$$

ومنه فإنّ كسب الجهد الكلّي يساوي :

$$A_{Vtotal} = \frac{V_{O2}}{V_{i1}} = \frac{4v}{10mv} = 400$$

وبنفس الوقت نلاحظ أنّ :

$$A_{Vtotal} = A_1.A_2 = (20)\ (20) = 400$$

يبيّن الشكل (2-4) عدداً من المراحل (n) موصولة على التالي . نلاحظ أنّ خرج كلّ مرحلة موصول إلى دخل المرحلة التالية . سوف نشتق علاقة لكسب الجهد الإجمالي Overall ($\frac{V_{o,n}}{V_{i,1}}$) بدلالة كسب كلّ مرحلة على حدة ($A_1,A_2,....A_n$) .

لنفترض أنّ كسب كلّ مرحلة هو : ($A_1,A_2,....A_n$) هو قيمة كسب الجهد بين دخل وخرج المرحلة مع افتراض أنّ بقية المراحل موصولة (نبيّن أهميّة هذه الفرضية فيما بعد).

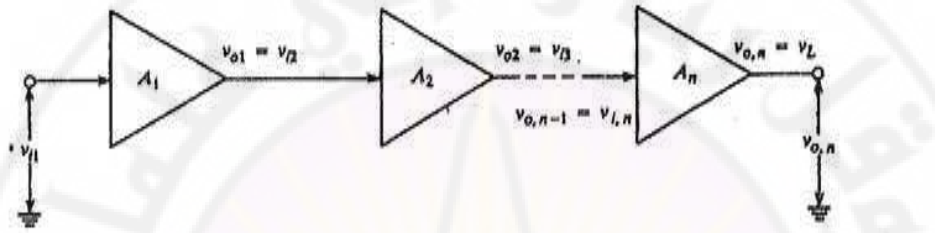
بالتعريف نجد :

$$V_{O1} = A_1 V_{i1} \quad \text{..... (4-1)}$$

$$V_{O2} = A_2 V_{i2} = A_2 V_{O1} \quad \text{..... (4-2)}$$

بتعويض (4-1) بـــ(4-2) نجد :

$$V_{O2} = (A_2 A_1) V_{i1} \quad \text{..... (4-3)}$$



n amplifier stages connected in cascade. The output voltage of each stage is the input voltage to the next stage.

الشكل (2-4)

بشكلٍ مماثل نجد :

$$V_{O3} = (A_3 A_2 A_1) V_{i1}$$

ومنه نجد جهد الخرج لـــ(n) مرحلة :

$$V_{O,n} = V_L = (A_n A_{n-1} \ldots\ldots A_2 A_1) V_{i1}$$

وبالتالي فإنّ كسب الجهد الإجمالي يساوي إلى :

$$A_{Vtotal} = \frac{V_{O,n}}{V_{i1}} = A_n A_{n-1} \ldots\ldots A_2 A_1 \ldots\ldots \quad \text{..... (4-4)}$$

تبيّن المعادلة (4-4) أنّ كسب الجهد الإجمالي لـــ(n) مرحلة متتالية عبارة عن جداء كسب كلّ مرحلة مستقلّة . بشكلٍ عام ، يمكن لكسب أيّ مرحلة أو أكثر أن يكون سالباً ، يعني أنّ المرحلة تسبّب فرق طور (180°) . ينتج من المعادلة (4-4) أنّ المكبّرات المتتالية سوف تسبّب لخرج المرحلة الأخيرة ($V_{O,n}$) أن تكون منـــزاحة

بالطور عن دخل المرحلة الأولى (V_{i1}) لو كان هنالك عدد فردي Odd من المراحل العاكسة Inverting Stages ، وتسبّب لـ($V_{O,n}$) أن يكون بنفس الطور مع (V_{i1}) لو كان هنالك عدد زوجي Even من المراحل العاكسة (أو عدم وجود أيّ مرحلة عاكسة) .

لإيجاد كسب الجهد الإجمالي لنظام مراحل متتالية بالديسيبل ، وبإهمال الإشارات الجبرية لكلّ كسب مرحلة نحسب كما يلي :

$$20\log_{10}(\frac{V_{O,n}}{V_{i1}}) - 20\log_{10}(A_n A_{n-1}....A_2 A_1)$$

$$= 20\log_{10}A_n + 20\log_{10}A_{n-1} + ... + 20\log_{10}A_2 + 20\log_{10}A_1$$

$$= A_n(dB) + A_{n-1}(dB) + ... + A_2(dB) + A_1(dB) \quad ..... \quad (4\text{-}5)$$

توضّح المعادلة (4-5) أنّ كسب الجهد الإجمالي بالديسيبل يساوي مجموع كسب المراحل المستقلّة بالديسيبل . يمكن إيجاد وبسهولة معادلات مماثلة للمعادلتين (4-4,5) وذلك بالنسبة لكسب التيار الإجمالي وكسب الاستطاعة الإجمالي .

إنّ استنتاجنا للمعادلة (4-4) لم يشتمل على تأثير مقاومات المنبع أو الحمل على كسب الجهد الكلّي . تؤدّي مقاومة المنبع (r_S) إلى تجزيء الجهد في مدخل المرحلة الأولى ، ومقاومة الحمل (r_L) إلى تجزيء الجهد الذي يحصل بين (r_L) ومقاومة خرج المرحلة الأخيرة . تحت هذه الشروط ، فإنّ كسب الجهد الإجمالي بين الحمل ومنبع الإشارة يصبح كما يلي :

$$\frac{V_L}{V_S} = (\frac{r_{i1}}{r_S + r_{i1}})A_n A_{n-1}...A_2 A_1(\frac{r_L}{r_{O,n} + r_L}) \quad ..... \quad (4\text{-}6)$$

حيث :

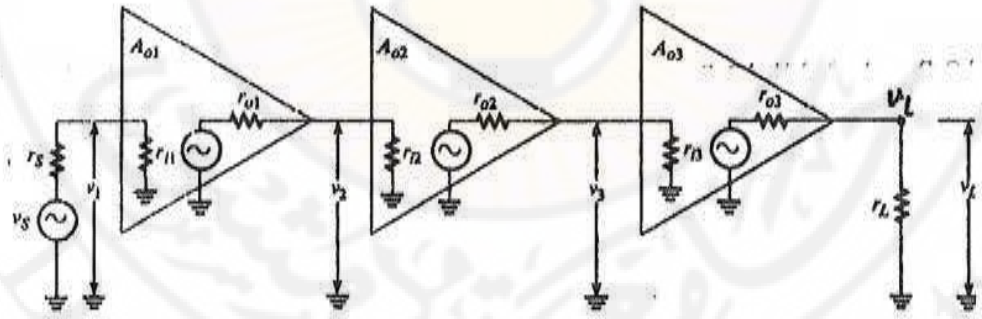
r_{i1} = مقاومة دخل المرحلة الأولى .

$r_{O,n}$ = مقاومة خرج المرحلة الأخيرة .

من المهمّ الملاحظة أنّ معادلات الكسب التي أوجدناها تمّت بفرض قيم كسب

المراحل المختلفة كانت $A_1, A_2, \ldots$ مع كون المراحل الأخرى موصولة . لذلك افترضنا أنّ كسب كلّ مرحلة يأخذ بعين الاعتبار تحميل المرحلة التالية على المرحلة السابقة [باستثناء افتراضنا أنّ (A_1) لا يشتمل على تحميل (r_S) و (A_n) لا تشتمل على تحميلها بواسطة (r_L)] . لو أننا علمنا كسب الجهد ذي الدارة المفتوحة (أيّ عدم التحميل) لكلّ مرحلة ومقاومات الدخل والخرج لكلّ منها ، عندها يمكننا حساب الكسب الإجمالي بأخذ بعين الاعتبار تأثيرات التحميل لكلّ مرحلة على الأخرى . نظرياً ، يمكن للحمل الموجود على مرحلة ما أن يكون معتمداً على كلّ المراحل التالية والواقعة على يمينه ، بسبب أنّ مقاومة الدخل لأيّ مرحلة تعتمد على مقاومة الحمل الموجودة في خرجها ، والتي بدورها تكون مقاومة الدخل للمرحلة التالية ، وهكذا . عملياً ، بإمكاننا عادةً إهمال هذا التأثير التحميلي المتراكم للمراحل ، وذلك بأخذ تحميل كلّ مرحلة على حدة .

لشرح هذه الفكرة ، نأخذ الشكل (3-4) الذي يبيّن مكبّراً بثلاثة مراحل بحيث أنّ كسب الجهد المستقلّ ذي الدارة المفتوحة لكلّ مرحلة هو (A_{O1}, A_{O2}, A_{O3}) .



A three-stage amplifier. A_{o1}, A_{o2}, and A_{o3} are the open-circuit (unloaded) voltage gains of the respective stages.

الشكل (3-4)

من الواضح أنّ العلاقات التالية صحيحة :

$$V_1 = (\frac{r_{i1}}{r_S + r_{i1}})V_S$$

$$V_2 = A_{O1}V_1(\frac{r_{i2}}{r_{01} + r_{i2}})$$

$$V_3 = A_{O2}V_2(\frac{r_{i3}}{r_{O2} + r_{i3}})$$

$$V_L = A_{O3}V_3(\frac{r_L}{r_{O3} + r_L})$$

بحلّ هذه المعادلات مع بعضها نجد :

$$A_{Vtot} = \frac{V_L}{V_S} = (\frac{r_{i1}}{r_S + r_{i1}})A_{O1}(\frac{r_{i2}}{r_{01} + r_{i2}})A_{O2}(\frac{r_{i3}}{r_{O2} + r_{i3}})A_{O3}(\frac{r_L}{r_{O3} + r_L}) \quad \ldots (4\text{-}7)$$

واضح أنّ العلاقة (4-7) تمثّل كسب الجهد الإجمالي للمكبّر المتعدّد المراحل ، والذي يساوي إلى ، جداء كسب الجهد ذي الدارة المفتوحة لكلّ المراحل مضروباً بنسب تقسيم الجهد Voltage-Division Ratio التي تأخذ بعين الاعتبار التحميل لكلّ مرحلة . نلاحظ أنّ نسبة تقسيم الجهد لكلّ مرحلة تأخذ بعين الاعتبار التحميل بين كلّ زوج من المراحل . بكلمات أخرى فإنّه ليس صحيحاً أن نحسب تأثيرات التحميل مرّتين ، مرّة بواسطة النظر إلى مقاومة الدخل على أنها حملاً للمرحلة السابقة ، ومرّة أخرى بواسطة النظر إلى مقاومة الخرج لتلك المرحلة السابقة على أساس أنها مقاومة المنبع للمرحلة التالية .

مسألة (4-1) محلولة :

يبيّن الجدول (4-1) كسب الجهد في حالة الدارة المفتوحة (بدون تحميل) لنظام تكبير ذي ثلاثة مراحل مع مقاومة دخل وخرج كلّ مرحلة . بفرض أنّ هذه المراحل وصلت على التتالي وغذّيت المرحلة الأولى بمنبع إشارة ذي مقاومة داخلية ($12k\Omega$)

وجهد (10 mv rms) ، ما هو الجهد الذي سيظهر عبر مقاومة حمل (12Ω) موصولة على خرج المرحلة الثالثة .

Amplifier Stage	Unloaded Voltage Gain (dB)	Input Resistance (kΩ)	Output Resistance (kΩ)
1	24	10	4.7
2	20	20	1.5
3	12	1.5	0.02

جدول (1-4)

الحـــــــلّ :

$$20\log_{10}A_{O1}=24$$

$$A_{O1}=\text{anti}\log(\frac{24}{20})=15.85$$

بشكلٍ مماثل نجد :

$$A_{O2}=\text{anti}\log(\frac{20}{20})=10$$

$$A_{O3}=\text{anti}\log(\frac{12}{20})=3.98$$

من المعادلة (4-7) نجد :

$$\frac{V_L}{V_S}=(\frac{10k}{10k+12k})15.85(\frac{20k}{20k+4.7k})10(\frac{1.5k\Omega}{1.5k+1.5k})$$

$$\times (3.98)(\frac{12\Omega}{12\Omega + 20\Omega}) = 43.53$$

ومنه نجد جهد الخرج كما يلي :

$$V_L = 43.53V_s = 43.53(10mv) = 0.4353v$$

4-2) الاستجابة الترددية للمراحل المتتالية :

Frequency Response Of Cascaded Stages :

ناقشنا في الفصل السابق (الفصل الثالث) حقيقة أنّ تردّد القطع المنخفض لمرحلة مكبّر وحيد يتأثّر بعدّة تردّدات زاوية مختلفة (لثلاثة مثلاً) ، لها قيم تعتمد على مركبات (RC) الموجودة في الدارة . بفرض أنّ تردّدات الزاوية لم تكن قريبة من بعضها في القيمة ، فإنّنا نقرّب بحيث نفترض أنّ تردّد القطع المنخفض الفعلي للمكبّر يكون مساوياً لتردّد الزاوية الأكبر . بشكلٍ مماثل ، نفترض أنّ تردّد القطع العالي يكون مساوياً لتردّد الزاوية الأصغر لتلك الدارة . في الواقع فإنّنا نطبّق نفس المنطق على تردّدات القطع المنخفضة لمراحل مستقلّة إذا كانت قيم هذه الدارات ليست قريبة من بعضها ، بحيث أنّ تردّد القطع المنخفض الإجمالي يكون مساوياً تقريباً إلى أكبر تردّد منخفض بين هذه المراحل . أيضاً ، لو أنّ تردّدات القطع العالية للمراحل المستقلّة لم تكن قريبة في القيمة ، فإنّنا نعتبر أنّ تردّد القطع العالي الإجمالي هو تقريباً مساوٍ إلى تردد القطع العالي الأصغر بين هذه المراحل .

في بعض الأنظمة العملية ، يمكن لمكبّر متعدّد المراحل أن يمتلك تردّدات زاوية منخفضة متساوية أو قريبة من بعضها في القيمة لبعض المراحل ، ومراحل أخرى لا تكون تردّدات الزاوية المنخفضة لها قريبة في القيمة . نفس الشيء بالنسبة لترددات الزاوية العالية . في هذه الحالات ، فإنّ حساب تردّدات القطع المنخفضة والعالية الفعلية للمكبّر متعدّد المراحل يكون مسألة معقدّة . من هذه الحالة العملية ، تحدّد تردّدات

القطع بشكلٍ تجريبي أو باستخدام برنامج محاكاة حاسوبي مثل برنامج (SPICE) الذي يحسب الاستجابة الترددية الإجمالية لنظام التكبير المذكور .

في الحالة الخاصة ، وعندما تكون مراحل المكبّر متعدد المراحل متماثلة في ترددات قطعها المنخفضة أو العالية ، فإنّ ترددات القطع الإجمالية يمكن أن تحسب بشكلٍ سهل طبقاً للقانونين التاليين :

$$F_{1(overall)} = \frac{F_1}{\sqrt{2^{1/n} - 1}} \quad \text{..... (4-8)}$$

$$F_{2(overall)} = F_2\sqrt{2^{1/n} - 1} \quad \text{..... (4-9)}$$

حيث :

$F_{1(overall)}$ = تردّد القطع المنخفض الإجمالي للمكبّر متعدّد المراحل .

$F_{2(overall)}$ = تردّد القطع العالي الإجمالي للمكبّر متعدّد المراحل .

n = عدد المراحل التي تملك ترددات زاوية منخفضة أو عالية متساوية .

F_1 = تردّد القطع المنخفض لكلّ مرحلة .

F_2 = تردّد القطع العالي لكلّ مرحلة .

يبيّن الجدول (2-4) قيم $F_{1(overall)}$ و $F_{2(overall)}$ بدلالة (F_1 و F_2) لـ (n) مرحلة من (5-1) .

نلاحظ أنه بالنسبة لمكبّر بمرحلتين (n = 2) فإنّ : $F_{1(overall)} = 1.55\ F_1$ و : $F_{2(overall)} = 0.64\ F_2$ ، والذي يتوافق مع دراستنا السابقة (في الفصل السابق الثالث) لحالة وجود ترددي زاوية متماثلين في مرحلة تكبير وحيدة . يؤكّد الجدول (2-4) الحقيقة التالية : كلّما زاد عدد المراحل المتماثلة ، كلّما زاد تردّد القطع المنخفض الإجمالي ونقص تردّد القطع العالي الإجمالي . بكلمات أخرى ، تعمل المراحل المتتالية ذات الخواص الترددية المتماثلة على انخفاض عرض المجال Bandwidth الترددي الإجمالي للمكبّر متعدّد المراحل . عندما تملك (n) مرحلة متتالية استجابة ترددية

متماثلة، تتناقص الاستجابة الترددية الإجمالية على طول خطوط مقاربة Asymptotes تملك ميول قيمتها 20 n dB/decade (6n dB/octave) بالنسبة للترددات الواقعة خارج مجال الترددات المتوسّطة Midband Range .

Number of Stages	f_{corner}	f_{corner}
1	f_1	f_2
2	$1.55f_1$	$0.64f_2$
3	$1.96f_1$	$0.51f_2$
4	$2.30f_1$	$0.43f_2$
5	$2.59f_1$	$0.39f_2$

جدول (2-4)

مسألة (2-4) محلولة :

مكبّر سمعي Audio متعدّد المراحل مؤلّف من أربع مراحل متماثلة . ماذا يجب أن يكون تردّد القطع المنخفض والعالي لكلّ مرحلة لو أنّ تردّد القطع المنخفض الإجمالي كان (20 Hz) وتردّد القطع العالي الإجمالي كان (20 kHz) .

الحـــــــلّ :

من الجدول (2-4) ولأجل (n = 4) نجد :

بالنسبة لتردّد القطع المنخفض :

$$F_{1(overall)} = 20kHz \qquad F_1 = \frac{20}{2.5} = 8.7Hz$$

بالنسبة لتردّد القطع العالي :

$$F_{2(overall)} = 20kHz \qquad F_2 = \frac{20kHz}{0.43} = 46.5kHz$$

يبيّن هذا المثال أنّه يجب على كلّ مرحلة أن يكون لديها عرض مجال (46 kHz) تقريباً للحصول على عرض مجال إجمالي قدره (20 kHz) تقريباً .

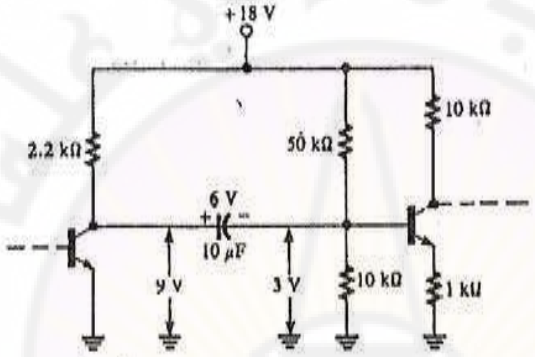
4-3) طرق توابط المكبّرات :

Methods Of Coupling :

إنّ تركيبة الدارة المستخدمة لتوصيل خرج مرحلة لمكبّر متعدّد المراحل إلى دخل المرحلة التالية هو ما يدعى بطريقة الربط Coupling . لنتذكّر أنّ السبب الرئيسي لاستخدام توابط (RC) (المستخدمة في الفصول السابقة) هو لحجز تدفّق التيّار المستمرّ (dc) بين المراحل . لقد رأينا أنّه من الضروري (في الغالب) منع تدفّق التيّار المستمرّ بين دخل مكبّر ومنبع إشارته ، كما بين خرج مكبّر وحمله . بشكلٍ مماثل ، يستخدم الترابط (RC) لمنع تدفّق التيّار المستمرّ بين خرج مرحلة تكبير ودخل مرحلة تالية . إنّ المكثّف الموصول في المسار بين مراحل التكبير يجعل من الممكن أن يكون جهد الانحياز (dc) في خرج مرحلة مختلفاً عن جهد الانحياز (dc) لدخل المرحلة التالية . يبيّن الشكل (4-4) مثل هذه الفكرة ، والذي يظهر خرج مرحلة مكبّر (BJT) موصولاً خلال مكثّفة ربط إلى دخل مرحلة مكبّر (BJT) أخرى .

نلاحظ أنّ مجمّع المرحلة الأولى هو عند جهد (+9v) ، وذلك المطبّق على قاعدة المرحلة الثانية (+3v). لذلك فإنّ الجهد المستمرّ (dc) عبر المكثّفة يساوي (6v = 3-9)، بحيث يجب على المكثّفة أن تملك جهد عمل (dc) (DCWV) أكبر من (6v) . إذا

كانت المكثّفة ($10\mu f$) التي تربط بين المرحلتين من النوع Elactrolytic Type عندها يجب الانتباه بحيث نوصل نهايتها الموجبة مع جهد الانحياز الأكثر إيجابية ، وهو جهد المجمّع (9v) في هذا المثال .



الشكل (4-4)

تسمح مكثّفة الربط ، بالطبع ، بتدفّق تيّار الإشارة المتناوب (ac) بين المراحل ، بشرط أن يكون التردّد عالياً بشكلٍ كافٍ لحفظ إعاقة المكثّفة صغيرة . إنّ سهلة الترابط بواسطة (RC) هو أنّه يؤثّر على الاستجابة الترددية المنخفضة للمكبّر ، فنحن دائماً في هذا النوع من الربط أمام خيارين ، إمّا استخدام مكثّفة ربط كبيرة القيمة وهي مسألة غير عملية في الغالب ، أو التعامل مع تردّد قطع منخفض كبير بشكلٍ غير معقول . لا تستخدم طريقة الترابط (RC) في تصميم الدارات المتكاملة (ICs) بسبب صعوبة صناعة هذه المكثفات على الشريحة Chip السيليكونية .

- نوع آخر من الترابط مستخدم هو الترابط المباشر Direct Coupling . هذه

الطريقة تقوم بتوصيل خرج مرحلة كهربائياً بشكلٍ مباشر إلى دخل المرحلة التالية . بكلمات أخرى ، تكون كلا الجهود (dc,ac) في خرج مرحلة مماثلة Identical لتلك الجهود الموجودة في دخل المرحلة التالية . تدعى هذه الطريقة في الغالب بـــ(dc) ، والتي تعني بنفس الوقت ترابط مباشر Direct وتيار مباشر . من الواضح ، في هذه الطريقة ، أنه إذا حدث أيّ تغيّر في الجهد المستمرّ (dc) عند خرج مرحلة معينة فإنّ هذا سيولّد تغيّراً مماثلاً في الجهد المستمرّ (dc) لدخل المرحلة التالية ، بحيث أنّ مكبّر الترابط المباشر يسلك كمكبّر ذو تيّار مباشر . يستخدم الترابط المباشر عادةً في المكبّر التفاضلي ومكبّرات العمليات ، والتي سوف ندرسها بالتفصيل فيما بعد . سوف نقوم بدراسة بعض المسائل على مكبّرات الترابط المباشر المفردة Discrete في هذا الفصل .

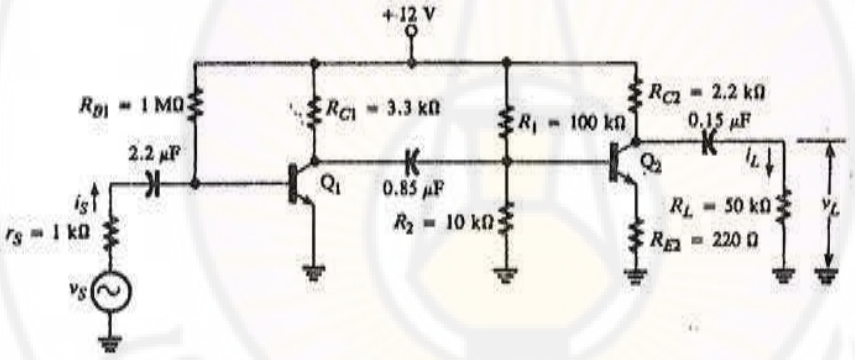
نوع آخر من الترابط لنقل إشارة (ac) من مرحلة إلى أخرى مع عزل مركبة الـــ(dc) بينهما هو استخدام المحوّل . تكون الملفات الأوّلية Primary Winding للمحوّل في دارة الخرج لمرحلة ، والملفات الثانوية Secondary Winding في دارة الدخل للمرحلة التالية . في هذه الطريقة ، تمرّ الإشارة المتناوبة (ac) من مرحلة إلى مرحلة تالية بدون إمكانية أيّ تدفّق للتيّار المستمرّ (dc) بينهما . إنّ ميّزات الترابط بواسطة محوّلة يشتمل على تبديد استطاعة مستمرّة منخفضة بالإضافة إلى إمكانية تصميم نسبة التحويل Turn Ratio للمحوّلة بحيث نحصل على تحويل استطاعة عظمى بين المراحل . سوف نناقش كيف يمكن إنجاز ذلك في مسألة محلولة تستخدم ترانزيستورات ثنائية القطبية (BJT) . تشتمل مساوئ الترابط بواسطة محوّلة على مسألة كبر الحجم والكلفة العالية للمحوّلة وخواص الاستجابة الترددّية الضعيفة لها . تعمل حثية المحولة والسعة بين أسلاكها على إنقاص عرض المجال الترددّي الممكن لهذه المكبّرات . على كلّ حال ، فإنّ استخدام المحوّلات يكون عادةً في التطبيقات ذات المجال الضيّق NarrowBand ، مثل مكبّرات الترددات العالية (RF) .

4-4) المكبّرات (BJT) ذات الترابط RC :

RC Coupled BJT Amplifiers :

باعتبار أنّ هذا الترابط معروف لدينا من خلال الفصل الأوّل وذلك لمكبّر وحيد، فإنّنا سنبدأ مباشرة بدراسة بعض الأمثلة المباشرة على هذا الترابط لمكبّر متعدّد المراحل .

مسألة (4-3)محلولة :



الشكل (4-5)

يبيّن الشكل (4-5) مرحلتي تكبير ذات باعث مشترك مترابطتين بمكثّفة . نلاحظ أنّ الإشارة المتناوبة (ac) في خرج المرحلة الأولى (مجمّع Q_1) مترابطة من خلال المكثّفة ($0.85\mu f$) مع دخل المرحلة الثانية (قاعدة Q_2) . بفرض أنّ كلا الترانزيستورين متماثلان لهما ($\beta = 100$) و ($hib = 25\Omega$) ، أوجد كسب الجهد

عند الترددات المتوسّطة في حالة الإشارة الصغيرة (V_L/V_S) ، وكسب التيّار (i_L/i_S) .

الحـــــــلّ :

1) لنوجد كسب الجهد (V_L/V_S) .

نُحسب مقاومة الدخل للمرحلة الأولى كما يلي :

$$r_{in}(stage1) = R_{B1} // \beta\, hib = (1M\Omega) // (25 \times 100) \approx 2.5k\Omega$$

نُحسب مقاومة خرج المرحلة الأولى (عند مجمع Q_1) كما يلي :

$$r_O = (stage1) \cong R_{C1} = 3.3k\Omega$$

يُحسب كسب الجهد بحالة الدارة المفتوحة (Unloaded) للمرحلة الأولى كما يلي :

$$A_{V1} = \frac{-R_{C1}}{hib} = \frac{-3.3k}{25} = -132$$

بالنسبة للمرحلة الثانية نجد بنفس الطريقة :

$$\begin{aligned} r_{in}(stage2) &= R_1 // R_2 // \beta(hib + R_{E2}) \\ &= 100k // 10k // 100(25\Omega + 220\Omega) \\ &= 6.63k\Omega \end{aligned}$$

$$r_O(stage2) \cong R_{C2} = 2.2k\Omega$$

$$A_{V2} = \frac{-R_{C2}}{hib + R_{E2}} = \frac{-2.2k}{(25\Omega) + (220\Omega)} = -8.98$$

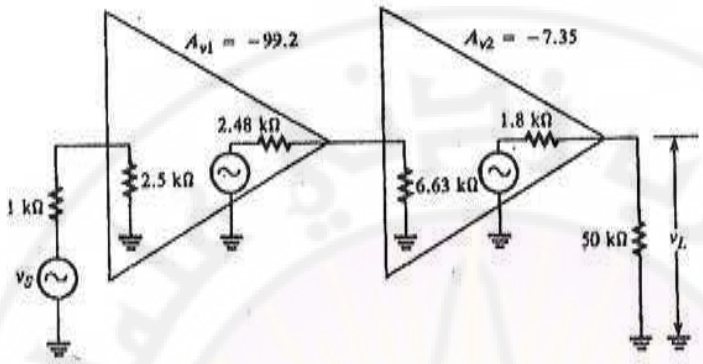
يمكن الآن تمثيل المكبّر ذي المرحلتين كما بالشكل (4-6) . نلاحظ في هذا الشكل عدم وجود المكثّفات بسبب افتراضنا أننا نعمل في مجال الترددات المتوسّطة .

باستخدام المعادلة (4-7) وتطبيقها على مرحلتين نجد :

$$A_{Vt} = \frac{V_L}{V_S} = \left(\frac{r_{i1}}{r_S + r_{i1}}\right) A_{O1} \left(\frac{r_{i2}}{r_{O1} + r_{i2}}\right) A_{O2} \left(\frac{r_L}{r_{O2} + r_L}\right)$$

$$= \frac{2.5}{1+2.5}(-132)\left(\frac{6.63}{6.63+3.3}\right)(-8.98)\left(\frac{50}{2.2+50}\right)$$

$$= (-94.28)(-5.995)(0.952) = 538$$



الشكل (6-4)

تظهر النتيجة الموجبة أنّ (V_L) هو بنفس الطور مع (V_S) .

نحن نعلم أنّ هنالك طريقة مرادفة لإيجاد كسب الجهد الإجمالي وهو إيجاد كسب الجهد (A_1,A_2) بوجود الأحمال . بإعادة حسابنا على أساس هذه الطريقة نجد:

$$r_L(stage\,1) = R_{C1} \,//\, r_{in}(stage\,2)$$
$$= 3.3k \,//\, 6.63k = 2.2k$$
$$r_L(stage\,2) = R_{C2} \,//\, r_L = 2.2k \,//\, 50k = 2.1k$$

ومنه نجد كسب الجهد للمرحلة الأولى والثانية بوجود التحميل كما يلي :

$$A_1 \cong \frac{-r_{L1}}{hib} = \frac{-2.2k}{25\Omega} = -88$$

$$A_2 \cong \frac{-r_{L2}}{hib + R_{E2}} = \frac{-2.1k}{25\Omega + 220\Omega} = -8.571$$

ومنه كسب الجهد الإجمالي يساوي إلى :

$$A_{Vt} = \frac{V_L}{V_s} = \frac{r_{in}(stage1)}{r_{in}(stage1) + r_s} \times A_1 \times A_2$$

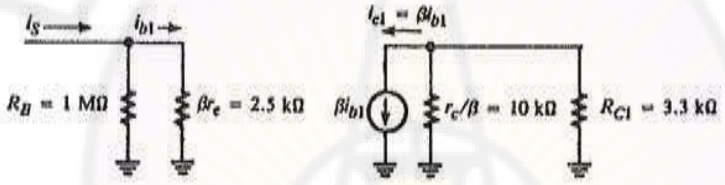
$$= \frac{2.5}{2.5+1} 88 \times 8.571 \cong 538$$

وهي نفس النتيجة السابقة باستثناء بعض التقريب الذي أجري أثناء الحسابات.

2) لتحديد كسب التيّار الإجمالي للمكبّر يمكن أن نلجأ إلى ثلاث طرق :

أوّلاً : طريقة الدارة المكافئة الكاملة .

يبيّن الشكل (7-4) الدارة المكافئة ذاتَ الإشارة الصغيرة للمرحلة الأولى (للتبسيط) .



الشكل (7-4)

بتطبيق قاعدة تفريع التيّار في جانب الدخل نجد :

$$i_{b1} = \frac{1M}{2.5k + 1M} i_S = 0.9975\, i_S$$

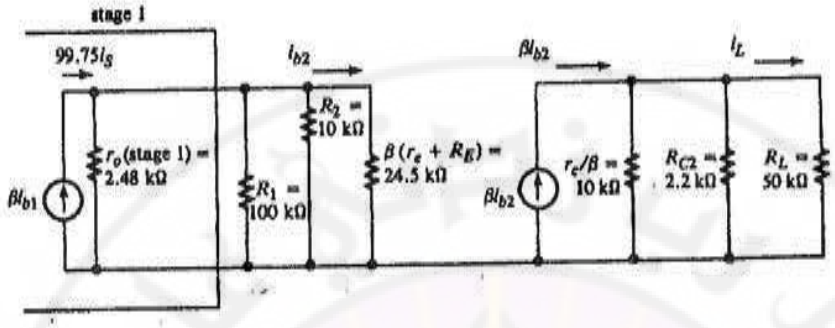
ومنه :

$$i_{C1} = \beta\, i_{b1} = 100\, i_{b1} = 100 \times 0.9975 i_S = 99.75\, i_S$$

لنأخذ الآن نتيجة المرحلة الأولى ونربطها مع الدارة المكافئة ذات الإشارة الصغيرة للمرحلة الثانية وذلك كما بالشكل (8-4) .

لنفرض أنّ (R_{SH}) هي المقاومة التفرّعية لـ(r_{o1}, R_1, R_2) .

$$R_{SH} = r_o(\text{stage}_1) \,//\, R_1 \,//\, R_2 = 3.3k \,//\, 100k \,//\, 10k = 2.421k$$



الشكل (4-8)

حسب قاعدة تجزيء التيّار نجد :

$$i_{b2} = -99.75\, i_S \left(\frac{R_{SH}}{R_{SH} + \beta(hib + R_{E2})}\right)$$

$$= -99.75\, i_S \left(\frac{2.421k}{2.421k + 24.5k}\right) = -8.97\, i_S$$

$$i_{C2} = \beta\, i_{b2} = 100(-8.97\, i_S) = -897\, i_S$$

$$i_L = \frac{R_{C2}}{R_{C2} + R_L}\beta\, i_{b2} = \frac{2.2k}{2.2k + 50k} \times 897 i_S = 37.58$$

ومنه فإنّ كسب التيّار الإجمالي من المنبع إلى الحمل يساوي :

$$A_{ii} = \frac{i_L}{i_S} = 37.58$$

ثانياً : يمكن أن نلجأ من خلال الدارة المكافئة إلى العلاقة التالية التي يمكن استنتاجها ببساطة ممّا سبق :

$$A_{ii} = \frac{i_L}{i_S} = \left(\frac{R_{B1}}{r_{in1} + R_{B1}}\right)\beta_1 \left(\frac{r_{SH}}{r_{SH} + r_{in2}}\right)\beta_2 \left(\frac{r_{O2}}{R_L + r_{O2}}\right) \ldots\ (4\text{-}10)$$

حيث :

r_{in1}, r_{in2} – المقاومة المنظورة إلى نهاية الدخل (القاعدة) لـ Q_1 و Q_2 ، وليست مقاومة الدخل .

r_{SH} – $R_{B2} // r_{o(stage)}$.

R_{B1} , R_{B2} – المقاومة المكافئة الكلّية التي تفرّع دخل المرحلة الأولى أو المرحلة الثانية . أيّ :

$$A_{ii} = \frac{i_L}{i_S} = \left(\frac{1M}{2.5k + 1M}\right) \times 100 \left(\frac{3.3k // 100k // 10k}{3.3k // 100 // 10k + (2.5k + 100 \times 220)}\right)$$

$$\times 100 \times \left(\frac{2.2k}{2.2k + 50k}\right) = 37.7$$

ثالثاً : بمعرفة مقاومة الدخل (r_{in}) الكلّية (بوجود R_S) ومعرفة (R_L) وكسب الجهد الإجمالي A_{vi} ، يمكننا باستخدام قاعدة الكسب_ممانعة Gain-Impedance Formula التي مرّت معنا في الفصل الأوّل أن نحسب كسب التيّار وذلك كما يلي :

$$A_{ii} = A_{Vi} \frac{r_{in}}{R_L} = 538 \frac{r_S + R_{B1} // hie}{50k}$$

$$= 538 \frac{1k + 1M // 2.5k}{50k} = 37.6$$

مسألة (4-4) محلولة :

يبيّن الشكل (4-9) مكبّر يحتوي على مرحلة مكبّر باعث مشترك يقود مرحلة تابع باعثي (EF) . بفرض أنّ الترانزيستورات لها القيم التالية :

$$Q_1 : hib_1 = 15\Omega \ , \ \beta_1 = 180$$

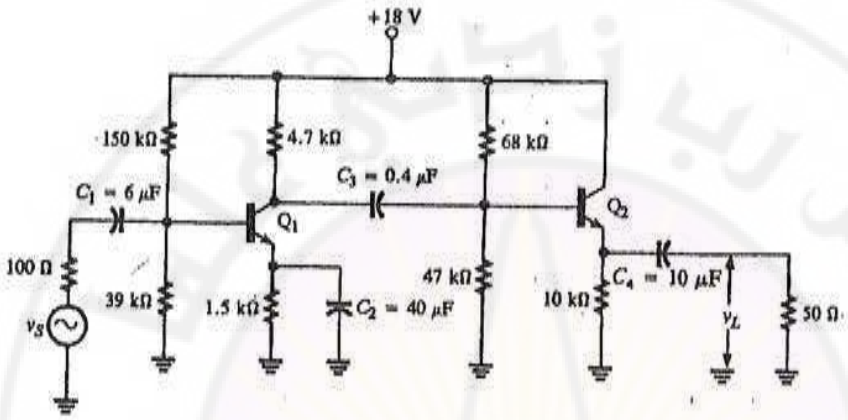
$$Q_2 : hib_2 = 40\Omega \ , \ \beta_2 = 100$$

أوجد ما يلي :

1- كسب الجهد الإجمالي عند التردّدات المتوسّطة .

2- القيمة التقريبية لتردّد القطع المنخفض .

3- نفّذ برنامج Pspice للتحقّق من النتائج .



الشكل (9-4)

الحـــــــلّ :

1- يمكن أن نرسم الدارة المكافئة وبعد ذلك نجري التحليل ، أو مباشرة يمكن إجراء الحلّ . لحساب ربح الجهد عند التردّدات المتوسّطة سنعتبر أنّ كلّ المكثّفات قصر دارة ، ونحلّ دارة المكبّر بإحدى الطرق السابقة التي رأيناها في التحليل .

$$R_{in}(stage1) = 150k \,//\, 39k \,//(15 \times 180) = 2.48k$$

$$R_{in}(stage2) = 68k \,//\, 47k \,//[100(40 + 50\Omega // 10k)] \cong 6.8k$$

$$A_{V1} = \frac{-R'_{L1}}{hib_1} = \frac{-4.7k \,//\, 6.8k}{15\Omega} = \frac{-2.779k}{15\Omega} = -185.2$$

$$A'_{V2} = \frac{-R'_{L2}}{R'_{L2} + hib_2} = \frac{50\Omega // 10k\Omega}{50\Omega // 10k + 40\Omega} \cong 0.555$$

$$A_{V\,(overall)} = \frac{V_L}{V_S} = \frac{R_{in}(stage1)}{R_S + R_{in}(stage1)} A_{V1} A_{V2}$$

$$= \frac{-2.48k}{2.48k + 0.1k} \times 185.2 \times 0.555 = -98.8$$

ونلاحظ وجود فرق بالطور بين جهد الدخل وجهد الخرج . كتمرين يمكن إجراء تحليل الدارة بطريقة أخرى ومقارنة النتائج .

2- لحساب تردّد القطع المنخفض للمكبّر يجب أن نحسب تردّدات الزاوية الناتجة عن المكثّفات (C_1, C_2, C_3, C_4) . من الفصل السابق (الفصل الثالث) نجد ما يلي :

$$F_1(C_1) = \frac{1}{2\pi C_1 (r_S + r_{in}(stage1)}$$

$$= \frac{10^6}{2\pi \times 6 \times (100\Omega + 2.48k)} = 10.3Hz$$

$$F_2(C_2) = \frac{1}{2\pi C_2 R_{E1}} = \frac{10^6}{2\pi \times 40 \times 1.5k} \approx 2.65Hz$$

$$F_3(C_2) = \frac{1}{2\pi C_2 (R_{E2} // hib_1)} = \frac{10^6}{2\pi \times 40 \times (1.5k // 15\Omega)} \approx 265.3Hz$$

$$F_4(C_3) = \frac{1}{2\pi C_3 (r_O(stage1) + r_{in}(stage2)}$$

$$= \frac{10^6}{2\pi \times 0.4(4.7k + 6.8k)} = 34.6kHz$$

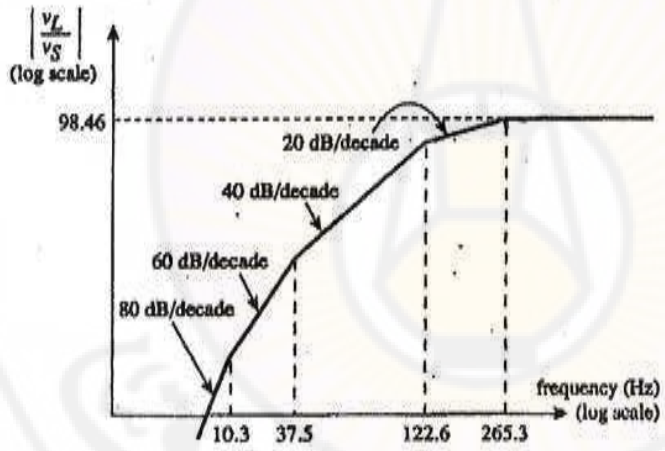
$$F_5(C_4) = \frac{1}{2\pi C_4 (r_O(stage2) + R_L)}$$

$$r_O(stage2) = 10k // (\frac{4.7k // 68k // 47k}{100} + 40\Omega) = 79.8\Omega$$

$$F_5(C_4) = \frac{10^6}{2\pi \times 10 \times (79.8 + 50)} = 122.6Hz$$

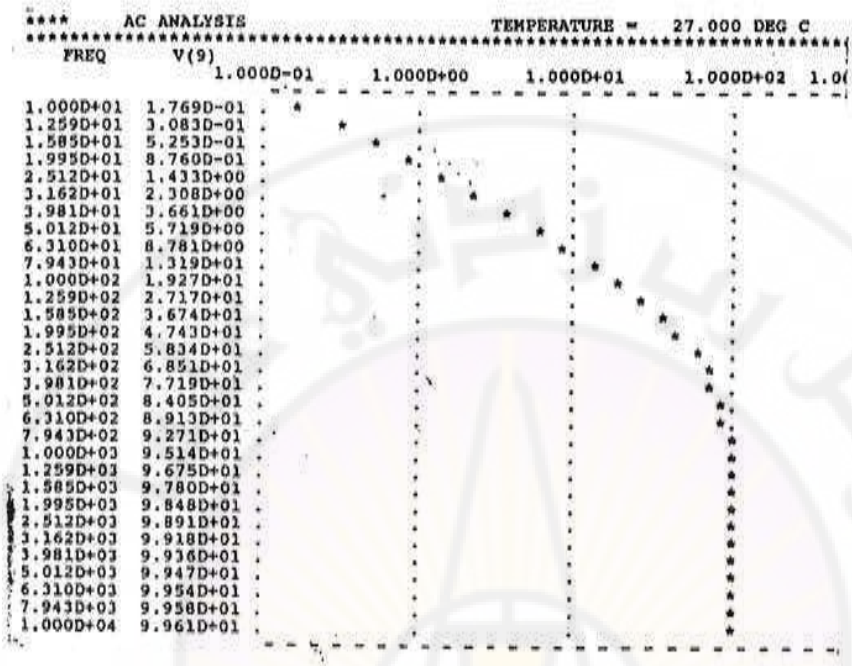
كما رأينا في الفصل الثالث أنّ تردّد القطع المنخفض سيكون حتماً أكبر من أكبر تردّد زاوية منخفض أيّ أنّ : $F_L > 265.3\ Hz$.

يبيّن الشكل(4-10) مخطط بود المقارب لكسب الجهد العادي (وليس القياسي)، وذلك بإهمال تردّد الزاوية (2.65 Hz) بسبب بعده الكبير عن تردّدات الزاوية الأخرى وعدم تأثيره على تردّد المقطع .



الشكل (4-10)

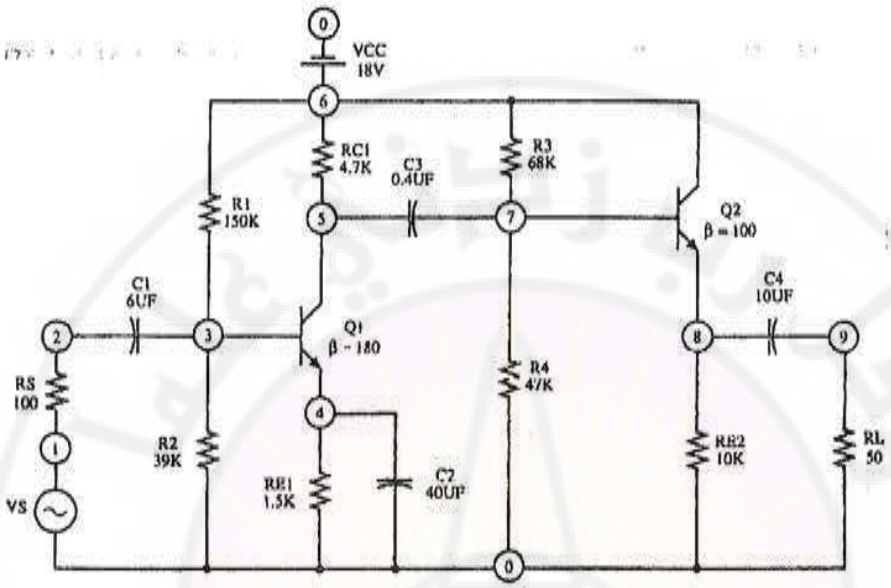
3- يبيّن الشكل (4-11a) برنامج Pspice لهذا المكبّر مع الدارة بالعقد المناسبة لها.



الشكل (4-11a)

عند رسم مخطط بود من قبل البرنامج عن طريق تعليمة (.PLOT) نجد أنّ كسب الجهد عند التردّدات المتوسّطة (المنطقة المسطّحة من المنحني) أيّ عند حوالي (10 kHz) يساوي تقريباً (99.61) وهي قريبة جدّاً وتتوافق مع النتيجة الحسابية (98.8) . إذا بحثنا عن تردّد القطع المنخفض أيّ عند القيمة ($0.707 \times 99.61 = 70.42$) على مخطط بود نجد أنّ التردّد الموافق هو : $F_L \cong 330Hz$. ونلاحظ أنّ هذا التردّد معقول وهو يوافق أكبر تردّد زاوية حسبناه في هذه المسألة أيّ :

$$F_L = 330Hz > F_3 = 265.3Hz$$



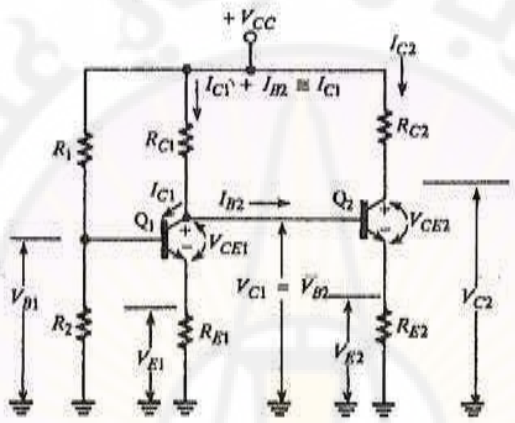

```
EXAMPLE
VS 1 0 AC
RS 1 2 100
C1 2 3 6UF
R1 6 3 150K
R2 3 0 39K
RE1 4 0 1.5K
C2 4 0 40UF
RC1 6 5 4.7K
VCC 6 0 18V
C3 5 7 0.4UF
R3 6 7 68K
R4 7 0 47K
RE2 8 0 10K
C4 8 9 10UF
RL 9 0 50
Q1 5 3 4 TRAN1
Q2 6 7 8 TRAN2
.MODEL TRAN1 NPN BF=130
.MODEL TRAN2 NPN BF=100
.AC DEC 10 10HZ 10KHZ
.PLOT AC V(9)
.END
```

الشكل (4-11b)

4-5) المكبّرات (BJT) ذات الترابط المباشر :

Direct-Coupling BJT Amplifiers :

يبيّن الشكل (4-12) مثالاً على مكبّر ذي ترابط مباشر بمرحلتين .



الشكل (4-12)

نلاحظ أنّ خرج المرحلة الأولى (مجمّع Q_1) موصول مباشرة إلى دخل المرحلة الثانية (قاعدة Q_2) . سنحلّل أوّلاً الانحياز المستمرّ (dc) للدارة ومن ثمّ ندرس خصائصها المتناوبة (ac) . نلاحظ أيضاً أنّ التيّار المارّ في (RC_1) يساوي إلى مجموع ($I_{C1} + I_{B2}$) . لتبسيط التحليل سوف نعتبر (I_{B2}) مهملاً بالمقارنة مع (I_{C1}) .

بفرض أنّ المرحلة الأولى مستقرّة بشكلٍ جيّد عند تغيّرات (β) فإنّ جهد القاعدة (V_{B1}) يحدّد بشكلٍ أساسي كما يلي :

$$V_{B1} = (\frac{R_2}{R_1 + R_2})V_{C1} \quad \text{..... (4-11)}$$

إذا لم يكن الفرض السابق مؤمّناً بشكلٍ كافٍ عندها يجب أن نلجأ إلى المعادلة التالية لحساب V_{B1} :

$$V_{B1} = (\frac{R_2 // R_{in}}{R_1 + R_2 // R_{in}})V_{CC} \quad \text{..... (4-12)}$$

حيث R_{in} هنا تساوي إلى :

$$R_{in} = \beta R_E$$

بفرض أنّ الترانزيستورات المستخدمة هي من السيليكون فإنّ :

$$V_{E1} \cong V_{B1} - 0.7 \quad \text{..... (4-13)}$$

إذاً :

$$I_{C1} \cong I_E = \frac{V_{E1}}{R_{E1}}$$

ضمن الافتراض أنّ I_{B2} مهملة بالمقارنة مع I_{C1} ، فإنّ التيّار المارّ في (RC_1) هو : $I_{C1} \approx I_{C1} + I_{B2}$، بحيث أنّ جهد المجمّع الساكن يساوي إلى :

$$V_{C1} \cong V_{CC} - I_{C1}R_{C1} \quad \text{..... (4-14)}$$

ومنه :

$$V_{CE1} = V_{C1} - V_{E1} \quad \text{..... (4-15)}$$

بما أنّ : $V_{C1} = V_{B2}$ إذاً :

$$V_{E2} = V_{C1} - 0.7 \quad \text{..... (4-16)}$$

أيّ :

$$I_{C2} \approx I_{E2} = \frac{V_{E2}}{R_{E2}}$$

جهود المجمّع الساكنة للمرحلة الثانية تساوي إلى :

$$V_{C2} = V_{CC} - I_{C2}R_{C2} \quad \text{..... (4-17)}$$

$$V_{E2} = V_{C2} - V_{E2} \quad \text{..... (4-18)}$$

نلاحظ أنّ التحليل المستمرّ (dc) هو بسيط ومباشر ولا شيء أكثر من تطبيق مبادئ الانحياز التي درست في أسس الهندسة الإلكترونية . النقطة المهمّة التي يجب أن نلاحظها هنا من وجهة نظر الانحياز بسبب الترابط المباشر هو أنّ : $V_{C1} = V_{B2}$.

بالنسبة لتحليل الكسب (ac) هو أيضاً مباشر وبسيط . كسب الجهد بالنسبة للمرحلة الأولى يساوي :

$$A_{V1} \cong \frac{-r_O(stage\,1) \,//\, r_{in}(stage\,2)}{hib_1 + R_{E1}} \quad \text{..... (4-19)}$$

حيث :

$$r_O(stage\,1) \cong R_{C1}$$

$$r_{in}(stage\,2) \cong \beta_2(hib_2 R_{E2})$$

كسب الجهد للمرحلة الثانية يساوي :

$$A_{V2} \cong \frac{-r_O(stage\,2)}{hib_2 + R_{E2}} \cong \frac{-R_{C2}}{hib_2 + R_{E2}} \quad \text{..... (4-20)}$$

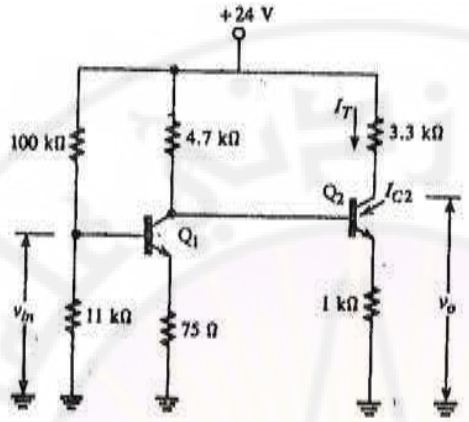
أخيراً ، فإنّ كسب الجهد الإجمالي لهذا المكبّر يساوي :

$$A_{V(overall)} = A_{V1}A_{V2} \quad \text{..... (4-21)}$$

لو أنّ المرحلة الثانية كانت محمّلة بمقاومة الحمل R_L عندها يكون كسب الجهد لها :

$$A_{V2} \approx \frac{-R_{C2} \,//\, R_L}{hib_2 + R_{E2}} \quad \text{..... (4-22)}$$

من الأهمية بمكان ملاحظة أنّ مقاومة الحمل المترابطة مباشرة مع الخرج ، تغيّر من القيم المستمرّة (dc) لـ(V_{C2}, V_{CE2}) . لإثبات هذه الحقيقة ، نفرض أننا ننظر إلى الترانزيستور على أنه منبع تيّار ثابت Constant-Current Source وذلك كما هو



الشكل (4-14)

الحـــــــلّ :

1- المقاومة المنظورة مباشرة إلى قاعدة (Q_1) تساوي تقريباً إلى :

$$R_{in} \approx \beta_1 R_{E1} = 100(75) = 7.5k\Omega$$

بما أنّ هذه المقاومة ليست كبيرة بالنسبة للمقاومة ($11k\Omega$) ، فإنّنا يجب أن نأخذها بعين الاعتبار عند حساب (V_{B1}) من خلال مقسّم الجهد . لذلك نجد بشكلٍ بدهي أنّ:

$$V_{B1} = (\frac{R_2 // R_{in1}}{R_1 + R_2 // R_{in1}})V_{CC}$$

$$= [\frac{11k\Omega // 7.5k\Omega}{(100k\Omega) + (11k\Omega // 7.5k\Omega)}](24v) = 1.02v$$

ومنه نجد :

$$V_{E1} \approx V_{B1} - 0.7 = 1.02 - 0.7 = 0.32v$$

$$I_{C1} \approx I_{E1} = \frac{V_{E1}}{R_{E1}} = \frac{0.32v}{75\Omega} = 4.26mA$$

بإهمال I_{B2} ، فإنّ جهد المجمّع (V_{C1}) يساوي إلى :

$$V_{C1} \approx V_{CC} - I_{C1}R_{C1} = 24 - (4.26mA)(4.7k) = 3.95v$$

ومنه :

$$V_{CE1} = V_{C1} - V_{E1} = 3.95 - 0.32 = 3.63v$$

بما أنّ : $V_{C1} = V_{B2}$ نجد :

$$V_{E2} \approx V_{C1} - 0.7 = 3.95 - 0.7 = 3.25v$$

ومنه :

$$I_{C2} \approx I_{E2} = \frac{V_{E2}}{R_{E2}} = \frac{3.25v}{1k\Omega} = 3.25mA$$

بما أنه لا يوجد مقاومة حمل موصولة إلى Q_2 فإنّ :

$I_T = I_{C2} = 3.25$ mA

نلاحظ أنّ :

$$I_{B2} = \frac{I_{C2}}{\beta_2} = \frac{3.25mA}{60} = 0.054mA$$

والذي هو بالضرورة مهمل بالمقارنة مع : $I_{C1} = 4.26$ mA .

إنّ جهد المجمّع المستمرّ (dc) – V_{C2} – وجهد المجمّع_باعث المستمرّ – V_{CE2} يحسبان كما يلي :

$$V_{C2} = V_{CC} - I_{C2}R_{C2} = 24 - (3.25mA)(3.3k\Omega) = 13.3v$$

$$V_{CE2} = V_{C2} - V_{E2} = 13.3 - 3.25 = 10.05v$$

2- لنحسب الآن كسب الجهد لكلّ مرحلة بأخذ التحميل الناتج عن كلّ منهما فنجد :

$$A_{V1} \approx \frac{-R_{C1} // \beta_2(R_{E2} + hib_2)}{R_{E1} + hib_1}$$

$$= \frac{-4.7k // 60(1k + 10\Omega)}{75\Omega + 6\Omega} = -53.8$$

$$A_{V2} \approx \frac{-R_{C2}}{R_{E2} + hib_2} = \frac{-3.3k\Omega}{1k\Omega + 10\Omega} = -3.3$$

ومنه :

$$A_{V(overall)} = A_{V1} A_{V2} = (-53.8)(-3.3) = 177.5$$

3- بوجود مقاومة الحمل ($10k\Omega$) ، فإنّ القيمة الساكنة Quiscent لـ(V_{CE1}) لن تتأثّر ، وبذلك : $V_{CE1} = 3.63v$ كما في الفقرة (1) . بشكلٍ مماثل فإنّ (I_{C2}) سوف تكون نفسها كما بالفقرة (1) أيّ : (3.25 mA) .

الآن : من المعادلة (4-23) نجد :

$$V_L = V_{C2} = [\frac{R_L}{R_L + R_C}][V_{CC} - I_C R_C]$$

$$= [\frac{10}{10 + 3.3}][24 - 3.25 \times 3.3] = 10v$$

لذلك نجد :

$$V_{CE2} = V_{C2} - V_{E2} = 10 - 3.25 = 6.75v$$

ومنه تيّار الحمل (I_L) يساوي :

$$I_L = \frac{V_L}{R_L} = \frac{10v}{10k\Omega} = 1mA$$

أيّ أنّ :

$$I_T = I_{C2} + I_L = 3.25mA + 1mA = 4.25mA$$

بإعادة حساب كسب الجهد للمرحلة الثانية نجد :

$$A_{V2} \approx -\frac{R_{C2} // R_L}{R_{E2} + hib_2} = -\frac{3.3 // 10}{1k + 10\Omega} = -2.48$$

كسب الجهد للمرحلة الأولى يبقى كما هو (-53.8) ، ومنه فإنّ كسب الجهد الإجمالي الجديد بوجود مقاومة حمل (10 k) يساوي :

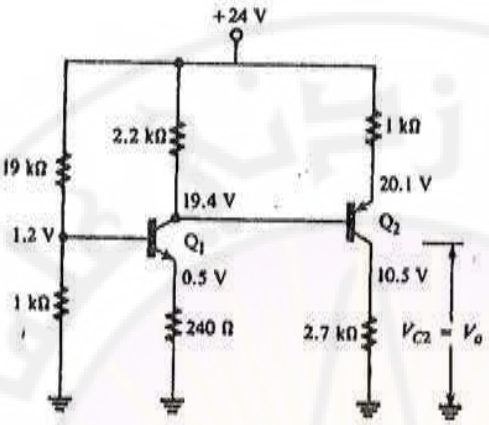
$A_{V(overall)} = (-53.8)\ (-2.48) = 133.4$

نلاحظ أثناء التحليل في هذا الفصل (أو الفصل الأوّل) أنّه يجب على جهد المجمّع للترانزيستور (BJT) من النوع (NPN) ، عليه أن يكون دائماً أكثر إيجابية من جهد القاعدة . عندما تكون هذه الترانزيستورات موصولة بترابط مباشر ، فإنّ جهد المجمّع لمرحلة يساوي جهد القاعدة للمرحلة التالية . لذلك ، فإنّ جهد المجمّع لأي مرحلة (NPN) يجب أن يكون أكبر من جهد المجمّع لمرحلة (NPN) السابقة . عندما يكون هنالك عدد متزايد من الترانزيستورات موصولة بشكلٍ مباشر ، فإنّ جهود المجمّع سوف تصبح أكبر فأكبر . عملياً ، لا يوصل مكبّر ذي ترابط مباشر إلاّ بعدد قليل من المراحل المتتالية ، وذلك حتى لا يصبح جهد المجمّع الأخير أو قبل الأخير كبير بشكلٍ غير عملي والذي قد يتجاوز جهد وحدة التغذية (V_{CC}) . للتغلّب على هذه المشكلة ، نوصل بشكلٍ متناوب ترانزيستورات نوع (NPN , PNP) عند وجود مكبّر ذي ترابط مباشر بمراحل متتالية . في مثل هذا التطبيق ، يقال للترانزيستورات المستخدمة بأنها متتامّة Complementary ، حيث يبيّن الشكل (15-4) مثالاً على هذا النوع من المكبّرات المترابطة مباشرة باستخدام ترانزيستورات متتامّة .

يبدو مثل هذا الترتيب للترانزيستورات جيّداً وذلك بسبب أنّ قاعدة الترانزيستور (PNP) يجب أن تكون أكثر إيجابية من مجمّعها (عكس الترانزيستور NPN) .

نلاحظ في الشكل (15-4) أنّ وحدة التغذية الموجبة وصلت إلى طرف الباعث من الترانزيستور (PNP) وطرف المجمّع إلى الأرض . بفرض أنّ الترانزيستورات سيليكونية فإنّ جهد الباعث للترانزيستور (PNP) يكون أكثر إيجابية من جهد القاعدة بحوالي (0.7 v) (وذلك عند الانحياز الأمامي لوصلة القاعدة_باعث) . لذلك نجد أنّ :

$V_{E2} = 19.4 + 0.7 = 20.1$ v .



الشكل (4-15)

يحسب هبوط الجهد عبر مقاومة الباعث كما يلي :

$$VR_{E2} = V_{CC} - V_{E2} = 24 - 20.1 = 3.9\ v$$

ومنه :

$$I_{E2} = \frac{VR_{E2}}{R_{E2}} = \frac{3.9v}{1k} = 3.9mA \approx I_{C2}$$

أيّ أنّ :

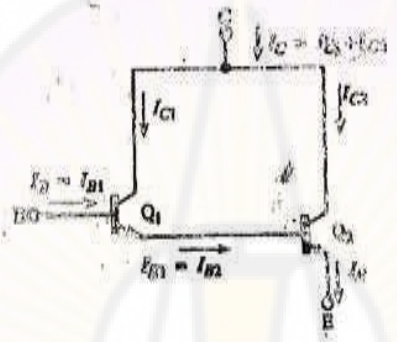
$$V_{C2} = I_{C2}R_{C2} = (3.9mA)(2.7k\Omega) = 10.5v$$

في الحسابات أعلاه تمّ الإشارة بشكلٍ سريع إلى طريقة التعامل مع الترانزيستور (PNP) عند وجوده كعنصر متمّم للترانزيستور (NPN) ، ولم نجرِ حلاً كاملاً لدارة المكبّر .

4-6) زوج دارلينغتون :

The Darlington Pair :

عندما يوصل مجمّعي ترانزيستورين معاً ويربط باعث أحدهما مع قاعدة الآخر ، فإننا نحصل على الشكل (4-16) ، عندها نحصل على تشكيلة هامّة ومفيدة جداً تدعى بزوج دارلينغتون .



الشكل (4-16)

تُستخدم هذه التركيبة في دارات التكبير كما لو كانت ترانزيستور وحيد له ثلاث نهايات : مجمّع ، باعث ، وقاعدة . سوف نمثّل تشكيلة دارلينغتون بحساب بيتا الفعّالة Effective Beta (β_{DP}) لهذا الزوج بالإضافة إلى بعض الخصائص الأخرى في مجال الإشارة الصغيرة .

لنفرض أنّ (β_1, β_2) هما قيم (β_{DC}) للترانزيستورين (Q_1, Q_2) على التوالي . نعلم تعريفاً أنّ :

$$I_{C1} = \beta_1 I_{B1} \quad , \quad I_{E1} = (\beta_1 + 1) I_{B1}$$

لكن : $I_{E1} = I_{B2}$ إذاً :

$$I_{C2} = \beta_2 I_{B2} = \beta_2(\beta_1 + 1)I_{B1}$$

الآن يمكننا أن نكتب :

$$I_C = I_{C1}I_{C2} = \beta_1 I_{B1} + \beta_2(\beta_1 + 1)I_{B1} = [\beta_1\beta_2 + (\beta_1 + \beta_2)]I_{B1}$$

بما أنّ : $I_{B1} = I_B$ إذاً :

$$I_C = [\beta_1\beta_2 + (\beta_1 + \beta_2)]I_B$$

أيّ أنّ :

$$\beta_{DP} = \frac{I_C}{I_B} = \beta_1\beta_2 + \beta_1 + \beta_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}24)$$

تبيّن المعادلة (4-24) أنّ (β) الفعّالة لزوج دارلينغتون هي عبارة عن جداء زائداً جمع (β) لكلّ من الترانزيستورين المستقلّين المشكّلين لزوج دارلينغتون .

يصنّع زوج دارينغتون غالباً على شريحة سيليكونية واحدة للحصول على خواص متجانسة Matched لـــ(Q_1,Q_1) . بفرض أنّ : $\beta_1 = \beta_2 = \beta$ ، عندها نجد أنّ (β) الفعّالة تساوي :

$$\beta_{DP} = \beta^2 + 2\beta \cong \beta^2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}25)$$

حيث : $\beta_1\beta_2 >> 2\beta$

فمثلاً لو كان : $\beta_1 = \beta_2 = 100$ فإنّ : $\beta_{DP} = 10^4 + 200 \approx 10^4$

نحن نرى بأنّ زوج دارلينغتون يمكن أن ينظر إليه على أنّه ترانزيستور فائق القيمة بـــ(β) : Transistor "Super - β" ، لذلك فهويمثّل كلّ المزايا لترانزيستورات ذات (β) العالية . مثلاً ، تكون المقاومة المستمرّة (dc) المنظورة إلى قاعدة (Q_1) عالية جدّاً وذات قيمة $\beta_{DP}R_E$ ، حيث R_E هي المقاومة التي يمكن أن توجد بين باعث (Q_2) والأرض .

إنّ التحليل السابق تمّ إنجازه بالنسبة لتيّارات (dc) وقيم (β_{dc}) ، وفي التحليل

الحالي لزوج دارلينغتون في حالة الإشارة الصغيرة فإنّه يستخدم قيمة (β_{DP}) للإشارة الصغيرة . فيما يلي من الدراسة سوف نستخدم الافتراض المستخدم بكثرة بأنّ قيمة (β) للإشارة الصغيرة وقيمة (β_{dc}) هي تقريباً نفسها وسوف لن نميّز بينهما .

سوف نقوم الآن بتحديد مقاومة الدخل الفعّالة في حالة الإشارة الصغيرة لزوج دارلينغتون بين (B,E) وهي : $r_{in(DP)}$ ، وتحديد مقاومة الباعث : $hib_{(DP)}$. لنتذكّر من السابق علاقة شوكلي العامّة :

$$hib \approx \frac{V_T}{I_E} \approx \frac{26mv}{I_E}\Omega \quad \text{(at room temperature)} \ldots\ldots \text{(4-26)}$$

بما أنّ : $I_{C2} \approx I_{E2}$ ، فإنّنا نكتب :

$$hib_2 \approx \frac{26mv}{I_{C2}}\Omega \ldots\ldots \text{(4-27)}$$

بالرجوع إلى الشكل (4-16) ، نلاحظ أنّ :

$I_C = I_{C1} + I_{C2} \approx I_{C2}$ ، حيث : $I_{C2} >> I_{C1}$

لذا فإنّ المعادلة (4-27) تكتب كما يلي :

$$hib_2 \approx \frac{26mv}{I_C}\Omega \ldots\ldots \text{(4-28)}$$

لنتذكّر أن المقاومة المنظورة إلى قاعدة (Q_2) هي :

$$r_{in(base)2} \approx \beta_2 hib_2 \ldots\ldots \text{(4-29)}$$

الآن بالنسبة للترانزيستور الأوّل نجد :

$$hib_1 \approx \frac{26mv}{I_{E1}}\Omega \ldots\ldots \text{(4-30)}$$

بما أنّ : $I_{E2} \approx \beta_2 I_{B2} = \beta_2 I_{E1}$ ، فإنّنا نكتب :

$$I_{E1} \approx \frac{I_{E2}}{\beta_2} \ldots\ldots \text{(4-31)}$$

بتعويض (4-31) في (4-30) نجد :

$$hib_1 \approx \beta_2(\frac{26mv}{I_{E2}}) = \beta_2 hib_2 \quad \text{..... (4-32)}$$

الآن نجد أنّ المقاومة الفعّالة الكلّية المنظورة إلى قاعدة (Q_1) (عبر نهايات $B-E$ المركبة)، أيّ ، مقاومة الدخل الفعّالة ذات الإشارة الصغيرة لزوج دارلينغتون، تساوي إلى :

$$r_{in(DP)} = \beta_1(hib_1 + r_{in(base)2}) \approx \beta_1(hib_1 + \beta_2 hib_2) \quad \text{..... (4-33)}$$

بتعويض المعادلة (4-32) بالمعادلة (4-33) نجد :

$$r_{in(DP)} \approx \beta_1(\beta_2 hib_2 + \beta_2 hib_2) = 2\beta_1\beta_2 hib_2 \quad \text{..... (4-34)}$$

بما أنّ : $\beta_{DP} \equiv \beta_1\beta_2$ ، فإنّ مقاومة الباعث الفعّالة لزوج دارلينغتون $hib_{(DP)}$ تساوي :

$$hib_{(DP)} \approx \frac{r_{in(DP)}}{\beta_{DP}} = \frac{2\beta_1\beta_2 hib_2}{\beta_1\beta_2} = hib_2 \quad \text{..... (4-35)}$$

في الواقع غالباً ما يستخدم زوج دارلينغتون في تشكيلة تابع باعثي (EF) بسبب العزل الكبير (مقاومة الدخل العالية) Buffering التي يقدّمها بين منبع ذو مقاومة عالية وحمل ذو ممانعة منخفضة . بوجود مقاومة حمل (ac) قدرها (r_L) موصولة إلى الباعث، فإنّ مقاومة الدخل الكلّية للتابع الباعثي تساوي إلى :

$$r_{in} = r_{in(DP)} + \beta_{DP} \cdot r_L \quad \text{..... (4-36)}$$

عندما يعمل زوج دارلينغتون كتابع باعثي ، فإنّ كسب التيّار من قاعدة (Q_1) إلى باعث (Q_2) يساوي : $A_i = \frac{i_{e2}}{i_{b1}}$. بما أنّ : $i_{e1} = i_{b2}$ ، نجد :

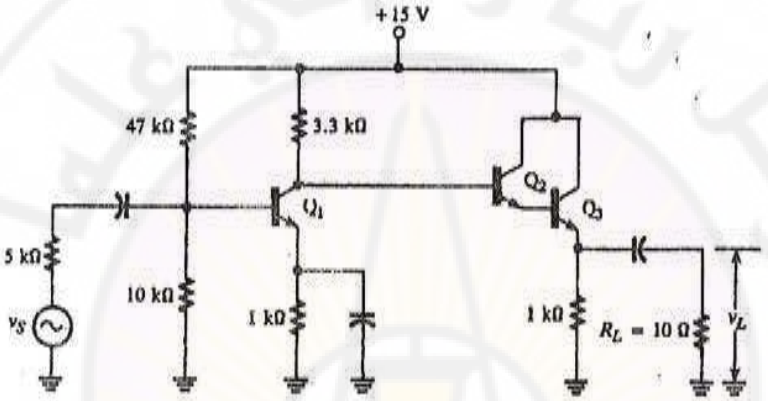
$$A_i = \frac{i_{e2}}{i_{b1}} = (\frac{i_{e2}}{i_{b2}})(\frac{i_{e1}}{i_{b1}})$$

$$= (\beta_1 + 1)(\beta_2 + 1) \approx \beta_1\beta_2 \quad \text{..... (4-37)}$$

بيّن المثال التالي الحالة القصوى للمصاحة إلى العزل ، بسبب وجود مقاومة منبع

مساوية إلى ($5k\Omega$) ومقاومة حمل مساوية (10Ω) .

مسألة (4-6) محلولة :



الشكل (4-17)

يبيّن الشكل (4-17) مرحلة باعث مشترك (CE) تغذّي زوج دارلينغتون موصول كتابع باعثي . بفرض أنّ الترانزيستورات المستخدمة سيليكونية ولها المعاملات التالية :

$$\beta_1 = 200 \ , \ \beta_2 = 100 \ , \ \beta_3 = 100$$

المطلوب :

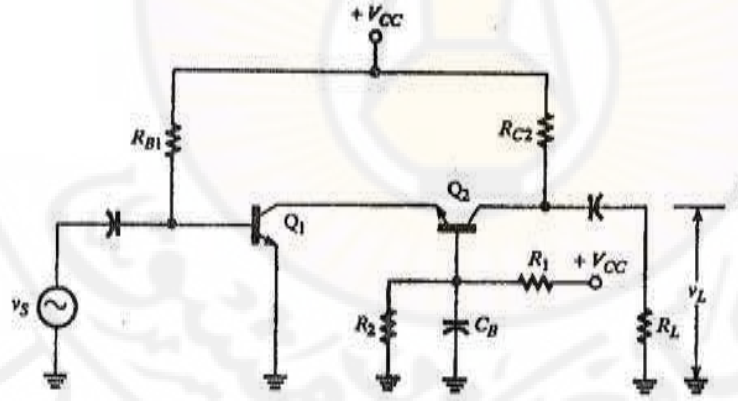
ومنه كسب الجهد الإجمالي بأخذ تأثير (r_B) على الدخل يساوي :

$$\frac{V_L}{V_s} = \frac{2.1k}{2.1k + 5k}(-0.73) = -0.22$$

نلاحظ الضياع الدراماتيكي لكسب الجهد الإجمالي في حال عدم وجود زوج دارلينغتون كدارة عزل Buffer بين مقاومة الحمل المنخفضة ومرحلة التكبير الأولى (Q_1)،وقد عمل زوج دارلينغتون على زيادة كسب الجهد بالمعامل : $\frac{41.3}{0.22} = 187.7$.

4-7) المكبّر الكاسكودي :

Cascode Amplifier :



الشكل (4-18)

نموذج مهمّ آخر على المراحل الموصولة بشكلٍ مباشر هو ما يسمّى بالمكبّر

الكاسكودي Cascode Amplifier (تمّ اشتقاق هذا الاسم من أيام الصمّامات المفرّغة Vacuum-Tube) ، والذي فيه يوصل مكبّر باعث مشترك (CE) مباشرة مع مكبّر قاعدة مشتركة (CB) . يبيّن الشكل (18-4) مثالاً بسيطاً على هذا المكبّر .

نلاحظ أنّ مرحلة المكبّر (CE) تستخدم المقاومة (R_{B1}) لتحديد الانحياز للترانزيستور (Q_1) . بما أنّ المكثّفة (C_B) تجعل قاعدة (Q_2) مؤرّضة من ناحية الإشارة المتناوبة (ac) ، فإنّ (Q_2) يمثّل مرحلة قاعدة مشتركة . تخدم مرحلة (CB) كحمل على مجمّع (Q_1) . لنتذكّر أنّ دخل مرحلة قاعدة مشتركة هو الباعث وخرجها مأخوذ من المجمّع . لذلك فإنّ (Q_1) موصول مباشرة إلى دخل (Q_2) وخرج المكبّر الكاسكودي هو عند مجمّع (Q_2) . تشكّل المقاومات (R_1,R_2) مقسّم جهد لانحياز الترانزيستور (Q_2) .

إنّ الميزة الرئيسية لهذا الترتيب الكاسكودي هو أنه يملك مكثّفة دخل صغيرة ، الذي يجعله مميّزاً في التردّدات العالية . إنّ سبب صغر مكثّفة الدخل لهذا المكبّر هو أنّ كسب الجهد لـ(Q_1) صغير (قريب من الواحد) ، والذي ينعكس على مكثّفة ميلّر بحيث يجعلها صغيرة . إنّ معظم كسب الجهد للمكبّر الكاسكودي يتمّ الحصول عليه من مرحلة القاعدة المشتركة . سبب أنّ كسب الجهد لـ(Q_1) ضعيف هو أنّ مقاومة حمله عند المجمّع هي نفسها مقاومة الدخل الصغيرة لمرحلة القاعدة المشتركة .

يمكننا مباشرة أن نكتب علاقات جهود وتيّارات الانحياز لهذا المكبّر كما يلي (بسبب أنها درست بالفصل الأوّل) :

$$I_{B1} = \frac{V_{CI} - V_{BE}}{R_{B1}} \quad \text{..... (4-38)}$$

$$I_{C1} = I_{E2} \approx I_{C2} = \beta_1 I_{B1} \quad \text{..... (4-39)}$$

$$V_{B2} = \left(\frac{R_2}{R_1 + R_2}\right) V_{CC} \quad \text{..... (4-40)}$$

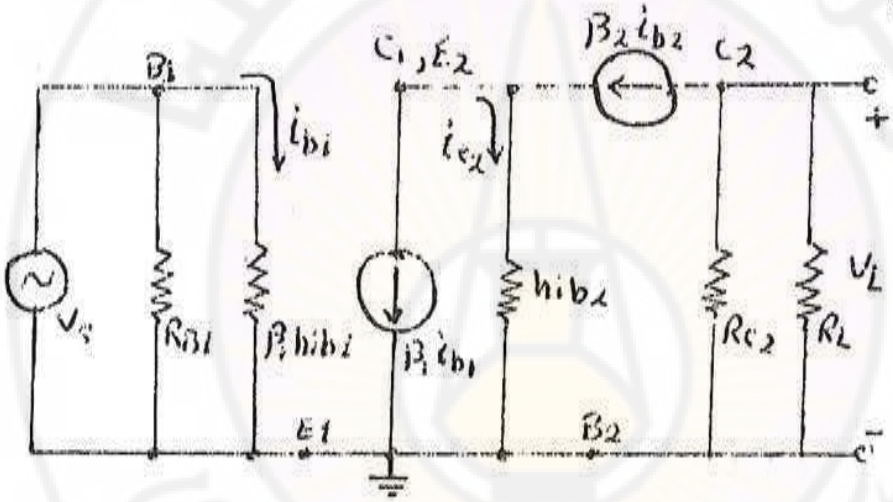
$$V_{C1} = V_{E2} = V_{B2} - V_{BE} \quad \text{..... (4-41)}$$

$$V_{C2} = V_{CC} - I_{C2} R_{C2} \quad \text{..... (4-42)}$$

$$V_{CE2} = V_{C2} - V_{E2} \quad \text{..... (4-43)}$$

يمكن بالطبع للترانزيستور (Q_1) (مثل أيّ مرحلة باعث مشترك) ، أن يطبّق الانحياز على قاعدته باستخدام مجزّء جهد ، مع مقاومة باعث .

يبيّن الشكل (4-19) الدارة المكافئة ذات الإشارة الصغيرة للمكبّر الكاسكودي المبيّن بالشكل (4-18) .



الشكل (4-19)

من الدارة المكافئة نجد :

$$r_{in(stage1)} = R_B \,//\, \beta_1 hib_1 \quad \text{..... (4-44)}$$

نلاحظ أنّ مقاومة الحمل للترانزيستور (Q_1) هي : $R_{L2} \cong hib_2$

ومنه :

$$A_{V1} \approx \frac{R_{L1}}{hib_1} = \frac{-hib_2}{hib_1} \approx -1 \quad \text{..... (4-45)}$$

تبيّن المعادلة (4-45) أنّ كسب الجهد لمرحلة الترانزيستور (Q_1) يساوي تقريباً الواحد ، وسبب ذلك أنّ : $I_{E2} \approx I_{E1}$ ممّا يجعل : $hib_2 \approx hib_1$.

بالنسبة لمرحلة الترانزيستور (Q_2) فإنّ مقاومة الحمل المنظورة من مجمّعه تساوي إلى :

$$R_{L2} \cong R_{C2} // R_L \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}46)$$

ومنه :

$$A_{V2} \approx \frac{R_{L2}}{hib_2} \approx \frac{R_{C2} // R_L}{hib_2} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}47)$$

ومنه فإنّ كسب الجهد الإجمالي للمكبّر الكاسكودي يساوي :

$$A_V = A_{V1} A_{V2} \approx -A_{V2} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}48)$$

تظهر المعادلة (4-48) أنّ مرحلة القاعدة المشتركة (CB) هي التي تقدّم معظم كسب الجهد للمكبّر . مكن الدارة المكافئة ، وبغض النظر عن تفريع التيّار في الدخل أو الخرج ، فإنّ كسب التيّار للمكبّر الكاسكودي يساوي تقريباً :

$$A_I \approx \beta_1 \alpha_2 \approx \beta_1 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}49)$$

حيث أنّ : $\alpha_2 \approx 1$

تعطى مقاومة الخرج لهذا المكبّر كما يلي :

$$R_O = r_{O(stage2)} \cong R_{C2} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}50)$$

مسألة (4-7) محلولة :

الترانزيستورات السيليكونية المستخدمة في المكبّر الكاسكودي شكل (4-20) ، لها المعاملات التالية :

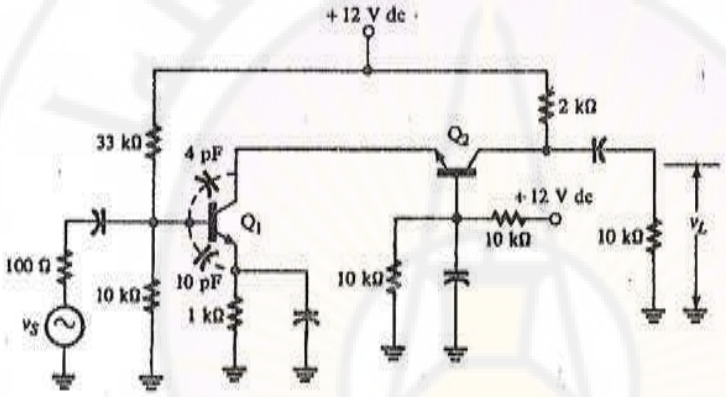
$$Q_1 : \beta_1 = 100 \ , \ C_{bc} = 4pf \ , \ C_{be} = 10pf$$
$$Q_2 : \alpha_2 \approx 1$$

أوجد القيم التقريبية لما يلي :

1- الجهود والتيارات المستمرّة : I_{C1} , I_{C2} , V_{C1} , V_{C2} .

2- كسب الجهد ذي الإشارة الصغيرة V_L/V_S .

3- تردّد الزاوية العالي الناتج عن المكثّفة التفرّعية عند دخل Q_1 .



الشكل (20-4)

الحـــــــلّ :

1- يحدّد جهد الانحياز للقاعدة عند دخل المرحلة (Q_1) بواسطة قاعدة تجزيء الجهد . بما أنّ مجزّئ الجهد محمّل بالمقاومة $\beta_1 R_{E1} = 100k$ إذاً :

$$V_{B1} \approx [\frac{10k // 100k}{10k // 100k + 33k}](12v) = 2.6v$$

ومنه نكتب :

$$V_{E1} = V_{B1} - 0.7 = 2.6 - 0.7 = 1.9v$$

$$I_{C1} \approx I_{E1} = \frac{V_{E1}}{R_{E1}} = \frac{1.9v}{1k\Omega} = 1.9mA = I_{E2} \approx I_{C2}$$

نحدّد جهد الانحياز لقاعدة (Q_2) أيضاً بواسطة مجزّئ الجهد أيّ :

$$V_{B2} = [\frac{10k\Omega}{(10k\Omega)+(10k\Omega)}](12v) = 6v$$

ومنه نكتب :

$$V_{C1} = V_{E2} = V_{B2} - 0.7 = 6 - 0.7 = 5.3v$$
$$V_{C2} = V_{CC} - I_{C2}R_{C2} = 12 - (1.9mA)(2k\Omega) = 8.2v$$

2- بما أنّ : $I_{E1} \approx I_{E2}$ فإنّ :

$$hib_2 \approx hib_1 = \frac{26mv}{I_{E1}} = \frac{26mv}{1.9mA} = 13.7\Omega$$

$$r_{in(stage1)} = (33k\Omega)//(10k\Omega)//100(13.7\Omega) = 1.16k\Omega$$

$$A_{V1} = \frac{-hib_2}{hib_1} \approx -1$$

$$A_{V2} = \frac{R_{L2}}{hib_2} = \frac{2k//10k}{13.7\Omega} = 121.6$$

$$A_{V(overall)} = \frac{V_L}{V_S} = [\frac{r_{in(stage1)}}{r_{in(stage1)} + r_S}]A_{V1}A_{V2}$$
$$= [\frac{1.16k\Omega}{1.16k + 100\Omega}](-1)(121.6) = -112$$

3- تحدّد مكثّفة ميلر في دخل الترانزيستور (Q_1) بواسطة كسب الجهد للمرحلة الأولى فقط ، أيّ :

$$C_M = C_{bc}(1 - A_V) = (4pf)(1+1) = 8pf$$

مكثّفة الدخل الكلّية تساوي إلى :

$$C_{in} = C_{be} + C_M = 10pf + 8pf = 18pf$$

ومنه نجد أنّ تردّد الزاوية العالي الناتج عن دخل المرحلة الأولى يساوي إلى :

$$r_{L2} = r_{d2} // R_{D2} // R_L = (100k\Omega)//(2.2k\Omega)//(10k\Omega)$$
$$= 1.77k\Omega$$
$$A_{V2} = -g_{m2} r_{L2} = -(3.2ms)(1.77k\Omega) = -5.66$$

ومنه نجد كسب الجهد الإجمالي للمكبّر بأخذ أثر مقاومة المنبع عليه كما يلي :

$$A_{V(overall)} = (\frac{r_{in1}}{r_S + r_{in1}}) A_{V1} A_{V2}$$
$$= [\frac{1M\Omega}{(1k\Omega) + (1M\Omega)}](-4.05)(-5.66) = 22.9$$

2- نحسب أوّلاً تردّدات الزاوية الناتجة عن مختلف مكثفات الربط والتمرير للمكبّر وذلك بنفس الطريقة التي اتّبعناها في الفصل الثالث المتعلّق بالاستجابة الترددية المنخفضة لمكبّرات الـ(FET) ، أيّ نكتب :

$$F_1(C_1) = \frac{1}{2\pi[r_S + r_{in(stage1)}]C_1}$$
$$= \frac{1}{2\pi(1k + 1M)(15\times10^{-8})} = 1.06Hz$$
$$F_2(C_2) = \frac{1}{2\pi[R_{S1} //(1/g_{m1})]C_2}$$
$$= \frac{1}{2\pi(600//1/2.7ms)(7\times10^{-6})} = 99.3Hz$$
$$F_3(C_2) = \frac{1}{2\pi R_{S1} C_2} = \frac{1}{2\pi\times600\times7\times10^{-6}} = 37.9Hz$$
$$F_4(C_3) = \frac{1}{2\pi[r_{O(stage1)} + r_{in(stage2)}]C_3}$$
$$= \frac{1}{2\pi[r_{d1} // R_{D1} + (1.5M)//(470k)]C_3}$$

$$= \frac{1}{2\pi[(100k//1.5k)+(357.8k)](33\times10^{-8})} = 1.3Hz$$

$$F_5(C_4) = \frac{1}{2\pi[R_{S2}//(\frac{1}{g_{m2}})]C_4}$$

$$= \frac{1}{2\pi[1.5k//\frac{1}{3.2ms}](6\times10^{-6})} = 102.6Hz$$

$$F_6(C_4) = \frac{1}{2\pi R_{S2}C_4} = \frac{1}{2\pi\times1.5k\times6\times10^{-6}} = 17.7Hz$$

$$F_7(C_5) = \frac{1}{2\pi[r_{O(stage2)}+R_L]C_5}$$

$$= \frac{1}{2\pi[r_{d2}//R_{D2}+R_L]C_5}$$

$$= \frac{1}{2\pi(100k//2.2k+10k)(5\times10^{-7})} = 26.2Hz$$

نلاحظ من تردّدات الزاوية السبعة أنّ : $F_2(C_2)\approx F_5(C_4)$ وتردّدات الزاوية الأخرى بعيدة نسبياً عنهما لذلك يمكن اعتبار بشكلٍ تقريبي أنّ :

$$F_2(C_2)\approx F_5(C_4)\approx 100Hz$$

وبالتالي فإنّ تردّد القطع المنخفض يساوي تقريباً :

$$F_L \approx 1.55\times100 = 155Hz$$

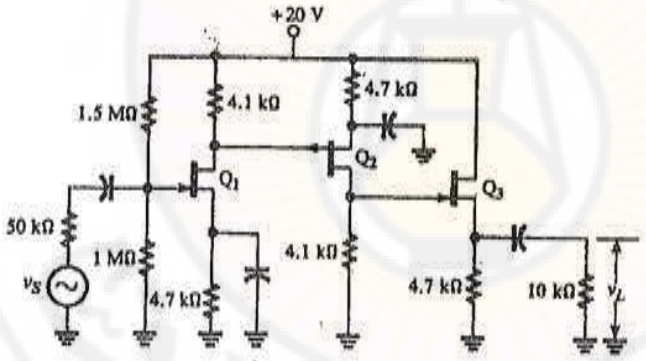
والحلّ الدقيق هو إمّا تنفيذ الدارة على الحاسوب باستخدام برنامج المحاكاة Pspice (أو برنامجاً آخر) ، وإمّا كتابة تابع التحويل الكامل وإجراء الحلّ الرياضي له عن طريق الحاسوب أيضاً (أو بشكلٍ يدوي) وذلك باستخدام أحد البرامج الرياضية مثل الـ(Matlab) .

4-8-2) مكبّرات FET ذات الترابط المباشر :

Direct-Coupled FET Amplifiers :

تُستخدم الترانزيستورات ذات الأثر الحقلي ذات الترابط المباشر بشكلٍ واسع في تصميم الدارات المتكاملة الخطية . في المسألة التالية سنرى مكبّراً ذا ثلاث مراحل بترابط مباشر يستخدم ترانزيستورات (JFET) متمّمة Complementary ، حيث ستتمّ دراسته بنفس الطريقة السابقة التي تمّت بالنسبة للمكبّر (BJT) المتمّم المترابط بشكلٍ مباشر .

مسألة (4-9) محلولة :



الشكل (4-22)

يبيّن الشكل (4-22) مكبّر متعدّد المراحل ذي ترابط مباشر يستخدم ترانزيستورات (JFET) متمّمة لها المعاملات : $I_{DSS} = 8mA, |V_P| = 2v$. أوجد كلاً

من : جهد المصرف (V_D) ، جهد المنبع (V_S) ، وجهد المنبع مصرف (V_{DS}) لكلّ ترانزيستور .

الحـــــــلّ :

نلاحظ أنّ (Q_1,Q_2) عبارة عن مرحلتي منبع مشترك (CS) و (Q_3) مرحلة تابع منبعي (SF) ، مع العلم أنّ (Q_1,Q_2) من نوع ذي قناة (N) و(Q_3) نوع قناة (P) .

يحدّد جهد البوّابة للترانزيستور (Q_1) عن طريق مجزّئ الجهد كما يلي :

$$V_{G1} = [\frac{1M}{(1M)+(1.5M)}](20v) = 8v$$

من أسس الهندسة الإلكترونية نكتب :

$$V_{G1} = 8v = +V_{gs1} + I_{D1}(4.7k) \quad \ldots\ldots\ldots\ldots\ldots\ldots (1)$$

$$I_{D1} = I_{DSS}(1-\left|\frac{V_{gs1}}{V_P}\right|)^2$$

$$= 8mA(1-\left|\frac{V_{gs1}}{2v}\right|)^2 \quad \ldots\ldots\ldots\ldots\ldots\ldots (2)$$

بحلّ المعادلتين (1,2) نجد :

$$I_{D1} = 1.92mA$$

ومنه :

$$V_{DS1} = 20v - I_{D1}(4.1k + 4.7k)$$
$$= 20 - 1.92(4.1+4.7) = 3.1v$$

إذاً نكتب :

$$V_{S1} = I_{D1}R_{S1} = (1.92)(4.7) = 9.02v$$
$$V_{D1} = V_{DD} - I_{D1}R_{D1} = 20 - (1.92)(4.1) = 12.1v$$

نلاحظ أنّ :

$$|V_{DS1}| = 3.1 > |V_P| - |V_{GS}| = 0.98v$$

أيّ أنّ الترانزيستور (Q_1) منحاز بشكلٍ صحيح في منطقة الاختناق (منطقة الإشباع) له .

بالنسبة للترانزيستور (Q_2) ، فهو عبارة عن ترانزيستور (JFET) ذي قناة (P) منحاز بحيث جانب المنبع له موصول مع جهد التغذية الموجب ، وجانب المصرف مع الأرض . بكتابة قانون كيرشوف للجهد من (V_{DD}) ، خلال (R_{S2}) عبر وصلة البوّابة_منبع ، ومن البوّابة لـ(Q_2) إلى الأرض نجد :

$$V_{DD} - I_{D2}R_{S2} + V_{gs2} - V_{g2} = 0 \quad \ldots\ldots\ldots\ldots (4\text{-}51)$$

نلاحظ أنّ : $V_{g2} = V_{D1} = 12.1v$

لذلك تصبح المعادلة (4-51) كما يلي :

$$20 - I_{D2}(4.7k) + V_{gs2} - 12.1 = 0$$

أو :

$$V_{gs2} = -7.9 + (4.7k)I_{D2} \quad \ldots\ldots\ldots\ldots (4\text{-}52)$$

بكتابة معادلة الترانزيستور (JFET) التربيعية نجد :

$$I_{D2} = (8mA)(1 - \left|\frac{V_{gs2}}{2}\right|)^2 \quad \ldots\ldots\ldots\ldots (4\text{-}53)$$

بحلّ المعادلتين (4-52,53) معاً نجد :

$$I_{D2} = 1.9mA \ , \ V_{gs2} = 1v$$

لذلك نجد :

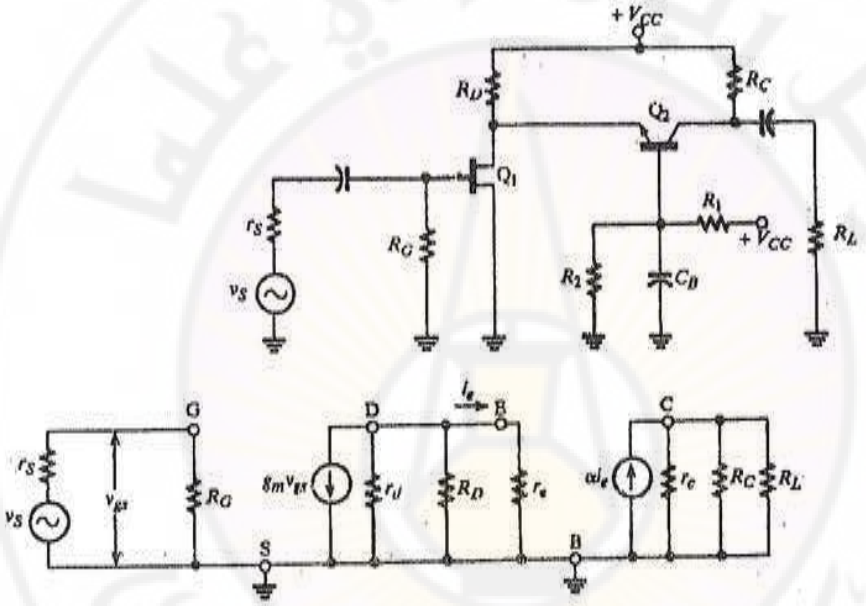
$$V_{S2} = V_{DD} - (I_{D2})(4.7k\Omega)$$
$$= 20 - (1.9mA)(4.7k) = 11.1v$$
$$V_{D2} = I_{D2}R_{D2} = (1.9mA)(4.1k) = 7.8v$$

أيّ :

$$V_{DS2} = V_{D2} - V_{S2} = 7.8 - 11.1 = -3.3v$$

أيضاً هنا نلاحظ أنّ :

من كلا الوسيلتين الإلكترونيتين ، مثل ممانعة الدخل العالية جداً لوسيلة الـ(FET) وكسب الجهد العالي لوسيلة الـ(BJT) . يمكننا استخدام المكبّر الكاسكودي كمثال جيّد على هذه التركيبة والمبيّن بالشكل (23-4) مع دارته المكافئة .



الشكل (23-4)

نلاحظ أنّ مرحلة الدخل (Q_1) موصولة بتشكيلة منبع مشترك (CS) ، بينما المرحلة الثانية ، (Q_2) ، موصلة بتشكيلة قاعدة مشتركة (CB) .

من الدارة المكافئة نجد أنّ كسب الجهد للمرحلة الأولى (JFET) يساوي إلى :

$$A_{V1} = -g_m(r_d \,//\, R_D \,//\, hib) \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}55)$$

بما أنّ مقاومة دخل مكبّر القاعدة المشتركة (hib) صغيرة جدّاً بالمقارنة مع (r_d,R_D) لذلك نكتب :

$$A_{V1} = -g_m hib \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}56)$$

نلاحظ أنّ كسب الجهد (A_{V1}) صغيراً جدّاً (أصغر من الواحد) ، لكن مقاومة الدخل العالية ومكثفة ميلّر الصغيرة لمرحلة المكبّر (JFET) تودّيان إلى استجابة تردّدية عالية ممتازة وأفضل ممّا لو كانت هذه المرحلة هي مرحلة (BJT) . عملياً وكما رأينا في المكبّر الكاسكودي (BJT) فإنّ كسب الجهد للمكبّر ينجز عن طريق مرحلة القاعدة المشتركة والذي يساوي إلى :

$$A_{V2} = \frac{R_C \,//\, R_L}{hib} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}57)$$

بما أنّ مكبّر الـــ(BJT) قادر بشكلٍ عام على توليد كسب جهد أكبر من نظيره الـــ(JFET) ، فإنّنا نرى بأنّ مكبّر الـــ(bifet) يستخدم أفضل الخصائص لكلا المرحلتين .

4-9) الترابط بواسطة محوّلة :

Transformer Coupling :

بالإضافة إلى حجز المركبة المستمرّة (dc) التي يتميّز بها المحوّل كأداة ربط بين المراحل فهو يضيف ميزة أخرى ألا وهي نسبة التحويل Turns Ratio التي يمكن أن تصمّم للوصول إلى توافق بالممانعات Impedance Matching وبالتالي زيادة تحويل الاستطاعة بين المراحل .

لنحاول أن نتذكّر أنّ نسبة التحويل للمحوّلة تحدّد كما يلي :

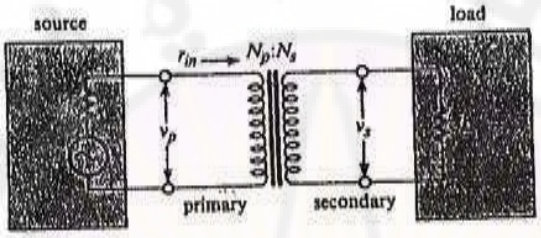
$$\text{turns ratio} = \frac{N_P}{N_S} = \frac{V_P}{V_S} = \frac{i_S}{i_P} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}58)$$

حيث :

N_P, N_S = عدد لفّات الابتدائي والثانوي .

V_P, V_S = جهود الملفات الابتدائية والثانوية .

I_P, I_S = تيّارات الملفات الابتدائية والثانوية .



الشكل (24-4)

يبيّن الشكل (24-4) محوّلاً يساق ملفّه الابتدائي من منبع إشارة (V_1) ذي ممانعة (r_1) ، ويغذي المحوّل مقاومة حمل (r_L) . بفرض أنّ المحوّلة مثالية (أيّ المقاومة المادية للملفات تساوي الصفر وعدم وجود ضياع بالاستطاعة) ، فإنّه من السهل رؤية أنّ المقاومة (r_{in}) المنظورة إلى ملفات الابتدائي تساوي إلى :

$$r_{in} = (\frac{N_P}{N_S})^2 r_L \quad \text{.....(4-59)}$$

للحصول على تحويل استطاعة عظمى من المنبع إلى الحمل بالنسبة للشكل (24-4) ، فإنّه من الضروري (حسب نظرية نقل الاستطاعة العظمى) أن تساوي المقاومة المنظورة من قبل منبع الإشارة (r_{in}) مقاومة المنبع (r_1) .

لذلك ، ومن المعادلة (59-4) يجب أن يكون :

$$r_1 = r_{in} = (\frac{N_P}{N_S})^2 r_L \quad \text{..... (4-60)}$$

أو :

$$\frac{N_P}{N_S} = \sqrt{\frac{r_1}{r_L}} \quad \text{..... (4-61)}$$

في المكبّرات الترانزيستورية متعدّدة المراحل ، فإنّ منبع الإشارة الذي يقود الملف الابتدائي للمحوّلة يكون غالباً مرحلة باعث مشترك (CE) يملك مقاومة خرج كبيرة ، ويمكن أن تكون مقاومة الحمل ذات قيمة أصغر بكثير من مقاومة الدخل للمرحلة التالية . في هذه الحالة ، تكون النسبة (r_1/r_L) أكبر من الواحد . نتيجة لذلك يكون محوّل الربط من نوع المحوّلة : Step-Down Transformer (محوّل خفض الجهد) ، أيّ يكون جهد الملف الثانوي أقلّ من جهد الابتدائي .

تكون المحولات المتوفّرة التجارية موصفة غالباً بدلالة نسبة ممانعاتها أكثر من توصيفها بدلالة نسبة تحويلها . في هذه الحالات ، يمكن لنسبة التحويل أن تحدّد باستخدام المعادلة (4-61) . مثلاً ، لو ذكر أن مواصفات محوّلة كانت بحيث ممانعة الابتدائي ($16k\Omega$) ، وممانعة الثانوي (16Ω) (وهي قيمة نموذجية لربط مرحلة خرج ترانزيستورية مع جهاز) ، فإننا نجد :

$$\frac{N_P}{N_S} = \sqrt{\frac{Z_P}{Z_S}} = \sqrt{\frac{16\times10^3}{16}} = 31.62$$

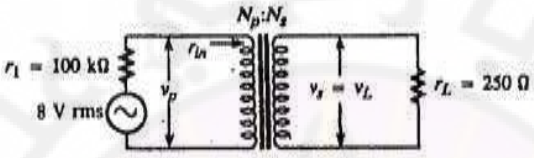
مسألة (4-11) محلولة :

يبيّن الشكل (4-25) محوّلة مستخدمة لربط منبع ($100k\Omega$) إلى حمل (250Ω).

1- احسب نسبة التحويل اللازمة للمحوّلة .

2- احسب الجهد الهابط على مقاومة الحمل .

3- بفرض أنّ تحريض ملفات الثانوي (50mH) ، استخدم برنامج (spice) لإيجاد تيّارات وجهد الابتدائي والثانوي .



الشكل (4-25)

الحـــــــــلّ :

1- من المعادلة (4-61) نجد :

$$\frac{N_P}{N_S} = \sqrt{\frac{r_1}{r_L}} = \sqrt{\frac{100\times10^3}{250}} = 20$$

لذلك يجب على ملفات الابتدائي أم تكون أكبر بـــ(20) مرّة من لفّات الثانوي.

2- من المعادلة (4-59) نجد :

$$r_{in} = (N_P / N_S)^2 . r_L = (20)^2 (250) = 100k\Omega$$

نلاحظ أنّ المقاومة المنظورة إلى ملفات الابتدائي هي ($100k\Omega$) ، والذي يجب أن تكون عليه الحالة عندما يتوافق الحمل والمنبع بواسطة المحوّلة .

بما أنّ مقاومة المنبع و (r_{in}) يشكّلان مجزّئ جهد على منبع الإشارة (8v) ،

لذلك فإنّ الجهد عبر ملفات المحوّلة يساوي نصف جهد الإشارة أيّ أنّ :

$$V_P = (\frac{r_{in}}{r_{in} + r_i})V_S = [\frac{100k}{(100k) + (100k)}](8v) = 4v$$

من المعادلة (4-59) نجد :

$$V_S = (\frac{1}{N_P / N_S})V_P = (\frac{1}{20})(4) = 0.2v$$

3- يحدث نقل الاستطاعة العظمى عندما يتوافق المنبع مع الحمل ، وبوجود محوّل التوافق في الشكل (4-25) تحدث هذه الحالة ، ونجد :

$$P_{max} = P_L = \frac{V_L^2}{r_L} = \frac{(0.2)^2}{250} = 0.6mw$$

ملاحظة : لو توافق المنبع مع الحمل بدون وجود المحوّلة فسيحدث نفس الاستطاعة المصروفة في الحمل .

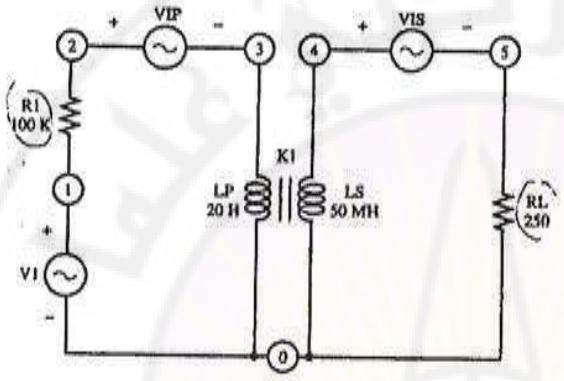
4- إنّ نسبة تحويل الملفّات تتعلّق أيضاً بنسبة تحريض الابتدائي والثانوي (L_P,L_S) ، أيّ :

$$\frac{N_P}{N_S} = \sqrt{\frac{L_P}{L_S}} \quad \text{or} \quad L_P = (\frac{N_P}{N_S})^2 L_S \quad \ldots\ldots\ldots\ldots\ldots\ldots (4\text{-}62)$$

ومنه بالنسبة لمسألتنا فإنّ تحريض ملفّات الابتدائي يساوي :

$$L_P = (20)^2 (50mH) = 20H$$

يبيّن الشكل (4-26) رسم الدارة (4-25) بصيغة (spice) مع البرنامج الخاصّ بها . نلاحظ أنّه لا يمكن عزل الثانوي عن الابتدائي بسبب أنّ خوارزمية spice تتطلّب وجود عقدة صفرية واحدة لكي يكون هنالك ممرّ (dc) إلى الأرض من كلّ عقدة .



(a)

الشكل (26-4)

التعليمة K1 LP LS 1 تجعل المحوّل مثالياً ، حيث يحدّد عامل الترابط Coupling Coefficient للمحوّلة بـــ K = 1 . بسبب متطلّبات برنامج spice في المحولات ذات القلب الحديدي فرضنا وجود التردّد (50 kHz) لتصبح إعاقة الابتدائي : $2\pi \times 50k \times 20H = 6.28M\Omega$ وهي أكبر بكثير من مقاومة المنبع ($100k\Omega$) ، ولتصبح إعاقة الثانوي : $2\pi \times 20mH \times 50k = 1.57k\Omega$ وهي أكبر بكثير من مقاومة الحمل ($250k\Omega$) . أيضاً تمّ ومنع منابع جهد وهمية Dummy Voltage Sources (VIP,VIS) وذلك من أجل التمكّن من قياس تيّارات الابتدائي والثانوي . بعد تنفيذ

البرنامج المبيّن في الشكل (4-26) نجد النتائج التالية :

$V_P = V(3) = 4v$ $\quad V_S = V(5) = 0.2v$

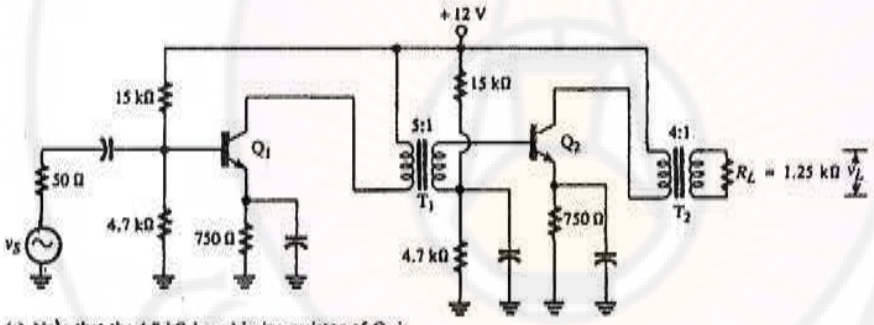
$i_P = I(VIP) = 40\,\mu A$ $\quad i_S = I(VIS) = 0.8mA$

ونلاحظ مثلاً بالنسبة للتيّارات أنّ :

$$\frac{N_P}{N_S} = \frac{i_S}{i_P} = 20$$

وهو ما يتوافق مع المعادلة (4-58) .

مسألة (4-12) غير محلولة :

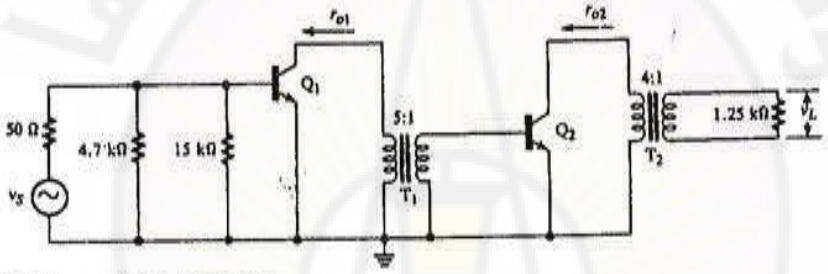


(a) Note that the 4.7-kΩ base biasing resistor of Q_2 is bypassed and that the 1.25-kΩ load is isolated from the rest of the circuit.

الشكل (4-27a)

يبيّن الشكل (4-27a) مكبّر مترابط بمحوّلة ذي مرحلتين ، حيث نلاحظ أنّ الحمل معزول كلّياً عن باقي الدارة بواسطة المحوّلة (T_2) ، حيث لا يتشارك بنقطة

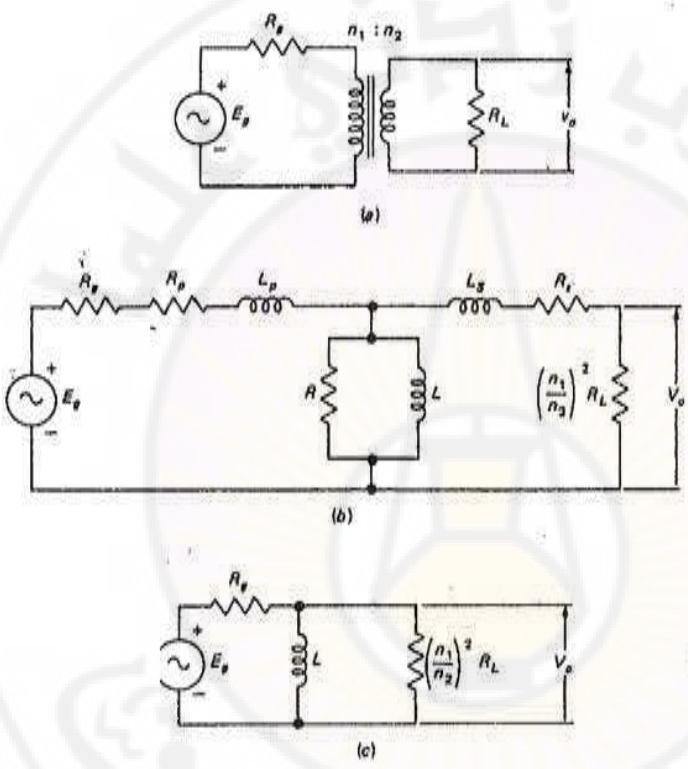
أرض مع (Q_1,Q_2) ، وهو شيء مرغوب في تصميم الدارات . وإذا كان المرغوب بالمحوّلة هو عملية العزل فقط يتمّ اختيار نسبة التحويل (1:1) فقط . يبيّن الشكل (4-27b) أيضاً الدارة المكافئة المتناوبة لهذا المكبّر . بفرض أنّ : $\beta_1 = 105, \beta_2 = 89$ أوجد كسب الجهد الإجمالي عند التردّدات المتوسطة (V_L/V_S) .



(b) The ac equivalent circuit of (a)

الشكل (4-27b)

لندرس الآن الاستجابة الترددية المنخفضة بوجود محوّل الربط . يبيّن الشكل (4-28a) محوّلة تربط بين منبع جهد ذي مقاومة داخلية (R_g) ، وبين مقاومة حمل (R_L) ، حيث يبيّن الشكل (4-28b) نموذج الدارة المكافئة للمحوّلة حيث نسبت كلّ مركبات الدارة إلى جانب ابتدائي المحوّلة .



Transformer equivalent circuit.

الشكل (4-28)

حيث نجد :

R_P – تمثّل الضياعات المادية التماسية في ملفّات الابتدائي .

R_S – تمثّل الضياعات المادية التماسية في ملفّات الثانوي .

L_P – تمثّل التحريض التسريبي في ملفّات الابتدائي .

L_s – تمثّل التحريض التسريبي في ملفّات الثانوي .

R – تمثّل المقاومة الناتجة عن ضياعات القلب الحديدي .

L – تمثّل التحريض المغناطيسي للمحوّلة .

n1/n2 – نسب تحويل لفّات الابتدائي إلى لفّات الثانوي .

يوجد أيضاً بالإضافة للمركبات السابقة مكثّفة تفرّعية تمّ إهمالها في التردّدات المنخفضة حيث تعتبر دارة مفتوحة في هذه الحالة . نلاحظ أنّ مقاومة الحمل المنظورة من قبل ابتدائي المحوّلة تساوي $(\frac{n_1}{n_2})^2 R_L$ كما رأينا من العلاقة (4-59) . يبيّن الشكل (4-28c) دارة مكافئة مبسّطة عند التردّدات المنخفضة وذلك باعتبار مثالية المحوّلة أيّ إهمال الضياعات والتسريب خاصّة في التردّدات المنخفضة .

حسب قاعدة ثفينن المأخوذة في حساب تردّد القطع المنخفض (أو تردّد الزاوية) من الفصل الثالث نجد :

$$2\pi F_L . L = R_{th} = R_g // [R_L (\frac{n_1}{n_2})^2]$$

ومنه :

$$F_L = \frac{R_g // [R_L (\frac{n_1}{n_2})^2]}{2\pi L} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}63)$$

مسألة (4-13) محلولة :

يبيّن الشكل (4-29a) مكبّر متعدّد المراحل مترابط بمحوّلة . للمكبّر المعطيات التالية :

Transistors :

$$\beta = 75 \ , \ hie = 1.5k\Omega \ , \ R_O = \frac{1}{hoe} = 50k\Omega$$

Transformers :

$$T_1 : \frac{n_1}{n_2} = 2 \ , \ L_1 = 850mH$$

$$T_2 : \frac{n_1}{n_2} = 15 \ , \ L_2 = 300mH$$

بفرض أنّ مكثّفات التمرير تعتبر قصر دارة بالنسبة لتردد القطع (F_L) ، احسب تردّد القطع المنخفض (F_L) لهذا المكبّر .

الحـــــــلّ :

يبيّن الشكل (4-29b) الدارة المكافئة المتناوبة بعد قصر مكثّفات التمرير ، كما يبيّن الشكل (4-29c) الدارة المكافئة المتناوبة النهائية ، بعد فرض أنّ المحولات (T_1,T_2) مثالية ، ونسب ما هو موجود في كلّ ثانوي محوّلة إلى طرف الابتدائي لها وتحديد (L_1,L_2) عامل التحريض المغناطيسي للمحولات (T_1,T_2) منسوباً إلى الابتدائي .

من الدارة المكافئة شكل (4-29c) نجد ما يلي :

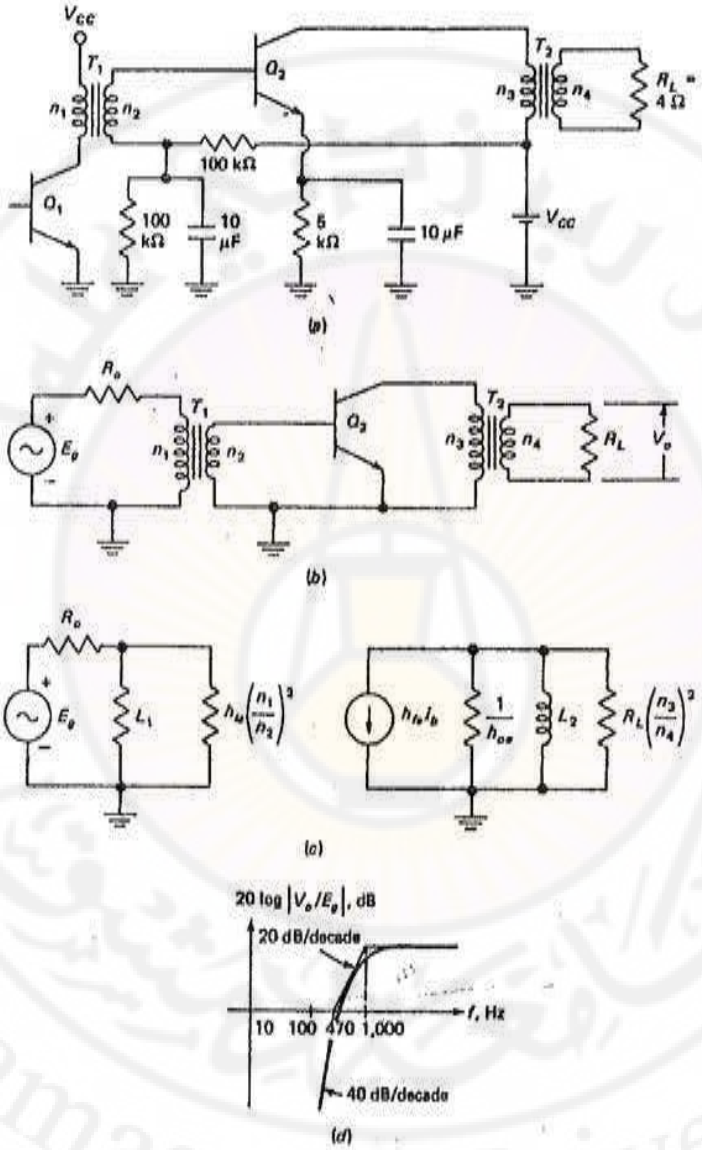
يحسب تردّد الزاوية الناتج عن المحوّلة (T_1) كما يلي :

$$2\pi F_1 L_1 = R_O \,//[hie(\frac{n_1}{n_2})^2]$$

$$2\pi F_1 (0.85) = (50k)\,//[1.5k(4)]$$

ومنه :

$$F_1 = \frac{5350}{5.35} = 1kHz$$


V_{CC}
T_1
Q_2
T_2
n_1
n_2
n_3
n_4
R_L = 4 Ω
100 kΩ
Q_1
100 kΩ
10 μF
5 kΩ
10 μF
V_{CC}
(a)
R_g
E_g
T_1
Q_2
T_2
R_L
V_o
(b)
$h_{ie}\left(\frac{n_1}{n_2}\right)^2$
L_1
$h_{fe}I_b$
$\frac{1}{h_{oe}}$
L_2
$R_L\left(\frac{n_3}{n_4}\right)^2$
(c)
20 log $|V_o/E_g|$, dB
20 dB/decade
10
100
470
1,000
f, Hz
40 dB/decade
(d)

الشكل (4-29)

يحسب تردّد الزاوية الناتج عن المحوّلة (T_2) كما يلي :

$$2\pi F_2 L_2 = R_O // [R_L (\frac{n_1}{n_2})^2]$$
$$2\pi F_2 L_2 = (50k) // [4(225)]$$

ومنه :

$$F_2 = \frac{885}{1.88} = 470Hz$$

ويمكن اعتبار بشكلٍ تقريبي أنّ $F_L = 1$ kHz .

لنفحص الآن مسألة اعتبار مكثّفات التمرير بحالة قصر دارة :

$$X_C = \frac{1}{2\pi \times 10\mu f \times 1kHz} = 15.9\Omega$$

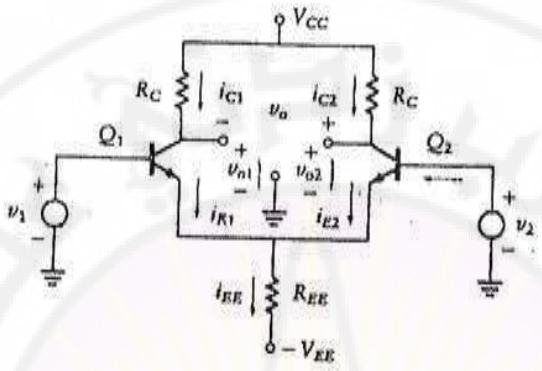
بما أنّ : $15.9\Omega << 5k\Omega$ فإنّه يمكن اعتبار أنّ الترانزيستور (Q_2) بحالة تمرير Bypassed ، نفس الشيء يطبّق على المقاومة ($100k\Omega$) .

4-10) المكبّر التفاضلي :

Differential Amplifier :

يعتبر المكبّر التفاضلي (Diff.Amp) في معظم تطبيقاته كمرحلة دخل في مكبّرات العمليات (Op.Amp) . يبيّن الشكل (4-30) مثل هذا المكبّر .

يتكوّن المكبّر التفاضلي من مكبري (dc) باعث مشترك (CE) مترابطين بالباعث بوجود دخلين (V_1, V_2) وثلاثة مخارج (V_{O1}, V_{O2}, V_O) . يعتبر المخرج الثالث (V_O) الفرق بين المخرجين (V_{O1}, V_{O2}) .



الشكل (4-30)

4-10-1) خواص التحويل المستمرّة :

dc Transfer Characteristics :

لا يعمل المكبّر التفاضلي بشكلٍ خطي ملائم إلاّ مع إشارة دخل صغيرة . لتبسيط التحليل ، سوف نفترض أنّ المقاومة (R_{EE}) كبيرة ، بحيث يمكن إهمال مقاومة القاعدة للترانزيستورات ، كما أنّ مقاومة الخرج للترانزيستورات كبيرة أيضاً بحيث يمكن إهمال تأثيرها . نلاحظ أننا نستخدم التسمية (R_{EE}) بدلاً من (R_E) بسبب أنّ المقاومة المستخدمة هنا هي كبيرة ويمكن اعتبارها المقاومة المكافئة لمنبع تيّار . في الواقع فإنّ القيمة الكبيرة لـ(R_{EE}) يحفظ هبوط الجهد على مقاومة الباعث ثابتاً تقريباً .

لنحاول هنا أن نحسب جهد الخرج (V_O) . نبدأ بكتابة معادلة كيرشوف (KVL) حول حلقة وصلة القاعدة للشكل (4-30) فنجد :

$$V_1 = V_{BE1} - V_{BE2} + V_2 \quad \text{..... (4-64)}$$

نعلم من الفصل الأوّل أنّ جهد القاعدة_باعث يُعطى كما يلي :

$$V_{BE1} = V_T Ln(\frac{i_{C1}}{\beta I_{O1}}) \quad \text{..... (4-65)}$$

$$V_{BE2} = V_T Ln(\frac{i_{C2}}{\beta I_{O2}}) \quad \text{..... (4-66)}$$

حيث : I_{O1}, I_{O2} – تيّارات الإشباع العكسية للترانزيستورين (Q_1, Q_2) . لنفرض أنّ الترانزيستورات (Q_1, Q_2) متماثلة ، بتركيب المعادلات (4-64,65,66) نجد :

$$V_1 - V_T Ln(\frac{i_{C1}}{\beta I_{O1}}) + V_T Ln(\frac{i_{C2}}{\beta I_{O2}}) - V_2 = 0$$

ومنه :

$$\frac{i_{C1}}{i_{C2}} = \exp(\frac{V_1 - V_2}{V_T}) \quad \text{..... (4-67)}$$

بفرض أنّ (I_C) يساوي تقريباً (I_E) ، نجد :

$$i_{EE} = i_{C1} + i_{C2} \quad \text{..... (4-68)}$$

بتركيب المعادلتين (4-67,68) نجد :

$$i_{C1} = \frac{i_{EE}}{1 + \exp[-(V_1 - V_2)/V_T]} \quad \text{..... (4-69)}$$

$$i_{C2} = \frac{i_{EE}}{1 + \exp[(V_1 - V_2)/V_T]} \quad \text{..... (4-70)}$$

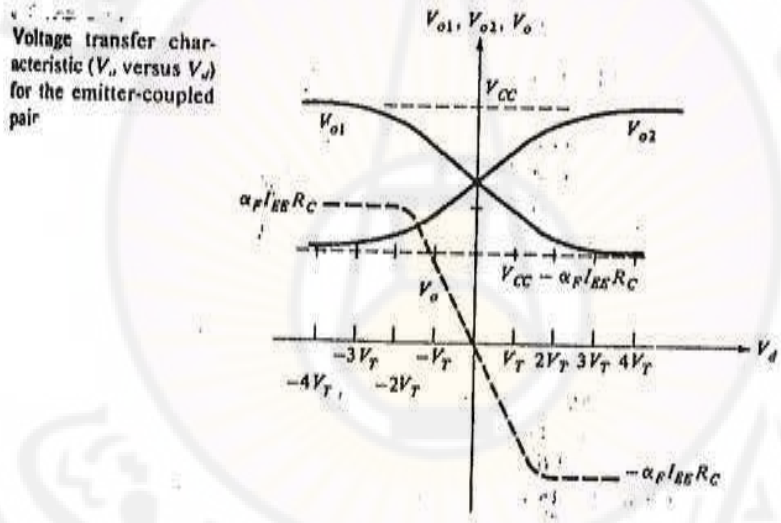
واضح من الدارة شكل (4-30) أنّ جهد الخرج يساوي :

$$V_O = (i_{C1} - i_{C2}) R_C$$

بتعويض قيم (i_{C1}, i_{C2}) في المعادلة نحصل على جهد الخرج المطلوب .

في الواقع يمكن القيام بالملاحظات الهامّة التالية على المعادلات (4-69,70) . لو أصبح (V_1, V_2) أكبر من عدّة مئات من الميلّي فولت ، يصبح تيّار المجمّع في

الترانزيستور (Q_2) صغيراً ويتحوّل بشكلٍ واضح إلى حالة القطع . عندها يساوي تيّار المجمّع في الترانزيستور (Q_1) تقريباً (I_{EE}) ، ويصبح هذا الترانزيستور بحالة إشباع . يصبح تيّارات المجمّع ، وبالتالي جهد الخرج (V_O) ، مستقلّة عن الفرق بين جهدي الدخل . يحدث عادةً التكبير الخطي إذا كان الفرق بين جهدي الدخل فقط أقلّ من حوالي (100 mv) . تضاف عادةً مقاومة باعث صغيرة لأجل زيادة المجال الخطي لجهد الدخل .



Voltage transfer characteristic (V_o versus V_d) for the emitter-coupled pair

الشكل (4-31)

بشكلٍ آخر يمكن أن نحدّد جهود الخرج (V_{O1}, V_{O2}) كما يلي :

$$V_{O1} = V_{CC} - I_{C1} R_C \quad \text{..... (4-71)}$$

$$V_{O2} = V_{CC} - I_{C2} R_C \quad \text{..... (4-72)}$$

حيث يبيّن الشكل (4-31) خصائص التحويل (V_o, V_d) . يمكننا الاستنتاج من هذه الخصائص ما يلي : أوّلاً ، إنّ تطبيق : $V_d > 4V_T = 100mv$ يجعل : $I_{C1} \approx \alpha_F I_{EE}$ و $I_{C2} \approx 0$. يمكن جعل قيم : And $V_{O1} = V_{CC} - \alpha_F I_{EE} R_C$ بشكلٍ آني صغيراً عن طريق الاختيار الملائم للمقاومة (R_C) . لذلك يمكننا أن نقرّب حالة خرج (Q_1) على أنه مفتاح مغلق Closed Switch وخرج (Q_2) على أنه مفتاح مفتوح Open Switch . تتغيّر حالة هذه المفاتيح (أو القواطع) بتطبيق $V_d < -4V_T$. يمكن أيضاً تمييز مستويين واضحين للخرج التفاضلي . أحدهما موجب والآخر سالب ، بالنسبة لتغيّر ما في (V_d) بحدود ($4\ V_T$) .

ملاحظة ثانية : مهمّة جدّاً هي أنّ ضمن المجال $-2V_T \le V_d \le 2V_T$ ، تستجيب كلّ الكميّات($I_{C1}, I_{C2}, V_{O1}, V_{O2}, V_O$) بشكلٍ خطي تقريباً إلى تغيّرات (V_d). بالنسبة لهذا المجال من جهود الدخل ، تسلك الدارة كمنبع محكوم (أيّ كمكبّر) . في الواقع فإنّ كلا الخاصّيتين التبديلية Switching والتكبير Amplifying للمكبّر التفاضلي المذكور تستخدمان بشكلٍ واسع في التطبيقات العملية . تستخدم الخاصية التبديلية في الدارات الرقمية ، بينما تلعب خاصية التكبير دوراً كبيراً في الدارات التمثيلية Analog .

4-10-2) كسب النمط المشترك والنمط التفاضلي :

Common-Mode And Differential-Mode Gains :

يُقصد بالمكبّر التفاضلي أن يستجيب فقط إلى الفرق بين جهدي دخله(V_1, V_2). لكن في مكبّرات العمليات العملية يعتمد الخرج إلى حدّ ما على مجموع هذه الجهود . فمثلاً ، لو أنّ كلا الدخلين متساويين ، يجب على جهد الخرج أن يساوي الصفر ، لكن لا يحدث ذلك من الناحية العملية . عندما تستجيب الدارة إلى فرق الجهود Difference ، عندها نقول أنّ المكبّر في حالة النمط التفاضلي Differential Mode .

لو كان كلا جهدي الدخل متساويين ، نقول أنّ المكبّر في حالة النمط المشترك Common Mode . مثالياً ، نتوقّع من الدارة أن تولّد خرجاً فقط عندما تكون في حالة النمط التفاضلي .

يمكن لأيّ جهدي دخل أن يقسما إلى جزء مشترك وجزء تفاضلي . أيّ يمكننا تحديد جهدي دخل جديدين كما يلي :

$$V_{di} = V_1 - V_2 \quad \text{..... (4-73a)}$$

$$V_{ci} = \frac{V_1 + V_2}{2} \quad \text{..... (4-73b)}$$

يمثّل (V_{di}) جهد دخل النمط التفاضلي ، و (V_{Ci}) جهد دخل النمط المشترك .

بحلّ المعادلات (4-73) بدلالة جهود الدخل الأصلية (V_1, V_2) نجد :

$$V_1 = \frac{V_{di} + 2V_{ci}}{2} \quad \text{..... (4-74a)}$$

$$V_2 = \frac{2V_{ci} - V_{di}}{2} \quad \text{..... (4-74b)}$$

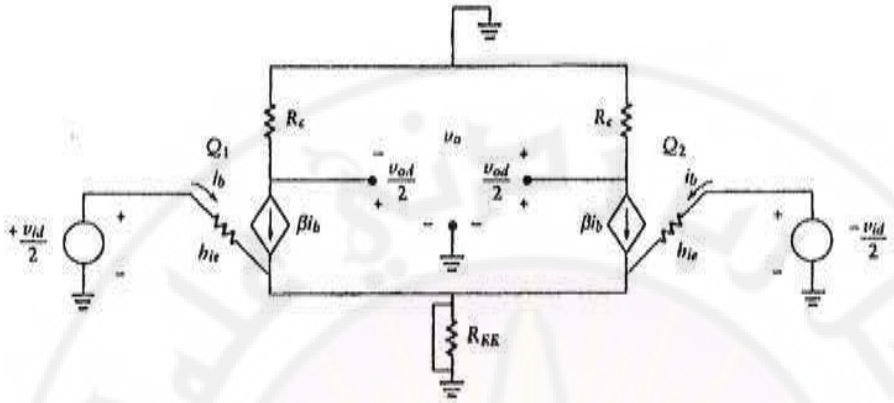
لو جعلنا كلا الجهدين متساويين فسوف نحصل على :

$$V_1 = V_2 = V_{C2}$$

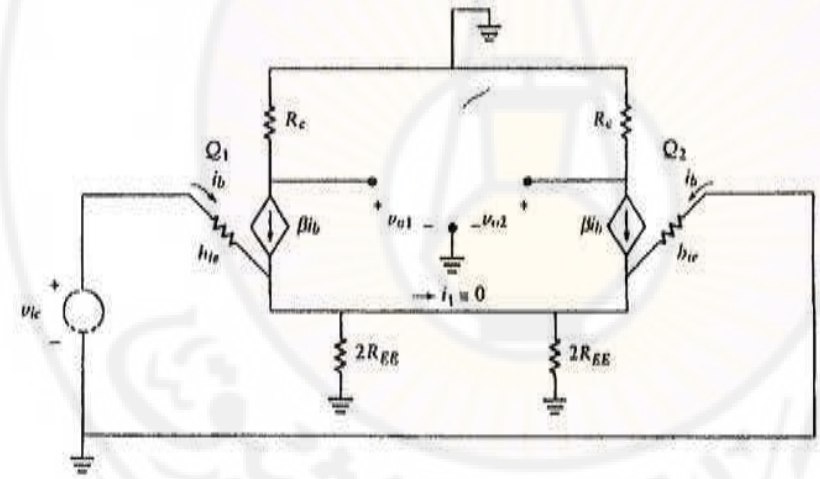
$$V_{di} = 0$$

بما أنّ كلا جهدي الدخل متساويان ، فإنّ جهود وصلة الباعث_قاعدة تكون متساوية (لو كان الترانزيستورين متماثلين) . لذلك يجب أن تكون تيّارات المجمّع أيضاً متساوية .

لندرس الآن الدارة المكافئة المبيّنة بالشكل (4-32a) والتي هي لحالة جهود دخل ذات نمط تفاضلي . نلاحظ عندما يتزايد التيّار المارّ في دارة (Q_1) ، يتناقص التيّار المارّ في (Q_2) بنفس المعدّل والمطال . سبب هذا أنّ دخل (Q_1) يساوي دخل (Q_2) لكن بانزياح طور (180°) . لذلك يكون تغيّر الجهد عبر (R_{EE}) مساوياً للصفر . بما أنّ جهد الإشارة المتناوب (ac) عبر المقاومة (R_{EE}) مساوياً للصفر . عندها يمكن استبدال



(a) Differential-mode equivalent circuit



(b) Common-mode equivalent circuit

الشكل (4-32)

المقاومة بقصر دارة في الدارة المكافئة المتناوبة . نلاحظ أنّه عند تطبيق جهود على قاعدة كلّ ترانزيستور بشكلٍ تكون متساوية في المطال ومنـــزاحة بالطور (180°) ، فهذا يكافئ تطبيق جهد بين قاعدتي الترانزيستورين مساوٍ إلى ضعف المطال المطبق على كلّ قاعدة . نتيجة لذلك ستتساوى الجهود (V_{O1},V_{O2}) بالمطال وتنـــزاح بالطور، ويصبح الكسب التفاضلي مساوياً إلى :

$$A_d = \frac{V_{O1}}{V_{di}} = \frac{-R_C}{2hib} \quad \text{..... (4-75a)}$$

يعتبر كسب النمط التفاضلي هذا وكأنّه لخرج نهاية وحيدة : Single-Ended Output وذلك بسبب أنّه يؤخذ بين أحد المجمعين والأرض . لو تمّ أخذ الخرج بين (V_{O1},V_{O2}) فإنّه يرمز عندها لكسب النمط التفاضلي بأنه خرج نهاية مزدوجة : Double-Ended Output والذي يساوي :

$$A'_d = \frac{V_{O1} - V_{O2}}{V_{di}} = \frac{V_{od}}{V_{di}} = \frac{-R_C}{hib} \quad \text{..... (4-75b)}$$

يمكن تطبيق تحليل مماثل على الدارة المكافئة المبيّنة بالشكل (4-32b) التي هي بحالة النمط المشترك . إذا قسّمنا المقاومة (R_{EE}) إلى مقاومتين على التوازي بحيث تكون قيمة كلّ منهما ضعف القيمة الأصلية ($2R_{EE}$) ، فإنّه يمكننا عندها إيجاد الخرج بتحليل نصف الدارة فقط . بما أنّ الترانزيستورات متماثلة وجهود دخل النمط المشترك متساوية وبنفس الطور ، عندها تكون الجهود عبر المقاومات ($2R_{EE}$) لها نفس القيمة . لذلك ، يكون التيّار بين المقاومتين المتوازيتين يساوي الصفر ، ونحتاج إلى النظر إلى أحد جوانب الدارة فقط . يُعطى كسب الجهد للنمط المشترك في هذه الحالة كما يلي :

$$A_C = \frac{V_{OC}}{V_{ci}} = \frac{-R_C}{2R_{EE}} \quad \text{..... (4-75c)}$$

حيث : $R_{EE} >> hib$.

يمكننا الآن إيجاد جهد الخرج ذي النهاية المزدوجة بدلالة كسب النمط المشترك وكسب النمط التفاضلي كما يلي :

$$V_o = A_d V_{di} + A_C V_{Ci} \quad \text{..... (4-76)}$$

من المرغوب فيه في المكبّر التفاضلي أن يكون كسب النمط التفاضلي أكبر بكثير من كسب النمط المشترك بحيث يتفاعل المكبّر فقط مع الفرق بين جهدي الدخل. تحدّد نسبة الرفض بالنمط المشترك The Common-Mode Rejection Ratio (CMRR) بأنها نسبة كسب النمط التفاضلي إلى كسب النمط المشترك (ويعبّر عنها عادةً بالديسيبل) .

$$CMRR = 20 \log\left(\frac{|-R_C / 2hib|}{|-R_C / 2R_{EE}|}\right) dB$$

$$= 20 \log\left(\frac{R_{EE}}{hib}\right) dB \quad \text{..... (4-77)}$$

لنحدّد الآن مقاومة الدخل للمكبّر في كلا الحالتين النمط المشترك والنمط التفاضلي . بالنسبة للنمط التفاضلي ننظر إلى قاعدة كلا الترانزيستورين في المكبّر . ينتج عن هذا دارة كاملة خلال باعث كلا الترانزيستورين ، وبالتالي فإنّ هذه المقاومة تساوي إلى :

$$R_i \text{ (differential mode)} = 2hie \quad \text{..... (4-78)}$$

بالنسبة لدخل النمط المشترك ، فنحن ننظر إلى المكبّر شكل (4-32b) . لذلك تكون مقاومة الدخل تساوي إلى :

$$R_{i(\text{common mode})} = 2\beta R_{EE} \quad \text{..... (4-79)}$$

تُشير هذه النتائج أنّ مقاومة الدخل ذي النمط المشترك هي أكبر بكثير من تلك التي للنمط التفاضلي .

إنّ تحليل المكبّر التفاضلي المبيّن بالشكل اعتمد على ترانزيستورات (BJT) .

يمكن أيضاً استخدام ترانزيستورات (JFET) لإنشاء مكبّرات تفاضلية ، مع ميزة إنقاص تيّار انحياز الدخل وزيادة مقاومة الدخل . إنّ تحليل المكبّر التفاضلي الذي يستخدم ترانزيستورات (JFET) يتمّ بنفس الأسلوب الذي يتبع في تحليل مكبّر الـ (BJT) .

إنّ تصميم المكبّرات التفاضلية تحتاج إلى ترانزيستورات متوافقة Matched لتأمين العمل الصحيح للدارة . لو كان المكبّر التفاضلي مزروعاً داخل دارة متكاملة IC (وهذا هو الغالب) ، فإنّ هذا الأمر لا يسبّب مشكلة بسبب أنّ الترانزيستورين المصنوعين على الشريحة السيليكونية بنفس الوقت يكونان متوافقين إلى حدّ كبير .

مسألة (14-4) محلولة :

في الشكل السابق (4-30) لدينا المعطيات التالية :

$$R_C = 6k\Omega \ , \ I_{EE} = 2mA \ , \ V_{CC} = +15v \ , \ V_{EE} = 0(\text{Ground})$$

والمطلوب :

1- حساب جهود الخرج المستمرّة (V_{O1}, V_{O2}) .

2- حساب كسب الجهد للخرج ذي النهاية المفردة .

3- حساب كسب الجهد للخرج ذي النهاية المزدوجة .

الحـــــــلّ :

1- إنّ تيّار الباعث في كلّ ترانزيستور هو :

$$I_E = \frac{I_{EE}}{2} = \frac{2mA}{2} = 1mA \approx I_C$$

ومنه :

$$V_{o1} = V_{o2} = V_{CC} - I_C R_C$$
$$= 15 - (1\ \text{mA})(6\ \text{k}\Omega) = 9\ \text{v}$$

2- تساوي مقاومة الباعث لكلّ ترانزيستور إلى :

$$hib \approx \frac{26\,mv}{I_E} = \frac{26\,mv}{1mA} = 26\,\Omega$$

ومنه نجد من المعادلة (4-75a) :

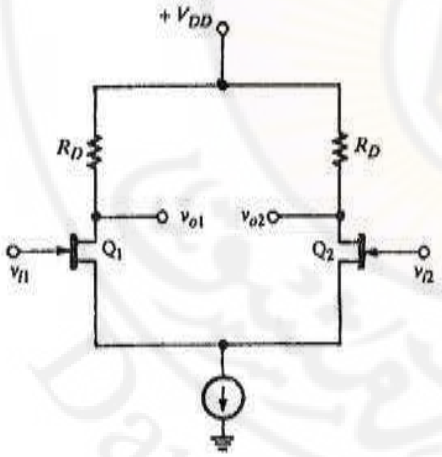
$$A_d = \frac{V_{O1}}{V_{dI}} = \frac{V_{O1}}{V_{I1} - V_{I2}} = \frac{-R_C}{2\,hib} = \frac{-6k\Omega}{52\,\Omega} = -115.4$$

3- نجد من المعادلة (4-75b) :

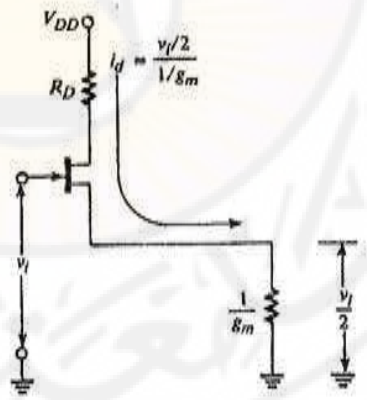
$$A'_d = \frac{V_{O1} - V_{O2}}{V_{dI}} = \frac{V_{O1} - V_{O2}}{V_{I1} - V_{I2}} = \frac{-R_C}{2hib} = \frac{-6k\Omega}{26\Omega} = -230.8$$

4-10-3) المكبّر التفاضلي باستخدام ترانزيستورات FET :

The FET Differential Amplifier :



الشكل (4-33)



الشكل (434)

بسبب سهولة صناعة الترانزيستورات (FET) في الدارة المتكاملة (IC_s) ، فإننا نجد بشكلٍ شائع المكبّرات التفاضلية (FET) في الدارات المتكاملة الخطية خاصّة في المرحلة الأولى منها .

يبيّن الشكل (4-33) مكبّر تفاضلي (JFET) والذي يمكن مقارنته مباشرة مع التشكيلة المماثلة له باستخدام الترانزيستورات (BJT) . يعمل الترانزيستورين (JFET) بتشكيلة منبع مشترك مع اتصال نهايات منابعها . نفرض وجود منبع تيّار ثابت يقدّم تيّار الانحياز اللازم .

بنفس طريقة المكبّر التفاضلي (BJT) نجد ما يلي : جهد المنبع ينتج في تشكيلة المنبع المشترك بسبب عمل التابع المنبعي . بفرض وجود أحد الدخلين مؤرّضاً ، فإنّ مقاومة الخرج ومقاومة الحمل للتابع المنبعي كلاهما يساويان ($\frac{1}{g_m}$) (بفرض الترانزيستورات متوافقة) ، بحيث أنّ كسب التابع المنبعي يساوي إلى (0.5) . لذلك من الشكل (4-34) ، يهبط جهد عبر ($\frac{1}{g_m}$) مساوياً إلى نصف جهد الدخل ، ويساوي التيّار في هذه الحالة إلى :

$$i_d = \frac{V_i / 2}{1/g_m} = \frac{V_i g_m}{2}$$

ومنه جهد الخرج يساوي إلى :

$$V_O = -i_d R_D = \frac{-V_i g_m R_D}{2} \quad \text{..... (4-80)}$$

حيث نجد الآن كسب الجهد مساوياً إلى :

$$\frac{V_O}{V_i} = -\frac{g_m R_D}{2} \quad \text{..... (4-81)}$$

بتطبيق مبدأ التراكم بنفس الطريقة التي طبّقت على المكبّر التفاضلي (BJT) نجد أنّ :

$$A_d = \frac{V_{O1}}{V_{i1} - V_{i2}} = \frac{-g_m R_D}{2} \quad \text{..... (4-82)}$$

وأيضاً :

$$A'_d = \frac{V_{O1} - V_{O2}}{V_{i1} - V_{i2}} = -g_m R_D \quad \text{..... (4-83)}$$

نلاحظ كما رأينا في معادلات الكسب للمكبّر التفاضلي (BJT) ، أنّ المعادلتين (4-82,83) تبيّنان أنّ كسب الجهد التفاضلي ذي النهاية المزدوجة هو نفس الكسب لأحد الترانزيستورات ، بينما كسب الجهد ذي النهاية المفردة هو نصف هذه القيمة .

مسألة (4-15) محلولة :

في الشكل السابق (4-33) لدينا المعطيات التالية :

$I_{DSS} = 12\ mA$, $V_P = -2.5\ v$, $V_{DD} = +15\ v$, $R_D = 3\ k$, $I_{SS} = 6\ mA$

المطلوب :

1- حساب جهود الخرج المستمرّة (dc) (V_{O1}, V_{O2}) .

2- حساب كسب الجهد للخرج ذي النهاية المفردة .

3- حساب كسب الجهد للخرج ذي النهاية المزدوجة .

الحـــــــلّ :

1- يساوي التيّار المستمرّ في كلّ ترانزيستور (JFET) إلى :

$$I_D = \frac{I_{SS}}{2} = \frac{6mA}{2} = 3mA$$

ومنه :

$V_{O1} = V_{O2} = V_{DD} - I_D R_D = 15 - (3\ mA)\ (3\ k\Omega) = 6\ v$

2- تساوي الناقلية التحويلية لكلّ ترانزيستور إلى :

$$g_m = \frac{2I_{DSS}}{|V_P|}\sqrt{\frac{I_D}{I_{DSS}}} = \frac{2(12\,mA)}{2.5v}\sqrt{\frac{3}{12}} = 4.8ms$$

نجد من المعالدة (4-82) ما يلي :

$$A_d = \frac{V_{O1}}{V_{i1} - V_{i2}} = \frac{-g_m R_D}{2} = \frac{(-4.8ms)(3k\Omega)}{2} = -7.2$$

3- نجد من المعادلة (4-83) ما يلي :

$$A'_d = \frac{V_{O1} - V_{O2}}{V_{i1} - V_{i2}} = -g_m R_D = (-4.8ms)(3k\Omega) = -14.4$$

4-10-4) المكبّر التفاضلي باستخدام منبع ذي تيّار ثابت :

Differential Amplifier With Constant-Current Source :

من المرغوب فيه أن تكون (R_{EE}) كبيرة قدر الإمكان لإنقاص خرج النمط المشترك . تبيّن المعادلة (4-77) أنّه لجعل (CMRR) كبيرة ، يجب جعل (R_{EE}) كبيرة . بما أنّه من الصعب صنع مقاومات كبيرة على شرائح السيليكون المتكاملة ، لذلك يجب اللجوء إلى طريقة أخرى . هذه الطريقة هو استبدال المقاومة (R_{EE}) بمولد تيّار ثابت . من المعروف أنّ منبع التيّار الثابت المثالي يملك مقاومة لا نهائية ، بحيث يمكن استبدال المقاومة (R_{EE}) بمثل هذا المنبع . يبيّن الشكل (4-35) مكبّراً تفاضلياً ، استبدلت المقاومة (R_{EE}) فيه بمنبع تيّار ثابت .

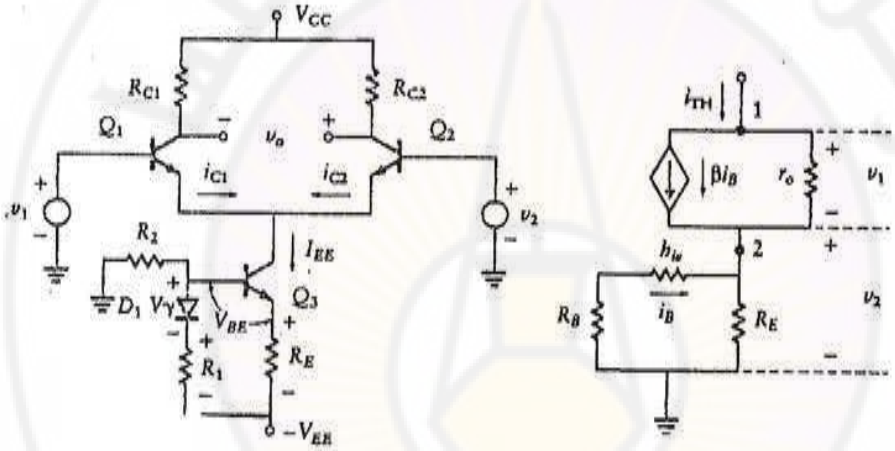
كلّما اقترب المنبع من منبع تيّار ثابت مثالي ، كلّما حصلنا على نسبة رفض بالنمط المشترك أعلى . يعمل الثنائي D_1 (كما رأينا في أسس الهندسة الإلكترونية) على استقرار (V_{BE}) ويدعى بثنائي التعويض ، والذي يجعل عمل الدارة أقلّ اعتماداً على تغيّرات درجة الحرارة .

لتحليل الدارة المبيّنة بالشكل (4-35a) وإيجاد النسبة (CMRR) يجب أن تحدّد المقاومة المكافئة (R_{th}) لدارة منبع التيّار الثابت . نلاحظ من الشكل (4-35b) أنّ المقاومة المكافئة تُعطى بالعلاقة :

$$R_{th} = \frac{V_1 + V_2}{i_{th}}$$

بكتابة علاقة كيرشوف للتيّار (KCL) عند العقدة (1) نجد :

$$i_{th} = \beta\, i_B + \frac{V_1}{r_O}$$



(a) Differential amplifier with constant-current source

(b) Equivalent circuit of current source

الشكل (4-35)

حيث تكون (r_O) المقاومة الداخلية للترانزيستور عند نقطة العمل المحددة والتي تُعطى من العلاقة المعروفة بعلاقة ايرلي :

$$r_O = \frac{V_A}{I_{CQ}}$$

حيث : V_A هو جهد إيرلي Early .

بكتابة علاقة كيرشوف للتيّار (KCL) عند العقدة (2) نجد :

$$\beta\, i_B = \frac{V_1}{r_O} + i_B - \frac{V_2}{R_E} = 0$$

لكن :

$$V_1 = (i_{th} - \beta\, i_B) r_O$$

و :

$$V_2 = -i_B (hie + R_B)$$

بتعويض (V_1, V_2) في معادلة العقدة (2) نجد :

$$-i_{th} = i_B + \frac{hie + R_B}{R_E} i_B = i_B \left(1 + \frac{hie + R_B}{R_E}\right)$$

نجد أيضاً أخيراً أنّ مقاومة ثيفنن تُعطى كما يلي :

$$R_{th} = \frac{V_1 + V_2}{i_{th}} = \frac{\left[-i_B \left(1 + \frac{hie + R_B}{R_E}\right) - \beta\, i_B\right] r_O - i_B (hie + R_B)}{-i_B \left(1 + \frac{hie + R_B}{R_E}\right)}$$

$$= \frac{hie + R_B + r_O [1 + (hie + R_B)/R_E] + \beta r_O}{1 + (hie + R_B)/R_E}$$

إذا أخذنا استقرار الانحياز بالنسبة لـ(β) بعين الاعتبار نجد من أسس الهندسة الإلكترونية أنّ :

$$R_B = 0.1 \beta\, R_E$$

بتعويض قيمة (R_B) في معادلة (R_{th}) والقسمة على (β) نحصل على :

$$R_{th} = \frac{hib + 0.1R_E + r_O[1/\beta + (hib + 0.1R_E)/R_E + 1}{1/\beta + (hib + 0.1R_E)/R_E}$$

بمعرفة أنّ : $\frac{1}{\beta} << 1$ و $\frac{hib + 0.1R_E}{R_E} >> \frac{1}{\beta}$

نجد مقاومة ثيفنن المكافئة بشكلٍ مبسّط كما يلي :

$$R_{th} = R_E + r_O(1 + \frac{R_E}{hib + 0.1R_E})$$

بما أنّ الحدّ الثاني من هذه المعادلة أكبر بكثير من الأوّل ، عندها يمكننا إهمال (R_E) ، ونكتب بشكلٍ تقريبي :

$$R_{th} = r_O(1 + \frac{R_E}{hib + 0.1R_E})$$

يمكن تبسيط هذه العلاقة أكثر بمعرفة أنّ :

$0.1\ R_E >> hib$

نتيجة لذلك نجد أخيراً مقاومة ثيفنن المبسّطة تساوي إلى :

$R_{th} \approx 11 r_O$ .... (4-84)

نلاحظ ، وبفرض أنّ كلّ التقريبات السابقة معقولة ، أنّ R_{th} التي هي بديلاً عن (R_E) مستقلّة عن (β) وذات قيمة عالية بشكلٍ واضح .

4-10-5) المكبّر التفاضلي بدخل وخرج نهاية مفردة :

Differential Amplifier With Single-Ended Input And Output :

يبيّن الشكل (4-36a) مكبّراً تفاضلياً حيث وضع الدخل الثاني له (V_2) على الصفر ، وأخذ الخرج من (V_{O1}) . نلاحظ أنّنا نستخدم الآن في الشكل منبع تيّار ثابت بدلاً من المقاومة (R_{EE}) . تُعرف هذه التشكيلة بمكبّر دخل وحيد وخرج وحيد مع انزياح بالطور .

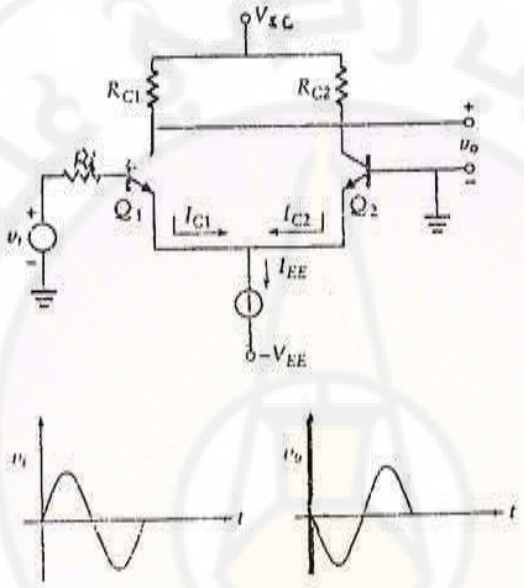
يتمّ تحليل المكبّر بوضع : $V_2 = 0$ في المعادلات السابقة . إذاً فإنّ الدخل

التفاضلي للمكبّر ببساطة هو :

$$V_{di} = V_1 - V_2 = V_1$$

وبالتالي جهد الخرج يساوي :

$$V_O = V_{O1} = A_d V_{di} = \frac{-R_C V_1}{2hib}$$



الشكل (36-4)

تُشير إشارة السالب إلى أنّ المكبّر يقدّم انزياحاً بالطور (180°) بين الخرج والدخل ، وذلك كما هو مبيّن بالشكل (4-36b) الذي يظهر دخل وخرج المكبّر الجيبي . لو أردنا جهد خرج مفرد (أيّ بالنسبة للأرض) ولكن بدون عكس بالطور عندها نأخذ الخرج من الترنزيستور (Q_2) بدلاً من (Q_1) .

مسألة (16-4) محلولة :

1- أوجد كسب الجهد التفاضلي وكسب جهد النمط المشترك والنسبة

(CMRR) للدارة المبيّنة بالشكل السابق (4-30) . افترض أنه لدينا المعطيات التالية :

$$R_i = 0\ ,\ R_C = 5k\Omega\ ,\ V_{EE} = 15v\ ,\ V_{BE} = 0.7v\ ,\ V_T = 26mv\ ,\ R_{EE} = 25k\Omega$$

وذلك بفرض أنّ : $V_2 = 0$ والخرج مأخوذ من V_{O2} .

2- صمّم منبعاً للتيّار يحلّ محلّ R_{EE} وحدّد النسبة (CMRR) الجديدة مع العلم أنه لدينا المعطيات التالية بالنسبة للترانزيستور (Q_3) الذي يشكّل منبعاً للتيّار :

$$r_O = 105k\Omega\ ,\ V_{BE} = 0.7v\ ,\ \beta = 100$$

الحـــــــلّ :

1- يوجد التيّار المارّ في (R_{EE}) عند نقطة العمل . بما أنّ قاعدة (Q_2) موصولة إلى الأرض ، فإنّ جهد الباعث هو : $V_{BE} = 0.7\ v$ ، ومنه :

$$I_{EE} = \frac{V_{EE} - V_{BE}}{R_{EE}} = \frac{15 - 0.7}{25\,k\Omega} = 0.57\,mA$$

تكون قيمة التيّار الساكن لكلّ ترانزيستور مساوية إلى نصف قيمة (I_{EE}) ، أيّ:

$$I_{C1} = I_{C2} = \frac{I_{EE}}{2} = \frac{0.57\,mA}{2} = 0.29\,mA$$

بما أنّ :

$$hib = \frac{V_T}{I_C} = \frac{26\,mv}{0.29\,mA} = 90\,\Omega$$

فإنّ كسب الجهد التفاضلي في كلّ ترانزيستور يساوي :

$$A_d = \frac{-R_C}{2hib} = \frac{-5k\Omega}{2 \times 90\,\Omega} = -28$$

وكسب الجهد ذي النمط المشترك هو :

$$A_C = \frac{-R_C}{2R_{EE}} = \frac{-5k\Omega}{2 \times 25\,k\Omega} = -0.1$$

تُعطى نسبة الرفض بالنمط المشترك كما يلي :

$$CMRR = 20 \log\left(\left|\frac{A_d}{A_C}\right|\right) = 20 \log\left(\frac{28}{0.1}\right) = 49\,dB$$

2- لنضع نقطة العمل للترانزيستور في منتصف خط الحمل الساكن له ، فنجد

$$V_{CEQ} = \frac{V_{EE} - V_{BE}}{2} = \frac{15 - 0.7}{2} = 7.15\,v$$

بالرجوع إلى منبع التيّار المبيّن بالشكل (4-35a) نجد :

$$R_E = \frac{V_{CEQ}}{I_C} = \frac{V_{CEQ}}{I_{EE}} = \frac{7.15\,v}{0.57\,mA} = 12.5\,k\Omega$$

إذا أخذنا شرط استقرار (β) ، نكتب :

$$R_B = 0.1\beta R_E = 0.1 \times 100 \times 12.5k\Omega = 125\ k\Omega$$

كما أنّ : $0.1R_E >> hib$ أيّ : $1.25k\Omega >> \frac{26}{0.57}$

فبتطبيق العلاقة (4-84) نجد :

$$R_{th} \approx 11 r_O = 11(105\ k\Omega) = 1.16\,M\Omega$$

ومنه تُعطى النسبة (CMRR) كما يلي :

$$CMRR = 20 \log\left(\frac{R_{TH}}{hib}\right) = 20 \log\left(\frac{1.16\,M\Omega}{90}\right) = 82.2\,dB$$

4-10-6) منابع التيّار :

Current Sources :

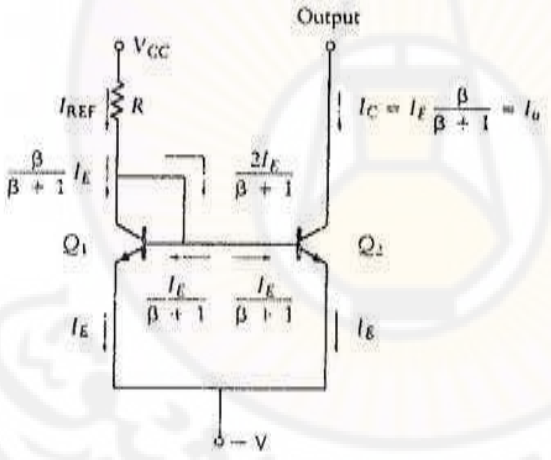
سوف ندرس في هذه الفقرة الطرق المختلفة لتصميم منابع تيّار ثابتة تحلّ محلّ المقاومة(R_{EE}) في المكبّر التفاضلي. تمّ دراسة واحداً من هذه المنابع في الفقرة (4-10-4) حيث استخدم منبع تيّار ذي تيّار انحياز ثابت معوّض حرارياً .

4-10-6-1) منبع تيّار بسيط :

A Simple Current Source :

يبيّن الشكل (4-37) منبع تيّار ثابت شائع الاستخدام في الدارات المتكاملة والمؤلّف من منبع تيّار يستخدم ترانزيستورين بسيطين .

ينجز منبع التيّار باستخدام تيّار مرجعي Reference Current للترانزيستور موصول كثنائي ومن ثمّ استخدام الجهد عبر هذا الترانزيستور لسوق الترانزيستور الثاني حيث تكون : $R_E = 0$. بما أنّ الدارة لديها مقاومة واحدة فقط ، فإنّه من السهولة صناعتها على شريحة الدارة المتكاملة .



الشكل (4-37)

تكمن سيّئة هذه الدارة أنّ التيّار المرجعي يساوي تقريباً منبع التيّار . في هذه الدارة ، يكون الترانزيستور (Q_2) ضمن النمط الخطي ، حيث أنّ جهد المجمّع (الخرج)

هو أعلى من جهد القاعدة . يكون الترانزيستوران (Q_1,Q_2) متماثلين مصنوعين على نفس الشريحة السيليكونية . تكون تيّارات الباعث متساوية لأنّ البواعث والقواعد هي على التوازي . لو أردنا جمع التيارات في (Q_2) ، نحصل على :

$$I_E = I_B + I_C$$

أيّ :

$$I_O = I_C = I_E - I_B = I_E - \frac{I_E}{\beta+1} = \frac{\beta I_E}{\beta+1}$$

بجمع التيارات عند مجمّع (Q_1) ، نحصل على :

$$I_{REF} = (\frac{\beta}{\beta+1} + \frac{2}{\beta+1})I_E = \frac{\beta+2}{\beta+1} I_E \approx I_O$$

يُعطى كسب التيّار لما يسمّى بمرآة التيّار Mirror كما يلي :

$$A_I = \frac{I_O}{I_{in}} = \frac{\beta I_E}{\beta+1} \frac{\beta+1}{(\beta+2)I_E} = \frac{1}{1+\frac{2}{\beta}} \approx 1$$

حيث نلاحظ أنّ كسب التيّار هذا يساوي الواحد تقريباً لو كانت (β) كبيرة بشكلٍ كافٍ ، وبالتالي مرآة التيّار تعيد توليد تيّار الدخل .

إنّ سيئة منبع التيّار هذا تكمن في كون أنّ : R_{th} للدارة محدودة بالمقاومة (r_O) للترانزيستور ، أيّ أنّ :

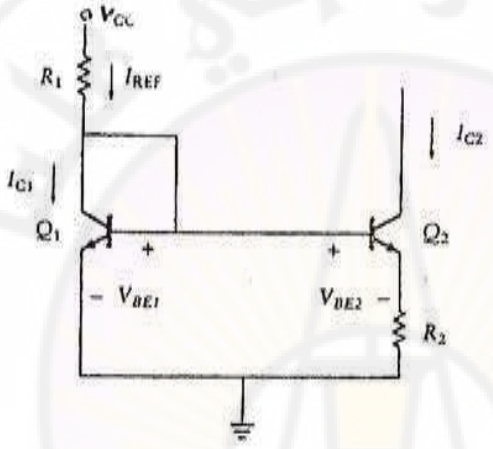
$$R_{TH} = r_O = \frac{V_A}{I_O} \approx \frac{V_A}{I_{REF}} \quad \text{..... (4-85)}$$

4-10-6-2) منبع تيّار ويدلار :

Widlar Current Source :

بسبب من الكسب العالي لمكبّرات العمليات ، يجب على تيّارات الانحياز فيها أن تكون صغيرة . إنّ تيّارات المجمّع النموذجية لهذه المكبّرات هي بحدود ($5\mu A$) .

نتيجة لذلك يتطلّب غالباً مقاومات كبيرة لإبقاء هذه التيارات صغيرة ، والذي يؤدّي إلى إشغال مساحات كبيرة على الشريحة السيليكونية للدارة المتكاملة . لذلك يفضّل تبديل هذه المقاومات الكبيرة بمنابع تيّار مقاوماتها الفعّالة كبيرة .



الشكل (4-38)

يبيّن الشكل (4-38) نموذجاً لهذه المنابع والذي يدعى بمنبع تيّار ويدلار . لا يكون منبع التيّار الثابت هذا محدوداً بجهد ايرلي للترانزيستور . تكون الترانزيستورات (Q_1,Q_2) عادةً متماثلة . بجمع الجهود حول حلقة القاعدة للترانزيستورين نحصل على:

$$V_{BE1} - V_{BE2} - I_{C2}R_2 = 0 \quad \text{..... (4-86)}$$

لكن نعلم من السابق أنّ :

$$V_{BE} = V_T Ln(\frac{I_C}{\beta I_O}) \quad \text{..... (4-87)}$$

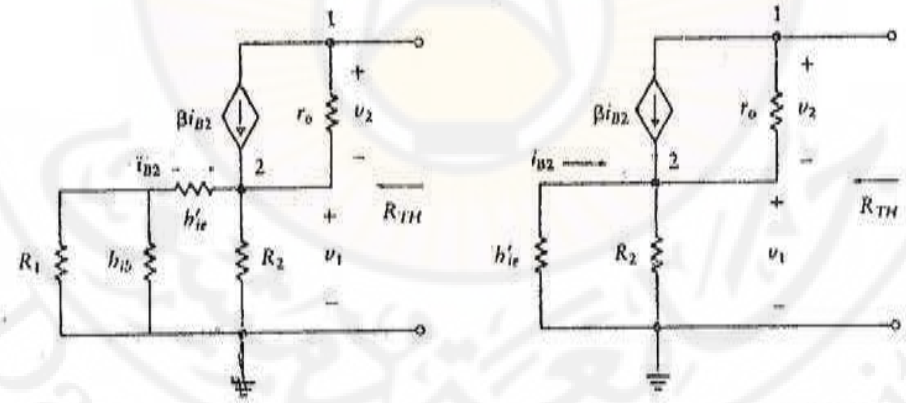
بتعويض العلاقة (4-87) في العلاقة (4-86) ، نحصل على :

$$V_T Ln(\frac{I_{C1}}{\beta I_o}) - V_T Ln(\frac{I_{C2}}{\beta I_o}) - I_{C2} R_2 = 0$$

بفرض أنّ الترانزيستورات متوافقة Matched بحيث أنّ (I_o, β, V_T) لها نفس القيمة لكلا الترانزيستورين نجد وبعد الإصلاح :

$$V_T Ln(\frac{I_{C1}}{I_{C2}}) = I_{C2} R_2 \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}88)$$

يكون عادةً ـ ولأغراض التصميم ـ التيّار (I_{C1}) معروفاً بسبب أنّه يستخدم كمرجع ، ويكون التيّار (I_{C2}) هو المطلوب كتيار خرج للمنبع . يسمح لنا هذا بحلّ المعادلة (4-88) لوضع المقاومة (R_2) حسب الطلب .



(a) Actual equivalent circuit

b. Approximate equivalent circuit

الشكل (4-39)

يمكن لدارة ويدلار أن تقدّم مقاومة عالية ، حيث يبيّن الشكل (4-39) الدارة المكافئة لها عند الإشارة الصغيرة . بما أنّ هذه الدارة لا تملك منابع مستقلّة ، فهي تكافئ مقاومة ثيفنن وحيدة . لنوجد هذه المقاومة ونبدأ بجمع التيارات عند العقدة (1) :

$$i_{TH} = \beta\, i_{B2} + \frac{V_2}{r_O} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4\text{-}89)$$

عند العقدة(2) نجد :

$$\beta\, i_{B2} + \frac{V_2}{r_O} - \frac{V_1}{R_2} + i_{B2} = 0 \quad \ldots\ldots\ldots\ldots\ldots\ldots (4\text{-}90)$$

من المعادلة (4-89) نجد :

$$V_2 = (i_{TH} - \beta i_{B2}) r_O \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4\text{-}91)$$

لنحدّد (hie') لـــ(Q_2) و (hib) لـــ(Q_1) ، ونكتب :

$$V_1 = -i_{B2} hie' \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (4\text{-}92)$$

بتعويض المعادلتين (4-91,92) في المعادلة (4-90) نجد :

$$-i_{TH} = i_{B2}(1 + \frac{hie'}{R_2}) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots (4\text{-}93)$$

ومنه مقاومة ثيفنن المكافئة تساوي إلى :

$$R_{TH} = \frac{V_1 + V_2}{i_{TH}} = \frac{r_O(1 + \beta + hie'/R_2) + hie'}{1 + hie'/R_2}$$

لتبسيط هذه النتيجة ، سنفترض أنّ : $hie' = \frac{\beta V_T}{I_{C2}}$ أي :

$$\frac{hie'}{R_2} >> 1 \quad , \quad r_O >> hie'$$

ومنه نجد بالتعويض والإصلاح :

$$R_{TH} = r_O(1 + \frac{\beta}{hie'/R_2})$$

$$= r_O\left(1+\frac{\beta R_2 I_{C2}}{\beta V_T}\right)$$

$$= r_O\left(1+\frac{I_{C2}R_2}{V_T}\right) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}94)$$

تبيّن المعادلة (4-94) اعتماد (R_{th}) على المقدار ($I_{C2}R_2$) والذي هو عبارة عن هبوط الجهد عبر المقاومة (R_2) . كلّما كان هبوط الجهد هذا أكبر ، كلّما كانت مقاومة خرج منبع التيّار أعلى . بشكلٍ عام ، تتزايد مقاومة الخرج لمنبع تيّار بسيط بإضافة مقاومات [R_2 في الأشكال (4-38,39)] في بواعث ترانزيستورات منبع التيّار . يبيّن المثال التالي كيف يمكن تصميم منبع تيّار يقدّم تيّار ثابت صغير باستخدام مقاومات يمكن صناعتها بسهولة على شريحة الدارة المتكاملة .

مسألة (4-17) محلولة :

صمّم منبع تيّار ويدلار لتقديم تيّار ثابت مقداره ($3\mu A$) وحدّد المقاومة (R_{TH}) بفرض لدينا المعطيات التالية :

$$V_{CC} = 12\,v \;,\; R_1 = 50\,k\Omega \;,\; V_A = 50\,v \;,\; V_{BE} = 0.7\,v$$

الحـــــــلّ :

باستخدام الدارة شكل (4-38) وتطبيق قانون كيرشوف (KVL) على الترانزيستور (Q_1) نحصل على :

$$I_{C1} \approx I_{REF} = \frac{12-0.7}{50\,k} = 0.226\,mA$$

من المعادلة (4-88) نجد :

$$V_T\,Ln\left(\frac{I_{C1}}{I_{C2}}\right) = I_{C2}R_2$$

$$I_{C2} = I_{REF} = 3\,\mu A$$

$$R_2 = \frac{26\,mv\ Ln(\frac{226}{3})}{3\times10^{-6}} = 37.5k\Omega$$

ومنه نجد مقاومة خرج منبع التيّار (R_{TH}) من المعادلة (4-94) :

$$R_{TH} = \frac{V_A}{I_{C2}}(1+\frac{I_{C2}R_2}{V_T})$$

$$= \frac{50v}{3\mu A}(1+\frac{3\mu A\times37.5k\Omega}{26mv}) = 88.8M\Omega$$

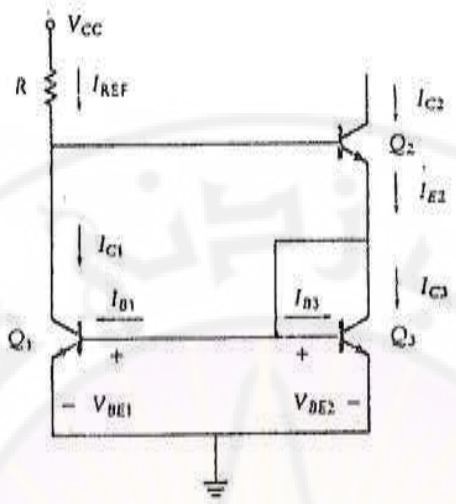
حصلنا على مقاومة منبع تيّار عالية مع مقاومة ($R_2 = 50k\Omega$) معقولة يمكن صناعتها على الشريحة السيليكونية .

4-10-6-3) منبع تيّار ويلسون :

Wilson Current Source :

أحد الخصائص المهمة لمنابع التيّار هو الحاجة للحصول على مقاومة ثيفنن مكافئة عالية وأعلى بكثير ممّا يمكن الحصول عليه من منبع تيّار بسيط ذي ترانزيستورين . يستخدم منبع تيّار ويلسون ثلاثة ترانزيستورات ويقدّم هذه الإمكانية الجيدة ، ويكاد يكون خرجه مستقلاً عن خواص الترانزيستورات الداخلية . يبيّن الشكل (4-40) منبع تيّار ويلسون يستخدم تغذية خلفية سالبة مؤمّنة بواسطة (Q_3) لرفع ممتنعة الخرج .

نلاحظ أنّ الفرق بين تيّار المرجع و(I_{C1}) هو تيّار القاعدة لـ(Q_2) . يضرب تيّار القاعدة هذا بـ($\beta+1$) ويصبح تيّار المجمّع لـ(Q_3) . بما أنّ قاعدة (Q_1) موصولة مع قاعدة (Q_3) ، فإنّ مطال التيّار في (Q_1) يكون مستقلاً تقريباً عن جهد المجمّع لـ(Q_2) . لذلك ، يبقى تيّار المجمّع لـ(Q_2) تقريباً ثابتاً ، مقدما ممانعة خرج عالية .



الشكل (40-4)

لنبيّن الآن أنّ (I_{C2}) يساوي تقريباً التيّار (I_{REF}) . بتطبيق قانون كيرشوف (KCL) على باعث (Q_2) نجد :

$$I_{E2} = I_{C3} + I_{B3} + I_{B1} \quad \text{..... (4-95)}$$

باستخدام العلاقة بين تيّار المجمّع والقاعدة للترانزيستور نجد :

$$I_{B1} = \frac{I_{C1}}{\beta} \qquad \text{و} \qquad I_{B3} = \frac{I_{C3}}{\beta}$$

أيّ أنّ :

$$I_{E2} = I_{C3}(1 + \frac{1}{\beta}) + \frac{I_{C1}}{\beta} \quad \text{..... (4-96)}$$

بما أنّ كلّ الترانزيستورات مصمّمة لتكون متماثلة نكتب :

$$V_{BE1} = V_{BE2} = V_{BE3}$$

$$\beta_1 = \beta_2 = \beta_3$$

نلاحظ ـ وبسبب تماثل الترانزيستورات ـ أنّ التيّار في ممرّ التغذية الخلفية ينقسم بشكلٍ متساوٍ بين قاعدتي (Q_1,Q_2) ، مؤدّياً بذلك إلى النتيجة التالية :

$$I_{C1} = I_{C2}$$

وتصبح المعادلة (4-96) نتيجة لذلك :

$$I_{E2} = I_{C3}(1+\frac{2}{\beta})$$

يُعطى تيّار المجمّع للترانزيستور (Q_2) كما يلي :

$$I_{C2} = \frac{\beta}{\beta+1} I_{E2} = \frac{(1+\frac{2}{\beta})\beta}{\beta+1} I_{C3}$$

بحلّ المعادلة بالنسبة لـ(I_{C3}) نجد :

$$I_{C3} = \frac{I_{C2}}{(1+2/\beta)\beta/(1+\beta)} = \frac{\beta+1}{\beta+2} I_{C2} \quad \ldots\ldots\ldots\ldots\ldots \quad (4\text{-}97)$$

بجمع التيّارات عند قاعدة (Q_2) نجد :

$$I_{C1} = I_{REF} - \frac{I_{C2}}{\beta}$$

أو بشكلٍ آخر :

$$I_{C2} = \beta(I_{REF} - I_{C1}) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}98)$$

بما أنّ : $I_{C1} = I_{C3}$ ، نعوّض (I_{C3}) من المعادلة (4-97) في (I_{C1}) للمعادلة (4-98) للحصول على :

$$I_{C2} = \beta I_{REF} - \frac{\beta+1}{\beta+2}\beta I_{C2}$$

بحلّ المعادلة بالنسبة لـ(I_{C2}) نجد :

$$I_{C2} = \frac{\beta^2+2\beta}{\beta^2+2\beta+2} I_{REF}$$

$$= (1 - \frac{2}{\beta^2 + 2\beta + 2}) I_{REF} \quad \text{..... (4-99)}$$

تبيّن هذه المعادلة تأثير (β) القليل على (I_{C2}) ، وبالنسبة لقيم معقولة لـــ(β) يمكننا أن نكتب :

$$\frac{2}{\beta^2 + 2\beta + 2} << 1$$

أيّ : $I_{C2} \cong I_{REF}$

يمكننا بنفس الطرق السابقة تحليل الدارة المكافئة لمنبع تيّار ويلسون وإيجاد مقاومة ثيفنن المكافئة (مقاومة خرج المنبع) ، والذي نكتب نتيجتها مباشرة كما يلي :

$$R_{TH} = \frac{\beta r_O}{2} = \frac{\beta V_A}{2I_{C2}} \quad \text{..... (4-100)}$$

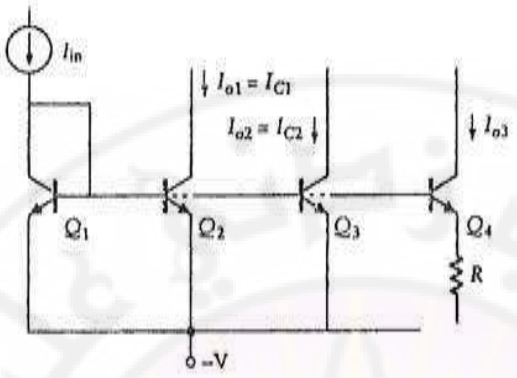
نلاحظ أنّ مقاومة منبع ويلسون المكافئة هي أكبر بكثير من تلك المحسوبة للمنابع الأخرى .

4-10-6-4) مرايا التيّار :

Current Mirrors :

يبيّن الشكل (4-41) دارة تُعرف باسم مرآة التيّار . يستخدم هذا النوع من الدارات في تصميم مكبّر العمليات لتوليد تيّار ونقله من موقع إلى موقع آخر أو أكثر .

في الواقع ، تتراكم الأخطاء في تيّار القاعدة عند استخدام مخارج متعدّدة ويميل كسب التيّار للانزياح عن الواحد . لننظر إلى الترانزيستور (Q_4) ، حيث أنّه يملك مقاومة باعث . في هذه الحالة ، لدينا منبع تيّار ويلسون يستخدم نفس تيّار المرجع . يمكننا تغيير التيّار المنعكس Mirrored Current إلى أيّ قيمة نحتاجها في الدارة بتغيير قيمة مقاومة الباعث كما رأينا ذلك في الفقرة (4-10-6-2) . لهذه الطريقة ميزة كبيرة هو أننا باستخدام تيّار مرجع وحيد نستطيع أن نعكسه (نعيد توليده) بقيم مختلفة خلال نقاط مختلفة من الشريحة السيليكونية حسب الحاجة .



الشكل (4-41)

4-10-6-5) استخدام منابع التيّار كأحمال فعّالة :

Current Sources As Active Loads :

في المكبّرات التفاضلية التقليدية المبيّن مثال منها في الفقرة (4-10) ، تحتوي أحمال المجمّع على مقاومات . يُعطى كسب المكبّر التفاضلي كما يلي :

$$A_V = \frac{V_o}{V_i} = \frac{-R_C}{hib} = \frac{-R_C I_{CQ}}{V_T}$$

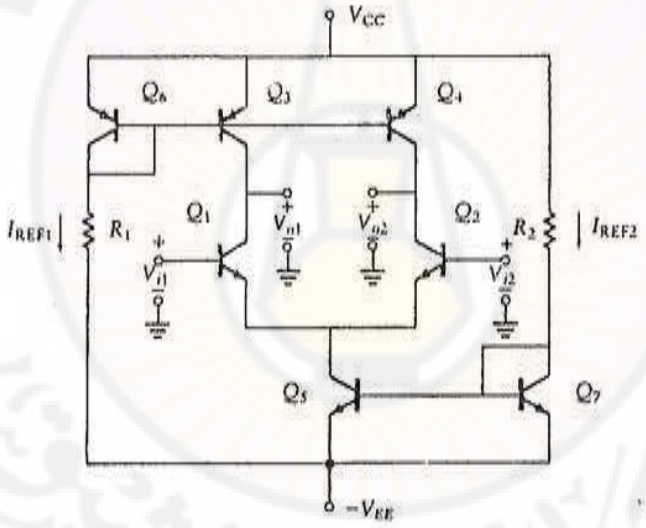
للحصول على كسب جهد كبير ، يجب أن يكون الجداء (R_C,I_{CQ}) كبيراً . يتطلّب هذا قيم كبيرة للمقاومات أو لجهد وحدة التغذية . بما أنّ قيمة وحدة التغذية تكون عادةً ثابتة ، هذا يعني الحاجة إلى مقاومات كبيرة . رأينا في الفقرات السابقة عدّة طرق للحصول على منابع تيّار ثابتة مثالية . يمكن لمنابع التيّار هذه أن تحلّ محلّ المقاومات الكبيرة على الشريحة السيليكونية .

يبيّن الشكل (4-42) مثالاً على استخدام دارات التيّار الثابت الذي يبيّن مكبّراً

تفاضلياً يستخدم أحمالاً فعّالة ، منبعي تيّار بترانزيستورين ، ومرآة تيّار .

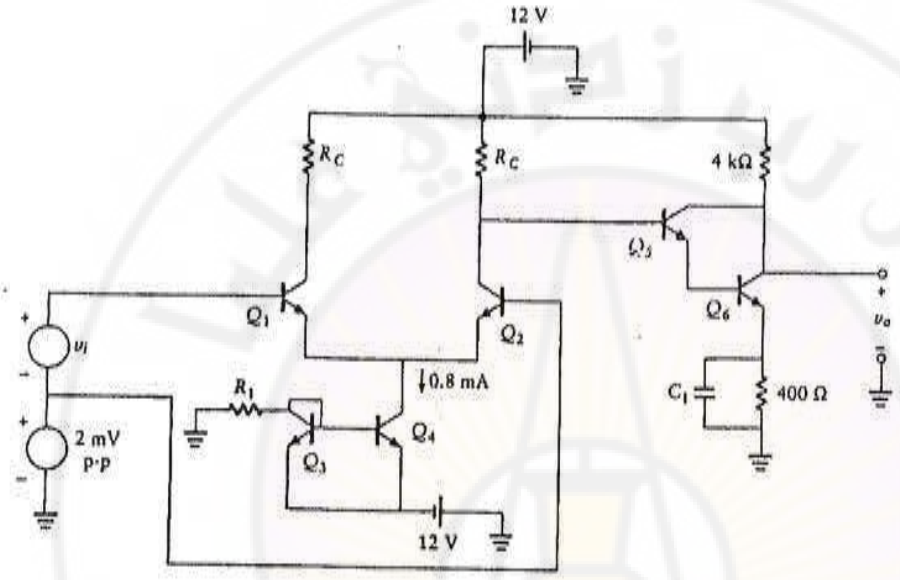
يوجد مثل هذا النوع من الدارات في كثير من الدارات المتكاملة الخطية ، حيث يتمّ تجنّب استخدام المقاومات الكبيرة في عملية التصنيع Fabrication Process .

يشكّل الترانزيستورين (Q_1,Q_2) ترانزيستورات المكبّر التفاضلي ، (Q_3,Q_4) الأحمال الفعّالة للمكبّر ، (Q_3,Q_4,Q_6) منبع تيّار بمرايا تيّار ، وتشكّل (Q_5,Q_7) منبع تيّار ترانزيستوري لتغذية المكبّر التفاضلي .



الشكل (42-4)

مسألة (4-18) محلولة :



الشكل (4-43)

صمّم دارة للوصول إلى الشروط المخصّصة للشكل (4-43) حيث المرغوب فيه هو الحصول على تأرجح جهد خرج أعظمي . للترانزيستورات ($Q_1 \rightarrow Q_5$) معامل : ($\beta = 100$) ، بينما للترانزيستور (Q_6) تكون ($\beta = 200$). بفرض أنّ $V_{BE} = 0.6$ v لكلّ الترانزيستورات ، وأنّ $V_T = 26$ mv و $V_A = 80$ v ، وبفرض أنّ كلّ الترانزيستورات متماثلة حدّد :

1) CMRR و R_C, R_1, R_2 .

2) جهد الخرج ذي النمط المشترك .

3) جهد الخرج ذي النمط التفاضلي .

4) جهد الدخل ذي النمط التفاضلي للحصول على خرج أعظمي .

الحـــــــــلّ :

سنعالج هذه الدارة على ثلاثة خطوات :

1- مكبّر دارلينغتون Darlington :

بالنسبة لتأرجح أعظمي نجد :

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{dc}} = \frac{12v}{4k + 4.4k} = 1.43mA$$

$$hib = \frac{26mv}{1.43mA} = 18.2\Omega$$

$$R_{in}(\text{Darlington}) = R_L(\text{Differential}) = 2hib_2\beta_1\beta_2$$
$$= 2(18.2\Omega)(100)(200) = 728k\Omega$$

$$V_O(\text{Darl}) = 0.9(1.43mA)(4\text{k}) = 5.15v \max(\text{Zero- to - peak})$$

$$A_V(\text{Darl}) = \frac{-R_C}{2hib} = \frac{-4k\Omega}{2(18.2\Omega)} = -110$$

2- المكبّر التفاضلي Differential :

$$I_{C1} = I_{C2} = \frac{I_{EE}}{2} = \frac{0.8mA}{2} = 0.4mA$$

$$V_C = 12 - (0.4mA)(R_C) = V_B(Q_5) = 1.2v + (1.43mA)(400\Omega) = 1.772v$$

ومنه :

$$R_C = \frac{12 - 1.772v}{0.4mA} = 25.6k\Omega$$

$$hib(\text{diff}) = \frac{26mv}{0.4mA} = 65\Omega$$

$$A_{Vd} = \frac{R'_L(\text{diff})}{2hib(\text{diff})} = \frac{R_C \,//\, R_{in}(\text{Darlington})}{2hib(\text{diff})}$$

$$= \frac{(25.6k)//(728k)}{2(65\Omega)} = 190.2$$

3- منبع التيّار Current Source :

$$R_1 = \frac{12v - 0.6v}{0.8\text{mA}} = 14.25k\Omega$$

$$R_{TH} = r_O = \frac{V_A}{\text{I}_{EE}} = \frac{80v}{0.8mA} = 100k\Omega$$

الآن ، بالنسبة للنظام الكلّي نجد :

$$A_{VC}(\text{diff}) = \frac{R'_L}{2\text{R}_{EE}} = \frac{R_C // R_{in}(\text{diff})}{2R_{EE}}$$

$$= \frac{(25.6k)//728k}{2(100\text{k})} = 0.123$$

$$A_{Vd}(\text{system}) = A_{Vd}(\text{diff})(\text{A}_\text{v}(\text{Darlington}))$$

$$= (190.2)(-110) = -20.9\times10^3$$

$$A_{VC}(\text{system}) = A_{VC}(\text{diff})(\text{A}_\text{v}(\text{Darlington}))$$

$$= (0.123)(-110) = 13.6$$

$$CMRR(\text{system}) = 20\ \log(\frac{20.9\times10^3}{13.6}) = 63.7dB$$

$$V_{OC}(\text{system}) = (2mv)(13.6) = 28.2mv\,(\text{p-p})$$

$$V_{id}(\text{system}) = \frac{5.15v}{20.9\times10^3} = 0.246mv\ \max$$

$$= 0.492mv\,(\text{p-p})$$

4-11) مزيحات المستوى :

Level Shifters :

نضيف هذه الفقرة إلى هذا الفصل بسبب ضرورتها ، حيث تعتبر دارة أساسية في التركيب الداخلي لمكبّر العمليات الذي سيأتي تطبيقاته في الفصل الأخير من هذا

الكتاب .

يمكن للمكبّرات أن تنتج غالباً جهود (dc) مستمرّة في خرجها ، حتى ولو كان الدخل يملك قيمة متوسطة صفرية ، وذلك بسبب من تأثيرات الانحياز على هذه المكبّرات . يمكن لهذه الجهود المستمرّة أن تسبّب انزياحاً Offset غير مرغوباً في النظام.

تُعتبر مزيحات المستوى مكبّرات تضيف أو تطرح جهداً معروفاً من الدخل لتعويض To Compensate جهود الانزياح المستمرّة . بما أنّ مكبّر العمليات عبارة عن مكبّر مستمرّ (dc) متعدّد المراحل ذي ترابط مباشر بكسب عالٍ ، فإنّ الجهود المستمرّة الناتجة يمكن أن تكون منابع غير مرغوبة . أيّ انزياح بسيط في المرحلة الأولى يمكن أن تؤدي إلى إشباع المرحلة الأخيرة . لهذا السبب ، يكون لدى مكبّرات العمليات في بنيتها الداخلية مزيحات مستوى .

يبيّن الشكل (4-44) مزيح مستوى معيّن . نلاحظ أنّ هذا المزيح يعمل كمكبّر ذي كسب واحدي بالنسبة للإشارة (ac) بينما يقدّم خرجاً مستمرّاً (dc) قابلاً للتعديل . لنبدأ بعملية التحليل باستخدام قانون كيرشوف (KVL) في الشكل (4-44a) ووضع $V_i = 0$ فنحصل على :

$$V_{BB} = I_B R_B + V_{BE} + I_C R_E + V_O$$

بما أنّ :

$$I_B = \frac{I_C}{\beta}$$

وبحلّ المعادلة بالنسبة لقيمة جهد الخرج المستمرّ (V_O) نجد :

$$V_O = V_{BB} - \frac{R_B I_C}{\beta} - I_C R_E - V_{BE} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (4\text{-}101)$$

تبيّن هذه المعادلة أنه باختيار قيمة (R_E) يمكن وضع (V_O) على أيّ مستوى (dc) مرغوب (بشرط أن يكون أقلّ من V_{BB}-V_{BE}) . يبيّن الشكل (4-44b) دارة

كاملة مع منبع تيّار فعّال Active . بما أنّ (V_{BB}) هو المستوى المستمرّ (dc) المكتسب من المرحلة السابقة ، فيستخدم هذا المكبّر لإزاحة المستوى إلى قيمة أخفض (Downward) . لو تطلّب الأمر إزاحة إلى قيمة أعلى (Upward) ، عندها تستخدم دارة مماثلة بترانزيستورات (pnp) بدلاً من الترانزيستورات (npn) المستخدم في الشكل السابق .

لنفحص الآن الدارة عند تطبيق إشارات متناوبة (ac) ، حيث يبيّن الشكل (4-44c) الدارة المكافئة المتناوبة (ac) لمزيح المستوى المذكور . نلاحظ أنّ (βI_B) هو تيّار المجمّع في منبع التيّار الفعّال والذي سوف نفترضه ثابتاً . بسبب من أنّ القيمة المتناوبة (ac) للتيّار تساوي الصفر ، يستبدل عندها منبع التيّار بدارة مفتوحة . لنكتب الآن معادلات (ac) متناوبة باستخدام قانون كيرشوف (KVL) :

$$V_i = i_{b1}R_B + i_{b1}hie_1 + i_C R_E + V_O \quad \ldots\ldots\ldots\ldots\ldots \quad (4\text{-}102)$$

ونكتب أيضاً :

$$V_O = i_C r_{O2}$$

أيّ أنّ :

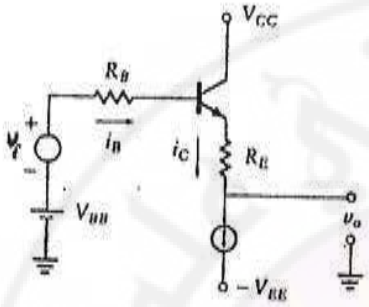
$$i_C = \frac{V_O}{r_{O2}}$$

بالتعويض في المعادلة (4-102) نجد :

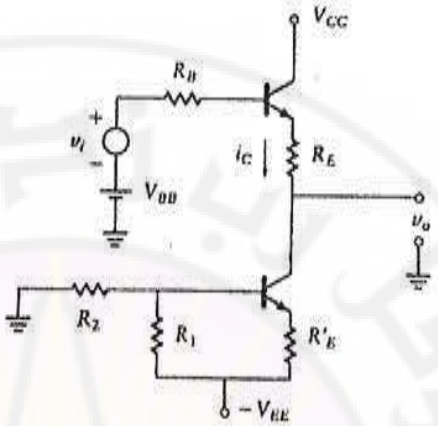
$$V_i = \frac{V_O R_B}{\beta\, r_{O2}} + \frac{V_O hie_1}{\beta\, r_{O2}} + \frac{V_O R_E}{r_{O2}} + V_O$$

ومنه نجد نسبة جهد الخرج المتناوب إلى جهد الدخل المتناوب :

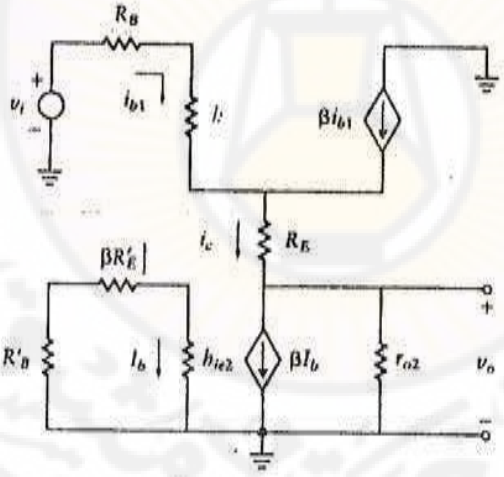
$$\frac{V_O}{V_i} = \frac{1}{1 + (R_{B/\beta} + hie_1/\beta + R_E)/r_{O2}} \quad \ldots\ldots\ldots\ldots\ldots \quad (4\text{-}103)$$



(a) Simple level shifter where $v_{in} = 0$



(b) Actual circuit



(c) Small-signal ac equivalent circuit

الشكل (4-44)

تُظهر المعادلة (4-103) أنّه حتى يصبح (r_{O2}) كبيراً ، تقترب عندها نسبة الخرج إلى الدخل إلى الواحد ويعمل عندها مزيح المستوى كتابع باعثي (EF) بالنسبة للإشارة (ac) . في الواقع فإنّ هذه هي النتيجة المرغوبة عند تصميم مزيحات المستوى ، أيّ أنّ تغيّر مستوى الجهد المستمرّ في الخرج يحدث بدون أيّ تأثير على انتقال الإشارة المتناوبة .

مسألة (4-19) محلولة :

ليكن لدينا مكبّري (CE) مترابطان مباشرة على التسلسل للحصول على كسب جهد معلوب . صمّم مزيح مستوى ليوضع بين المكبرين لتقديم جهد (dc) قليل كافٍ لمنبع مكبّر (CE) الثاني من الوصول إلى حالة الإشباع . قم بذلك عن طريق تزويد انحياز (1 v) إلى المرحلة الثانية . جهد المجمّع (V_C) للمكبّر الأوّل هو (4 v) ومقاومة المجمّع له ($1k\Omega$) . صمّم مزيح المستوى ليكون لديه تيّار ($I_{CQ} = 1$ mA) باستخدام وحدة تغذية مستمرّة (10 v) . استخدم منبع تيّار من النوع المبيّن بالشكل (4-35) بترانزيستورات لها المعاملات :

$$\beta = 100 \ , \ V_{BE} = 0.7v \ , \ V\gamma = 0.7v$$

الحـــــــلّ :

سنستخدم في الحلّ الدارة المبيّنة بالشكل (4-44b) ، أيّ يلزمنا إيجاد قيم كلاً من : R_E, R_1, R_2, R'_E . بما أنّ لدى المكبّر الأوّل جهد ($V_C = 4$ v) ، فإنّ الجهد (V_{BB}) في المعادلة (4-101) هو نفسه (4 v) ، بينما (R_B) هي نفسها (R_C) للمكبّر الأوّل أيّ ($R_B = 1k\Omega$) . نلاحظ أنّ هذا يعني استخدام دارة ثيفنن للمكبّر السابق لمزيح المستوى .

من المعادلة (4-101) نجد :

$$V_O = V_{BB} - \frac{R_B I_C}{\beta} - I_C R_E - V_{BE}$$

$$R_E = \frac{V_{BB} - V_O - \frac{R_B I_C}{\beta} - V_{BE}}{I_C}$$

$$= \frac{4 - 1 - \frac{(1)(1)}{100} - 0.7}{1mA} \cong 2.29k\Omega$$

بوضع نقطة العمل لترانزيستور منبع التيّار في منتصف خط الحمل (dc) ، عندها نجد :

$$V_{CEQ} = \frac{V_{CC} + V_O}{2} = \frac{10+1}{2} = 5.5v$$

$$R'_E = \frac{5.5v}{1mA} = 5.5k\Omega$$

$$R'_B = R_1 // R_2 = 0.1\beta R'_E = 0.1 \times 100 \times 5.5k = 55k\Omega$$

إنّ الجهد عبر R'_E يساوي 5.5 v ومنه :

$$V_{R2} = 10 - 5.5 - 0.7 = 3.8v$$

بفرض أنّ التيّار المارّ في قاعدة الترانزيستور السفلي في الشكل (4-44b) مهمل نجد :

$$R_B = R_1 // R_2 = \frac{5.5v}{I} // \frac{3.8v}{I} = 55k\Omega$$

ومنه :

$$I = 0.041mA$$

ومنه نجد :

$$R_1 = \frac{5.5v}{0.041mA} = 134k\Omega \ , \ R_2 = \frac{3.8v}{0.041mA} = 93k\Omega$$

مسائل غير محلولة :

مسألة (4-20) :

احسب كسب النمط التفاضلي وكسب النمط المشترك للمكبّر المبيّن بالشكل (4-36) وذلك بفرض :

$$R_{C1}=R_{C2}=5k\Omega\ ,\ V_{CC}=15v\ ,\ V_{EE}=15v\ ,\ V_{BE}=0.7v\ ,\ V_T=26mv$$

افترض أنّ : $\frac{V_{EE}}{R_{TH}}$ عبارة عن منبع تيّار ثابت له $R_{TH}=10k\Omega$.

Ans : $A_C=-0.25\ ,\ A_d=-69$

مسألة (4-21) :

بالنسبة لمنبع التيّار الثابت المبيّن بالشكل (4-35) حدّد كلاً من : R_1,R_2,R_E ، وذلك بفرض أنّ :

$$V_{EE}=10v\ ,\ I_{EE}=2mA\ ,\ V_T=26mv\ ,\ \beta=200\ ,\ V_{BE}=0.7v$$

Ans : $R_E=2.33k\ ,\ R_1=93k\Omega\ ,\ R_2=93k\Omega$

مسألة (4-22) :

صمّم منبع تيّار وبدلار للحصول على تيّار ثابت ($50\mu A$) . افترض أنّ جهد البطارية (20 v) ، وتيار المرجع المستخدم هو (4 mA) . حدّد قيمة المقاومة اللازمة و R_{TH} لمنبع التيّار بفرض أنّ :

$$r_O(\text{Transistor})=50k\Omega\ ,\ V_{BE}=0.7v\ ,\ V_T=26mv$$

Ans : $R_1=4.83k\Omega\ ,\ R_2=2.28k\Omega\ ,\ R_{TH}=269k\Omega$

مسألة (4-23) :

صمّم منبع تيّار ويلسون لتقديم تيّار ثابت ($100\mu A$) عند (V_{CC} = 15 v) .

استخدم ترانزيستورات لها : $\beta = 100$, $V_{BE} = 0.7v$, $V_T = 26mv$. حدّد المقاومة (R_{TH}) عندما تكون (r_o) للترانزيستور ($15k\Omega$) .

Ans : $I_{REF} = 100\mu A$, $R_1 = 143k\Omega$, $R_{TH} = 750k\Omega$

مسألة (4-24) :

صمّم مزيح مستوى لتغيير (V_C) من (6 v) إلى (2 v) بحيث يكون هذا الجهد متوافق مع مكبّر (CE) يلي مزيح المستوى . استخدم مكبّر (CE) له : ($R_C = 5k\Omega$) ومنبع تيّار قيمته (4 mA) مع : V_{EE} =15 v , V_{CL} = 15 v . للترانزيستورات المستخدمة المعاملات التالية :

$\beta = 200$, $V_{BE} = 0.7v$

Ans : $R_E = 805\Omega$, $R'_E = 2.13k\Omega$
$R_1 = 110k\Omega$, $R_2 = 69k\Omega$

وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل الخامس
الترانزيستورات كقواطع إلكترونية
The transistors as Electronic switches

5-1) مقدّمة :

تُستخدم الترانزستورات بشكلٍ واسع في الدارات المنطقية الرقمية وتطبيقات التبديل switching وذلك بشكلٍ مماثل لما وصف في أسس الهندسة الإلكترونية بالنسبة لتطبيقات الثنائيات في الدارات الرقمية . لنتذكّر أنّ الموجات Waveforms المستخدمة في تلك التطبيقات كانت تتغيّر بين مستويي جهد ، منخفض "Low" وعالٍ "High" ، مثل : " 0v " و " +5v " . تُعتبر دارة العاكس Inverter هي الدارة الأساسيّة المستخدمة في تطبيقات التبديل هذه .

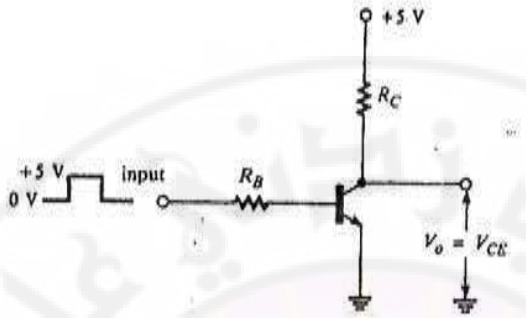
5-2) الترانزيستور BJT :

5-2-1) الترانزيستور BJT كعاكس :

The BJT Inverter

يبـيّن الشكل (5-1) ترانزيستور ثنائي القطبيّة (BJT) من النوع (NPN) يعمل كقاطع عاكس Inverter , Switch .

نلاحظ من الشكل أنّ الترانزيستور موصول بتشكيلة باعث مشترك (CE) لكن بدون تطبيق جهد انحياز على القاعدة ، كما هو المألوف في دارات انحياز (CE) التي درسـت في الفصل الأوّل .بدلاً من ذلك ، وصلت مقاومة (R_B) على التسلسل مع القـاعدة . تمّ تطبـيق موجة مربعة Square (Pulse) على طرف المقاومة (R_B) التي تُسـتخدم كدخل للعاكس . نرى ، في الدارة المبيّنة بالشكل ، أنّ (V_{CC}) أو المستوى العـالي "High" المطبّق على الدخل هو نفسه (+5v) . خرج العاكس هو الجهد بين المجمّع والباعث (V_{CE}) .

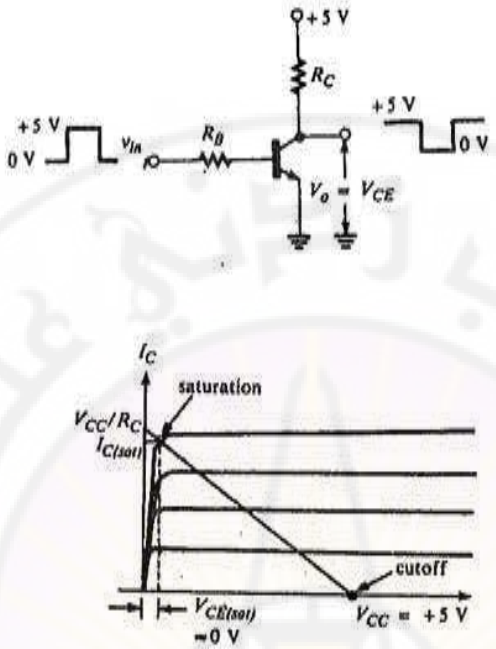


الشكل (1-5)

عـــندما يكـــون الجهد المطبّق على العاكس عالياً (High) أيّ (+5v) ، تصبح وصلة القاعدة_باعث منحازة أمامياً وسوف يتدفّق تيّار إلى القاعدة من خلال المقاومة (R_B) . يـــتمّ اختيار قيم المقاومات (R_B,R_C) أيّ تصميمها ، بحيث تكون كمية تيّار القاعدة المتدفّ كافياً لإشباع الترانزيستور ، أيّ ، كافياً لسوق الترانزيستور إلى منطقة الإشباع في خصائص خرجه .

يبـــيّن الشـــكل (2-5) خط حمل مرسوم على مجموعة خواص الخرج لتشكيلة (CE) ،ومبيّناً النقطة على خط الحمل الذي يحدث الإشباع عندها .نلاحظ أنّ قيمة (V_{CE}) الموافقـــة لهذه النقطة ، تدعى بجهد الإشباع ($V_{CE(sat)}$) ، وهي ذات قيمة صغيرة وقريبة من الصفر (نموذجياً حوالي 0.1v في ترانزيستورات السيليكون) . يُدعى التـــيّار عـــند نقطـــة الإشباع المذكورة بتيّار الإشباع $I_{C(sat)}$ وهي تكون ذات قيمة مســـاوية إلى حـــدّ كـــبير لنقطة تقاطع خط الحمل مع محور (I_C) ، والمحدّدة بالقيمة V_{CC}/R_C . عندما يصبح الترانزيستور بحالة إشباع ، يُقال له عندها أنه بحالة (On) .

معـــنى الشـــرح السابق أو حالة الإشباع من ناحية التحليل هو أنّ تطبيق جهد عالٍ "High" على دخل العاكس (+5v) يولّد في خرجه جهد منخفض "Low" (≈ 0v) .



الشكل (2-5)

عندما يطبّق جهد (0v) على دخل الترانزيستور أيّ مستوى منخفض"Low" ، معـــنى ذلـــك أنّ وصلة القاعدة_باعث لم تعد منحازة أمامياً ، وبالتالي لن يمرّ تيّار في القـــاعدة أيّ لن يتدفّق أيّ تيّار في المجمّع . نتيجةً لذلك ، لن يتواجد أيّ هبوط جهد عـــبر المقاومة (R_C) أيّ أنّ (V_{CE}) يجب أن يكون له نفس قيمة (V_{CC} = +5v) . إنّ هذا ناتج عن المعادلة المعروفة من أسس الهندسة الإلكترونية :

$$V_{CE} = V_{CC} - I_C R_C = V_{CC} - (0)R_C = V_{CC} = +5V$$

في هذه الحالة ، يكون الترانزيستور في منطقة القطع Cut Off في منحنى خواص خرجه ، وذلك كما هو مبيّن بالشكل (2-5) ، ويقال له عندها أنّه بحالة (Off) . إنّ تطبيق جهد منخفض على دخل العاكس نتج عن جهد عالٍ ، وبالتالي من

الواضح تماماً بعد كل الشرح السابق لماذا تسمّى الدارة السابقة بالعاكس Inverter .

عند تصميم تحليل العواكس الترانزيستورية (BJT) ، فإنّه يفترض عادةً أنّ :

$$I_C(sat) = \frac{V_{CC}}{R_C}$$

$$V_{CE}(sat) = 0v$$

هذه الافتراضات هي قريبة جداً من الواقع وتقودنا إلى نتائج مقبولة إلى حدّ كبير في معظم التطبيقات العملية . ضمن هذه الشروط أو الافتراضات ، بإمكاننا بسهولة اشتقاق علاقات الجهد والتيّار في دارة العاكس (BJT) . بما أنّ الترانزيستور يكون بحالة قطع عندما يكون دخله منخفض Low ، فبغضّ النظر عن قيم المقاومات R_B,R_C ، فإنّ المعادلات التي سوف ندرسها هي تلك التي تطبّق عندما يكون الدخل عالياً High .في الواقع ، تُعتبر هذه المعادلات هي نفسها التي اشتقّت في تشكيلة الباعث (CE) سابقاً ، ولكن في الحالة الخاصّة الآن وهي عندما : $I_C = I_C(sat)$. المعادلات المطلوبة في حالة الإشباع هي :

$$I_C = I_C(sat) = \frac{V_{CC}}{R_C} \quad \text{.....(5-1)}$$

$$I_B = \frac{I_C(sat)}{\beta} = \frac{V_{CC}}{\beta R_C} \quad \text{.....(5-2)}$$

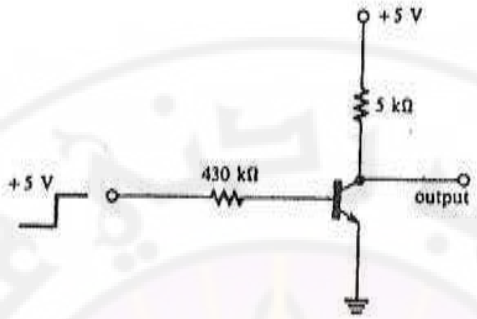
$$I_B = \frac{V_{HI} - V_{BE}}{R_B} \quad \text{.....(5-3)}$$

حيث : V_{HI} هو المستوى العالي لجهد الدخل ، والذي يكون عادةً نفس وحدة التغذية (V_{CC}).

مسألة (5-1) محلولة :

تحقّق أنّ الدارة المبيّنة بالشكل (5-3) تسلك كعاكس عندما يبدّل جهد الدخل قيمته من (0) الى (+5v) . افترض أنّ الترانزيستور هو سيليكوني له : $\beta = 100$.

الحـــــــل :



الشكل (5-3)

من الضروري فقط التأكّد من أنّ الترانزيستور هو بحالة إشباع عند تطبيق جهد دخل : $(V_{in} = +5v)$. من المعادلة (5-3) نجد :

$$I_B = \frac{V_{IH} - V_{BE}}{R_B} = \frac{(5-0.7)v}{430k\Omega} = 10\mu A$$

إذاً :

$$I_C = \beta I_B = 100(10\mu A) = 1mA$$
$$V_{CE} = V_{CC} - I_C R_C = 5 - (1mA)(5k\Omega) = 5 - 5 = 0v = V_{CEsat}$$

أيّ أنّ الترانزيستور بحالة إشباع وجهد الخرج تغيّر إلى (0v) عندما يتغيّر جهد الدخل إلى (+5v) ، ونلاحظ أنّ الترانزيستور عمل كعاكس .

5-2-2) تصميم العاكس (BJT) :

(BJT) Inverter Design :

لتصـــميم عـــاكس ترانزيســـتوري يجـــب وضع حدود تحدّد قيم المقاومات (R_B, R_C) . نموذجـــياً ، واحدة من هذه القيم تكون معروفة (أو يتمّ اختيارها بشكلٍ

اعتباطي Arbitrarily) ، وتشتقّ قيمة المقاومة الأخرى من الأولى .باستخدام المعادلتين (5-2,3) ، نحصل على العلاقات التالية بين (R_B,R_C) :

$$R_B = \frac{V_{HI} - V_{BE}}{I_B} = \frac{(V_{HI} - V_{BE})\beta R_C}{V_{CC}} \quad \text{.....(5-4)}$$

$$R_C = \frac{V_{CC} R_B}{\beta(V_{HI} - V_{BE})} \quad \text{.....(5-5)}$$

يمكن أن تُستخدم المعادلة (5-4) لإيجاد (R_B) عندما تكون (R_C) معروفة ، والمعادلة (5-5) لإيجاد (R_C) عندما تكون (R_B) معروفة . على كلّ حال ، بما أنّ هذه المعادلات صالحة فقط لقيمة محدّدة لـ (β)، فهي ليست عملية بشكلٍ كامل . نحن نعلم سابقاً حقيقة أنّ (β) لترانزيستور معيّن يمكن أن تكون مختلفة على مجال عريض في الصناعة . لذلك لو أنّ القيمة الفعلية لـ (β) هي أصغر من التي استخدمت في معادلات التصميم ، فسوف لن يتشبّع الترانزيستور . لهذا السبب ، يجب على قيمة (β)المستخدمة في معادلات التصميم أن تكون القيمة الأصغر التي يمكن أن تحدث في تطبيق معيّن بكلمات أخرى ، تكون المعادلات (5-4,5) عملية أكثر عندما يعبّر عنها بشكل متراجحات Inequalities ، وذلك كما يلي :

$$R_B \le \frac{(V_{HI} - V_{BE})\beta R_C}{V_{CC}} \quad \text{.....(5-6)}$$

$$R_C \ge \frac{V_{CC} R_B}{\beta(V_{HI} - V_{BE})} \quad \text{.....(5-7)}$$

يجب على هذه المتراجحات أن تكون محقّقة بالنسبة لكلّ مجال قيم (β) التي يمكن أن يملكها الترانزيستور المستخدم في دارة العاكس . إنّ هذا ممكن حقيقة لو استخدمت القيمة الدنيا لـ (β) .

يجب أن نلاحظ أيضاً أنّه عندما يكون للترانزيستور قيمة لـ (β) أعلى من تلك التي صمّمت عليها دارة العاكس ، فإنّ الدخل العالي High سوف يؤدّي

بالعـــاكس إلى إشباع عميق . تخلق عملية الإشباع الزائد Overdriving للترانزيستور بعـــض المشـــاكل الجديـــدة ، مـــنها حقيقة أنّ سرعة التبديل Switching Speed للترانزيستور تصبح أبطأ أيّ عند التبديل من حالة الـــ(On) إلى حالة الـــ(Off) ، ولو أنّ الخـــرج لا يـــزال يعمل بشكلٍ سليم أيّ يصبح بحالة (On) عند الخرج المنخفض "Low" .

مسألة (5-2) محلولة :

لديـــنا عـــاكس لـــه $R_C = 1.5K\Omega$ مصـــمّم لكي يعمل بشكلٍ صحيح مع ترانزيستورات سيليكونية لها (β) تتراوح بين(80-200). ما هي قيمة المقاومة (R_B) التي يجب أن تُستخدم في هذا العاكس . افترض أنّ : $V_{CC} = V_{IH} = +5v$.

الحـــــــلّ :

باستخدام المعادلة (5-4) بأخذ : $\beta = \beta_{(min)} = 80$ نجد :

$$R_B = \frac{(V_{IH} - V_{BE})\beta_{(min)} R_C}{V_{CC}}$$

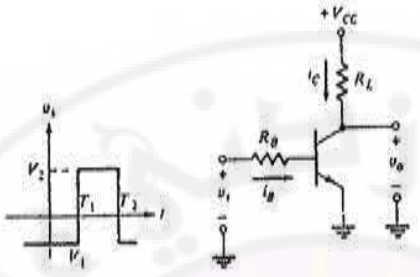
$$= \frac{(5 - 0.7)(80)(1.5K\Omega)}{5} = 103.2K\Omega$$

5-2-3)الترانزيستور (BJT) كقاطع إلكتروني :

The BJT As A switch :

يبـــيّن الشكل (5-4a) قاطع بسيط بتشكيلة (CE) . سوف ندرس هذا القاطع بتوسّع أكـــثر من الفقرة السابقة . تستخدم موجة الجهد الموجودة في دخل القاطع للتحكّم بحالـــة القـــاطع (بـــين المجمّـــع والباعـــث) . نلاحظ أنه لأجل : $t<T_1$ يكون : $V_s = -V_1$ وبالتالي يكون ثنائي الباعث قاعدة منحازاً عكسياً . لو أهملنا مركبة التيّار العكسي Reverse Current ، حيث أنّ ثنائي المجمع_قاعدة هو أيضاً منحازاً عكسياً ،

يكون عندها الترانزيستور (BJT) بحالة قطع Cut Off ولن يتواجد أيّ تيّار في الدارة .

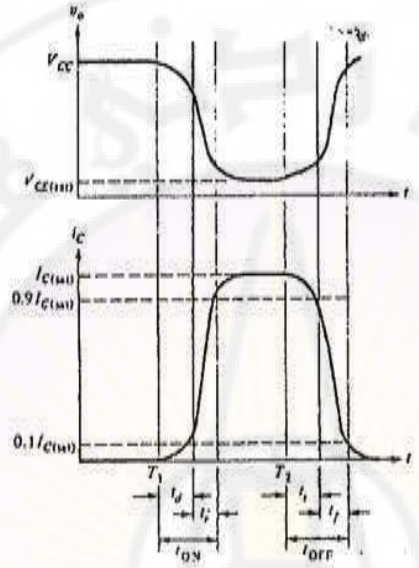


الشكل (5-4a)

نتيجة لذلك يكون : $V_O = V_{CC}$ مع : $i_C = 0$ ، وهذه حالة القاطع مفتوح Open . عملياً ، يكون : $i_c \approx I_{C0}$ و : $V_O = V_{CC} - I_{C0}R_L$.على كلّ حال ، إذا كان التيّار العكسي (I_{C0}) من رتبة النانو أمبير Nanoampere و(R_L) من رتبة الكيلو أوم ، عند ذلك يختلف ، V_O عملياً عن V_{CC} ببضعة مايكو فولط فقط . لذلك ولأسباب عملية ، نقول أنّ : $V_O = V_{CC}$.

يصبح جهد الدخل (V_2) وذلك بالنسبة لزمن $T_1 \langle t \langle T_2$.يتم اختيار (V_2) لتأمين أن يكون الترانزيستور (BJT) عند حافة الإشباع . عند ذلك تكون :

$V_{CE} = V_0 = V_{CE}(sat) \leq 0.3v$ و : $i_C = (V_{CC} - V_{CE}(sat))/R_L$ ، تُحقّق هذه القيم بشكلٍ تقريبي حالة القاطع بحالة الإغلاق Closed . نلاحظ أنّ التيّار المارّ في القاطع المغلق يحدّد من قبل العناصر الخارجية مثل (V_{CC}, R_L) . فمثلاً بالنسبة يكون $V_{CC} \rangle\rangle 0.3v$: $i_C = V_{CC} / R_L$.



الشكل (5-4b)

عـــند الزمن : $t = T_2$ تبدّل موجة الدخل حالتها إلى المستوى ($-V_1$) ويمكن أن تسبّب للترانزيستور (BJT) في نهاية المطاف أن يتحوّل إلى حالة القطع . يبيّن الشكل (5-4) رسمـــاً لعلاقـــة (i_0, v_0) مع الزمن (t) . نلاحظ الحالة العابرة Transient عند عمليـــة التـــبديل والتي سنذكرها لاحقاً . يمكن التمييز بشكلٍ واضح طبيعة خواص التـــبديل مـــن منحني خواص التحويل ، والذي هو عبارة عن علاقة (V_0) مع (V_S) للدارة . سوف نرى هذا لمنحني خواص التحويل من خلال المثال التالي :

مسألة (5-3) محلولة :

تستخدم الدارة المبيّنة بالشكل (5-4a) الترانزيستور 2N2222A ، حيث لديها المعطيات التالية :

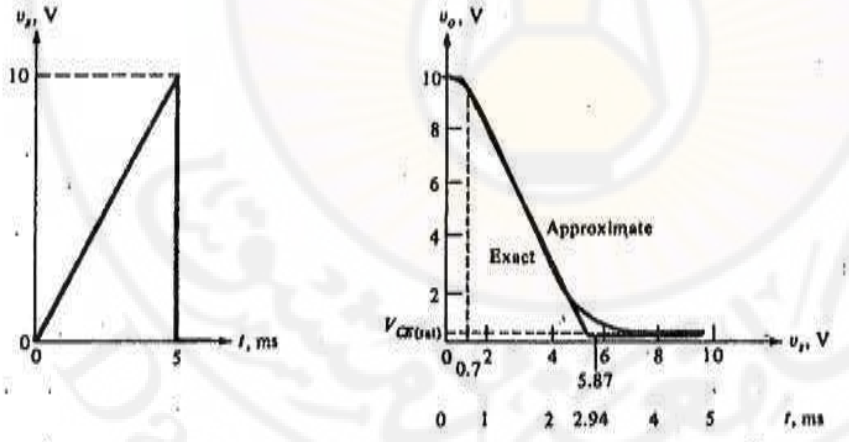
$$V_{CC} = 10v, R_L = 500\Omega, R_B = 47k$$

والمطلوب :

a) رسم منحني خواص التحويل للدارة .

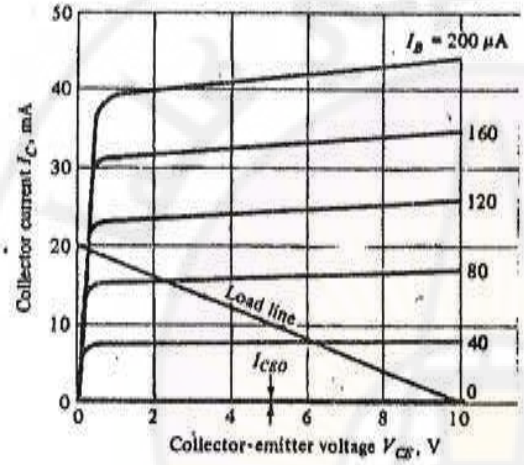
b) رسم موجة الخرج لأجل $t \le 10ms$ بالنسبة لجهد الدخل المبيّن بالشكل (5-5a).

الحـــــــلّ :

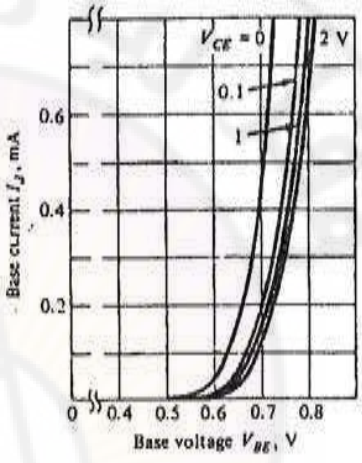


الشكل (5-5)

إذا رسمنا خط الحمل المتراكب على منحني خواص الخرج للترانزيستور نجد أنه مماثل لما هو موجود بالشكل (5-6) ، كما نجد منحنيات الجهد وتيّار للدخل مبيّنة بالشكل (5-7).



الشكل (5-6)



الشكل (5-7)

نلاحظ من الشكل (5-7) أنه لا يوجد تيّار قاعدة في الترانزيستور حتى يتمّ تجاوز جهد البدء Cut-In Voltage (جهد العتبة) .فمثلاً ، بالنسبة في الشكل (5-6) نجد أنه لأجل $I_B = 0$ يكون : $V_0 = V_{CE} = 10v$. نحن قد أشرنا سابقاً أن تزايد الجهد (V_{CE}) يعمل على إزاحة المنحنيات [كما هو مبيّن بالشكل (5-7)] إلى اليمين . لذلك يمكن أن نفترض أنه بالنسبة لـ $V_{CE} = 10v$ يحدث جهد العتبة بالقرب من : $V_{BE} = 0.7v$. إنّ هذه النتيجة متوقّعة ، وهو أنه عند زيادة (V_S) فإنّ هذا سيسبّب

عبوراً في منطقة خواص الـــ(BJT) من منطقة القطع إلى المنطقة الفعّالة.

حالمـــا يصبح الترانزيستور في المنطقة الفعّالة فإن : $V_{BE} = 0.7v$ ، ومن علاقة كيرشوف (KVL) حول حلقة القاعدة بالنسبة للشكل (5-4a) نجد :

$$i_B = \frac{V_S - V_{BE}}{R_B} = \frac{V_S - 0.7v}{4.7k} mA$$

عـــندما يتزايد (I_B) خطياً مع (V_S) ، نرى أنه على طول خط الحمل يتناقص (V_{CE}) بشكلٍ خطي تقريباً حتى يقترب الترانزيستور من منطقة الإشباع .

يحـــدث الإشباع (كما هو مبيّن بالشكل 5-6) عندما تقترب (I_B) من القيمة ($120\mu A$) . لنفرض أنّ هذه القيمة لـــ(I_B) تساوي تقريباً ($110\mu A$) ، وذلك حسب الشكل (5-6) ، بذلك نجد أنّ القيمة الموافقة لـــ(V_S) تساوي :

$$0.110 = \frac{V_S - 0.7}{47}$$

ومنه :

$$V_S = 5.87v$$

أيّ زيـــادة في (V_S) أكـــثر من ذلك ، وبالتالي في (i_B) ، لن يعد له تأثير على الخرج .

نحصـــل على النقاط الموجودة على خواص التحويل ، أولاً بتحديد (i_B) لقيم متعددة لـــ(V_S) . بعدها تُستخدم هذه القيم لإيجاد القيم الموافقة لـــ(V_{CE}) من خط الحمـــل المبيّن في الشكل (5-6) في المنطقة الفعّالة الأمامية . في حالة الإشباع يكون : $V_{CE} < 0.3V$.

تـــتراوح خـــواص التحويل الدقيقة المبيّنة بالشكل (5-5b) بالقرب من القطع والإشباع .نفسّر هذه المسألة بأنّ الـــ(BJT) لا يمكنه أن يتحوّل إلى التوصيل Turn-On بشـــكلٍ فجائي وحدّي بالقرب من نقطة عتبة التوصيل Cut-In لكن وكما نرى من الشكل (5-7) يوجد قرنة (زاوية) Knee في منحني خواص الدخل . بشكلٍ مماثل،

إنّ الزاوية في منحنيات خواص الخرج للشكل (5-6) قرب الإشباع تظهر أنّ المنحنيات بالنسبة للقيم المتعددة لـ(I_B) يكون لها عنق أو محدّبة ولا تنتقل بشكلٍ فجائي .

تفـترض خواص التحويل الخطية التقريبية ذات الخط المستقيم انتقالاً أو عبوراً حدّيـاً من القطع إلى المنطقة الفعّالة ومن مخطط المنطقة الفعّالة إلى الإشباع . نلاحظ وكما هو مبيّن بالشكل (5-5b) ، أنّ هذا المنحني هو تقريب جيّد للخواص الدقيقة ، وهو الذي يستخدم على الغالب .

ب) إنّ للإستجابة لموجة الدخل التي تتغيّر خطياً مع الزمن نفس شكل خواص التحويل . لذلك تُشير المنحنيات المبيّنة بالشكل (5-5b) إلى موجة الخرج التقريبية (ويمكن أن نقول الدقيقة) كتابع للزمن . يوافق تدريج الزمن لميل موجة الدخل والذي هو ($2v/ms$) ، و : $V_0 = V_{CE}(sat)$ عند : $t = 2.94ms$.

يشرح منحني خواص التحويل التقريبي سلوك الدارة المذكورة . تُشير القطع المستقيمة الأفقية إلى حالات الفتح Open (Off) والوصل Closed (On) للقاطع . على طول أيّاً من هذه القطع Segments ، لا يتأثّر الخرج في حالة تغيّر الدخل ، على أساس أنّ الـ(BJT) هو إمّا في حالة القطع أو الإشباع . تبيّن القطعة المستقيمة الواصلة بين القطع الأفقية للخواص مقدار الاعتماد الخطي للخرج على الدخل . هذا السلوك لمنبع محكوم Controlled-Source (غير مستقلّ) ضروري لعملية التكبير ويكون خاضعاً لشروط انحياز الترانزيستور (BJT) في المنطقة الفعّالة الأمامية .

5-2-4) سرعة التبديل للترانزيستور BJT :

BJT switching speed :

إنّ وصفنا للدارة في الشكل (5-4a) كان مركّزاً على حالات الوصل (On) والقطع (Off) للقاطع . سوف نعتبر الآن الحالة العابرة لعملية التبديل والمشار إليها في

أشكال الموجات للشكل (5-4b) .

كما نرى من الشكل (5-4) لا يستجيب التيّار مباشرة إلى إشارة الدخل . بدلاً من ذلك ، هنالك تأخير زمني Delay ، وبالتالي فإنّ الزمن المنقضي خلال فترة التأخير هذه إذا جمعناه مع الزمن اللازم لارتفاع التيّار إلى (10%) من قيمته العظمى (الإشباع)، هو ما يسمّى بزمن التأخير Delay Time (t_d) . أيضاً فإنّ موجة التيّار لها زمن ارتفاع Rise Time (t_r) لا يساوي الصفر حتماً ، والذي هو الزمن اللازم لارتفاع التيّار خلال المنطقة الفعّالة من (10%) إلى (90%) من قيمة تيّار الإشباع ($I_{C(sat)}$) يكون زمن التوصيل الكلّي ton عبارة عن مجموع زمن التأخير وزمن الارتفاع أيّ :

$$t_{ON} = t_d + t_r \quad \text{.....(5-8)}$$

عندما تعود إشارة الدخل إلى حالتها الابتدائية أيّ عند : $t = T_2$ ، فإنّ التيّار لا يمكنه أن يستجيب ثانية وبشكلٍ مباشر لهذا التغيّر في إشارة الدخل . تدعى المسافة الزمنية المنقضية Elapsed بين عبور موجة الدخل والزمن اللازم لكي يهبط التيّار (ic) إلى (90%) من قيمة (I_{CS}) يدعى بزمن التخزين Storage Time (t_s) . يتبع زمن التخزين زمناً آخر هو زمن الهبوط Fall Time (t_f) ، وهو الزمن اللازم للتيّار (I_C) ليهبط من (90%) إلى (10%) من تيّار الإشباع $I_{C(sat)}$. يعرّف على هذا الأساس ، زمن القطع Turn-Off Time (t_{OFF}) على أنه مجموع أزمان التخزين والهبوط ، أيّ :

$$t_{off} = t_s + t_f \quad \text{.....(5-9)}$$

سوف نأخذ بعين الاعتبار الآن الأسباب الفيزيائية لوجود هذه الأزمان . تعتبر الحسابات الدقيقة لهذه الأزمان معقدة ، إلاّ أنه يمكن اللّجوء إلى طرق تقريبية معقولة لحساب المسافات الزمنية المساهمة في المنطقة الفعّالة للـ(BJT) .

يوجد ثلاثة عوامل تُساهم في زمن التأخير Delay Time :

1- عندما تطبّق إشارة على دخل الترانزيستور ، يلزم زمن معيّن غير صفري

Nonzero Time لشـــحن مكـــثّفة وصلة الباعث للترانزيستور بحيث يتمّ وضع الترانزيستور من منطقة القطع إلى المنطقة الفعّالة .

2- حتى عندما يتم رفع الترانزيستور إلى النقطة التي تبدأ عندها الحوامل الأصلية بعبور وصـــلة الباعث إلى القاعدة ، فإنّه يلزم زمناً معيّناً Interval قبل أن تستطيع هذه الحوامل أن تعبر منطقة القاعدة إلى وصلة المجمّع لتصبح كتيّار مجمّع .

3- يلزم أيضاً زمناً معيّناً لكي يرتفع تيّار المجمّع إلى 10% من قيمته العظمى .

تكون أزمان الارتفاع والهبوط ناتجة عن حقيقة أنّه حينما يستخدم تيّار قاعدة خطوي Base-Current Step لإشباع الترانزيستور أو لتحويله من الإشباع إلى القطع، فإنّه يجب على تيّار المجمّع للترانزيستور أن يعبر المنطقة الفعّالة .

في الواقع يزيد أو ينقص تيّار المجمّع على طول منحني أسّي ثابته الزمني (τ_r)، والذي يمكن البرهان أنّه يساوي إلى :

$$\tau_r = \beta_0 (C_\mu R_L + \frac{1}{\omega_T}) \quad \text{.....(5-10)}$$

حيث :

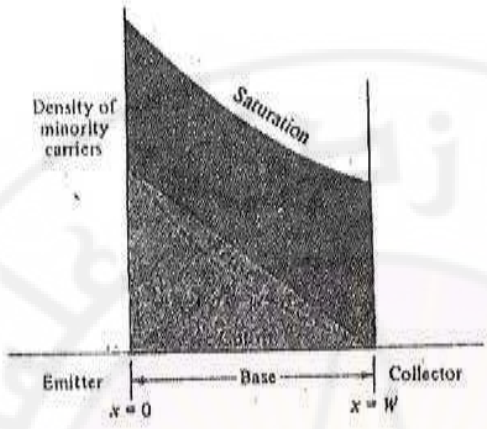
C_μ = مكثفة عبور المجمّع .

ω_T = التردّد الزاوي الذي عنده يصبح كسب التيّار مساوياً للواحد .

إنّ عجز الترانزيستور في أن يستجيب للحافة الهابطة للنبضة المطبّقة على الدخل خـــلال الفترة الزمنية (ts) ينتج من حقيقة أنّ للترانزيستور في منطقة الإشباع حوامل أقلـــية زائدة مختزنة في القاعدة . لذلك لا يمكن للترانزيستور أن يستجيب مباشرة حتى يتمّ إزالة هذه الحوامل الزائدة أو المحقونة . يبيّن الشكل (5-8) كثافة الشحنة المختزنة في القاعدة وذلك ضمن أنماط وشروط عمل متعدّدة .

يماثل تأثير الحوامل الأقليّة الزائدة في القاعدة ما هو معروف لحالة العبور إلى حالة القطع والتي تمّ شرحها في أسس الهندسة الإلكترونية بالنسبة للثنائيات ذات

الوصلة (p-n) .

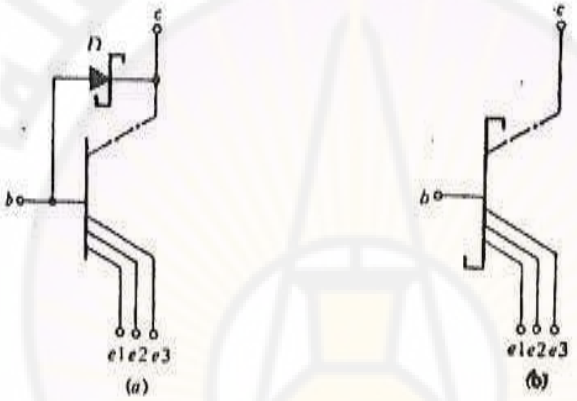


الشكل (5-8)

لنفرض أنّ الترانزيستور هو في منطقة الإشباع له وأنه عند : $t = T_2$ استخدم جهد دخل خطوي Input Step لقطع الترانزيستور Off وذلك كما هو مبيّن بالشكل (5-1). بما أنّ عملية القطع لا يمكنها أن تبدأ حتى تزال كثافة الحوامل الشاذة Abnormal (وهي المنطقة الغامقة) من الشكل (5-8) ، لذلك يجب أن ينقضي زمن تأخير طويل نسبياً (زمن تخزين ts) وذلك قبل أن يستجيب الترانزيستور إلى إشارة القطع المطبّقة على الدخل . في الحالة القصوى لهذا الزمن فإنه يمكن أن يكون أكبر بعدة مرّات من زمن الارتفاع أو زمن الهبوط خلال المنطقة الفعّالة . من الواضح ، طبعاً ، أنه عندما تستخدم القواطع الترانزيستورية في تطبيقات تكون السرعة فيها لها الأولوية ، فإنّه من المفيد إنقاص زمن التخزين هذا . الطريقة المتّبعة عادةً ، لمنع الترانزيستور من التشبّع ، وبالتالي حذف زمن التخزين ، هو استخدام ثنائي شوتكي (المدروس في أسس الهندسة الإلكترونية) كجزء من الترانزيستور (BJT) . تُدعى هذه

الوسائل الإلكترونية المركّبة بترانزيستورات شوتكي Schottky Transistors ، والمستخدمة في الدارات الرقمية لزيادة سرعة التبديل .

يبيّن الشكل (5-9a) ترانزيستور شوتكي ببواعث متعدّدة حيث نلاحظ وجود ثنائي شوتكي (D) موصولاً بين المجمّع والقاعدة والذي يكون مصنوعاً بنفس الوقت الـــذي يصـــنع فيه الترانزيستور على نفس الشريحة السيليكونية ويبيّن الشكل (5-9b) الرمز الكهربائي الحقيقي لترانزيستور شوتكي .



الشكل (5-9)

نلاحظ من الشكل (5-9a) استخدام ثنائي شوتكي كعنصر تحديد Clamp بين القاعدة والمجمّـــع . لو طبّقت إشارة على دخل الترانزيستور لرفعه إلى الإشباع بواسطة زيادة تيّار القاعدة ، يهبط جهد المجمّع ، يوصل D ، ويبقى جهد القاعدة-مجمّع محدوداً على حـــوالي (0.4v) . بمـــا أنّ وصلة المجمّع منحازة أمامياً عند جهد أقلّ من جهد البدء Cutin (0.5v) ، لذلك لا يدخل الترانزيستور في منطقة الإشباع .

لتوضيح فكرة القطع والإشباع للترانزيستور (BJT) ندرس الفقرة التالية .

5-2-5) أنماط القطع والإشباع :

Cutoff And Saturation Modes :

5-2-5-1) نمط القطع :

Cutoff Mode

في حالـــة القطع فإنّ كلا وصلتي الترانزيستور تكونان بحالة انحياز عكسي . في تشـــكيلة (CB) مـــثلاً فإنّنا نعلم أنّ القطع يحدث عندما يكون تيّار الدخل : $I_E = 0$ وبالتالي : $I_C = -I_B = I_{C0}$. لنفحص الآن هذه المسألة بالنسبة لتشكيلة (CE) الأكثر أهمـــية في تطبـــيقات التـــبديل ، وذلك عندما يكون تيّار الدخل $I_B = 0$. من المهمّ الملاحظـــة ، نظرياً ، أنّ كلا الوصلتين ليستا بحالة انحياز عكسي لو أنّ القاعدة كانت دارة مفتوحة . من المعادلة المعروفة من أسس الهندسة الإلكترونية ($I_B = -(I_E + I_C)$) ، نجد أنّه عندما يكون : $I_B = 0$ يكون : $I_E = -I_C$ ، وباستخدام المعادلة المعروفة سابقاً أيضاً : $I_C = \frac{\alpha_F I_B}{1-\alpha_F} + \frac{I_{CO}}{1-\alpha_F}$ ، فإنّ هذا يعطي .

$$I_C = -I_E = \frac{I_{CO}}{1-\alpha_F} = I_{CEO} \quad \text{.....(5-11)}$$

تعني الأدلة Subscripts في رمز التيّار I_{CEO} في المعادلة (5-11) ، أنّ هذا التيّار هو الذي يتدفّق من (C) إلى (E) عندما يكون طرف القاعدة (B) مفتوح Open . عند : $I_C \approx I_{C0}$ تكون (α_F) قريبة جداً من الصفر بسبب الاندماج Recombination الحاصل في المنطقة المحرّمة لوصلة الباعث_قاعدة . لذلك من المعادلة (5-11) ، نجد أنّ : $I_C = -I_E = I_{CEO} = I_{CO}$ ، ولأسباب عملية ، يكون الترانزيستور (BJT) قريباً جدّاً من القطع Cut-Off . في الواقع فإنّ القطع (أيّ $I_E = 0$) في ترانزيستورات السيليكون يتطلّب جهد عكسي (V_{BE}) بحيث يكون عملياً مساوياً للصفر و : $-I_B = I_C = I_{C0}$.

يُشار لتيّار المجمّع في الترانزيستور الفيزيائي (الحقيقي وليس المثالي) ، وذلك

عندما يكون تيّار الباعث صفراً ، يُشار إليه بالرمز (I_{CBO}) . هنالك عاملان Factors يُساهمان بجعل التيّار (I_{CBO}) أكبر من (I_{CO}) :

1 – وجـــود تيّار تسريب Leakage يتدفّق ، ليس خلال الوصلة ، لكن حولها وعبر السطح Surface . هذا التيّار يكون متناسباً مع الجهد المطبّق عبر الوصلة .

2- يـــتجاوز التـــيّار (I_{CBO}) قيمة (I_{CO}) بسبب الحوامل الجديدة التي يمكن أن تتولّد بســـبب اصـــطدام الحوامـــل في منطقة العبور لوصلة المجمّع ، والذي يؤدّي إلى مضاعفة انهيارية لحوامل الشحنات Avalanche Multiplication . لكن قبل أن يحدث الانهيار ، يمكن لمركبة التيّار هذه (الناتجة عن مضاعفة حوامل الشحنات) أن تؤدّي إلى خصائص هامّة يجب أخذها بعين الاعتبار .

عند الدرجة (25°) ، بالنسبة لترانزيستورات السيليكون التي تكون الاستطاعة المبدّدة بالنسبة لها من درجة بضع مئات من الميلّي وات ، يكون I_{CBO} من درجة النانو أمبير . نموذجياً ، تملك الترانزيستورات (IC$_S$ BJT) ذات الحجم الصغير قيماً لـــ (I_{CBO}) من رتبة عشرات ومئات البيكو أمبير . تُعتبر الترانزيستورات السيليكونية ذات الاستطاعة المنخفضة Low-Power سيّئة التركيب "leaky" إذا تجاوز التيّار (I_{CBO}) فيها القيمة (10nA)عند الدرجة ($25C^{\circ}$) .

2-5-2-5) القطع في الترانزيستور العاكس :

Cutoff In The Inverted Transistor :

يوافق الانحياز العكسي لثنائي الباعث_قاعدة والدارة المفتوحة للمجمّع إلى حالة القطع في الترانزيستور العاكس . ضمن هذه الظروف ، يكون تيّار قطع الباعث The Emitter Cutoff Current هو : I_{EBO} . بالنسبة لقيم محدّدة لـــ(V_{CE}) و (V_{BE}) (انحياز عكسي) ، يرمز لتيّار قطع المجمّع بالرمز (I_{CEX}) ولتيّار قطع القاعدة (I_{BL}) . تحدّد القيم العظمى لهذه التيّارات في النشرات الفنيّة للترانزيستورات وتكون عادةً من

نفس رتبة (I_{CBO}) .

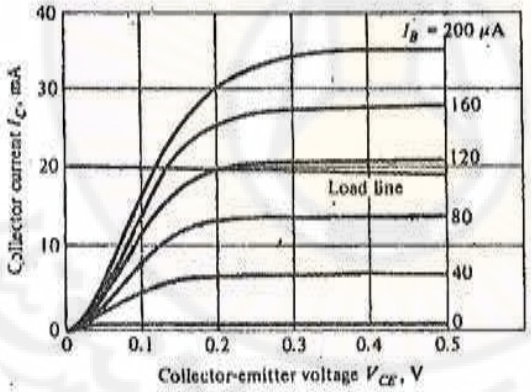
5-2-5-3) منطقة الإشباع لتشكيلة CE :

The CE Saturation Region :

في منطقة الإشباع تكون وصلة المجمّع (وأيضاً وصلة الباعث) بحالة انحياز أمامي وذلك على الأقلّ عند جهد بدء للتوصيل (Cut-In) . بما أنّ الجهد (V_{BE}) (أو V_{BC}) عبر وصلة منحازة أمامياً له قيمة بحدود بضعة أعشار فقط من الفولت ، لذلك يكون :

$V_{BC} - V_{CE} = V_{BE}$ هـــو أيضاً بقيمة بضعة أعشار فقط من الفولت عن الإشباع .

لذلـــك نجـــد في الشـــكل (5-6) أنّ منطقة الإشباع هي قريبة جداً من محور الجهد الصفري، حيث تندمج كلّ المنحنيات وتهبط بسرعة باتجاه نقطة المبدأ Origin .



الشكل (5-10)

نلاحظ من الشكل (5-6) أنّ خط الحمل موجود فوق منحنيات الخواص والذي يوافق إلى مقاومـــة $R_C = 500\Omega$ وجهـــد تغذيـــة (10v) . يجب أن نلاحظ أنه في منطقة

الإشـــباع يكـــون تيّار المجمع مستقلاً تقريباً عن تيّار القاعدة بالنسبة لقيم محدّدة لـــ (V_{CC},R_C) . لذلـــك بإمكانـــنا اعتبار أنّ بداية الإشباع تحدث عند زاوية منحنيات الترانزيستور المبيّنة بالشكل (6-5) .

في الواقع فإنّه لا يمكننا قراءة جهد المجمّع_باعث $V_{CE(sat)}$ بدقّة من المنحنيات المبيّنة بالشكل (6-5) . بدلاً من ذلك يجب الرجوع إلى الشكل (10-5) الذي تمّ رسم المنحنيات فيه ضمن المنطقة من $(0 \rightarrow 0.5v)$. تمّ إظهار نفس خط الحمل الموافق لـــ $(V_{cc} = 10v, R_c = 500\Omega)$. ، والموجود فوق منحنيات الخواص .

نلاحظ في منطقة الإشباع أنّ كلا (I_C,V_{CE}) هما تقريباً مستقلاّن عن (I_B) . يُشير تغيّراً في (I_B) من $(120 \rightarrow 160\mu A)$ إلى تغيّر في $V_{CE(sat)}$ بحدود (50mv) ، وتغيّراً لا يكاد يُذكر في (I_C) . بالمقابل ، وفي الشكل (6-5) نجد أن تغيّراً في (I_B) مقداره ($40\mu A$) بين $(40 \rightarrow 80\mu A)$ يسبّب تغيّراً واضحاً في كلا (I_C,V_{CE}) . هذه هي المنطقة الفعّالة حيث فيها يكون : $I_C = \beta_F I\beta$. عند الإشباع ، لن يعد (I_B) هو الذي يتحكّم بـــ(I_C) بحيث أنّ (α_F) لن تعد تربط بينهما . من الملائم إدخال معامل جديد عند الإشباع هو :

$$\beta_{forced} = \frac{I_C}{I_B}\Big|_{in\ saturation} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (5\text{-}12)$$

نلاحظ أنّ : $\beta_{forced} < \beta_F$ ، حيث أن $\beta_{forced} - \beta_F$ يوافق المنطقة الفعّالة . يظهر الشكلان (5-6,10) بأن يتمّ تحديد (I_C) في منطقة الإشباع بواسطة العناصر الخارجية (V_{CC},R_C) والذي يساوي تقريباً إلى : (V_{CC} / R_L) .

نلاحظ أيضاً من الشكل (10-5) أنّ جهد المجمّع_باعث $V_{CE(sat)}$ يتغيّر إلى حدّ ما مع (I_B) . في الدارات الرقمية التي يستخدم فيها الترانزيستور (BJT) كقاطع Switch ، تكون قيمة $V_{CE(sat)}$ هامّة بشكلٍ خاص . تستخدم عادةً معادلات أيبر مول Ebers- Moll (التي رأيناها سابقاً) لتحديد قيمة $V_{CE(sat)}$ تحليلياً ، والتي يمكن للطالب

أن يقوم بها ، والتي نذكرها هنا بدون برهان كما يلي :

$$V_{CE} = V_{CE(sat)} = V_T Ln \frac{1/\alpha_R + \beta_{forced}/\beta_R}{1 - \beta_{forced}/\beta_F} \quad \text{.....(5-13)}$$

يوضّح الجدول (1-5) تغيّر $V_{EC(sat)}$ مع (β_{forced}) عند درجة حرارة الغرفة وذلك لترانزيستور متكامل (I_C) له : $\beta_F = 100$ و : $\beta_R = 1$.

Variation in $V_{CE(sat)}$ with β_{forced}

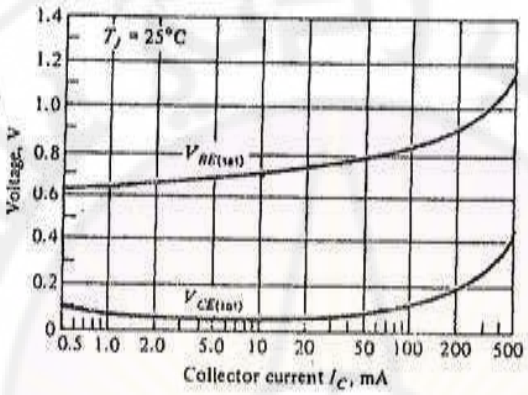
β_{forced}	99.9	99	75	50	25	10	5	1	0.1	0.01
$V_{CE(sat)}$ (mV)	286	231	143	116	86	65	50	28	19	18

جدول (1-5)

من الواضح بالنسبة للجدول (1-5) تناقص $V_{CE(sat)}$ مع تناقص (β_{forced}) مع الاتجاه إلى حمل الترانزيستور (BJT) بشكلٍ عميق إلى الإشباع . إنّ اشتقاق المعادلة (5-13) تمّ إنجازه بإهمال مقاومة حسم Bulk resistance نصف الناقل المشكّل لمنطقة المجمّع ، بحيث أنّه حتى بمقاومة منخفضة (5Ω). مثلاً ، فمرور تيّار بحدود (10mA) سوف يولّد هبوطاً في الجهد (50mv) بحيث يفترض بشكلٍ عام أنّ $V_{CE(sat)}$ يمكن أن يكون بحدود (0.2v) . نلاحظ أيضاً من الجدول أنّه عندما تقترب (β_{forced})من (β_F) يكون $V_{CE(sat)}$ بحدود (0.3 v) . تستخدم ، وبشكلٍ شائع ، القيمة $V_{CE(sat)} = 0.3v$ كحدّ بين المنطقة الفعّالة ومنطقة الإشباع . لذلك يُقال للترانزيستور الذي يعمل عند هذا الحدّ بأنّه على حافة الإشباع .

يظهر معظم صانعي الترانزيستورات المفردة Discrete منحني تغيّر $V_{CE(sat)}$ مع I_C عند قيمة $\beta_{forced} = 10$. يبيّن الشكل (5-11) مثل هذا المنحني لترانزيستور 2N2222A . عند التيّارات العالية نلاحظ تزايداً في $V_{CE(sat)}$ ناتجاً عن تأثيرات مقاومة

جسم الترانزيستور . خلال المجال الوسطي للتيّار ، نجد أنّ قيم $V_{CE(sat)}$ تكون قريبة من تلك المعروفة للترانزيستورات المتكاملة (I_{CS}) . نلاحظ أيضاً في الشكل (11-5) منحني تغيّر جهد الباعث_قاعدة عند الإشباع $V_{BE(sat)}$ ، مع التيّار (I_C) .



الشكل (11-5)

يستخدم أحياناً المقدار : $V_{CE(sat)}/I_C$ وذلك لوصف الترانزيستور (BJT) عند الإشباع ، ويدعى هذا المقدار بمقاومة الإشباع لتشكيلة الباعث المشترك Saturation Resistance والتي يرمز لها بـ(R_{CES}) أو (R_{CS}) أو $R_{CE(sat)}$ وأحياناً (R_{on}) .عادةً عندما يتم الحصول على (R_{CES}) من قيم معيّنة مقاسة فإنّ هذه المقاومة تشتمل على تأثير مقاومة جسم الترانزيستور . تظهر فائدة (R_{CES}) من حقيقة أنه إلى يسار زاوية كل منحني ، وذلك لـ I_B معيّن ، يمكن اعتبار هذا الجزء من المنحني كأنه خط مستقيم Straight Line (وذلك كما يظهر من الشكل (10-5)) . .

يمكن تلخيص القيم النموذجية لجهود عمل الترانزيستور وذلك حسب الجدول

. (5-2)

Typical Junction Voltages at 25°C

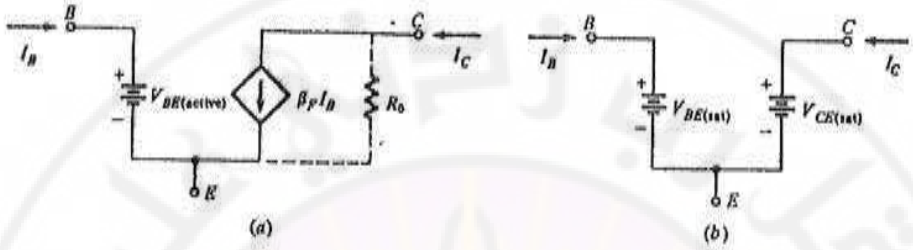
Quantity	V_{CE} at edge of saturation	$V_{CE(sat)}$	V_{BE}			
			Cut-in	Active	Saturation	Cutoff
Value (in V)	0.3	0.2	0.5	0.7	0.8	0

جدول (2-5)

لنفترض أنّ تغيّر درجة الحرارة على الجهد عبر وصلة منحازة أمامياً هي نفسها بالنسبة للثنائي Diode ($-2.5mv/c^0$). يشتمل الترانزيستور في منطقة الإشباع على ثنائيين منحازين أمامياً موصولين بشكلٍ متعاكس Back To Back على التسلسل . لذلك يمكننا أن نستنتج أنّ تغيّر الجهد ـ الناتج عن تغيّر درجة الحرارة ـ في إحدى الوصلات سوف يُلغى بواسطة تغيّر الجهد في الوصلة الأخرى . وبالتالي نجد في هذه الحالة أنّ المعامل الحراري لـ $V_{CE(sat)}$ صغير وهو بحدود عُشر المعامل الحراري $V_{BE(sat)}$.

إنّ القيم الموجودة في الجدول (2-5) هي قيم عملية مقبولة بشكلٍ عام وليست دقيقة تماماً ، وهذا راجع إلى عملية تصنيع الترانزيستورات وتصميم الدارات التي تختلف بشكلٍ أو بآخر ، والذي يؤدّي بمصمّمي الدارات Designers أن يكونوا أكثر دقّة في نتائجهم إذا رغبوا أن تكون تصاميمهم عالية الوثوقية . عادةً يلجأ كثير من مصمّمي الدارات إلى برامج المحاكاة الحاسوبية Computer-Simulation مثل : SPICE المستخدم بشكلٍ واسع بين المهندسين . يبيّن الشكل (5-12) الدارات المكافئة المستمرّة (dc) لترانزيستور (npn) ، حيث يمثّل الشكل (5-12a) حالة المنطقة

الفعّالة والشكل (5-12b) حالة منطقة الإشباع . تمّ إهمال التيّارات العكسية في الشكل



الشكل (5-12)

مسألة (5-4) محلولة :

بالنسبة للدارة المبيّنة بالشكل (5-13a) ، حدّد منطقة العمل للترانزيستور وقيم (I_B, I_C, V_{CE}) لأجل :

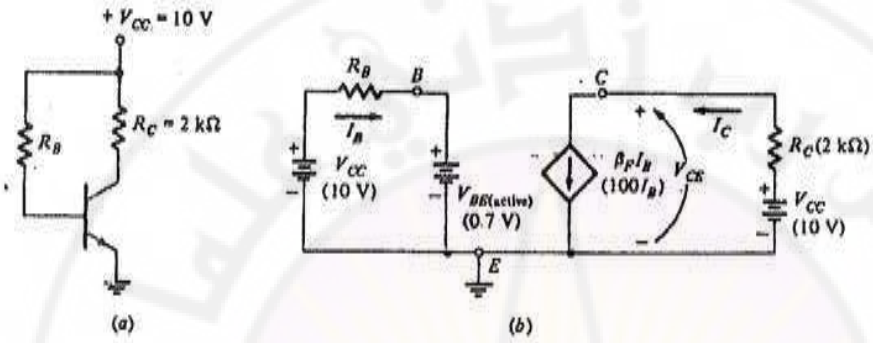
a) $R_B = 300k\Omega$ b) $R_B = 150k\Omega$

افرض أن الترانزيستور له : $\beta_F = 100$ وأهمل تيّارات الإشباع العكسية .

الحـــــــل :

بالنظر إلى الدارة شكل (5-13a) نلاحظ أنّ $V_{BE} > 0$ بداهةً . لذلك يمكننا القول مباشرة أنّ وصلة الباعث_قاعدة منحازة أمامياً . نتيجة لذلك ، فالترانزيستور (BJT) إمّا أن يكون عاملاً في النمط الفعّال الأمامي أو في نمط الإشباع . لنفرض بدايةً أنّ العمل هو في المنطقة الفعّالة وبالتالي نرسم الدارة المكافئة المبيّنة بالشكل (5-13b). للتحقّق من أنّ فرضيتنا صحيحة ، نحسب قيمة V_{CE} ، فلو أنّ $V_{CE} > 0.3v$

فـــإنّ فرضيتنا صحيحة . وإذا كانت : $V_{CE}\langle 0.3v$ فإنّ هذا يُشير إلى عدم صحة هذه الفرضية وبالتالي ننتقل لحلّ المسألة على أساس الإشباع . في هذه الحالة نُعيد حساب التيّارات والجهود باستخدام النموذج (BJT) المبيّن بالشكل (5-12b) .



الشكل (5-13)

a) $R_B = 300k\Omega$

باســـتخدام الـــدارة شكل (5-13b) وكتابة علاقة كيرشوف (KVL) لحلقة الباعث_قاعدة نجد :

$$-V_{CC} + I_B R_B + V_{BE} = 0$$

ومنه :

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{10 - 0.7}{300} = 0.031mA$$

من علاقات حلقة المجمّع نجد :

$$-V_{CC} + I_C R_C + V_{CE} = 0 \qquad I_C = \beta_F I_B$$

ومنه نجد :

$$I_C = \beta_F I_B = 100 \times 0.031mA = 3.1mA$$

$$V_{CE} = V_{CC} - I_C RC = 10 - 3.1 \times 2 = 3.8v$$

بما أنه في الحالة الفعّالة يكون : $V_{CE} \rangle 0.3v$ إذاً فرضيتنا التي بدأنا بها وهو أنّ الدارة تعمل في المنطقة الفعّالة صحيحة .

b) $R_B = 150k\Omega$

باستخدام العلاقات المستخدمة في الجزء (a) ، نحصل على :

$$I_B = \frac{10 - 0.7}{150} = 0.062mA$$

$$I_C = 100 \times 0.062mA = 6.2mA$$

$$V_{CE} = 10 - 3.2 \times 2 = -2.4v$$

بما أنه في حالة الإشباع يكون : $V_{CE} \langle 0.3v$ لذلك فإنّ فرضيتنا السابقة غير صحيحة والترانزيستور (BJT) هو في حالة إشباع . بالطبع ، فإنّه بوجود جهد تغذية موجب على المجمّع مع تأريض الباعث ، فإنّه من المستحيل فيزيائياً الحصول على قيمة سالبة لـ(VCE) . والذي حصل هو بسبب أننا قمنا بحلّ المسألة طبقاً لقوانين الترانزيستور الفعّالة بينما هو يعمل في منطقة الإشباع .

في حالة الإشباع ، يكون : $V_{BE(sat)} = 0.8v$ و : $V_{CE(sat)} = 0.2v$ باستخدام هذه القيم في العلاقات السابقة نجد :

$$I_B = \frac{10 - 0.8}{150} = 0.0613mA$$

$$I_C = \frac{10 - 0.2}{2} = 4.9mA$$

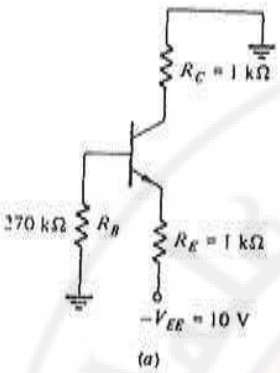
مسائل غير محلولة :

مسألة (5-5) :

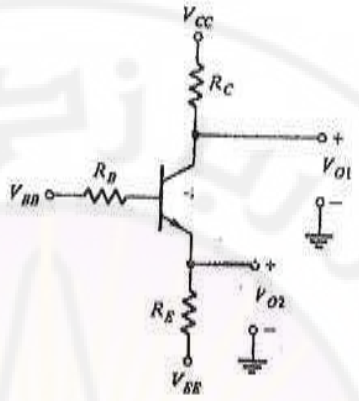
بالنسبة للدارة المبيّنة بالشكل (5-14) ، حدّد منطقة العمل للترانزيستور ، مع حساب قيم (I_B, I_C, V_{CE}) . افترض أنّ : $\beta_F = 100$ للترانزيستور .

مسألة (5-6) :

انطلاقاً من معادلات ايبرمول المأخوذة سابقاً برهن على صحة المعادلة (5-13) .



الشكل (5-14)



الشكل (5-15)

مسألة (5-7)

في الدارة المبيّنة بالشكل (5-15) حدّد قيمة V_{BB} بحيث :

a) بالكاد يتشبّع الترانزيستور .

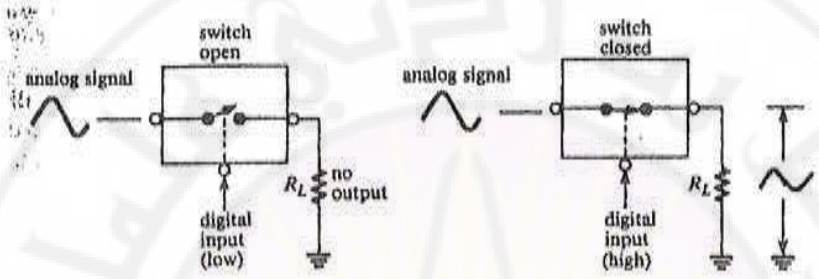
b) تجعل قيمة : $\beta_{forced} = 10$.

مع العلم أنّه لدينا المعطيات التالية :

$$R_C = 0.5k\Omega, R_E = 1.0k\Omega, R_B = 44k\Omega, V_{CC} = 15v, V_{EE} = -15v$$

5-3) الترانزيستور JFET كقاطع تمثيلي :

The JFET As Analog Switch :

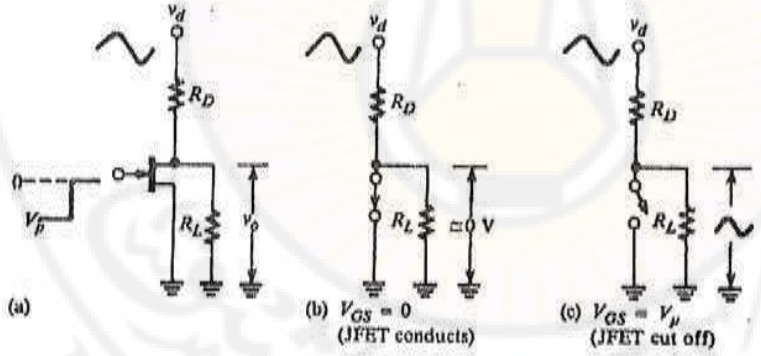


الشكل (5-16)

يُعـرّف القـاطع التمثيلي بأنه وسيلة محكومة إلكترونياً ، تسمح أو تمنع مرور إشـارة مـن النوع التمثيلي ذات تغيّر مستمرّ في المطال . يبيّن الشكل (5-16) هذه الفكـرة . بـنفس الـتفكير نُعرّف القاطع الرقمي بأنه ذلك الذي يبدّل خرجه بين مستويين ممكنين (منخفض أو عالٍ) Low Or High ، وذلك بما يشبه العاكس (BJT) الـذي درسناه سابقاً . نلاحظ من الشكل (5-16) أنّ القاطع التمثيلي Analog يفتح "Opened" أو يغلق "Closed " بواسطة دخل رقمي Digital . حسب طبيعة وسيلة القطـع (أو التبديل) يمكن للدخل High أن يغلق القاطع ، والدخل Low أن يفتحه ، أو بـالعكس . يدعى القاطع التمثيلي أحياناً بالقاطع التمثيلي الرقمي (DAS) بسبب تحكّم الدخل الرقمي بتبديل القاطع التمثيلي .

يمكـــن للترانزيستور (JFET) أن يُستخدم كقاطع تمثيلي بوصله كما هو مبيّن بالشـــكل (17-5) . نلاحظ أنّ الإشارة التمثيلية (V_d) موصولة إلى مقاومة المصرف (R_D) ، حيـــث عـــادةً (في المكـــبرات) يتمّ وصل وحدة تغذية ثابتة (V_{DD}) إلى هذه المقاومة .

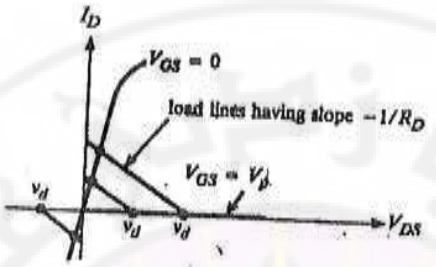
إنّ الإشارة الرقمية التي تفتح وتغلق القاطع هي جهد البوابة_منبع (V_{gs}) الذي يأخذ إمّا قيمة (0) ، والذي يسبّب توصيل الـــ(JFE) ، أو قيمة (V_p) (جهد سالب بالنسبة للنوع ذي القنال N) ، والذي يعمل على قطع الـــJFET . يكون جهد الخرج للقـــاطع (V_O) هو جهد المصرف_منبع ، والذي يكون إمّا (V_d) (عندما يكون الـــ JFET قاطعاً Cutoff) ، أو (0v) (عندما يكون الـــJFET موصولاً Conducting).



الشكل (17-5)

عـــندما يســـتخدم الـــــ(JFET) كقاطع تمثيلي فإنّه يعمل في منطقة المقاومة المحكومـــة بالجهد ، بدلاً من أن يعمل في منطقة الاختناق Pinch-Off . للمساعدة في

فهم كيفية عمل الـ(JFET) كقاطع ، نبيّن الشكل (18-5) ، الذي يوضّح جزءاً من خواص المصرف لأجل : $V_{GS} = 0v$ و $V_{GS} = V_P$.



الشكل (18-5)

في الشكل (18-5) تمّ إظهار الجزء الصاعد فقط من منحني : $V_{GS} = 0$ وذلك في منطقة المقاومة المحكومة بالجهد (VCR) . يوافق الخط $V_{GS} = V_P$ الخط الأفقي المماس للمحور الأفقي (V_{DS}) ، حيث أنّ : $I_D = 0$ بالنسبة لهذا الخط . لنفرض جدلاً أنّ تغيّر (V_d) صنعت سلسلة من خطوط الحمل المتوازية ، حيث كلاً من هذه الخطوط تتقاطع مع المحور (V_{DS}) عند قيمة آنيّة لـ(V_d) ، كما لو أنّ خط الحمل سوف يتقاطع عند (V_{DD}) لو كان هنالك جهد تغذية مصرف ثابت القيمة . يوافق هذه الحالة ما هو مبيّن في الشكل (5-17c) . عندما يكون $V_{gs} = 0$ ، تتحرّك نقطة العمل إلى منحني $V_{gs} = 0$ ويكون جهد الخرج (V_{DS}) صغيراً جدّاً . توافق هذه الحالة ما هو مبيّن بالشكل (5-17b) . طالما بقي الجهد (V_{GS}) عند القيمة (0v) ، فإنّ التغيّرات في (I_D, V_{DS}) تبقى على المنحني $V_{GS} = 0$ صعوداً وهبوطاً . بالنسبة لتغيّرات بسيطة ، يمكن عندها اعتبار المنحني خطياً تقريباً . تكون المقاومة ($\Delta V/\Delta I$) في هذه

المنطقة نتيجة لذلك صغيرة جداً وتماثل ظرف الدارة المقصورة ، حيث يكون الـ JFET بحالة "On" .

نلاحظ من الشكل (5-18) امتداد منحني (V_{GS}) إلى الربع الثالث ، وهي المنطقة التي يكون فيها (V_{DS}) و (I_D) سالبين . هذه هي المنطقة التي تتغيّر فيها الإشارة التمثيلية (V_d) بشكلٍ سالب ويكون التيّار المار في القناة باتجاه عكسي . تسبّب القطبية العكسية لوصلة البوابة_منبع بأن تنحاز أمامياً ولكن هذا لا يؤثّر على مقاومة القناة بحيث لا يتغيّر ميل المنحني $V_{GS} = 0$. يجب أن يكون التغيّر لـ(V_d) صغيراً بحيث يحدث العمل على جزء صغير خطي تقريباً لمنحني $V_{GS} = 0$ بالنسبة لكلا جانبي نقطة المبدأ Origin . يجب على المقاومة (R_D) أيضاً أن تكون كبيرة بشكلٍ كافٍ للتأكّد من أنّ التغيّر يحدث على طول الجزء المنخفض من منحني $V_{GS} = 0$.

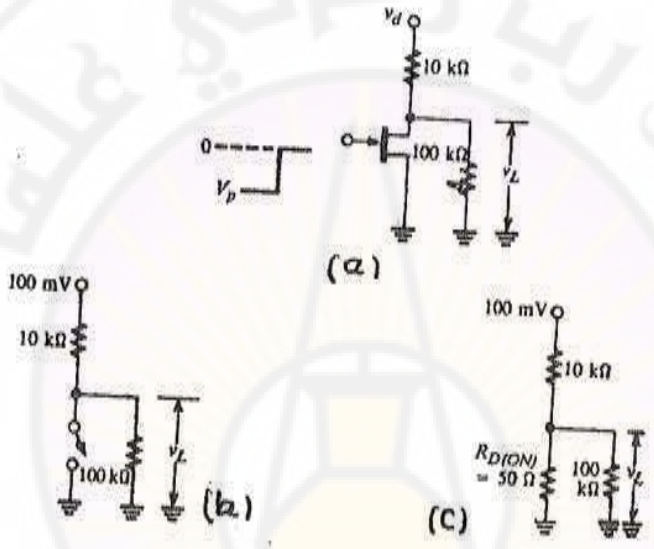
عندما يكون الـ (JFET) بحالة توصيل فإنّ المقاومة الصغيرة: $V_{DS} / I_D \approx V_{ds} / i_d$ في المنطقة حول نقطة المبدأ تدعى بمقاومة الوصل No-Resistance أو : $R_D(On)$. تكون القيم النموذجية لهذه المقاومة واقعة عادةً بين (20 – 100Ω) . كلما كانت قيمة $R_D(On)$ أصغر ، كلّما كان القاطع أقرب إلى الحالة المثالية . أخيراً ، في الوقت الذي يكون للترانزيستور BJT مقاومة وصل On منخفضة ، فإنّ القاطع JFET له ميزة أنّ : $i_d = 0$ عندما $V_d = 0$.

مسألة (5-6) محلولة :

في الدارة المبيّنة بالشكل (5-19a) ، فإنّ للترانزيستور JFET مقاومة وصل $R_D(ON) = 50\Omega$. لو أن $V_d = 100mv$ ، ماذا يجب أن يكون عليه جهد الحمل (V_L) وذلك عندما :

1- $V_{GS} = V_P$ 2- $V_{GS} = 0v$

الحـــــــلّ :



الشكل (5-19)

1- عـــندما : $V_{GS} = V_P$ يكون الـــ JFET قاطعاً Cut-Off ، وهذه الحالة موضّحة بالدارة المكافئة شكل (5-19b) . حسب قاعدة مجزّئ الجهد نجد :

$$V_L = \frac{100k}{10k + 100k}(100mv) = 90.9mv$$

2- عندما : $V_{GS}=0v$ يكون الـــJFET موصلاً Conducting ، وهذه الحالة موضّحة بالدارة المكافئة شكل (5-19c) . نجد من هذه الدارة المكافئة :

$$R'_L = R_L \,//\, R_D(\text{On}) = 50\Omega \,//\, 100k \approx 50\Omega$$

ومنه :

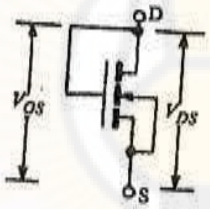
$$V_L = \frac{50}{50+10k\Omega}(100mv) = 0.497mv$$

5-4) العواكس MOSFET :

MOSFET Inverters :

5-4-1) الترانزيستور MOSFET المستخدم كمقاومة :

The MOSFET AS A Resistor :



الشكل (5-20)

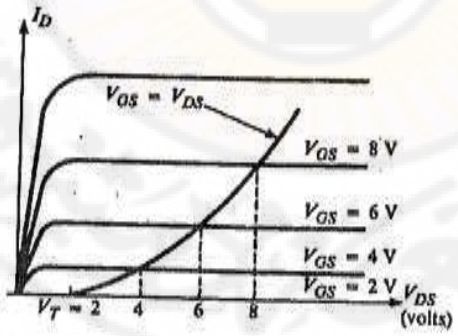
لقد شرحنا سابقاً أنّ تصنيع ترانزيستور في الدارات المتكاملة أسهل وأكثر فعالية مـــن تصـــنيع مقاومـــة ، خاصـــة بالنســـبة للترانزيستورات MOSFET نوع إغناء Enhancement وذلـــك بســـبب البنـــية البسيطة لهذه الوسائل . لهذا السبب يوصل MOSFET بطريقة ليقوم بدور مقاومة في الدارات المتكاملة .إحدى الطرق المستخدمة

لوصل ترانزيستور MOSFET نوع إغناء كمقاومة يبيّنها الشكل (20-5).

نلاحظ من هذا الشكل أنّه تمّ توصيل المصرف مباشرة إلى البوّابة ، حيث يظهر في هذه الحالة أنّ : $V_{DS} = V_{GS}$. نحن نعلم أنّه إذا كان : $|V_{DS}| \rangle |V_{GS} - V_T|$ ، عندها تبقى الوسيلة دائماً في منطقتها الفعّالة .

يبيّن الشكل (21-5) رسماً لمنحني $V_{DS} = V_{GS}$ لمجموعة نموذجية من خواص المصرف لترانزيستور NMOS ، حيث يتبيّن أنّ المنحني يقع بكامله في المنطقة الفعّالة . من الواضح تماماً أنّ هذا المنحني هو غير خطي ، مما يعني أنّ الـ MOSFET يسلك سلوك مقاومة غير خطية . بما أنّ : $V_{GS} = V_{DS}$ يساوي الجهد (V) عبر هذه المقاومة غير الخطية ، فإنّنا نجد بشكلٍ واضح من الخواص (I-V) أنّ :

$$\left.\begin{array}{ll} I = 0.5\beta(V - V_T)^2 & V \rangle V_T \\ = 0 & V \le V_T \end{array}\right\} \quad \text{.....(5-14)}$$



الشكل (21-5)

حيث :

β = ثابت تعتمد قيمته على أبعاد الترانزيستور ، وحيث القيمة النموذجية لها بحدود : $0.5mA/V^2$.

V_T = جهد العتبة ويساوي تقريباً : $V_T = 2v$.

من المعادلة (4-15) ، يمكننا أن نجري حساباً للمقاومة في حالة الإشارة الصغيرة عند أيّ قيمة لـــ(I) لتعطّي :

$$r = \frac{1}{\sqrt{2\beta I}} \qquad (V \rangle V_T) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (5\text{-}15)$$

حيث :

$$r = \frac{dI}{dV}$$

بحلّ المعادلة (5-14) بالنسبةلـــ : $(\frac{V}{I})$ نجد المقاومة المستمرّة (ds) :

$$R = \frac{V}{I} = \sqrt{\frac{2}{\beta I}} + \frac{V_T}{I} \qquad (V \rangle V_T) \quad \ldots\ldots\ldots\ldots\ldots (5\text{-}16)$$

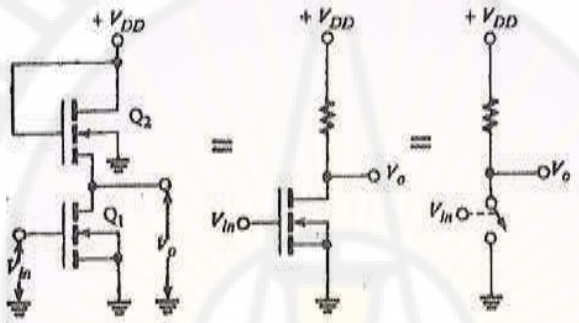
يتبيّن من المعادلتين (5-15,16) اعتماد المقاومة على قيمة (β) ، والتي بدورها تعتمد على نسبة الشكل Aspect Ratio (Length / Width) للقنال . للحصول على قيم كبيرة للمقاومات (قيم صغيرة لـــ β) ينجز ذلك بجعل القنال طويلة وضيّقة .

5-4-2) العاكس MOSFET يستخدم MOSFET كحمل :

The MOSFET Inverter With MOSFET Load :

يبيّن الشكل (5-22) دارة عاكس NMOS تُستخدم NMOSFET كمقاومة حمل . إنّ نظرية عمل هذا العاكس مماثلة لتلك المدروسة للعاكس BJT ، حيث يعمل الترانزيستور MOSFET (Q_1) كقاطع محكوم بالجهد (VCS) . الفرق الرئيسي هو أنّ العاكس NMOS له مقاومة MOSFET تعمل كمقاومة غير خطية ذات قيمة تعتمد

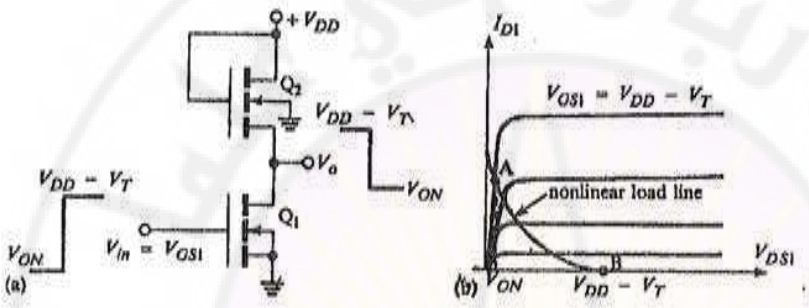
عـــلى فيما إذا كان (Q_1) بحالة (On) ، أو (Off) ، بينما العاكس (BJT) له مقاومة ثابتة . نلاحظ من الشكل أنّ الأساس Substrate لـــ(Q_2)موصول إلى الأرض وليس إلى المنـــبع . لو كان موصولاً إلى المنبع ، عندها يكون مصرف (Q_1) مؤرضاً ، وهذا يُـــبطل عمـــل العـــاكس . إنّ ترتيـــب الـــدارة له تـــأثير جعـــل جهود العتبة لـــ (Q_1,Q_2) مختلفة عن بعضها قليلاً ، لكننا سنهمل هذا الفرق حالياً .



الشكل (22-5)

يبيّن الشكل (5-23b) مجموعة نموذجية لخواص مصرف NMOS للترانزيستور (Q_1) المبيّن بالشكل (5-23a) . تمّ رسم على منحنيات الخواص هذه خط حمل غير خطي ينتج عند استخدام (Q_2)كمقاومة حمل . في مناقشتنا التالية نستخدم الدليل (1) لتمييز الجهود والتيّارات للترانزيستور (Q_1) والدليل (2) للترانزيستور (Q_2) . عندما يكون (Q_1) بحالة قطع Off ، يكون : $I_{D1} \approx 0$ و (V_{DS1}) ذو قيمة عالية ، وهي ظروف النقطة (B) في الشكل (5-23b) . عندما يكون (Q_1) موصولاً Conducting ، يكون : V_{DS1} (حيث تم تحديده على الشكل كـــ: V_{ON}) ذو قيمة

صغيرة ، ويكون (Q_1) في منطقة المقاومة المحكومة بالجهد (VCR) ، وهي ظروف النقطة (A) في الشكل (5-23b) .



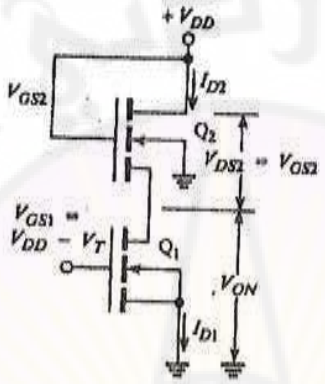
الشكل (5-23)

كما هو مبيّن في الشكل (5-23) ، يبدّل جهد الخرج بين V_{ON}(low) و $V_{DD} - V_T$ (high) . نفترض أنّ دخل العاكس يتغيّر أيضاً بين نفس هاتين القيمتين ، حيث يمكن اعتبار أنّ خرج دارة أخرى مماثلة هو بشكل طبيعي دخلاً للعاكس . عندما يكون الدخل عند (V_{ON}) ، والذي يعني جهد صغير أقلّ من (V_T) ، فلن يوصل الترانزيستور (Q_1) ، وبالتالي يكون الخرج عند المستوى العالي (V_{DD}-V_T) ، أيّ عند النقطة(B) . عندما يكون الدخل عند المستوى العالي $V_{OSI} = V_{DD} - V_T$ ، عندها يوصل (Q_1)ويصبح الخرج عند المستوى المنخفض (V_{ON}) أيّ عند النقطة (A) .

تمّ تحديد نسب الشكل Aspect Radios لـ: (Q_1,Q_2) في دارة العاكس بحيث مقاومة (Q_2)، تكون هي الأكبر ، وتكون نموذجياً أكبر بعشرة مرّات من مقاومة

(Q_1). هذا يعني أنّ (β_2) هي نموذجياً عشر قيمة (β_1) .

لتحديد قيمة (V_{ON}) ، يجب تحليل الدارة بالنسبة للحالة حيث :



الشكل (24-5)

من الشكل (24-5) نلاحظ أنّ : $V_{GS1} = V_{DD} - V_T$. $V_{DS2} = V_{GS2}$.

بكتابة قانون كيرشوف للجهد بين (V_{DD}) والأرض نجد :

$$V_{DD} = V_{GS2} + V_{ON}$$

أو :

$$V_{GS2} = V_{DD} - V_{ON} \quad \text{..... (5-17)}$$

لذلك نكتب :

$$I_{D2} = \frac{1}{2}\beta_2 (V_{GS2} - V_T)^2$$

$$= \frac{1}{2}\beta_2 [(V_{DD} - V_{ON}) - V_T]^2 \quad \text{.....(5-18)}$$

يمكن البرهان أنّ التيّار المارّ في الـــ MOSFET نوع Enhancement في منطقة المقاومة المحكومة بالجهد ، يمكن أن يُعطى كما يلي :

$$I_D = \beta\left[(V_{GS} - V_T)V_{DS} - 0.5V_{DS}^2\right] \quad \text{.....(5-19)}$$

بتطبيق المعادلة (5-19) على (Q_1) ، بعد وضع : $V_{GS1} = V_{DD} - V_T$ نجد :

$$I_{D1} = \beta_1\left[(V_{DD} - V_T - V_T)V_{ON} - 0.5V_{ON}^2\right] \quad \text{.....(5-20)}$$

لكن : $I_{D1} = I_{D2}$ ، لذلك بمساواة العلاقتين (5-18,20) نجد :

$$\frac{1}{2}\beta_2[(V_{DD} - V_{ON}) - V_T]^2 = \beta_1\left[(V_{DD} - 2V_T)V_{ON} - 0.5V_{ON}^2\right] \quad \text{.....(5-21)}$$

بتبسيط هذه العلاقة نجد :

$$(1 + \frac{\beta_1}{\beta_2})V_{ON}^2 - 2\left[(V_{DD} - V_T) + \frac{\beta_1}{\beta_2}(V_{DD} - 2V_T)\right]V_{ON} + (V_{DD} - V_T)^2 = 0 \quad \text{.... (5-22)}$$

معادلة من الدرجة الثانية نحلّها بالنسبة لـــ: V_{ON} حسب الصيغة :

$$V_{ON} = \frac{-B - \sqrt{B^2 - 4A_C}}{2A} \quad \text{..... (5-23)}$$

حيث :

$$A = 1 + \frac{\beta_1}{\beta_2}$$

$$B = -2\left[(V_{DD} - V_T) + \frac{\beta_1}{\beta_2}(V_{DD} - 2V_T)\right]$$

$$C = (V_{DD} - V_T)^2$$

مسألة (5-7) محلولة :

للعاكس NMOS المبيّن بالشكل (5-23a) المعاملات التالية :

$$V_{T1} = V_{T2} = 2v, \beta_1 = 0.25 \times 10^{-3}, \beta_2 = 0.025 \times 10^{-3}, V_{DD} = 10v$$

أوجد جهود الخرج العالية والمنخفضة .

الحـــــــــلّ :

يُحسب جهد الخرج العالي كما يلي :

$$V_{HI} = V_{DD} - V_T = 10 - 2 = 8v$$

لإيجاد الجهد المنخفض : V_{ON} سنستخدم المعادلة (23-5) كما يلي :

$$A = 1 + \frac{\beta_1}{\beta_2} = 1 + \frac{0.25}{0.025} = 11$$

$$B = -2\left[(V_{DD} - V_T) + \frac{\beta_1}{\beta_2}(V_{DD} - 2V_T)\right]$$

$$= -2\left[(10-2) + \frac{0.25}{0.025}(10-4)\right] = -136$$

$$C = (V_{DD} - V_t)^2 = (10-2)^2 = 64$$

$$V_{ON} = \frac{-B - \sqrt{B^2 - 4A_C}}{2A}$$

$$= \frac{136 - \sqrt{136^2 - 4(11)(64)}}{2(11)} = 0.49V$$

بما أنّ : $V_{ON} = 0.49v$ هو أقلّ من جهد العتبة $V_T = 2v$ ، فنحن سنكون متأكّدين بأنّ الـــ MOSFET سيبقى قاطعاً عندما يطبّق على دخله الجهد V_{ON} الناتج عن عاكس آخر مماثل .

لقد استخدمنا في دراستنا السابقة وخاصّة في الأمثلة العناصر NMOS وذلك لمناقشة العواكس MOSFET . في الواقع فإنّ الدراسة السابقة ونظرية العمل تطبّق بأكملها على العناصر PMOS أيضاً . لكن، نلاحظ ، هنا أنّ المستوى العالي "High" في العاكس PMOS يكون جهداً قريباً من الصفر بينما المستوى المنخفض "Low" يكون جهداً سالباً كبيراً قريباً من ($-V_{DD}$) . في النظم الحديثة العملية تُعتبر الوسائل NMOS أكثر انتشاراً من الوسائل PMOS في الدارات المتكاملة بسبب أنّ سرعة

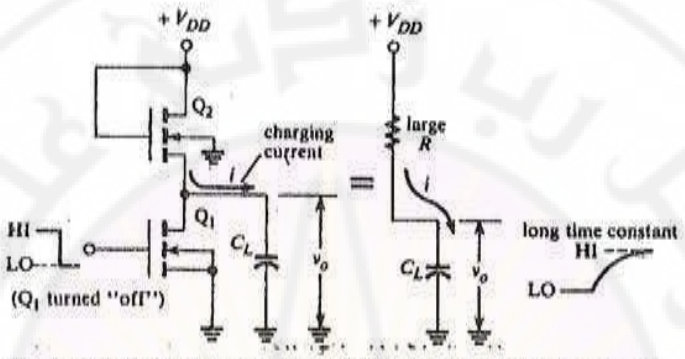
التبديل فيها أكبر . عملياً كلا الوسائل NMOS و PMOS قليلة الاستخدام لصناعة ما يسمّى بالدارات المنطقية ذات الأغراض العامّة General-Purpose ،وذلك بسبب أنّ سرعة تبديلها بطيئة مقارنةً مع ما يسمّى بدارات CMOS ، والتي سنرى شرحاً عنها في الفقرات اللاحقة . تُستخدم الوسائل NMOS في دارات VLSI الخاصّة ، والتي تُنجز وظائف شديدة الخصوصيّة في أنظمة رقمية كبيرة ، وذلك مثل الذواكر Memories والمعالجات الصغرية Microprocessor .

3-4-5) تأثير الحمل السعوي في العاكس MOSFET :

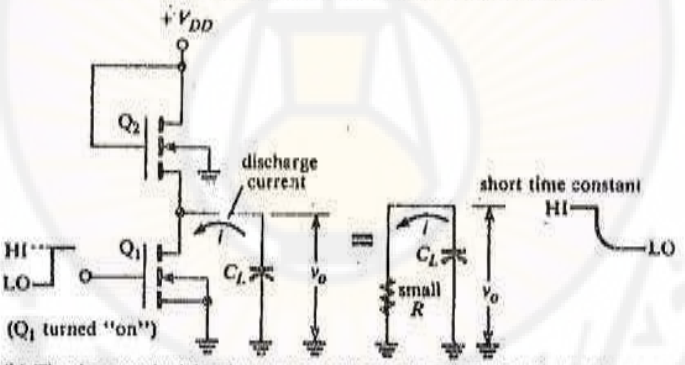
Capacitive Loading Of The MOSFET Inverter

في كثير من دارات التبديل ، تختلف مقاومة الخرج عندما يتغيّر الخرج من المستوى المنخفض إلى العالي عن تلك المقاومة التي يتغيّر عندها الخرج من المستوى العالي إلى المنخفض . لذلك ، فإنّ الوسيلة قد تكون أكثر سرعة عند التبديل إلى حالة الوصل Turn On من حالة التبديل إلى حالة القطع Turn Off والعكس بالعكس . هذه هي حالة العاكس MOSFET كما هو مشروح وبشكلٍ واضح بالشكل (25-5)، وذلك بسبب أنّ مقاومة (Q_2) تكون عادةً أكثر بكثير من مقاومة (Q_1) .عندما يبدّل (Q_1) إلى حالة القطع Off بواسطة دخل منخفض ، يرتفع خرج العاكس عندما تنشحن مكثّفة الحمل (الموجودة بشكلٍ طفيلي في خرج العاكس مع الحمل) خلال مقاومة (Q_2) الكبيرة . من جهة أخرى ، عندما يبدّل (Q_1) إلى حالة الوصل On بواسطة دخلٍ عالٍ ، تفرّغ مكثّفة الحمل بشكلٍ سريع خلال مقاومة التوصيل On الصغيرة لـــ(Q_1) .

لدراسة وتمييز الزمن اللازم للموجة لتتغيّر من المستوى المنخفض إلى العالي ، ومن المستوى العالي إلى المنخفض فإنّه من الشائع عملياً إعطاء الرمز (t_r) لزمن صعود الموجة Rise Time ، و (t_F) لزمن هبوط الموجة Fall Time .



(a) The time required for the output to change from LO to HI is long because the time constant is large when the capacitance charges through Q_2.

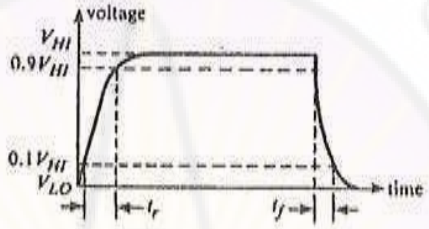


(b) The time required for the output to change from HI to LO is short because the time constant is small when the capacitance discharges through Q_1.

الشكل (5-25)

يتبيّن من الشكل (5-26) أنّ (t_r) هو الزمن الكلي اللازم لارتفاع الموجة من (10%) من قيمتها النهائية "High" إلى (90%) من قيمتها النهائية ، و(t_F) هو الزمن الكلّي اللازم لهبوط الموجة من (90%) إلى (10%) من قيمتها ذات المستوى العالي "High" .

The rise time, t_r, and fall time, t_f, of a waveform



الشكل (5-26)

يمكن اعتبار العلاقات التالية ذات تقريب جيّد ومقبول من الناحية العملية وذلك فيما يخصّ أزمان الصعود والهبوط لخرج عاكس NMOS بحمل فعّال NMOS :

$$t_r \approx \frac{17.8C_L}{\beta_2(V_{DD}-V_T)} \quad \text{.....(5-24)}$$

$$t_F \approx \frac{1.6C_L}{\beta_1(V_{DD}-2V_T)} \quad \text{.....(5-25)}$$

تبيّن هذه المعادلات أنّ (t_r,t_F) تتناسب طرداً مع (C_L) وعكساً مع (β) . إنّ الاعتماد على (β) ناتج عن حقيقة أنّ مقاومة القنال تتعلّق بشكلٍ عكسي مع (β). بما أنّ (β_1) هي تقريباً أكبر بحوالي عشر مرّات من (β_2) ، لذلك تكون مقاومة

القنال لـــ(Q_1) هي حوالي عُشر مقاومة (Q_2) . يشرح المثال التالي التفاوت الكبير بين أزمان الصعود والهبوط لعاكس NMOS .

مسألة (5-8) محلولة :

للعاكس NMOS المبيّن بالشكل (5-25) المعاملات التالية :

$$\beta_1 = 40\times10^{-6}\ ,\ \beta_2 = 4\times10^{-6}\ ,\ V_T = 1v,\ V_{DD} = 10v$$

بفرض أنّ الحمل السعوي له مكثّفة (1 PF) ، أحسب أزمان الصعود والهبوط التقريبية لموجة الخرج .

الحـــــــلّ :

من المعادلة (5-24) نجد :

$$t_r \approx \frac{17.8\times10^{-12}}{(4\times10^{-6})(10-1)} = 494ns$$

من المعادلة (5-25) نجد :

$$t_f \approx \frac{1.6\times10^{-12}}{(4\times10^{-6})(10-2)} = 5ns$$

يتبيّن لنا من هذه النتائج أنّ زمن الصعود أكبر بحوالي مائة مرّة من زمن الهبوط ، وهي نسبة نموذجية Typical في دارات التبديل التي تستخدم ترانزيستورات NMOS .

مسألة (5-9) محلولة :

للعاكس NMOS الذي رأيناه في الشكل (5-23a) حمل سعوي مقداره (10 PF) ومُساق بواسطة موجة مستطيلة Rectangular تتغيّر بين (+8v - 0) بتردّد قدره (400KHz) . يساوي عرض النبضة ($0.5\mu s$) . احصل على مخطط لرسم موجة الخرج على مدى دورة كاملة لموجة الدخل ، وذلك باستخدام برمجة (SPICE) .

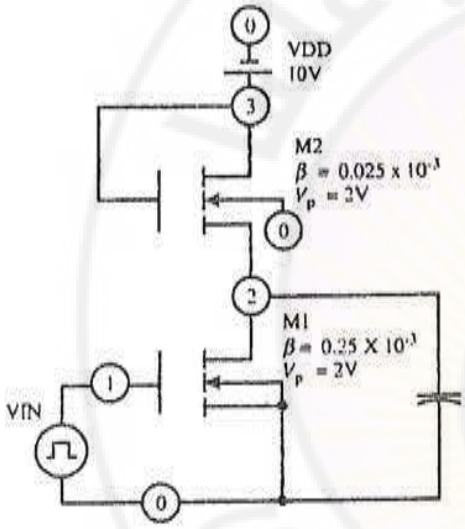
الحـــــــلّ :

يبيّن الشكل (5-27a) دارة SPICE مع العقد المحدّد عليها ، مع ملف المعطيات

لدخل البرنامج (برنامج PSPICE) .

يساوي دور إشارة موجة الدخل :

$$T = \frac{1}{F} = \frac{1}{400KH_z} = 2.5\mu S$$




```
EXAMPLE 8.11
M1 2 1 0 0 MOSFET1
M2 3 3 2 0 MOSFET2
.MODEL MOSFET1 NMOS KP=0.25E-3 VTO=2
.MODEL MOSFET2 NMOS KP=0.025E-3 VTO=2
VDD 3 0 10
CL 2 0 10PF
VIN 1 0 PULSE(0 8 0 1PS 1PS 0.5US 2.5US)
.TRAN 0.1US 2.5US
.PRINT TRAN V(2)
.END
```

الشكل (5-27a)

إنّ تعليمة TRAN. تولّد خرجاً خلال دورة كاملة بدءاً من $(0.1\mu S)$. نرى أنّ مواصفات النبضة (V_{IN}) تُعطي معلومات حول أزمان الصعود والهبوط لنبضة الدخل لكلّ (1 PS) ، والتي هي صغيرة مقارنةً مع عرض النبضة . تجعل هذه المواصفات نبضة الدخل قريبة جدّاً من المثالية . لو أنّ أزمان الصعود والهبوط للدخل

كان موضوعاً على الصفر أو سمح له ليكون By Default ، سيقوم برنامج SPICE في هذه الحالة بوضع هذه الأزمان مساوية لزمن أطول بكثير : $TSTEP = 0.1\mu S$.

نلاحظ أيضاً وجود تعليمتين MODEL. لتوصيف الترانزيستورين MOSFET بسبب اختلاف قيم (β) لهما .

الشكل (5-27b)

يبيّن الشكل (5-27b) مخطط رسم موجة الخرج . نلاحظ أنّ زمن الصعود لهذه الموجة هو أكبر بكثير من زمن الهبوط . نلاحظ أيضاً أنّ مستوى الخرج المنخفض هو حوالي $V_{ON} = 0.49v$ ، وهو متوافق مع حساباتنا في المسألة السابقة (5-7) التي أُجريت على نفس الدارة .

5-5) دارات CMOS :

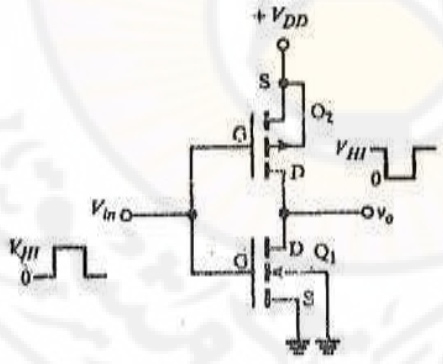
CMOS Circuits :

5-5-1) العواكس CMOS :

CMOS Inverters :

لنتذكّر من أسس الهندسة الإلكترونية أنّ الدارات المتكاملة المتمّمة (CMOS)

Complementary MOS تحتوي على كلا الوسيلتين NMOS و PMOS مزروعتين على نفس الشريحة السليكونية . تُستخدم الدارات CMOS بشكلٍ واسع الآن في الدارات الرقمية ذات الأغراض العامّة بسبب أنّ سرعة تبديلها أعلى من الوسائل NMOS أو PMOS كلاً على حده ، بالإضافة إلى الاستطاعة المصروفة المنخفضة جداً فيها . تُستخدم هذه الدارات أيضاً في الدارات ذات الأغراض الخاصّة من النوع LSI و MSI . يبيّن الشكل (28-5) دارة عاكس باستخدام الدارة CMOS ، وتُعتبر دارة العاكس هذه صندوق البناء الأساسي Fundamental Building Block للعائلة المنطقية CMOS . نلاحظ وجود وحدة تغذية موجبة واحدة (V_{DD}) ونهاية منبع ترانزيستور PMOS موصولة إلى وحدة التغذية هذه ، ونهاية منبع الترانزيستور NMOS موصولة إلى الأرض .



الشكل (28-5)

تُعتبر هذه التوصيلة ضرورية لعمل الصحيح لكلّ من الترانزيستورين ، حيث

يجب أن يكون مصرف الـ PMOS سالباً بالنسبة للمنبع ، بينما يجب أن يكون مصرف الـNMOS موجباً بالنسبة للمنبع . نلاحظ أيضاً من الشكل (28-5) أنّ نهاية الأساس Substrate للترانزيستور (Q_2) موصولة إلى-($+V_{DD}$) ، حيث نعلم أنّ الأساس في وسيلة الـP-Channel هي من النوع (N) ، والتي يجب أن توصل إلى الجهد الأكثر إيجابية في الدارة لتأكيد أنّ الوصلة Junction بين الأساس والقنال (p) المحرّضة هي بحالة انحياز عكسي . نعلم أيضاً أنّ الأساس للوسيلة (Q_1) ذي القنال (N) هو من النوع (P) ويشكّل حوضاً tub (داخل أساس ترانزيستور Q_2) حيث تكون مزروعة فيه الوسيلة المذكورة .لذلك يجب أن توصل نهاية الأساس للترانزيستور (Q_1) إلى الجهد الأكثر سلبية في الدارة (وهو الأرض) لتأكيد الانحياز العكسي لها .

لنحاول أنّ نفهم الآن عمل العاكس CMOS . إذا رجعنا إلى مبدأ وخصائص الترانزيستورين PMOS ، NMOS نوع إغناء ، فإنّه يمكننا أن نلخّص شروط الجهد V_{gs} لكل منهما لكي يكون موصلاً أو قاطعاً ، ويمكن إعطاء الجدول التالي لتحقيق شروط العمل :

قطبية V_{gs} :

	لإحداث التوصيل Turn on	لإحداث القطع Turn off
NMOS:	V_{gs} موجب وأكبر إيجابية من V_T	V_{gs} صفراً وأقلّ إيجابية من V_T
PMOS:	V_{gs} سالب وأكبر سلبية من V_T	V_{gs} صفراً وأقلّ إيجابية من V_T

لشرح العمل بشكلٍ أوضح نقوم بما يلي : لنفترض أوّلاً أنّ للترانزيستور NMOS جهد عتبة : $V_T = +2v$ وأنّ منبعه مؤرّض ، وذلك كما بالشكل (28-5) . من ذلك ، فإنّه بتطبيق جهد (0v) على بوّابته سوف يجعله بحالة قطع Off بسبب أنّ $V_{gs}=0<V_T$. عند تطبيق جهد (+10v) على بوّابته فإنّ هذا سيجعله بحالة وصل On بسبب أنّ : $V_{gs} = +10v > V_T$. بالنسبة للترانزيستور PMOS سنفرض أنّ له جهد عتبة : $V_T = -2v$ ، ومطبّق جهد التغذية (+10v) على منبعه كما بالشكل (28-5)

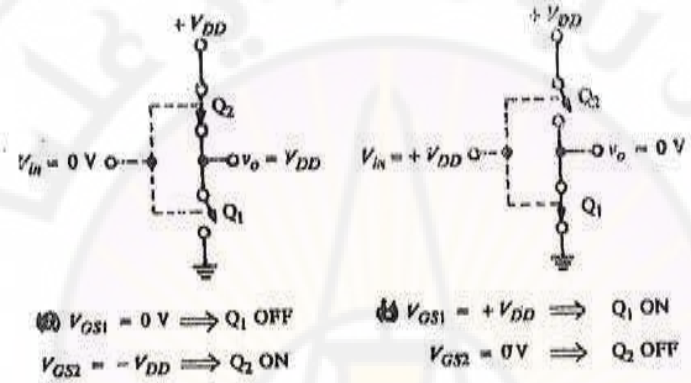
بالنسبة لـ(Q2) . نتيجة لذلك فإنه بتطبيق جهد (0 v) على بوّابته سوف يجعله بحالة وصل (On) بسبب أنّ ($V_g = -10v$) وهو أكثر سلبية من ($V_T = -2v$) . عند تطبيق جهد (+10v)على بوّابته فإنّ هذا سيجعله بحالة قطع Off بسبب أنّ $V_{gs} = 10-10 = 0v$ وهو أكثر إيجابية من ($V_T = -2v$) .

نلاحظ من الشكل (5-28) أنّ بوّابتي (Q_1,Q_2) موصولتان معاً عند دخل العاكس .لذلك ، عندما يكون (V_{in}) بمستوى High (وليكن ، +10v) ، عند ذلك يصبح (Q_1) بحالة(On) و (Q_2) بحالة (Off) . من ناحية أخرى ، عندما يكون (V_{IN}) بمستوى منخفض Low (0v) ، عند ذلك يصبح (Q_1) بحالة (Off) و (Q_2) بحالة (On) . إذا حاولنا أن نتخيّل الترانزيستورين (Q_1,Q_2) وكأنهما قاطعان مغلقان أو مفتوحان عند ذلك يمكننا رسم الشكل (5-29) الذي يبيّن دارة مكافئة لكلا الحالتين أيّ عندما يكون (V_{in}) بحالة " High" أو "Low" ، والمطبّق على دخل دارة CMOS المبيّن بالشكل (5-28) .

كما نلاحظ من الشكل (5-29) مقارنةً مع الشكل (5-28) أنه عندما يكون الدخل "Low" يكون (Q_2) مغلقاً و(Q_1) مفتوحاً ، بحيث يصبح الخرج موصولاً من خلال (Q_2) إلى ($+V_{DD}$) . وعند تطبيق دخل "High" يصبح (Q_1) مغلقاً و(Q_2) مفتوحاً ، بحيث يصبح الخرج موصولاً من خلال (Q_1) إلى الأرض (0v) . لذلك ، دائماً وبكلا الحالتين ، نجد أنّ أحد الترانزيستورين يكون بحالة (On) ، ويكون مستوى الخرج معاكس لمستوى الدخل .

تتراوح مستويات الدخل والخرج لعواكس CMOS بين قيمة منخفضة قريبة من (0v) وقيمة عالية قريبة من ($+V_{DD}$) . إحدى ميزات دارة CMOS هو أنه يمكن للمستوى العالي أن يكون أيّ قيمة تقع ضمن المجال (3-18v) ، وهو مجال عريض جدّاً بالمقارنة مع العائلات المنطقية الرقمية الأخرى . كلّما كان المستوى العالي أكبر كلّما كان زمن التبديل أسرع وينتج عن ذلك حصانة أفضل More Immune للدارة ضدّ ما

يسمّى بالضجيج الكهربائي Electrical Noise (والمعبّر عنه بتموّجات عشوائية في مستويات الإشارة) ، لكن بنفس الوقت كلّما كانت الاستطاعة المصروفة أكبر .



الشكل (29-5)

بشكلٍ عام تُعتبر دارات الـCMOS ذات تبديد استطاعة منخفض جدّاً مقارنةً مع العائلات المنطقية الرقمية الأخرى .

إنّ السبب الذي يجعل دارات الـCMOS ذات زمن تبديل أسرع من مثيلاتها من الـNMOS والـPMOS هو أنّ مقاومة الخرج أصغر وذلك في كلا حالتي تبديل الخرج من المستوى المنخفض إلى العالي أو بالعكس . عندما يتغيّر الخرج من المستوى المنخفض إلى العالي ، تشحن مكثّفة الحمل خلال مقاومة الوصل (R_{ON}) الصغيرة

للترانزيستور (Q_2) شكل (5-29a) . عندما يتغيّر الخرج من المستوى العالي إلى المنخفض ، تفرّغ مكثّفة الحمل خلال مقاومة الوصل (R_{ON}) الصغيرة أيضاً للترانزيستور (Q_1) (شكل 5-29b) . لذلك ، يكون الثابت الزمني صغيراً في كلا الحالتين ، وتكون أزمان الصعود والهبوط متساوية تقريباً .

5-5-2) القاطع التمثيلي CMOS :

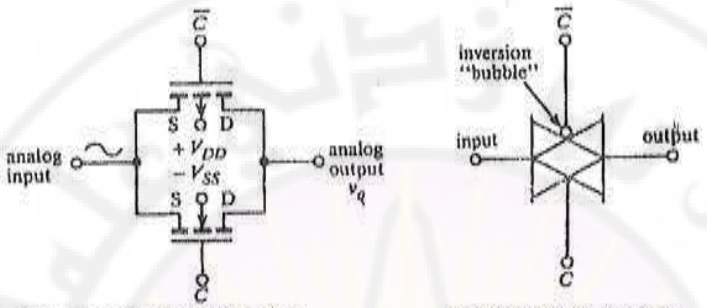
The CMOS Analog Switch :

يتشكّل القاطع التمثيلي CMOS (والذي يدعى أحياناً ببوّابة النقل ثنائية الاتجاه Bilateral Transmission Gate) من توصيل وسيلة NMOS على التوازي مع وسيلة PMOS . كما سوف نشرحه لاحقاً ، تعمل هذه التركيبة كقاطعين على التوازي يكون كلاهما مغلقين آنياً أو مفتوحين آنياً . عملياً ، عندما يكون القاطعين مغلقين يمرّران كلاهما إشارات موجبة وسالبة ، لكن يوصل واحد منهما إشارات موجبة كبيرة ، ويوصل الآخر إشارات سالبة كبيرة .

يبيّن الشكل (5-30) كيفية توصيل كلا الوسيلتين والرمز الكهربائي لهذا القاطع التمثيلي CMOS . نلاحظ من الشكل أنّ الأساس في الترانزيستور (PMOS) موصول إلى الجهد الأكثر إيجابية ($+V_{DD}$) ، بينما الأساس في الترانزيستور (NMOS) موصول إلى الجهد الأكثر سلبية ($-V_{SS}$) .

نجد من الشكل (5-30) وجود دخلي تحكّم هما ($C, \overline{C}$)، حيث ($\overline{C}$) هي مكمّلة أو معاكسة لـ(C) . لذلك عندما تكون (C) بمستوى عال "High " تكون ($\overline{C}$) بمستوى منخفض "Low" ، وبالعكس . يحدّد دخلي التحكّم حسب القيمة الرقمية المطبّقة عليهما فيما إذا كانت الإشارة التمثيلية سوف تمرّ من الدخل إلى الخرج أم لا . لنفرض جدلاً ، أنّ ($C, \overline{C}$) تمّ الحصول عليهم من نهايات دخل وخرج لعاكس رقمي ، غير مبيّن على الشكل ، لذلك عندما نعطي قيمة معيّنة لـ(C) تصبح

مباشرةً ($\overline{C}$) بقيمة معاكسة . تُستخدم الدائرة (o) في الرمز الكهربائي (5-30b) للدلالة على أنّ الدخل عندها معكوس .



(a) The NMOS and PMOS devices are connected in parallel.

(b) Schematic symbol for a CMOS analog switch

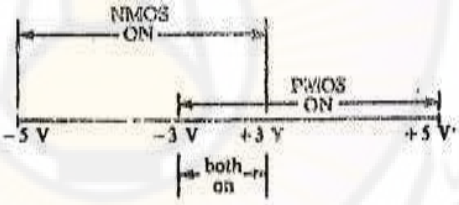
الشكل (5-30)

للمساعدة في تحليل القاطع التمثيلي CMOS لنأخذ قيم معيّنة لمعاملات الدارة ، ولنفترض مثلاً أنّ $V_T = +2v$ بالنسبة للترانزيستور NMOS و $V_T = -2v$ بالنسبة للترانزيستور PMOS ، و $V_{SS} = -5v, V_{DD} = +5v$. لنفرض جدلاً أيضاً أنّ إشارة الدخل التمثيلية تتغيّر باستمرار Continuously بين (+5v) و (-5v) ، وأنّ $(C, \overline{C})$ يكونان إمّا (-5v) أو (+5v) .

عندما تكون :(C = -5v) ، تكون بوّابة الـNMOS عند الجهد (-5v) لذلك يكون الترانزيستور (Off) وذلك بالنسبة لكلّ جهود الدخل الموجودة ضمن المجال (+5v → −5) . (ليكون الترانزيستور بحالة On ، يجب أن يملك الدخل جهداً أكثر سلبية من-7V) . بما أنّ ($\overline{C} = +5v$) ، فإنّ بوّابة الـPMOS تكون عند الجهد (+5v) ويكون هذا الترانزيستور أيضاً (Off) وذلك بالنسبة لكلّ جهود الدخل ضمن المجال

(+5v ← -5). (ليكون هذا الترانزيستور بحالة On ، يجب على الدخل أن يملك جهداً أكثر إيجابية من +7v) . نستنتج من ذلك أنّ (C=-5v) يسبّب للقاطع التمثيلي أن يكون مفتوحاً . لنفترض الآن أنّ :(C = +5v) . إذاً تكون بوّابة الـ(NMOS) عند جهد (+5v) ويكون الترانزيستور بحالة (On) بالنسبة لكلّ الجهود التي تقع ضمن المجال (+3v ← -5) . بما أنّ ($\overline{C} = -5v$) ، يكون الـPMOS بحالة (On) بالنسبة لكلّ الجهود التي تقع ضمن المجال (+5v ← -3v). بين الوسيلتين ، يوجد ممرّ توصيل من الدخل إلى الخرج بالنسبة لكامل مجال جهود الدخل الواقعة بين (+5v ← -5v) ، ونستنتج بالتالي أنّ حالة (C = +5v) تغلق القاطع التمثيلي .

يبيّن الشكل (5-31) تراكب Overlapping مجالات جهود الدخل التي توصل عندها كلّ وسيلة . من الواضح أنّ توصيل كلا الوسيلتين معاً يحدث في المجال بجهود الدخل بين (+3v ← -3v) .



The range of analog input voltages over which a MOSFET conducts when the CMOS analog switch is ON (C = +5 V). Note that both devices conduct in the range from −3 V to +3 V. (NMOS V_T = +2 V; PMOS V_T = −2 V.)

الشكل (5-31)

الفصل السادس
التغذية الخلفية للمكبّرات
Feedback Amplifiers

6-1) مقدّمة :

تُعتبر التغذية الخلفية واحدة من العمليات الأساسيّة في الطبيعة . هي الآلية Mechanism التي يستخدم فيها التحكّم لسوق سيارة مثلاً بسرعة ثابتة ، لحفظ درجة حرارة الجسم الداخلية ثابتة ، الخ . ما نعنيه بالتغذية الخلفية هو أنها عملية يؤخذ من خلالها جزء من الخرج ويعاد إلى الدخل ليكون جزءاً من تغذية النظام . هذا العمل يؤدّي بالنظام إلى تغذية نفسه بنفسه .

لقد رأينا سابقاً استخدام التغذية الخلفية المطبّقة على الدارات الإلكترونية وذلك لجعل نقطة العمل للترانزيستور غير حسّاسة (غير متأثرة) Insensitive بتغيّرات قيمة (β_F) ودرجة الحرارة (T) . فنحن نعلم في مرحلة مكبّر الباعث المشترك المحتوي على مقاومة باعث أنّ التغذية الخلفية المقدّمة للمكبّر بواسطة (R_E) تساعد على حفظ كسب ثابت بالرغم من تغيّرات (β_o) . مقاومات الدخل العالية والخرج المنخفضة للتابع الباعثي (المنبعي) ، هو مثال آخر على تأثيرات التغذية الخلفية .

تبيّن الأمثلة المذكورة آنفاً بعض المزايا الناتجة عن تطبيق مناسب للتغذية الخلفية والتي هي مثلاً : التحكّم بمستويات الممانعات ، تحسين عرض المجال الترددّي ، والإنجاز الأفضل والأقل حساسيّة للتغيّرات المحيطية وتغيرات الصنع للوسائل نصف الناقلة . تُعتبر الأمثلة المذكورة آنفاً أمثلة على التغذية الخلفية السالبة Negative Feedback ، أيّ تغذى الإشارة خلفياً من الخرج إلى الدخل مع انزياح بالطور (180^o) مع الإشارة التي تغذي الدارة . لذلك تكون إشارة الدخل المطبقة على المكبّر متناسبة مع الفرق بين إشارتي الخرج والتغذية . سوف نرى في الفقرات اللاحقة أنّ آلية الفرق هذه هي أساسية للحصول على فوائد التغذية الخلفية السالبة .

بالرغم من فوائد التغذية الخلفية السالبة هذه ، إلاّ أنها تكون مصحوبة ببعض المساوئ . للتوصل إلى إنقاص حساسيّة مرحلة الباعث المشترك مثلاً والمحتوي على مقاومة باعث أو تحسين عرض المجال الترددي لمرحلة مكبّر عمليات Op-Amp ، فإنّ الكسب في كلا المثالين ينقص عما كان عليه قبل إنجاز التغذية الخلفية عليه . بما أنّ مطال وطور الكسب يتغيّر مع التردّد ، فإنّه من المحتمل أن يحدث انزياح طور غير مرغوب وكافٍ لتوليد تغذية خلفية موجبة Positive Feedback . نتيجة لهذه التغذية الخلفية الموجبة ، فقد يصبح المكبّر غير مستقرّاً Unstable ويولد إشارة خرج ما كانت موجودة أصلاً في الدخل (أيّ بدون إشارة دخل) ، أيّ بكلمات أخرى ، يؤدّي ذلك إلى اهتزاز المكبّر . بالرغم من أنّ التغذية الخلفية الموجبة مفيدة للحصول على أحد التطبيقات الهامّة وهو القلاّب (F-F) ذي الحالتين المستقرّتين ويستفاد منه في بناء دارات الاهتزاز ، إلاّ أنّ هذه التغذية الخلفية الموجبة غير مفيدة على الإطلاق في المكبّرات . بشكلٍ آخر ، تحتوي الدارات الإلكترونية غالباً على مسارات تغذية خلفية Feedback Paths غير مرغوب لكن لا يمكن تجنّبها . يمكن للإشارات المغذّاة خلفياً خلال مثل هذه المسارات أن تؤدّي إلى تخريب إنجاز عمل المكبّر أو النظام . أحد الأمثلة على التغذية الخلفية التي لا يمكن تجنّبها (والتي هي غالباً غير مرغوب فيها) هو وجود تأثير مكثّفة ميلّر $(C_{bc})C_{gd}$ في المكبّرات الترانزيستورية والتي تنقص من تردّد القطع العالي . هنالك تأثيرات مماثلة تحصل بواسطة العناصر الطفيلية Parasitic Elements ، مثل السعة الموجودة بين دخل وخرج نهايات علبة الدارة المتكاملة IC .

6-2) تصنيف المكبّرات :

Classification Of Amplifiers :

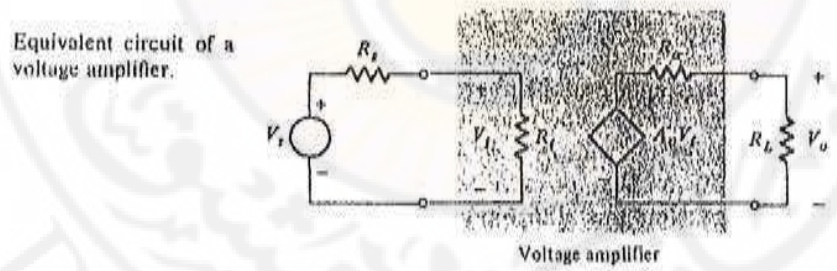
من المفيد قبل معالجة موضوع التغذية الخلفية أن نصنّف ونعرّف المكبّرات العملية المعتمدة على المنابع المحكومة التي أنشئت لأجلها . يوجد أربعة أنواع أساسية

من المكبّرات توافق أربعة أنواع من المنابع المحكومة المثالية . كلّ اثنين منها هما منابع جهد أو منابع تيّار حسب فيما إذا كانت الدارة ذات مقاومة دخل صفرية أو لا نهائية وذات مقاومة خرج أيضاً صفرية أو لا نهائية . نتيجة لذلك ، لا يوجد تأثير لمنبع الإشارة وممانعة الحمل على علاقات الدخل – خرج لهذه المنابع (الدارات) المثالية . إلاّ أنه ، من الواضح أن المكبّرات العملية لها ممانعات دخل وخرج ليست صفرية وليست لا نهائية . لذلك ، أثناء دراسة هذه المكبّرات العملية من الضروري الأخذ بعين الاعتبار مسألة كبر أو صغر ممانعات الدخل والخرج للمكبّر بالنسبة لممانعات الحمل ومنبع الإشارة .

6-2-1) مكبّر الجهد :

The Voltage Amplifier :

يبيّن الشكل (1-6) دارة مكافئة لهذا المكبّر موصولة في الدخل مع منبع إشارة كمنبع جهد ذي مقاومة (R_S) على التسلسل معه، وفي الخرج مع حمل مقاومته (R_L).



الشكل (1-6)

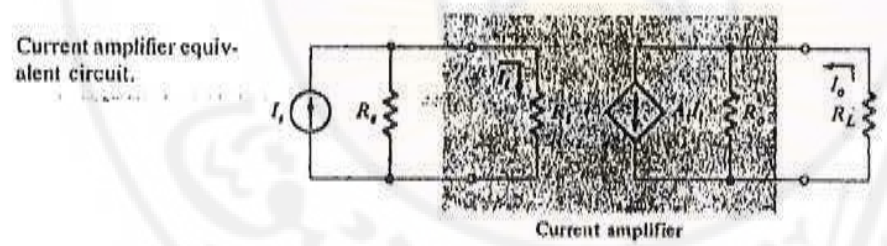
إذا كانت مقاومة الدخل أكبر بكثير من (R_S) فإنّ : $V_i \approx V_s$. بشكلٍ مماثل إذا

كانت مقاومة الخرج أصغر بكثير من (R_L) فإنّ : $V_O \approx A_v V_i = A_v V_s$. يقدّم لنا هذا المكبّر جهد خرج يتناسب طرداً مع جهد الدخل ، وعامل التناسب Proportionality Factor مستقلّ عن قيمة مقاومات المنبع والحمل . تدعى مثل هذه الدارة بمكبّر جهد أو مبدّل من جهد إلى جهد Voltage-Voltage Converter ويشبه سلوكه منبع جهد محكوم بالجهد . يمثّل الرمز (Av) النسبة $(\frac{V_o}{V_i})$ عندما $R_L \to \infty$ ويدعى عندئذ بكسب الجهد للدارة المفتوحة Open-Circuit Voltage Gain .

6-2-2) مكبّر التيّار :

The Current Amplifier :

يبيّن الشكل (2-6) دارة مكافئة لهذا المكبّر موصولة في الدخل مع منبع إشارة كمنبع تيّار ذي مقاومة (R_S) على التوازي معه ، وفي الخرج مع حمل مقاومته (R_L) .



الشكل (2-6)

إذا كانـــت مقاومة الدخل أصغر بكثير من (R_S) فإنّ : $I_i \approx I_s$. بشكلٍ مماثل إذا كانـــت مقاومة الخرج أكبر بكثير من (R_L) فإنّ : $I_O \approx A_i I_i = A_i I_s$. يقدّم لنا

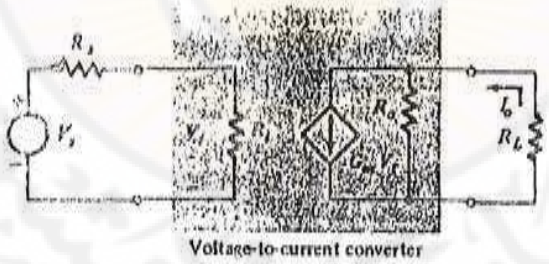
هذا المكبّر تيّار خرج يتناسب طرداً مع تيّار الدخل ، وعامل التناسب مستقلّ عن قيمة مقاومـــات المنبع والحمل . تدعى مثل هذه الدارة بمكبّر تيّار أو مبدّل من تيّار إلى تيّار Current-Current Converter ويشـــبه سلوكه منبع تيّار محكوم بالتيار . يمثّل الرمز (A_i) النســـبة ($\frac{I_o}{I_i}$) عندما $R_L \to \infty$ ويدعى عندئذ بكسب التيّار للدارة المقصورة Short Circuit Current Gain . تمـــاثل الـــدارة المبيّنة بالشكل (6-2) أبسط نموذج لترانزيســـتور (BJT) يعتمد على معادلات إيبر_مول Ebers-Moll حيث فيها :

$$I_C = \beta I_b .$$

6-2-3) مكبّر الناقلية التحويلية :

The Transconductance Amplifier :

يبيّن الشكل (6-3) دارة مكافئة لهذا المكبّر موصولة في الدخل مع منبع إشارة كمنبع جهد ذي مقاومة (R_S) على التسلسل معه، وفي الخرج مع حمل مقاومته (R_L).



الشكل (6-3)

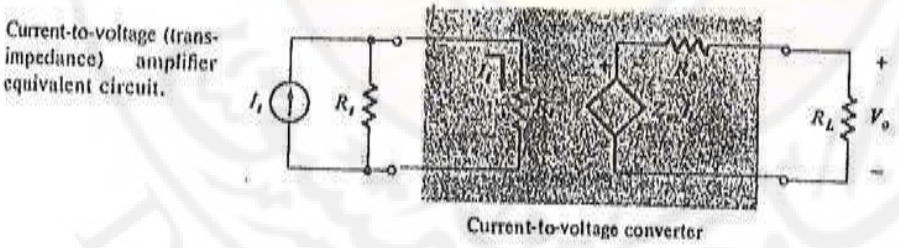
إذا كانت مقاومة الدخل أكبر بكثير من (R_S) فإنّ : $V_i \approx V_S$. بشكل مماثل إذا كانت مقاومة الخرج أكبر بكثير من (R_L) فإنّ : $I_o \approx G_m V_i = G_m V_S$. يقدّم لنا هذا

المكبّر تيّار خرج يتناسب مع جهد الدخل ، وعامل التناسب مستقلّ عن قيمة مقاومات المنبع والحمل . تدعى مثل هذه الدارة بمكبّر ناقلية تحويلية أو مبدّل من جهد إلى تيّار Voltage-Current Converter ويشبه سلوكه منبع تيّار محكوم بالجهد . يمثّل الرمز (G_m) النسبة ($\frac{I_o}{V_s}$) عندما $R_L \to 0$ ويدعى عندئذ الناقلية التحويلية للدارة القصيرة Short-Circuit Transconductance . نلاحظ التشابه بين هذا المكبّر وبين نموذج الدارة المكافئة الهايبرد_π وحيدة الجانب Unilateral للترانزيستور (BJT) ، والتشابه بين G_m لهذا المكبّر و (g_m) للترانزيستور .

6-2-4) مكبّر الممانعة التحويلية :

The Transimpedance Amplifier :

يبيّن الشكل (6-4) دارة مكافئة لهذا المكبّر موصولة في الدخل مع منبع إشارة كمنبع تيّار ذي مقاومة (R_S) على التوازي معه ، وفي الخرج مع حمل مقاومته (R_L) .



الشكل (6-4)

إذا كانت مقاومة الدخل أصغر بكثير من (R_S) فإنّ : $I_i \approx I_s$. بشكلٍ مماثل

إذا كانت مقاومة الخرج أصغر بكثير من (R_L) فإنّ : $V_o \approx Z_m I_i = Z_m I_s$. يقدّم لنا هذا المكبّر جهد خرج يتناسب مع تيّار الدخل ، وعامل التناسب مستقلّ عن قيمة مقاومات المنبع والحمل . تدعى مثل هذه الدارة بمكبّر ممانعة تحويلية أو مبدّل من تيّار إلى جهد Current-Voltage Converter ويشبه سلوكه منبع تيّار جهد محكوم بالتيار . يمثّل الرمز (Z_m) النسبة ($\frac{V_o}{I_s}$) عندما $R_L \to \infty$ ويدعى عندئذ بالممانعة التحويلية للدارة المفتوحة Open-Circuit Transimpedance .

يبيّن الجدول (1-6) خصائص المكبّرات الأربعة بشكلٍ مختصر .

TABLE 6-1 Basic Amplifier Characteristics

	Amplifier type							
	Voltage		*Current*		*Transconductance*		*Transimpedance*	
Parameter	*Ideal*	*Practical*	*Ideal*	*Practical*	*Ideal*	*Practical*	*Ideal*	*Practical*
Z_i	∞	High; $\lvert Z_i\rvert \gg R_s$	0	Low; $\lvert Z_i\rvert \ll R_s$	∞	High; $\lvert Z_i\rvert \gg R_s$	0	Low; $\lvert Z_i\rvert \ll R_s$
Z_o	0	Low; $\lvert Z_o\rvert \ll R_L$	∞	High; $\lvert Z_o\rvert \gg R_L$	∞	High; $\lvert Z_o\rvert \gg R_L$	0	Low; $\lvert Z_o\rvert \ll R_L$
Gain or transfer ratio	$V_o = A_v V_i$	$V_o \approx A_v V_i$	$I_o = A_i I_i$	$I_o \approx A_i I_i$	$I_o = G_m V_i$	$I_o \approx G_m V_i$	$V_o = Z_m I_i$	$V_o \approx Z_m I_i$
Circuit model	Fig. 12-1		Fig. 12-2		Fig. 12-3		Fig. 12-4	

جدول (1-6)

6-3) فكرة التغذية الخلفية :

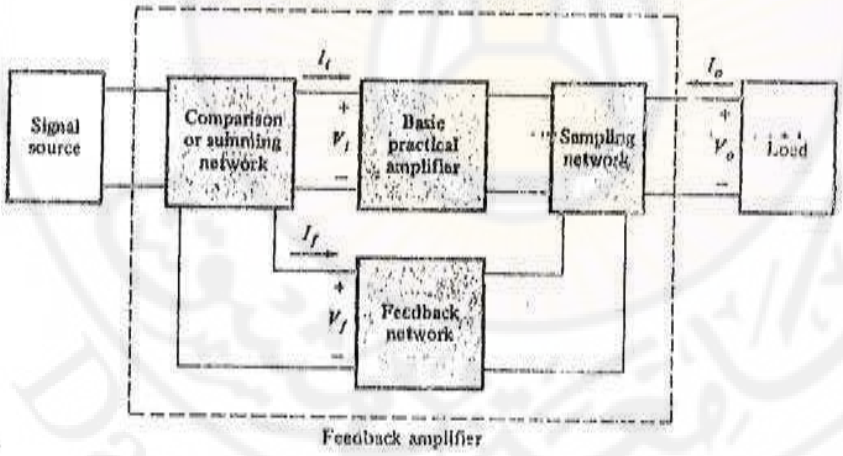
The Feedback Concept :

يمكن باستخدام التغذية الخلفية تحسين خصائص المكبّرات العملية وجعلها

تتترتب من خصائص المكبّرات التالية . بالنسبة لكلّ مكبّر ، نقوم بأخذ عينة من إشارة الخرج بواسطة شبكة ملائمة ونقل هذه الإشارة خلفاً إلى الدخل من خلال شبكة التغذية الخلفية . يتمّ في الدخل تركيب إشارة التغذية الخلفية مع إشارة المنبع الخارجية بواسطة شبكة جمع Summing أو مقارنة Comparison أو مازج Mixer . تطبّق بعدها الإشارة المركبة Combined Signal على دخل المكبّر العملي الأساسي ، وذلك كما يبيّنه الشكل (5-6) ، والذي يظهر البنية الأساسيّة لمكبّر تغذية خلفية وحيد الحلقة Single-Loop Feedback Amp. ، وحيث يمكن للمكبّر الأساسي أن يكون أحد الأنواع الأربعة من المكبّرات التي درست آنفاً .

6-3-1) منبع الإشارة (الدخل) :

The Signale Source (Input) :



الشكل (5-6)

يمثّل هذا الصندوق المبيّن بالشكل (6-5) الإشارة المطبّقة على المكبّر . يمكن لمنبع الإشارة أن يكون منبع جهد (V_s) على التسلسل على مقاومة (R_s) ، أو منبع تيّار (I_s) على التوازي مع (R_s) .

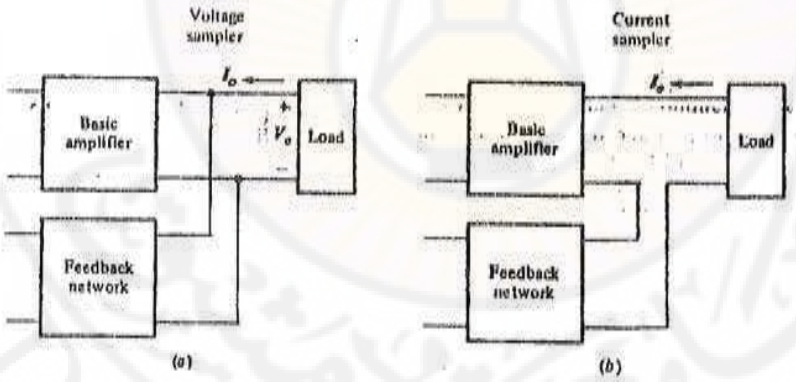
6-3-2) إشارة الخرج :

The Output Signal :

يمكن للخرج أن يكون جهداً مطبّقاً على ممانعة الحمل (Z_L) أو تيّاراً مارّاً مارّاً هذه المقاومة (أو R_L) . هي إشارة الخرج التي نرغب أن تكون مستقلّة عن الحمل وغير حساسة لتغيّرات المعاملات للمكبّر الأساسي .

6-3-3) شبكة أخذ العينات :

The Sampling Network :



الشكل (6-6)

تُعتبر وظيفة شبكة أخذ العينات هي تقديم صورة أو مقياس عن إشارة الخرج ،

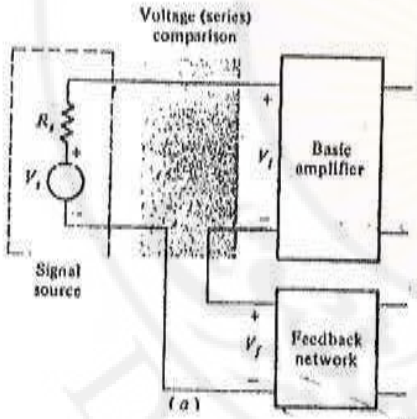
أيّ إشارة تتناسب مع الخرج المرغوب .

في الشكل (6-6a) ، يتمّ أخذ عينة من جهد الخرج بواسطة وصل بوّابة الخرج لشبكة التغذية الخلفية بالتوازي مع الحمل . تدعى هذه التشكيلة بالوصل التفرّعي Shunt Connection . في الشكل (6-6b) يتمّ أخذ عينة من تيّار الخرج بواسطة وصل بوّابة الخرج لشبكة التغذية الخلفية بالتسلسل مع الحمل . تدعى هذه التشكيلة بالوصل التسلسلي Series Connection . في كلا الشكلين نجد تساوي إشارات الخرج والعينة. بالرغم من أنّ هذه الحالة هي الشائعة في معظم التطبيقات إلاّ أنّه غير ضروري للعمل الصحيح للتغذية الخلفية . كلّ ما في الأمر أنه من الضروري أن تتناسب إشارة أخذ العينات طرداً مع إشارة الخرج .

6-3-4) شبكة المقارنة أو الجمع :

The Comparison Or Summing Network :

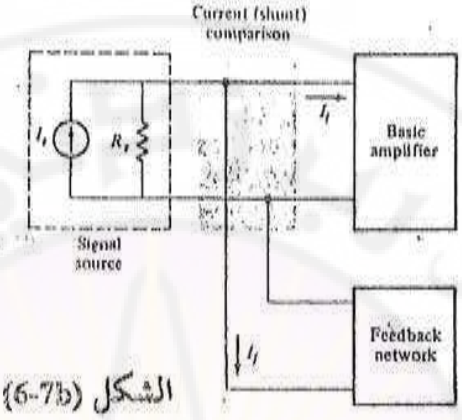
تستخدم لأجل مقارنة أو جمع إشارات الدخل والتغذية الخلفية شبكتين شائعتين جدّاً في الحياة العملية والمبيّنتين في الشكل (6-7)



الشكل (6-7a)

يُستخدم التوصيل التسلسلي Series المبيّن في الشكل (6-7a) لمقارنة جهد الإشارة (V_S) مع إشارة التغذية الخلفية (V_F) . تكون إشارة دخل المكبّر (V_i)متناسبة مع فرق الجهد (V_S-V_F) الناتجة عن المقارنة . يستخدم المكبّر التفاضلي غالباً للمقارنة

حيث يكون جهد خرجه متناسباً مع الفرق بين إشارتي دخله . يستخدم التوصيل التفرّعي Shunt المبيّن في الشكل (6-7b) لمقارنة تيّار الإشارة (I_s) مع إشارة التغذية الخلفية (I_F) . تكون إشارة دخل المكبّر (I_i) متناسبة مع فرق التيّار (I_s-I_F) .



الشكل (6-7b)

6-3-5) شبكة التغذية الخلفية :

The Feedback Network :

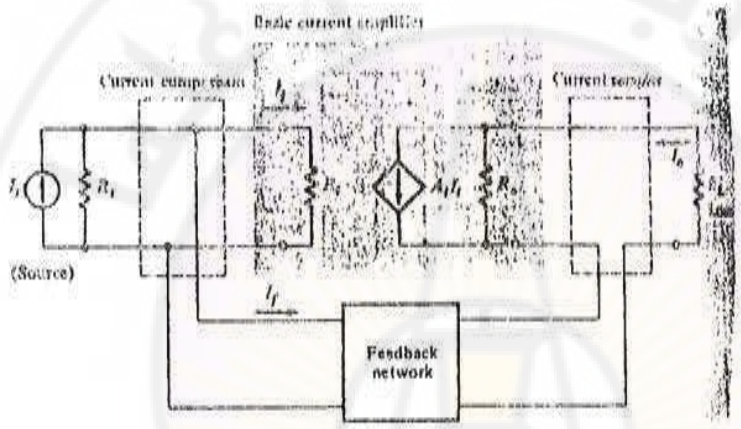
يكون هذا الصندوق المبيّن بالشكل (6-5) عادةً شبكة غير فعّالة Passive تحتوي على مقاومات ، مكثّفات ، وملفات . وفي غالب الأحيان تكون هذه الشبكة عبارة عن شبكة مقاومات بحتة . إحدى الوظائف التي تقوم بها شبكة التغذية الخلفية هو تحويل عينة إشارة الخرج إلى شكل إشارة ملائمة للمقارنة في الدخل . مثلاً ، لنفرض مكبّر تغذية خلفية خرجه عبارة عن جهد والمطلوب مقارنة تيّارات في الدخل. لذلك تكون الآن وظيفة شبكة التغذية الخلفية هو تحويل جهد الخرج إلى تيّار ملائم لتطبيقه على الدخل .

6-3-6) المكبّر الأساسي :

The Basic Amplifier :

ذكرنا أنّ المكبّر الأساسي المبيّن بالشكل (6-5) هو أحد التشكيلات الأربعة

للمكبّر التي درست في بداية هذا الفصل . تكبّر هذه الدارة إشارة الفرق الناتجة عن عملية المقارنة ، وتعتبر هذه العملية هي المسؤولة عن نقصان الحساسيّة والتحكّم بالخرج لنظام التغذية الخلفية .



الشكل (8-6)

لنفرض لدينا مكبّر تغذية خلفية كما هو مبين بالشكل (8-6) ، حيث يكون فيه المكبّر الأساسي عبارة عن مكبّر تيّار كالذي درس في الشكل (2-6) . لنفترض أنّ (A_i) تزايد نتيجة (ربّما) لتزايد (β_o) لأحد الترانزيستورات المشكّلة للمكبّر . إنّ تزايداً في (A_i) يميل إلى تزايد تيّار الحمل (I_o) ، وبالتالي تيّار التغذية الخلفية (I_F) . بإهمال التيّار المارّ في (R_S) ، يتناقص نتيجة لذلك تيّار التحكّم $I_i = I_s - I_F$. بتناقص سوق الدخل Input Drive، يميل خرج المكبّر إلى التناقص وبذا يعوّض تأثير التزايد في

(A_i). إنّ هذا ما يسمّى بأساس التغذية الخلفية السالبة Negative . بسبب أنّ شبكة الجمع عند الدخل تقدّم إشارة الفرق ، يقوم دخل المكبّر بالتغيّر باتجاه معاكس للتغيّر الحاصل في الخرج . بذلك يكون التأثير الصافي The Net Effect هو حفظ إشارة الخرج ثابتة ومستقلّة عن تغيّرات (A_i) للمكبّر الأساسي .

(6-3) تشكيلات مكبّر التغذية الخلفية :

Feedback Amplifier Topologies :

يوجد أربعة تشكيلات مكبّر تغذية خلفية أساسية وحيدة الحلقة ، حيث كلاً منها لها نفس البنية المبيّنة بالشكل (5-6) . تدعى هذه التشكيلات الأربعة للتغذية الخلفية بمكبّرات :

مكبّر تفرّعي ـ تفرّعي	Shunt-Shunt Amp.
مكبّر تفرّعي ـ تسلسلي	Shunt-Series Amp.
مكبّر تسلسلي ـ تفرّعي	Series-Shunt Amp.
مكبّر تسلسلي ـ تسلسلي	Series-Series Amp.

توافق هذه التسميات مسألة نوعيّة التوصيل في بوّابة الدخل والخرج ، على التوالي ، بين شبكة التغذية الخلفية والمكبّر الأساسي . فمثلاً ، في المكبّر تفرّعي ـ تسلسلي ، تكون بوّابات الدخل لشبكة التغذية الخلفية والمكبّر موصولة على التوازي ، وتكون بوّابات الخرج موصولة على التسلسل . لذلك تقارن التيّارات في الدخل وتؤخذ العينة من تيّار الخرج . يُطلق أحياناً التسميات التالية على هذه التشكيلات الأربعة بنفس التسلسل للتسميات السابقة :

مكبّر تغذية تفرّعية بالجهد	Voltage-Shunt Amp.
مكبّر تغذية تفرّعية بالتيّار	Current-Series Amp.
مكبّر تغذية تسلسلية بالجهد	Voltage-Series Amp.

مكبّر تغذية تسلسلية بالتيّار Current-Series Amp.

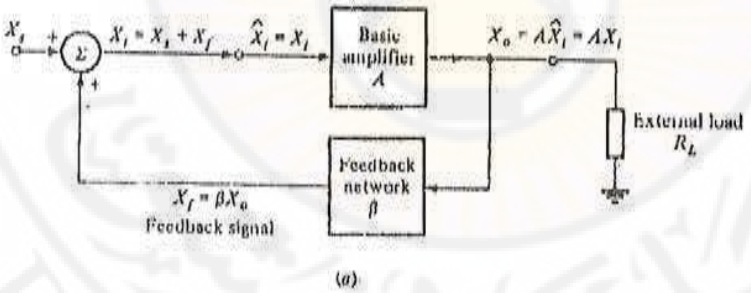
سنحاول في دراستنا التالية أن نستخدم التسميات الأولى والموجودة في كثير من المراجع المختصّة .

تتناقص مستويات الممانعة عند توصيل الشبكات على التوازي وتتزايد عند وصلها على التسلسل . لذلك يمكننا أن نتوقّع بسهولة أنّ تشكيلة تفرّعي ــ تسلسلي Shunt-Series ، على سبيل المثال ، سوف تملك ممانعة دخل منخفضة وممانعة خرج عالية . توافق مستويات الممانعة هذه لمكبّر التيّار المبيّن بالشكل (2-6) والجدول (1-6).

6-4) مكبّر التغذية الخلفية المثالي :

The Ideal Feedback Amplifier :

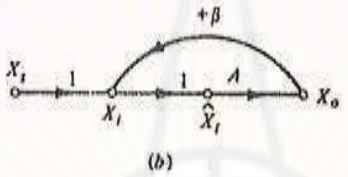
سنحاول أن نفحص في هذه الفقرة تأثيرات التغذية الخلفية على الإنجاز الإجمالي للمكبّر (كسب ، نقص "حساسيّة" ، تشويه ، ...الخ) . سيتمّ مناقشة مسألة مستويات الممانعة لمكبّر التغذية الخلفية في فقرة لاحقة .



الشكل (6-9a)

كخطوة أولى باتجاه طريقة التحليل التي تؤكّد فوائد التغذية الخلفية ، لنعتبر تمثيل مكبّر التغذية الخلفية المثالي كما بالشكل (6-9) . يمكن للمكبّر الأساسي المبيّن بالشكل

(6-9a) أن يكون أيّ من المكبّرات الأربعة المذكورة في الجدول (1-6) والموصولة حسب إحدى تشكيلات التغذية الخلفية الأربعة المذكورة في الفقرة السابقة . تمثّل إشرة الدخل (X_S) ، إشارة الخرج (X_O) ، إشارة التغذية الخلفية (X_F) ، وإشارة الفرق (المقارنة) (X_i) ، تمثّل إمّا جهداً أو تيّاراً . تمّ تلخيص هذه الإشارات وتوابع التحويل (A, β) في الجدول (2-6) بالنسبة لتشكيلات التغذية الخلفية المختلفة .



(b)

الشكل (6-9b)

يمثّل الرمز المشار إليه بدائرة Circle مع إشارة الجمع $\sum$ بشبكة الجمع الذي يساوي خرجها إلى المجموع الجبري للمداخل . لذلك نجد :

$$X_i = X_S + X_F \quad \text{..... (6-1)}$$

إنّ الإشارة (X_i) الممثلة لخرج شبكة الجمع Summing ، هي دخل المكبّر ($\hat{X}_i$) . تمّ إدخال الرمز ($\hat{X}_i$) للتسهيل والملائمة بين خرج ودخل ، وسوف نرى في الفقرات اللاحقة فوائد التمييز بين إشارة المقارنة وتلك المطبّقة على المكبّر . لو أنّ إشارة التغذية الخلفية (X_F) كانت منـــزاحة بالطور (180°) مع إشارة الدخل (X_S) ، كما هو واقع حتماً في أنظمة التغذية الخلفية السالبة، فإنّ (X_i) تعبّر عن إشارة الفرق . معنى ذلك أنه عندما تتزايد (X_F) تتناقص (X_i) .

TABLE 6-2 Signals and Transfer Ratios in Feedback Amplifiers

Signal or Ratio	*Feedback topology*			
	Shunt-shunt	*Shunt-series*	*Series-series*	*Series-shunt*
X_o	Voltage	Current	Current	Voltage
X_s, X_i, X_f	Current	Current	Voltage	Voltage
A	V_o/I_i	I_o/I_i	I_o/V_i	V_o/V_i
β	I_f/V_o	I_f/I_o	V_f/I_o	V_f/V_o

جدول (6-2)

تُعرّف (β) معامل النقل العكسي Reverse Transmission لشبكة التغذية الخلفية كما يلي :

$$\beta = \frac{X_F}{X_O} \quad \text{..... (6-2)}$$

غالباً ما تكون نسبة التحويل (β) Transfer Ratio عبارة عن عدد حقيقي Real ، ولو أنها بشكلٍ عام تابعة للتردّد (يجب الانتباه إلى عدم الخلط بين هذا الرمز ورمز كسب تيّار الدارة القصيرة لمكبّر الباعث المشترك الترانزيستوري β) .

يحدّد كسب المكبّر (A) كما يلي :

$$A = \frac{X_O}{\hat{X}_i} = \frac{X_O}{X_i} \quad \text{..... (6-3)}$$

نحصل على كسب المكبّر بوجود التغذية الخلفية (A_F) بتعويض المعادلتين

(6-1,2) في المعادلة (3-6) ونحصل عندها على :

$$A_F = \frac{X_o}{X_s} = \frac{A}{1 - A\beta} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (6\text{-}4)$$

يمثل الكسب (A) في المعادلتين (6-3,4) تابع التحويل بدون تغذية خلفية . بفرض أنّ $\beta = 0$ (أيّ إلغاء إشارة التغذية الخلفية) عندها تعود المعادلة (6-4) إلى المعادلة (6-3) . غالباً ما يدعى (A) بكسب الحلقة المفتوحة Open-Loop Gain ($\beta = 0$) ويرمز له (A_{OL}) . عندما تكون ($\beta \neq 0$) (أيّ وجود التغذية الخلفية) ، فإنّ الكسب يصبح عندها (A_F) والذي غالباً ما يدعى بكسب الحلقة المغلقة Closed-Loop Gain .

إذا كان $|A_F| < |A|$ تكون التغذية الخلفية سالبة Negative ، وإذا كان $|A_F| > |A|$ تكون التغذية الخلفية موجبة Positive أو متراكمة Regenerative . في حالة التغذية الخلفية السالبة التي هي مدار بحثنا ، نجد من المعادلة (6-4) أنّ :

$$|1 - \beta A| > 1$$

6-4-1) كسب الحلقة أو نسبة العودة :

The Loop Gain Or Return Ratio :

إنّ الإشارة ($\hat{X}_i$) في الشكل (6-9a) تضرب بـ(A) خلال مرورها بالمكبّر ثمّ بنسبة النقل (β) خلال شبكة التغذية الخلفية . يأخذنا مثل هذا المسار من دخل المكبّر حول حلقة تشتمل على المكبّر وشبكة التغذية الخلفية . يدعى الجداء الناتج ($-A\beta$) بكسب الحلقة أو نسبة العودة (T) . يمكن إعادة كتابة المعادلة (6-4) بدلالة (A_{OL}) و (T) كما يلي :

$$A_F = \frac{A}{1 - A\beta} = \frac{A_{OL}}{1 + T} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (6\text{-}5)$$

في حالة التغذية الخلفية السالبة ، يكون : $-A\beta = T > 0$.

يمكننا إعطاء تفسيراً فيزيائياً لنسبة التحويل هذه باعتبار إشارة الدخل $X_i = 0$ ، وأنّ المسار بين $(X_i, \hat{X}_i)$ مفتوحاً . إذا طبّقت الإشارة $(\hat{X}_i)$ الآن على دخل المكبّر ، فإنّ : $X_i = X_F = A\beta$ أو :

$$T = -A\beta = -\frac{X_i}{\hat{X}_i}\Big|_{X_s=0} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (6\text{-}6)$$

لذلك نجد أنّ نسبة العودة هي القيمة السالبة لنسبة الإشارة المغذّاة خلفياً إلى دخل المكبّر . غالباً ما تسمّى الكميّة : $F = 1 - A\beta = 1 + T$ بفرق العودة Return Difference . بحالة التغذية الخلفية ، فإنّ كلا (F,T) تكونان أكبر من الصفر (أعداد موجبة) .

يشرح مخطط تدفق الإشارة Signal-Flow Graph المبيّن بالشكل (6-9b) نفس العلاقات المتبادلة المعطاة في المعادلات (6-2,3) . يمثّل النقل Transmittance (A) المكبّر المبيّن بالشكل (6-9a) ، ويعبّر الفرع Branch (β) عن النقل العكسي خلال شبكة التغذية الخلفية . إنّ تقدير $A_F = \frac{X_o}{X_s}$ بواسطة اختصار المخطط Graph يعطي المعادلة (6-4) . بوضع : $X_S = 0$ ، عندها يمكن تمييز الحلقة المشتملة على (A, β) بسهولة .

6-4-2) افتراضات أساسية :

Fundamental Assumptions :

يتضمّن تمثيل مكبّر التغذية الخلفية المثالي المبيّن بالشكل (6-9) ، ثلاثة شروط تؤدّي إلى علاقة (A_F) في المعادلات (6-4,5) :

١- تنتقل إشارة الدخل إلى الخرج خلال المكبّر (A) وليس خلال شبكة التغذية الخلفية (β) . لذلك ، لو لم يكن المكبّر مشغّلاً عن طريق جعل $A = 0$ (عن طريق إنقاص g_m للترانزيستور إلى الصفر مثلاً) ، فيجب

عندها أن تسوي إشارة الخرج الصفر . يكافئ هذا الافتراض القول أنّ شبكة التغذية الخلفية أحادية الجانب Unilateral .

٢- تنتقل إشارة التغذية الخلفية من الخرج إلى الدخل خلال شبكة التغذية الخلفية فقط . هذا يعني أنّ المكبّر (A) هو أحادي الجانب وينقل الإشارة فقط من الدخل إلى الخرج .

٣- يجب أن تكون نسبة النقل (β) مستقلّة عن مقاومات المنبع والحمل (R_S, R_L) .

تُعتبر عادةً مكبّرات التغذية الخلفية العملية هذه الشروط محققة بشكلٍ تقريبي . فمثلاً ، تحتوي عادةً شبكة التغذية الخلفية على عناصر غير فعّالة (R,C,L) Passives لذلك هي تنقل إشارة من الدخل إلى الخرج . بشكلٍ مماثل ، فإنّ كلا (A, β) تتأثّران بمقاومات الحمل والمنبع . هذه الانزياحات عن الحالة المثالية يمكن إهمالها في التحليل التقريبي الذي نجره لمعظم المكبّرات العملية .

6-5) خصائص مكبّرات التغذية الخلفية السالبة :

Properties Of Negative-Feedback Amplifiers :

بالرغم من أنّ التغذية الخلفية السالبة تعمل على إنقاص الكسب ، إلاّ أنّ لها فوائد عديدة نحاول أن ندرس بعضها الآن .

6-5-1) نقص الحساسيّة :

Desensitivity :

تتغيّر نسبة تحويل المكبّر (A_F) مع التغيرات الناتجة عن التسامح Tolerance ، بتبديل ترانزيستور بآخر Replacement ، درجة الحرارة ، قِدم العنصر Aging ، ومتغيّرات أخرى تتعلّق بخواص الترانزيستور ومركّبات الدارة . تابع الحساسيّة S_x^G ، والذي هو نسبة التغيّر الكسري لـ(G) إلى التغيّر الكسري Fractional في (X) ،

كما هو مبيّن بالمعادلة (6-7) ، ملائم جداً كطريقة للتعبير عن التأثير الناتج عن تغيّرات (X) على إنجاز النظام (G) .

$$S_X^G = \frac{\Delta G / G}{\Delta X / X} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}7)$$

عندما يكون : $\Delta X / X << 1$ فإنّ $\Delta G / G$ يعبّر عنه بـــ : dG/dX وتصبح المعادلة (6-7) كما يلي :

$$S_X^G \approx \frac{X}{G}\frac{dG}{dX} = \frac{dG/G}{dX/X} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}8)$$

إذا كانت قيمة : $S_X^G << 1$ فإنّ هذا يشير إلى أنّ (G) هي غير حساسة لتغيّرات (X) عندما يكون : $\Delta G / G << \Delta X / X$. بشكلٍ موازٍ ، نجد أنّه إذا كانت قيمة: $S_X^G >> 1$ يعني هذا أنّ (G) حساسة جداً لتغيّرات (X) . قيمة الواحد (تقريباً) لـــ : S_X^G ينعكس على كون (G) متناسبة طرداً مع (X) ، وبالتالي ، تكون التغيرات الكسرية في (G) و (X) فعلياً متساوية . يتحقّق هذا الوضع بالنسبة لتغيّر نسبة العودة (T) بالنسبة لتغيّرات الكسب في مكبّر داخلي (A_{OL}) . لذلك يمكن أن يشير التابع : S_T^{AF} إلى حساسيّة (A_F) بالنسبة لتغيّرات كسب المكبّر الأساسي . يمكن برهان ذلك بكتابة المعادلة (1-6) كما يلي :

$$A_F = \frac{A}{1-A\beta}\frac{-\beta}{-\beta} = \frac{-1}{\beta}\frac{-A\beta}{1-A\beta} = K\frac{T}{1+T} \quad \ldots\ldots\ldots \quad (6\text{-}9)$$

حيث : $K = -\frac{1}{\beta}$ و $T = -A\beta$

إذا تغيّرت (T) بالمقدار (ΔT) ، تتغيّر (A_F) بالمقدار (ΔF) ، والذي يمكن أن نعبّر عنه كما يلي :

$$\Delta A_F = \frac{K(T+\Delta T)}{1+T+\Delta T} - \frac{KT}{1+T} = \frac{K\Delta T}{(1+T+\Delta T)(1+T)}$$

بكتابة : $\frac{\Delta A_F}{A_F}$ واستخدام المعادلة (6-7) ، نحصل على :

$$S_T^{AF} = \frac{1}{1+T+\Delta T} \quad \text{..... (6-10)}$$

فلو كان : $T >> |\Delta T|$ نجد :

$$S_T^{AF} \approx \frac{1}{1+T} \quad \text{..... (6-11)}$$

هذه النتيجة (معادلة 6-11) هي بالضبط ما نحصل عليه لو استخدمت المعادلة (6-8) لحساب S_T^{AF} .

تُبرهن المعادلة (6-10) أنّ كسب الحلقة المغلقة Closed-Loop يمكن أن يُجعل غير حساساً للتغيّرات الحاصلة في كسب المكبّر الأساسي وذلك بزيادة قيمة (T) . فمثلاً ، في مكبّر ما له القيمة ($T = 49$) ، فإذا تغيّرت (T) بمقدار ($\Delta T = +25$) (أيّ حوالي 50% زيادة في كسب المكبّر الأساسي) ، فإنّ هذا يعطي :

$$S_T^{AF} = \frac{1}{1+49+25} = \frac{1}{75}$$

نلاحظ أننا استخدمنا المعادلة (6-10) وليس المعادلة التقريبية (6-11) وذلك بفرض القيمة الكبيرة لـــ(ΔT) . يمكن أن نحسب الآن مقدار التغيّر الكسري الموافق لـــ(A_F) كما يلي :

$$\frac{\Delta A_F}{A_F} = \frac{\Delta T}{T} S_T^{AF} = \frac{25}{49}\frac{1}{75} = 0.0068$$

أيّ تغيّر (A_F) بمقدار حوالي (2/3%) . بشكلٍ مماثل ، نجد أنّ تغيّراً بـــ(T) مقداره ($\Delta T = -25$) (أيّ تناقص في الكسب مقداره 50%) يُعطي $S_T^{AF} = \frac{1}{25}$ ويولّد تناقصاً في (A_F) مقداره (2%) . تنقص الزيادة في (T) (أكثر من ذلك) تناقصاً في (A_F) . تبيّن هذه القيم الفعالية الكبيرة للتغذية الخلفية السالبة . يمكن التحكّم بكسب الحلقة المغلقة (A_F) بشكلٍ دقيق حتى ولو تغيّر كسب المكبّر الداخلي بشكلٍ كبير . يمكن أن نرى بشكلٍ واضح من المعادلة (6-9) ، مدى نقصان حساسيّة كسب

الحلقة المغلقة لتغيّرات كسب الحلقة المفتوحة والتي تنتج من زيادة (T). فمن أجل : T >> 1، فإنّ : $\frac{T}{1+T} \approx 1$ أيّ :

$$A_F \approx K = -\frac{1}{\beta} \quad \text{..... (6-12)}$$

بما أنّ (β) هي تابع التحويل لشبكة التغذية الخلفية غير الفعّالة Passive (والذي هو على الأغلب) ، فإننا نجد أنّ (A_F) هي مستقلّة بشكلٍ واضح عن كسب المكبّر الأساسي ، وتعتمد فقط على نسبة المركبات أو العناصر غير الفعّالة . يمكننا أن نجد مثل هذه الحالة في مراحل مكبّر العمليات العاكس وغير العاكس (والذي سندرسه في الفصل الأخير) الذي يكون فيه كسب هذه المراحل متناسباً مع نسبة المقاومات ($\frac{R_2}{R_1}$) .

نلاحظ من تطبيق الأرقام على المعادلة (6-11) ، تشير هذه المعادلة إلى أنّ ($\Delta A_F / A_F$) لها نفس القيمة بالنسبة لتغيّرات موجبة أو سالبة ليست كبيرة لـ(T) ، بينما لا يكون هذا صحيحاً بالنسبة لتغيّرات كبيرة في (T) .

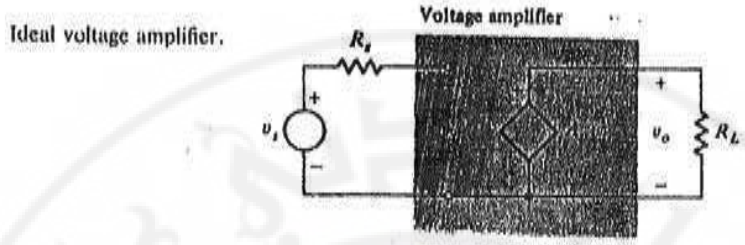
6-5-2) التشويه غير الخطي :

Nonlinear Distortion :

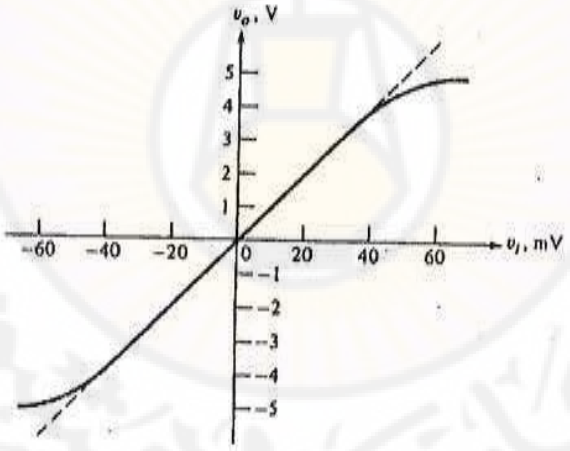
نحن نفترض بشكلٍ عام أنّ مراحل المكبّر تسلك بشكلٍ خطي ، أيّ هي حالة تطبيق إشارة صغيرة . إلاّ أنّه ، لو طبّقت إشارة كبيرة المطال ، عندها تظهر خواص المكبّر عدم خطية Nonlinearity وتصبح موجة الخرج مشوّهة .

سنعالج في هذه الفقرة تأثير التغذية الخلفية على التشويه اللاخطي .

يبيّن الشكل (6-10) مكبّر جهد مثالي بكل صفاته باستثناء أنّ مجاله الديناميكي محدود . معنى ذلك ، أنّ مجال مطالات إشارة الدخل التي يمكن اعتبارها مقبولة في العمل الخطي للمكبّر هي محدودة .



الشكل (6-10)



الشكل (6-11)

هذا المعنى مبيّن من خلال خواص تحويل الجهد في الشكل (6-11) ، الذي يُظهر

العلاقة بين إشارة الخرج (V_o) وإشارة الدخل (V_i) .

يمثّل مبدأ الإحداثيات في الشكل (6-11) نقطة العمل ، ويمثّل ميل المنحني كسب الجهد . يبيّن الخط المنقّط في الشكل (6-11) امتداد الجزء الخطي لخواص التحويل ($0 \le |V_i| \le 40mv$) ويُشير إلى كسب جهد ($A_V = 100$) .

يصبح الكسب في المنطقة غير الخطية للخواص : $A_V < 100$ ، ويصبح مساوياً للصفر لأجل $|V_i| \ge 60mv$. (بالنسبة لمكبّر BJT ، توافق الأجزاء الأفقية في الشكل 6-11 ، والذي فيه $A_V = 0$ ، القطع أو الإشباع) . نلاحظ من خواص التحويل ، أنه من الواضح عند وجود إشارات دخل : $|V_i| \ge 40mv$ ، فإنّ هذا يشوّه موجات الخرج.

يمكن لخواص تحويل الجهد المبيّن بالشكل (6-11) أن يعبّر عنه تحليلياً كما يلي :

$$\left.\begin{aligned} |V_o| &= 100|V_i| \;;\; 0 \le |V_i| \le 40mv \\ |V_o| &= 100(|V_i| - 0.04) - 2500(|V_i| - 0.04)^2 ; 40 \le V_i \le 60mv \\ |V_o| &= 5 \;;\; |V_i| > 60mv \end{aligned}\right\} \quad \ldots (6\text{-}13)$$

لتوضيح الأمر تمّ تمثيل نقاط معيّنة لتابع التحويل وهي مبيّنة بالجدول (6-2) .

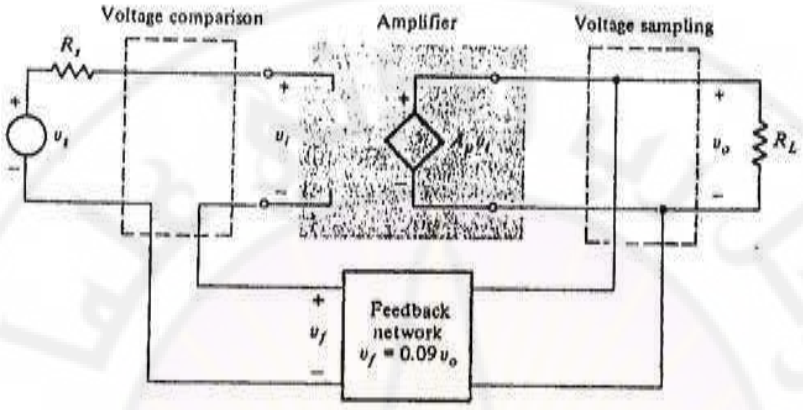
TABLE 6-2 Values of $|v_o|$ vs. $|v_i|$ from Eq. (12-13)

$\|v_i\|$, V	1.0	2.0	4.0	4.44	4.75	4.94	5.0
$\|v_i\| = \|v_i\|$, mV	10	20	40	45	50	55	60

جدول (6-2)

يستخدم مكبّر التغذية الخلفية المبيّن بالشكل (6-12) المكبّر الموصوف من قبل المعادلة (6-13) والشكل (6-11) . صمّمت شبكة التغذية الخلفية لجعل

. $V_F = 0.09\ V_O$



الشكل (12-6)

لنبيّن الآن خواص التحويل لمكبّر التغذية الخلفية V_O/V_S بواسطة حساب قيم (V_S) الموافقة لقيم (V_O) و (V_i) المبيّنة بالجدول (2-6) . بأخذ معادلة كيرشوف KVL للشكل (12-6) حول حلقة الدخل نجد :

$$V_S = V_i + V_F = V_i + 0.09V_O$$

بتعويض القيم المذكورة فإنّنا نحصل على الجدول (3-6) الذي نحصل منه على خواص التحويل المبيّن بالشكل (13-6) بالخط المستمرّ .

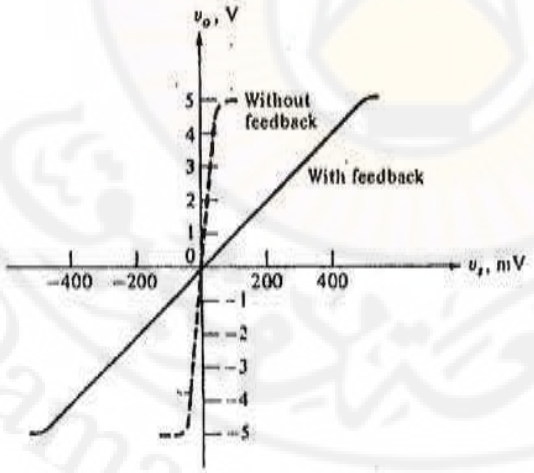
يتبيّن لنا من الشكل (13-6) ، أنّ خواص التحويل هي خطية بشكلٍ كبير على كامل المجال لجهود الدخل . من ذلك فنحن نتوقّع تشويه غير خطي تقريبي بالنسبة لجهود دخل $|V_S| \le 500mv$.

تمّ في الشكل (13-6) أيضاً رسم خواص التحويل الذي أشرنا إليه في الشكل

(6-11) . من الواضح تماماً من كلا المنحنيين أنّ أخفض كسب لمكبّر التغذية الخلفية هو ($A_F = 10$) . بوضع مرحلتي مكبّر تغذية خلفية من هذا النوع على التتالي Cascade ، نحصل على الكسب الإجمالي والذي يصبح من جديد (100) .

TABLE 6-3 Values of $|v_o|$ vs. $|v_s|$ for Fig. 6-13

$\|v_o\|$ (V)	1.0	2.0	4.0	4.44	4.75	4.94	5.0
$\|v_s\|$ (mV)	100	200	400	444	478	500	510
$\|v_i\|$ (mV)	10	20	40	45	50	55	60



الشكل (6-13)

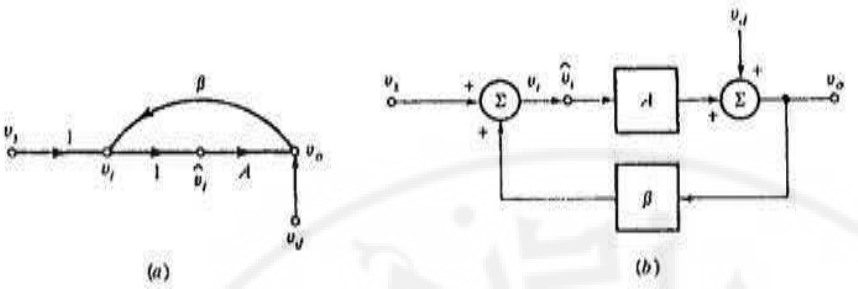
في المناقشة المذكورة آنفاً ، افترضنا أنّ المكبّر الداخلي كان مثالياً ومحدوداً في عمله فقط بالنسبة لمطال الإشارة التي يريد أن يعالجها . بالنسبة للمكبّرات العملية ، الخاصية الأساسيّة المذكورة تبقى صحيحة ، وكل ما في الأمر أنّ خواص التحويل بالنسبة لمكبّر التغذية الخلفية تبقى قريبة من الخطية أكثر ممّا هي عليه بالنسبة للمكبّر الأساسي .

لنفرض أنّ الإشارة المطبّقة على المكبّر المبيّن بالشكل (6-10) كانت جيبية ذات مطال يمتدّ بشكلٍ بسيط إلى ما وراء المجال الخطي (أيّ مثلاً إشارة جيبية ذات مطال (50 mv) بالنسبة للخواص المبيّنة بالشكل 6-11) . هذه الحالة تشتمل كمية التشويه الصغير نسبياً بشكلٍ بسيط على إشارة توافقية ثانية Second Harmonic تتولّد داخل الوسيلة . فمن المعادلة (6-13) لأجل : $|V_i| \geq 40mv$ يعتمد جهد الخرج (V_O) على (V_i^2) (لنتذكّر أنّ : $Sin^2wt = \frac{1}{2} - \frac{1}{2}\cos 2wt$) وبالتالي يحتوي الخرج على التوافقية الثانية . يمكن اعتبار هذا التشويه بالجهد كمنبع إشارة خارجي (V_d) مطبّق عند خرج المكبّر . بتطبيق تغذية خلفية سالبة الآن على المكبّر فإنّ هذا التشويه سوف ينخفض بنفس مقدار انخفاض كسب المكبّر الأساسي .

تمّ توضيح مخطط تدفّق الإشارة لهذا النظام بالشكل (6-14a) ، حيث تمّ تقديم المخطط الصندوقي المكافئ في الشكل (6-14b) . باستخدام نظرية التراكم نحصل على:

$$V_O = A_F V_S + \frac{V_d}{1+T} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}14)$$

ونلاحظ أنّ التشويه في الخرج قد نقص بالمقدار (1+T) . بما أنّ (T) بشكلٍ عام تابع للتردّد ، لذلك يجب تقدير المعادلة عند تردّد التوافقية الثانية . نلاحظ أيضاً أنّ نقصان التشويه بمقدار (1+T) يوافق إلى تحسّن خطية خواص التحويل المبيّنة في الشكل (6-13) .



(a) (b)

الشكل (14-6)

يمكن للإشارة المطبّقة على مكبّر التغذية الخلفية أن تكون عبارة عن إشارة فعلية خارجية ، أو يمكن أن تكون خرج مرحلة سابقة لمرحلة التغذية الخلفية . لزيادة الدخل المطبّق على مكبّر التغذية الخلفية بالعامل $|1+T|$ ، من الضروري إمّا زيادة الكسب الاسمي للمكبّر أو بإضافة مرحلة جديدة . لكن حتى نحصل على فائدة كاملة من مكبّر التغذية الخلفية بإنقاص التشويه غير الخطي ، يجب على المراحل الإضافية أو زيادة الكسب الاسمي أن لا يؤدّي إلى إدخال تشويه إضافي بسبب زيادة الخرج المطلوب منها. بما أنّ كبر مطال التوافقيات يحدث فقط عندما يكون تأرجح الخرج كبيراً ، فمعظم التشويه يظهر في المرحلة الأخيرة . لذلك فالمراحل الأولى من التكبير Preamplifying Stages تكون أقلّ أهمية في توليد التوافقيات .

تمّ الافتراض عند اشتقاق المعادلة (14-6) أنّ المقدار الصغير من التشويه الإضافي الذي قد يظهر من مركبة التوافقية الثانية المغذّاة خلفياً من الخرج إلى الدخل ، مهملاً . يقود هذا الافتراض في الواقع إلى بعض الخطأ البسيط . أكثر من ذلك ، يجب الملاحظة أنّ النتيجة المعطاة في المعادلة (14-6) تطبّق فقط في حالة التشويه البسيط . على هذا

الأساس يجب استخدام مبدأ التراكم عند اشتقاق المعادلة الفعلية ، ولهذا السبب يجب اعتبار أنّ الوسيلة تعمل خطياً بشكلٍ تقريبي .

6-5-3) إنقاص الضجيج :

Reduction Of Noise :

باستخدام نفس المنطق الذي استخدمناه في مناقشة التشويه اللاخطي ، فمن الممكن الوصول إلى نتيجة أنّ الضجيج المدخل عند خرج المكبّر ينقص بالعامل (1+T) أيضاً في حالة تطبيق التغذية الخلفية السالبة . يكافئ الضجيج المدخل عند دخل المكبّر إلى تطبيق إشارة ثانية لذلك فهو غير متأثّر بالتغذية الخلفية . او أنّ (1+T) كان أكبر بكثير من الواحد ، فقد يبدو أنّ هذا يؤدّي إلى إنقاص كبير في ضجيج الخرج ، أكثر ، كما رأينا بالنسبة للتشويه ، بالنسبة لخرج معيّن ، يجب على المكبّر الأولي لكسب إجمالي معيّن أن يزداد بالعامل (1+T) . بما أنّ الضجيج المولّد هو مستقلّ عن مطال الإشارة الأصلية ، فسيكون هنالك ضجيج متولّد أكبر بنفس المقدار في مرحلة المكبّر الأوّلي كما في مرحلة الخرج . أكثر من ذلك ، سوف يكبّر هذا الضجيج الإضافي بنفس مقدار تكبير الإشارة ، بواسطة مكبّر التغذية الخلفية ، بحيث يمكن للنظام الكامل أن يكون ذو ضجيج أعلى من المكبّر الأصلي ، الغير مغذى خلفياً . تستخدم عادةً مكبّرات أوّلية ضعيفة الضجيج Low Noise Preamplifiers في عدة تطبيقات ، مثل أنظمة الستيريو عالية الجودة ، للاستفادة من فوائد التغذية الخلفية وتحسين نسب الإشارة ـ إلى ـ الضجيج : (S/N) . لو تطلّب الأمر كسباً إضافياً لتعويض ما فقد من الكسب نتيجة وجود التغذية السالبة ، فيمكن الحصول على هذا الكسب الإضافي بتعيير عناصر أو معاملات الدارة بدلاً من إضافة مرحلة إضافية . إنّ الضجيج hum المدخل إلى الدارة ، على سبيل المثال ، بسبب الترشيح السيّئ لوحدة التغذية يمكنه أن ينخفض بشكلٍ كبير باستخدام التغذية الخلفية السالبة .

نلاحظ عدم وجود إشارة الدخل (X_S) على الشكل ولكنّها متضمّنة فيه .نحصل على تيّار الدارة القصيرة بقصر النهايات (1,2) في الشكل (6-16a) ونكتب :

$$I_{SC} = \frac{AX_i}{R_O} = \frac{AX_S}{R_O}$$

وذلك بسبب أنّ : $V_O = 0$ (قصر دارة) ، أيّ لا يوجد إشارة مغذّاة خلفياً أيّ: $X_F = 0$ وبالتالي : $X_i = X_S$.

من العلاقتين السابقتين نجد :

$$R_{OF} = \frac{V_O}{I_{SC}} = \frac{R_O}{1-A\beta} = \frac{R_O}{1+T} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}17)$$

تُبرهن المعادلة (6-17) أنّ مقاومة الخرج تنقص بالمقدار (1+T) في حالة التغذية الخلفية السالبة بالنسبة للوصل التفرّعي بالخرج ($T > 0$) .

إذا أخذنا الدارة المبيّنة بالشكل (6-16b) ، والتي تبيّن توصيلة مكبّر تغذية خلفية بخرج تسلسلي ، فسوف نجد أنّ مقاومة الخرج سوف تزداد بالقيمة (1+T) (وذلك بشكلٍ مستقلّ عن تشكيلة الدخل) . بطريقة مماثلة لما تمّ تحليله للدارة شكل (6-16b) ذات الوصل التفرّعي بالخرج ، فإنّنا نحصل على :

$$I_O = -I_{SC} = \frac{A}{1-A\beta} X_S$$

بجعل النهايات (1,2) بحالة دارة مفتوحة ، أيّ لا يوجد إشارة مغذّاة خلفياً ($X_F = 0$) وحيث أنّ : $X_i = X_S$ في هذه الحالة ، فإنّ جهد الدارة المفتوحة يكون مساوياً إلى : $V_{OC} = -AX_iR_O$. بتركيب هذه العلاقات مع بعضها نجد :

$$R_{OF} = \frac{V_{OC}}{I_{SC}} = R_O(1-A\beta) = R_O(1+T) \quad \ldots\ldots\ldots\ldots \quad (6\text{-}18)$$

إنّ المعادلات من (6-15) إلى (6-18) لمقاومات الدخل (R_{IF}) والخرج (R_{OF}) هي حالات خاصّة لما يسمّى صيغة ممانعة بلاكمان : Blackman's Impedance Formula المبيّنة في المعادلة (6-21) والتي سيتمّ اشتقاقها في فقرة لاحقة (فقرة 6-10) . تطبّق هذه المعادلات على نظام تغذية خلفية مثالي ويمكنها أن تؤمّن إلى حدّ كبير الافتراضات الأساسيّة المذكورة في الفقرة (6-4) . تختلف معادلات المكبّرات العملية قليلاً عن هذه المعادلات . يجب في هذه الحالة تعديل قيم كلاً من (R_O, R_I, A, β) وبالتالي (T) لأخذ بعين الاعتبار تأثير مقاومات المنبع والحمل (R_S,R_L) والطبيعة غير أحادية الجانب Nonunilateral Nature لشبكة التغذية الخلفية قبل استخدام المعادلات (6-15) إلى (6-18) . لنشرح هذه المسألة في الفقرات التالية ونبيّن التقريبات المستخدمة.

6-6-3) صيغة ممانعة بلاكمان :

Blackman's Impedance Formula :

يمكن الحصول على مقاومات الدخل والخرج المبيّنة بالمعادلات (6-15) إلى (6-18) بحساب (R_I,R_O,T) بشكلٍ مستقلّ . فمثلاً ، في المعادلة (6-15) ، نجد أنّ : $R_{IF} = R_I$ عندما تكون $T = 0$. بما أنّه يمكن الوصول إلى $T = 0$ بجعل $A = 0$ ، هذا يعني ، إنقاص كسب المكبّر الأساسي إلى الصفر ، فإنّ (R_I) بكل بساطة هي مقاومة الدخل للشبكة الغير فعّالة الناتجة . يعرّف "Bode" هذه الحالة بالنظام الميّت " Dead System" بسبب أنّ $A = 0$ يوافق إلغاء المنبع المحكوم في النظام . لنسمّي عندنا في هذه الدراسة مقاومة دخل النظام الميّت بـ(R_{ID}) .

يمكن حساب نسبة العودة (T) باستخدام المعادلة (6-6) كما تمّ شرحه في الفقرة (6-4) . يتمّ حساب (T) ، في المعادلة (6-6) ، بوضع $X_S = 0$ ، أيّ ، بإلغاء منبع الإشارة . في الشكل (6-15a) يسبّب حذف (V_S) قصر دارة لنهايات الدخل . لذلك

تقاس (T) في هذه الحالة بحالة الدخل دارة قصيرة ، فباستخدام اصطلاحات "Bode" ، سنرمز إلى هذه القيمة لنسبة العودة بالرمز (T_{sc}) . يمكن على هذا الأساس إعادة كتابة المعادلة (6-18) كما يلي :

$$R_{IF} = R_{ID}(1 + T_{sc}) \quad \ldots\ldots (6\text{-}19)$$

بشكل مماثل ، بالنسبة للدارة المبيّنة في الشكل (6-15b) ، نضع $X_S = I_S = 0$ ، والذي هو مكافئ إلى دارة مفتوحة لنهايات الدخل . سنرمز لقياس نسبة العودة في هذه الحالة بالرمز (T_{oc}) ، وبالتالي تصبح المعادلة (6-16) كما يلي :

$$R_{IF} = \frac{R_{ID}}{1 + T_{oc}} \quad \ldots\ldots (6\text{-}20)$$

حيث R_{ID} هي أيضاً مقاومة الدخل بحالة $A = 0$.

بالنسبة للمعادلات (6-17,18) فإنّ : $R_{OF} = R$ عندما تكون $T = 0$ (أيّ : $A = 0$) ونرمز عندها لمقاومة خرج النظام المثبت بـ(R_{OD}) . تقاس قيمة (T) (بالنسبة للشكل 6-16a) عندما نجعل النهايات (1,2) دارة مفتوحة ويرمز عندها بالرمز (T_{OC}). (أو كانت النهايات 1,2 بحالة قصر دارة ، فلا يوجد تغذية خلفية) لذلك تؤول المعادلة (6-17) إلى المعادلة (6-20) بوضع R_{OD} بدلاً من (R_{ID}) . في الشكل (6-16b) نجد الحالة المعاكسة ، حيث تكون النهايات (1,2) بحالة دارة مفتوحة مما يحذف التغذية الخلفية . تقاس عندها نسبة العودة على أنها (T_{SC}) عند قصر النهايات (1,2) . لذلك يعاد كتابة المعادلة (6-18) لتماثل المعادلة (6-19) بعد تبديل (R_{ID}) بـ(R_{OD}) .

يمكن من خلال الأفكار التي وردت في الفقرات السابقة أن نحصل على المعادلة (6-21) التالية والتي تعتبر الشكل العام لصيغة ممانعة بلاكمان :

$$Z_F = Z_D \frac{1 + T_{SC}}{1 + T_{OC}} \quad \ldots\ldots (6\text{-}21)$$

لدينا الشروط التالية المرتبطة بالمعادلة (6-21) :

١- تكون (Z_F) هي الممانعة المنظورة إلى أيّ زوج نهايات (A,B) لمكبّر تغذية خلفية .

٢- تكون (Z_D) هي قيمة النظام الميّت لـ(Z_F) ، أيّ ، هي الممانعة المنظورة إلى النهايات (A,B) عندما يجعل كسب المكبّر صفراً .

٣- تكون (T_{SC}) هي نسبة العودة المقاسة عندما تكون النهايات (A,B) بحالة قصر دارة .

٤- تكون (T_{OC}) هي نسبة العودة المقاسة عندما تكون النهايات (A,B) بحالة دارة مفتوحة .

نلاحظ أنّ المعادلة (6-21) تؤول إلى المعادلة (6-19) في حالة كون $T_{OC} = 0$ ، وإلى المعادلة (6-20) في حالة كون $T_{SC} = 0$. تطبّق صيغة ممانعة بلاكمان على كلّ مكبّرات التغذية الخلفية وليس فقط على الوضع المثالي الذي تمّ شرحه في الأشكال (6-15,16) .

تأخذ بعين الاعتبار الكميّات (T_{OC},T_{SC},D) تأثيرات التحميل لشبكة التغذية الخلفية (β) على المكبّر الأساسي (A) وتأثيرات بمقاومات الحمل والمنبع (R_S,R_L) ، على التوالي ، على قيم β, A .

سنأخذ بعين الاعتبار في الفقرات التالية تأثيرات التحميل هذه خلال تحليلنا لتشكيلات الحلقة الوحيدة الأساسيّة الأربعة .

6-7) خواص تشكيلات مكبّر التغذية الخلفية :

Properties Of Feedback Amplifier Topologies :

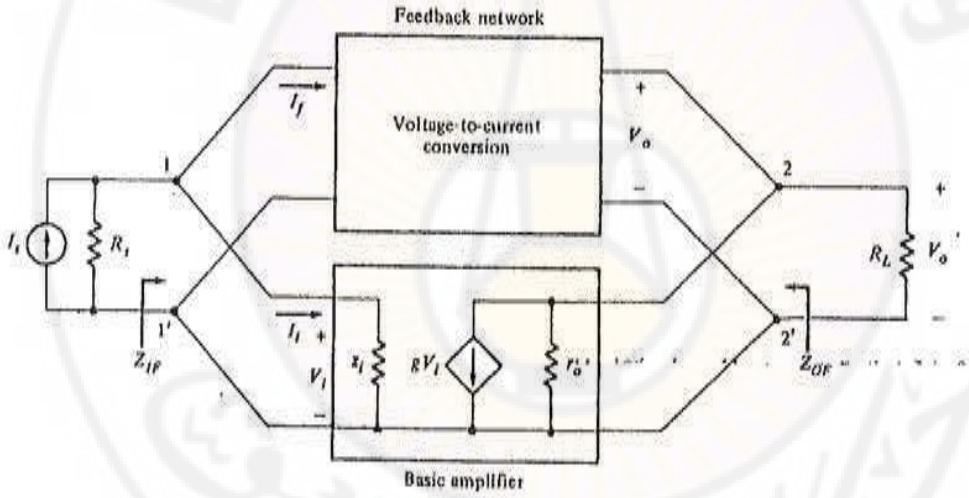
سوف نقوم في هذه الفقرة بدراسة خصائص للتشكيلات الأربعة التي تمّ الإشارة إليها في الفقرات السابقة .

6-7-1) المكبّر تفرّعي ـ تفرّعي :

The Shunt-Shunt Amplifier :

يبيّن الشكل (6-17) شبكة بوّابتين تمثّل المكبّر المغذّى خلفياً تفرّعي ـ تفرّعي .

يمثّل التوصيل التفرّعي في الخرج أخذ عينة من جهد الخرج ، بينما يمثّل التوصيل التفرّعي في الدخل مقارنة تيّارات . لذلك تقدّم شبكة التغذية الخلفية نقلاً أو تحويلاً من جهد إلى تيّار .



الشكل (6-17)

يسمح استخدام نظرية ثيفنن أو نورش بتمثيل المكبّر الداخلي بأيّاً من نماذج المركبات الأربعة التي تمّ تعريفها في الفقرة (2-6) . نلاحظ أنّ : $V_i = Z_i I_i$ كما يمكن تحويل منبع التيّار (gV_i) الموصول على التوازي مع (r_o) إلى منبع جهد مكافئ له . يعتمد التمثيل المبيّن في الشكل(6-17)على معاملات(y) ذات البوّابتين"Two-Port Y".

نتوقّع عادةً من الشبكات الموصولة على التوازي أن تملك مستويات ممانعة منخفضة ، والذي يمكن أن يبرهن عليه باستخدام صيغة ممانعة بلاكمان (معادلة 21-6) وذلك كما يلي :

عندما يتمّ قصر النهايات (1,1′) في الشكل (17-6) ، تصبح (I_i,V_i) مساوية للصفر وبذلك يصبح : $T_{SC} = 0$. لو تمّ فتح النهايات (1,1′) ، يصبح ($I_i = -I_F$) ، ويصبح : $T_{OC} \neq 0$. من ذلك نجد أنّ ممانعة الدخل الناتجة تكون منخفضة حيث تقسم (Z_{ID}) على المعامل : ($1+T_{OC}$) . بشكلٍ مماثل بالنسبة لحساب مقاومة الخرج (Z_{OF}) ، قصر النهايات (2,2′) يجعل : ($V_O = 0$) وبالتالي : $I_F = I_i = 0$ ، بحيث يصبح : ($T_{SC} = 0$) . بفتح النهايات (2,2′) يسمح لإشارة أن تغذى خلفياً إلى الدخل ، و : $T_{OC} \neq 0$ أيضاً . نتيجة لذلك ، تكون Z_{OF} منخفضة بسبب تقسيم (Z_{OD}) على المعامل ($1+T_{OC}$) . يجعل انخفاض قيم (Z_{IF},Z_{OF}) الناتجة في هذه التشكيلة من تابع التحويل مستقلاً أكثر عن (R_S,R_L) . فكما رأينا سابقاً من الجدول (1-6) ، يحقّق المكر تفرّعي ـ تفرّعي حالة مبدّل من تيّار إلى جهد Current-Voltage Converter أو مكبّر ممانعة تحويلية Transimpedance Amplifier . تمّ وضع الجدول (4-6) في نهاية هذه الفقرة للإشارة إلى خواص مكبّرات التغذية الخلفية الأربعة .

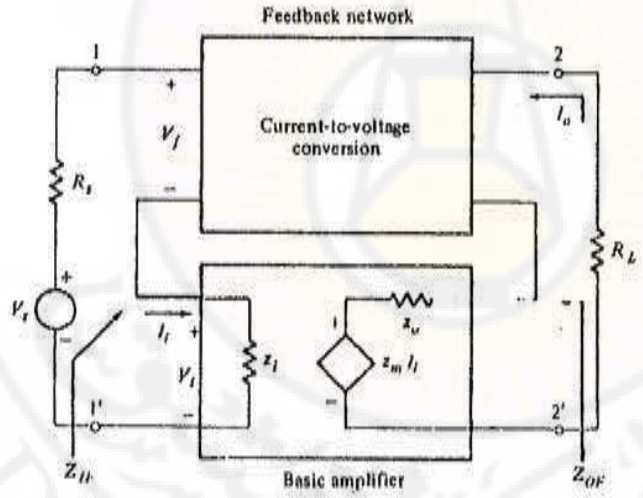
6-7-2) المكبّر تسلسلي ـ تسلسلي :

The Series-Series Amplifier :

يبيّن الشكل (18-6) توصيلة المكبّر المغذّى خلفياً تسلسلي ـ تسلسلي .

نجد في هذه التوصيلة أخذ تيّار الخرج (I_O) كعينة Sample ، بينما يمثّل التوصيل التسلسلي في الدخل مقارنة جهود (يكون التيّار نفسه في كلّ العناصر في الدارة التسلسلية) .

لتحديد (Z_{IF}) . نحسب أوّلاً (T_{OC}, T_{SC}) . يجعل فتح الدارات (1,1′) كلا (I_i, V_i) مساوية للصفر . لذلك تقدّم فتح الدارة في التوصيل التسلسلي العامل ($T_{OC} = 0$) . بقصر النهايات (1,1′) ، يكون : $I_i \neq 0$ ، وبالتالي : $T_{OC} \neq 0$. نستنتج من المعادلة (6-21) أنّ (Z_{ID}) ستزداد بالمعامل ($1+T_{SC}$) في حالة التغذية الخلفية . بتحليل منطقي مماثل سنجد أنّ مقاومة الخرج في حالة التغذية الخلفية (Z_{OF}) تكون أكبر حيث يكون $T_{OC} = 0$ و $T_{SC} \neq 0$ في حالة التوصيل التسلسلي . بحصول هذه التشكيلة على ممانعات دخل وخرج عالية ، يسلك المكبّر تسلسلي ـ تسلسلي كمبدّل من جهد إلى تيّار أو مكبّر ناقلية تحويلية (جدول 1-6) .

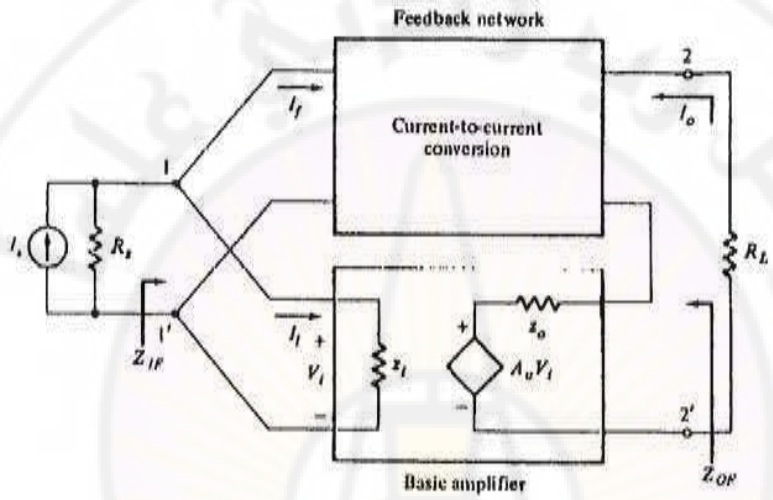


الشكل (6-18)

6-7-3) المكبّر تفرّعي _ تسلسلي :

The Shunt-Series Amplifier :

يبيّن الشكل (6-19) مثل هذه التشكيلة .



الشكل (6-19)

بالاعتماد على المناقشة السابقة ، يملك هذا المكبّر مقاومة دخل منخفضة ومقاومة خرج عالية . يكون تيّار الخرج (I_O) مستقلاً إلى حدّ كبير عن مقاومة الحمل (R_L) ، ونجد مقارنة تيّارات في الدخل . من الجدول (6-4) ، نتحقّق أنّ هذه التشكيلة هي مكبّر تيّار .

مقارنةً مع النقل خلال المكبّر .

لتحقيق الخطوة الأولى في التحليل يجب تحديد تشكيلة Topology المكبّر . تحدّد حلقة الدخل على أساس أنها شبكة Mesh تحتوي على جهد الإشارة الخارجية المطبّقة (V_S) وإمّا : a) منطقة القاعدة_باعث لدخل الترانزيستور ثنائي القطبية(BJT)، أو : b) منطقة البوّابة_منبع لدخل أوّل ترانزيستور (FET) في المكبّر ، أو : c) الجزء Section بين مدخلي مكبّر تفاضلي أو مكبّر عمليات . تحدّد توصيلة الدخل على أنها تسلسلية Series ، لو أنّه ، في دارة الدخل ، يوجد عنصر دارة (W) على التسلسل مع (V_S) ولو أنّ (W) كانت موصولة إلى الخرج بنفس الوقت (جزء من النظام المحتوي على الحمل) . لو كان هذا الشرط محقّقاً ، يكون الجهد عبر (W) هو إشارة تغذية خلفية $X_F = V_F$.

لو كان الشرط السابق غير محقّق ، عندها يجب اختبار الدارة على احتمال وجود توصيل تفرّعي . تحدّد عقدة الدخل على أساس أنها إمّا : a) قاعدة أوّل ترانزيستور (BJT) ، أو : b) بوّابة أوّل ترانزيستور (FET) ، أو : c) النهاية العاكسة لمكبّر تفاضلي أو مكبّر عمليات . يستخدم في هذه الحالة منبع تيّار كمنبع إشارة خارجي بحيث يدخل إشارة التيّار (I_S) في عقدة الدخل . تحدّد التشكيلة على أساس أنها تفرّعية Shunt لو كان هنالك اتّصال بين عقدة الدخل ودارة الخرج . في هذه التوصيلة يكون التيّار هو إشارة التغذية الخلفية : $X_F = I_F$.

يمكن لكمية الخرج المأخوذة كعينة أن تكون إمّا : جهداً أو تيّاراً . يجب في هذه الحالة أن يحدّد جهد الخرج (V_O) المأخوذ من العقدة . يظهر هذا الجهد (V_O) عبر مقاومة الحمل (R_L غالباً) وتيار الخرج (I_O) هو التيّار المارّ في (R_L) . يمكن أن نذكر اختبارات نوع أخذ العينة من الخرج كما يلي :

١- نضع $V_O = 0$ (معنى ذلك وضع $R_L = 0$ أيّ قصر الخرج) . لو أصبح (X_F) مساوياً للصفر ، عندها يقدّم النظام الأصلي أخذ عينة كجهد

والتوصيلة هي تفرّعية .

٢- نضع $I_O = 0$ (معنى ذلك وضع $R_L = \infty$ أيّ فتح الخرج) ، فلو أصبح (X_F) مساوياً للصفر ، عندها يقدّم النظام أخذ عينة كتيار والتوصيلة هي تسلسلية .

6-8-1) المكبّر بدون تغذية خلفية :

من المرغوب فيه فصل مكبّر التغذية الخلفية إلى جزئين ، جزء يمثّل كسب الحلقة المفتوحة (A_{OL}) للمكبّر الأساسي وجزء يمثّل شبكة التغذية الخلفية (β) ، وذلك بسبب أنّه بمعرفة المعلومتين (A_{OL}, β) بإمكاننا حساب الخصائص الهامّة التي نريدها لنظام التغذية الخلفية . نحصل على تشكيلة المكبّر الأساسي بدون تغذية خلفية لكن بأخذ تحميل شبكة التغذية الخلفية (β) بعين الاعتبار ، وذلك بواسطة تطبيق القواعد التالية :

لإيجاد دارة الدخل :

١- نضع $V_O = 0$ بالنسبة لتوصيلة الخرج التفرّعية . بكلمات أخرى ، قصر عقدة الخرج .

٢- نضع $I_O = 0$ بالنسبة لتوصيلة الخرج التسلسلية . بكلمات أخرى ، فتح حلقة الخرج .

لإيجاد دارة الخرج :

١- نضع $V_i = 0$ بالنسبة لمقارنة التيّار (تفرّعي) . بكلمات أخرى ، قصر عقدة الدخل (بحيث لا يدخل تيّار التغذية الخلفية لدخل المكبّر) .

٢- نضع $I_i = 0$ بالنسبة لمقارنة الجهد (تسلسلي) . بكلمات أخرى ، فتح حلقة الدخل (بحيث لا يصل جهد التغذية الخلفية لدخل المكبّر) .

تؤكّد هذه الخطوات إنقاص التغذية الخلفية إلى الصفر بدون تخريب التحميل

على المكبّر الاساسي .

6-8-2) المخطط المبدئي للتحليل :

Outline Of Analysis :

يمكننا إنجاز الخطوات التالية لإيجاد المعاملات (A_F,R_{IF},R_{OF}) :

١- تحديد التشكيلة كما حدّدناها سابقاً . تحدّد هذه الاختبارات فيما إذا كان (X_F) هو جهد أم تيّار .

٢- رسم دارة المكبّر الأساسي بدون تغذية خلفية ، طبقاً للقواعد السابقة .

٣- تبديل كلّ عنصر فعّال بدارته المكافئة الملائمة .

٤- تحديد (X_F,X_O) على الدارة التي حصلنا عليها .

٥- حساب : $\beta = \frac{X_F}{X_O}$.

٦- حساب : A_{OL} بتطبيق قوانين كيرشوف على الدارة المكافئة الناتجة .

٧- نوجد كلاً من (T,A_F) من معرفة (A_{OL},β) .

٨- نوجد من الدارة المكافئة (R_{ID},R_{OD}) . بتطبيق صيغة ممانعة بلاكمان نحصل على (R_{IF},R_{OF}) .

في المثالين التاليين سنحاول أن نشرح طريقة التحليل التقريبي هذه .

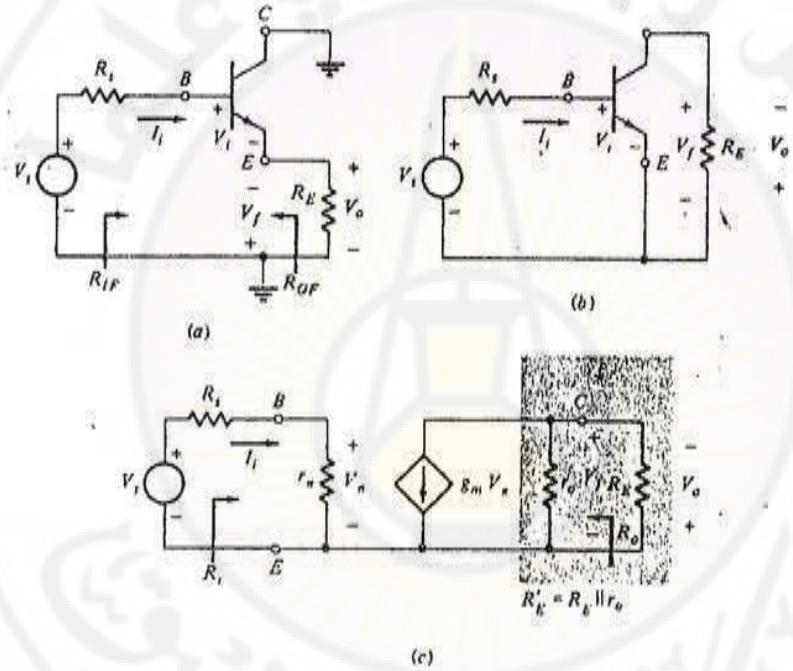
مسألة (6-1) محلولة :

حدّد كلاً من (A_F,T,R_{IF},R_{OF}) لدارة التابع الباعثي المبيّنة بالشكل (6-21a) .

الحـــــــلّ :

بما أنّ الدخل يحتوي على العنصر(R_E)الموصول مع الخرج(يؤخذ Vo عبر R_E) ، معنى ذلك أنّ الدخل موصول تسلسلياً والمقارنة في الخرج هي بالجهد . يقاس جهد التغذية الخلفية (V_F) عبر المقاومة (R_E) كما هو مبين بالشكل . القطبية Polarity

المستخدمة تشتمل على شبكة جمع في الدخل (شكل 6-9a) والذي يكون فيها بشكلٍ واضح : $X_i = X_S + X_F$. نلاحظ بداهة أنّ (V_F) سالب ، لذلك يسبّب التزايد في (V_F) تناقصاً في (V_i) ، وذلك كما هو مطلوب في التغذية الخلفية السالبة .



الشكل (6-21)

تحدّد توصيلة الخرج للمكبّر بوضع : $V_O = 0$ ($R_E = 0$) ، فبوضع $R_E = 0$ ،

يتمّ حذف التغذية الخلفية وتكون : $V_F = 0$. لذلك يكون الخرج عبارة عن وصل تفرّعي ، وتشكيلة التابع الباعثي هي تسلسلي ـ تفرّعي Series-Shunt .

يجب أن نرسم الآن المكبّر بدون تغذية خلفية ، لعمل ذلك ، نتبع الخطوات السابقة المذكورة في هذه الفقرة . لإيجاد دارة الدخل ، نضع $V_O = 0$ ، لذلك يظهر (V_S) مباشرة عبر (B,E) . نحصل على دارة الخرج بوضع $I_i = 0$ (الدخل مفتوح) ، وتظهر (R_F) فقط في حلقة الخرج . نتيجة هذه القواعد ، نحصل على الدارة المبيّنة بالشكل (6-21b) والتي تمّ رسم الدارة المكافئة لها في الشكل (6-21c) . نلاحظ من الشكل (6-21a) أنّ (V_O) يقاس من الباعث إلى المجمّع .

نلاحظ من الشكل (6-21c) ما يلي :

$$V_F = -V_O \qquad \beta = \frac{V_F}{V_O} = -1$$

$$V_O = g_m V_\pi R'_E$$

حيث :

$$R'_E = R_E \,//\, r_O$$

$$V_\pi = r_\pi V_S /(R_S + r_\pi)$$

بتركيب هذه العلاقات مع بعضها نجد :

$$A_{OL} = \frac{V_O}{V_S} = \frac{g_m r_\pi R'_E}{R_S + r_\pi}$$

بما أنّ : $T = -\beta A_{OL}$ إذاً :

$$T = \frac{g_m r_\pi R'_E}{R_S + r_\pi}$$

باستخدام هذه القيم لـــ(T, A_{OL}) نجد :

$$A_F = \frac{A_{OL}}{1+T} = \frac{\beta_O R'_E}{R_S + r_\pi + \beta_O R'_E}$$

حيث نعلم أنّ : $\beta_O = g_m r_\pi$.

لو أنّ : $R_E << r_O$ كما هو الحال في معظم التطبيقات فإنّ : $R'_E = R_E$ وبالتالي:

$$A_F = \frac{\beta_O R_E}{R_S + r_\pi + \beta_O R_E}$$

الفرق البسيط بين هذه النتيجة والنتيجة التي حصلنا عليها في الفصل الأوّل لمكبّر التابع الباعثي سببه هو إهمالنا للنقل الأمامي البسيط لشبكة التغذية الخلفية .

لتحديد (R_{IF}, R_{OF}) سنستخدم صيغة ممانعة بلاكمان (معادلة 21-6) . بالتحقّق من الشكل (21c-6) نجد أنّ :

$$R_{ID} = R_i = r_\pi$$

لحساب : T_{OC} يجب علينا فتح دارة الدخل . ينجز هذا بجعل $R_S \to \infty$ في علاقة (T) ممّا يعطي : $T_{OC} = 0$ وهذا يتّفق مع المناقشة التي أجريناها سابقاً لتوصيلة دخل تسلسلي . بوضع $R_S = 0$ فإنّ هذا يكافئ قصر دارة الدخل ، لذلك تكون :

$$T_{SC} = T\Big|_{R_S=0} = \frac{\beta_O R'_E}{r_\pi} = g_m R'_E$$

باستخدام المعادلة (21-6) نجد :

$$R_{IF} = r_\pi (1 + g_m R'_E) = r_\pi + \beta_O R'_E$$

فإذا اعتبرنا أنّ $\beta_O >> 1$ نجد نتيجة مماثلة لما حصلنا عليه في دراسة التابع الباعثي (الفصل الأوّل) .

نلاحظ أيضاً من الشكل (21c-6) أنّ مقاومة خرج النظام المثيّت : $R_{OD} = r_O$.

لحساب : T_{SC}, T_{OC} من : T ، نضع : $R_E = 0$ و $R_E \to \infty$ على التوالي فنحصل على :

$$T_{SC} = 0 \ , \ T_{OC} = \frac{\beta r_O}{R_S + r_\pi}$$

والتي نحسب منها حسب العلاقة (21-6) :

$$R_{OF} = \frac{r_O}{1+[\beta_O r_O/(R_S+r_\pi)]}$$
$$= \frac{r_O(R_S+r_\pi)/\beta_O}{r_O+(R_S+r_\pi)/\beta_O} \approx \frac{R_S+r_\pi}{\beta_O}$$

حيث اعتبرنا التقريب المقبول التالي : $r_O >> (R_S+r_\pi)/\beta_O$ والنتيجة المذكورة لـــ(R_{OF}) مطابقة إلى حدّ كبير مع نتائج الفصل الأوّل .

مسألة (6-2) محلولة :

حدّد المعاملات (A_F, T, R_{OF}) لمرحلة منبع مشترك بوجود مقاومة المنبع ، وذلك كما هو مبين بالشكل (6-22a) .

الحـــــــلّ :

إنّ دارة الدخل هي مماثلة لدارة التابع الباعثي لذلك فالدخل موصول تسلسلياً . جعل $V_O = 0$ سوف لن يحذف التغذية الخلفية . بسبب أنّ I_O ، وبالتالي V_F لن يصبح صفراً . لكن بجعل $I_O = 0$ نجد عندها أنّ : $V_F = 0$ ، لذلك فالخرج موصول تفرّعياً . إذاً فالمكبر هو من النوع : تسلسلي ــ تسلسلي .

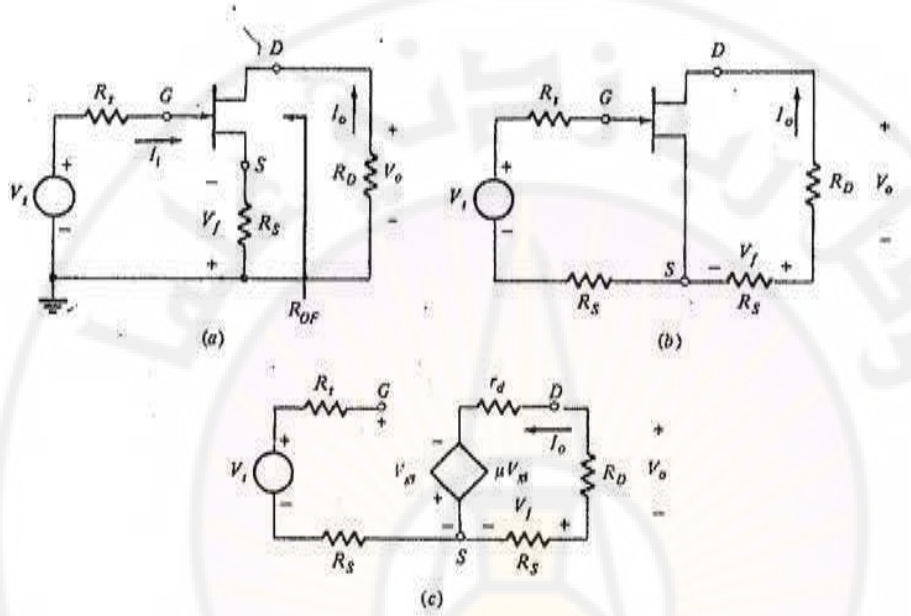
لتحديد دارة الدخل للمكبّر بدون تغذية خلفية ، نفتح دارة الخرج ، أيّ جعل : $I_O = 0$. لذلك ستظهر مقاومة التغذية الخلفية (R_S) على التسلسل مع (V_S) في الدخل كما هو مبين بالشكل (6-22b) . لإيجاد دارة الخرج ، نضع $I_i = 0$. أيضاً نجد هنا أنّ (R_S) تظهر حلقة الخرج على التسلسل . يبيّن الشكل (6-22c) الدارة المكافئة للدارة شكل (6-22b) .

من الشكل (6-22c) نجد أنّ :

$$V_O = -I_O R_D \ , \ V_F = -I_O R_S$$

لذلك :

$$\beta = \frac{V_F}{I_O} = -R_S$$



الشكل (22-6)

بما أنّه لا يوجد تيّار في حلقة البوّابة لذلك : $V_{gs} = V_S$. باستخدام قانون كيرشوف للجهد في حلقة المصرف نجد :

$$I_o = \frac{\mu V_S}{r_d + R_D + R_S}$$

ومنه نجد :

$$A_{OL} = \frac{I_O}{V_S} = \frac{\mu}{r_d + R_D + R_S}$$

أيّ أنّ نسبة النقل تساوي :

$$T = -\beta A_{OL} = \frac{\mu R_S}{r_d + R_D + R_S}$$

بتركيب هذه المعادلات مع بعضها نجد :

$$A_F = \frac{A_{OL}}{1+T} = \frac{\mu}{r_d + R_D + (1+\mu)R_D}$$

بما أنّ : $V_O = -I_O R_D$ ، فإنّ $\frac{V_o}{V_s}$ هي نفسها التي أعطيت سابقاً في الفصل الثاني .

إذا تحقّقنا في الشكل (6-22c) نجد أنّ (R_{OD}) مقاومة الخرج بحذف المنبع المحكوم ، تساوي إلى : $R_{OD} = R_S + r_d$. يمكننا الحصول على (T_{OC}, T_{SC}) بوضع : ($R_D = \infty, R_D = 0$) على التتالي . لذلك نجد أنّ :

$$T_{OC} = T\Big|_{R_D \to \infty} = 0$$

$$T_{CS} = T\Big|_{R_D = 0} = \frac{\mu R_S}{r_d + R_S}$$

لذلك فإنّ مقاومة الخرج في حالة التغذية الخلفية تساوي إلى :

$$R_{OF} = R_{OD}(1 + T_{SC}) = (R_S + r_d)(1 + \frac{\mu R_S}{r_d + R_S})$$

$$= r_d + R_S(1+\mu) \approx r_d(1 + g_m R_S)$$

تماثل هذه النتيجة ما حصلنا عليه في الفصل الثاني .

في الواقع نجد في هذه الدارة ، أنّ التحليل التقريبي المستخدم يطابق القيم الفعلية وذلك بسبب أنّه لا يوجد ممرّ تغذية أمامية ، Feed Forward Path . بسبب أنّ دارة البوّابة عبارة عن دارة مفتوحة في الترددات المنخفضة ، فإنّ وضع : $\mu = 0$ يجعل

(Io,Vo) يؤولان إلى الصفر . بالمقابل ، وفي دارة المسألة السابقة (1-6)، فإنّ وضع : $\beta_o = 0$ سوف لن يجعل (Vo = 0) بسبب وجود ممرّ يشتمل على : (V_s, R_s, r_π, R_B) .

6-9) تحليل عام لمكبّرات التغذية الخلفية :

General Analysis Of Feedback Amplifiers :

وجدنا في المسألة (1-6) أنّ التحليل التقريبي يعطي نتائج منـــزاحة عن القيم الحقيقية بسبب افتراضنا لشبكة التغذية الخلفية أنها أحادية الاتجاه (من الخرج إلى الدخل) . قبل أن تدخل في مكبّرات التغذية الخلفية متعدّدة المراحل ، دعنا نطوّر طريقة تحليلية تأخذ بعين الاعتبار ثنائية الجانب لشبكة التغذية الخلفية . يعتمد التحليل على المخطط الصندوقي المبيّن بالشكل (5-6) ، وذلك بدون استخدام أيّ تقريب متعلّق بالمكبّر أو بشبكة التغذية الخلفية .

يظهر منبعين في مكبّر التغذية الخلفية وحيد الحلقة : منبع الإشارة (Xs) والمنبع المحكوم (المكبّر الأساسي) حيث متغيّر التحكّم له هو (Xi) . بشكلٍ أوّلي ، دعنا نعالج المنبع المحكوم كمنبع مستقلّ، أيّ لنفترض أنّ ($\hat{X}_i$) هو متغيّر مستقلّ. يشابه هذا العمل الطريقة المستخدمة في كتابة مجموعة معادلات عقدة أو معادلات حلقة(Mesh). يعالج المنبع المحكوم في البداية كمنبع مستقلّ ، وبعدها تكتب معادلة _تدعى بمعادلة القيد Constraint_ متعلّقة بمتغيّر التحكّم وعلاقة مع متغيّرات العقد أو الحلقات . بما أنّه يفترض أن يسلك مكبّر التغذية الخلفية بشكلٍ خطي ، لذلك يمكن بسهولة تطبيق نظرية التراكم . من ذلك فإنّ أيّ جهد أو تيّار في النظام يملك مركّبتين ، تساهم إحداها في (Xs) والثانية في ($\hat{X}_i$) . يمكن التعبير عن الخرج (Xo) كما يلي :

$$X_O = t_{11} X_S + t_{12} \hat{X}_i \quad \text{..... (6-22)}$$

حيث : $t_{11} X_S$ و $t_{12} \hat{X}_i$ هما مركبات الخرج الناتجة عن كلٍّ من (Xi,Xs) على

التغذية الخلفية (t_{22}) . لذلك نجد أنّ :

$$A_F = \frac{X_O}{X_S} = \frac{t_{11} + t_{12}t_{21})}{1 - t_{12}t_{22}} \quad \text{..... (6-25)}$$

كما لاحظنا سابقاً ، فإنّ (t_{12}) هو فقط الحدّ من المعادلة (6-25) الذي يعتمد على كسب المكبّر الأساسي . لو تمّ إنقاص هذا الكسب إلى الصفر ، يصبح (A_F) مساوياً إلى :

$$A_F = \frac{X_O}{X_S}\Big|_{t_{12}=0} = A_D = t_{11} \quad \text{..... (6-26)}$$

تدعى الكميّة (A_D) في المعادلة (6-26) بكسب النظام المبّيت. نلاحظ أيضاً أنّ : $A_D = t_{11}$ وهو المعامل المساهم بعملية التغذية الأمامية Feedforward خلال شبكة التغذية الخلفية .

تُشير نسبة العودة (T) إلى النقل حول حلقة التغذية الخلفية المشكّلة بواسطة المكبّر (t_{12}) وشبكة التغذية الخلفية (t_{22}) . لو تمّ إزالة الفرع الموجود بين ($X_i, \hat{X}_i$) في الشكل (6-23) وتمّ حذف منبع الإشارة أيضاً ، فإنّ المعادلة (6-6) تعطي ما يلي :

$$T = \frac{X_i}{\hat{X}_i}\Big|_{X_S=0} = -t_{12}t_{22} \quad \text{..... (6-27)}$$

نلاحظ أنّ إزالة الفرع بين ($X_i, \hat{X}_i$) ، لن يعد هنالك نظام تغذية خلفية كما مبيّن بالشكل 6-23ـ ويصبح (T) ببساطة عبارة عن تتالي Cascade Of مكبّر أساسي وشبكة تغذية خلفية .

عندما يكون النقل (t_{22}) بين خرج المكبّر ودارة الجمع مساوياً للصفر ، معنى ذلك أنه تمّ حذف مسار التغذية الخلفية . عندها تكون نسبة التحويل الناتجة عن المكبّر غير المغذّى خلفياً ـوالذي يسمّى بكسب الحلقة المفتوحة A_{OL}ـ من المعادلة (6-25) كما يلي :

$$A_{OL} = \frac{X_O}{X_S}\Big|_{t_{22}=0} = t_{11} + t_{12}t_{21} = A_D + t_{12}t_{21} \quad \ldots\ldots\ldots (6\text{-}28)$$

عندما نقوم بتصميم مكبّر ، يجب أن نعلم أنّ قيمة (A_{OL}) بشكلٍ عام أكبر بكثير من الواحد ، بينما قيمة (A_D) غالباً ما يكون أقلّ من الواحد حيث أنه يمثّل التحويل لشبكة غير فعّالة (مادّية) . لذلك نلاحظ أنّ :

$$A_{OL} \approx t_{12}t_{21}$$

باستخدام الحدود المعرّفة في المعادلات (6-26) إلى (6-28) ، بإمكاننا إعادة كتابة (A_F) كما يلي :

$$A_F = \frac{A_{OL}}{1+T} \quad \ldots\ldots\ldots (6\text{-}29)$$

يمكن التعبير عن (A_F) بطريقة أخرى كما يلي :

$$A_F = \frac{t_{11} + (t_{21})(-t_{12}t_{22})/(-t_{22})}{1 - t_{12}t_{22}}$$

$$= \frac{A_D + KT}{1+T} \quad \ldots\ldots\ldots (6\text{-}30)$$

حيث :

$$K = \frac{-t_{21}}{t_{22}} \quad \ldots\ldots\ldots (6\text{-}31)$$

يعتمد المعامل (K) فقط على العناصر غير الفعّالة التي تقارن (t_{21}) و (t_{22}) .

لو كان $|A_D| << KT$ عندها نكتب بشكلٍ تقريبي :

$$A_F \approx \frac{KT}{1+T} \quad \ldots\ldots\ldots (6\text{-}32)$$

لأجل : $T >> 1$ ، نحصل على :

$$A_F \approx K = -\frac{1}{\beta}$$

حيث تشرح الحالة الأخيرة أنّ كسب الحلقة المغلقة مستقلّ تماماً عن كسب

المكبّر الأساسي ويعتمد على نسبة العناصر غير الفعّالة . نواجه هذه الحالة (من الناحية العملية) في مراحل مكبّر العمليات (الذي سوف يأتي فيما بعد) والذي يكون الكسب فيه متناسباً فقط مع نسبة المقاومات (R_2/R_1) مثلاً .

نلاحظ من المعادلتين (6-32,9) أنهما متماثلتان بسبب أنه تمّ إهمال (A_D) في المعادلة (6-32) والذي يعبّر عن النقل خلال التغذية الأمامية .

بإمكاننا إعطاء مغزى آخر لكون : $K = -\frac{1}{\beta}$ (من المعادلة 6-7) وذلك بفحص المعادلة (6-22) . إذا كان كسب المكبّر الأساسي لا نهائياً (أيّ يصبح t_{12} وبالتالي A_{OL} و T لا نهائية) وبقي (X_O) محدوداً ، فإنّ دخل المكبّر هو : $X_i = \hat{X}_i = 0$. بوضع : $X_i = 0$ في المعادلة (6-22) فإنّ هذا يشير إلى أنّ :

$$X_O / X_S = -(t_{21} / t_{22}) = K$$

وهو كسب مكبّر التغذية الخلفية عندما $T \to \infty$. إنّ جعل : $X_i = 0$ مكافئ لقولنا أنّ إشارة التغذية الخلفية ($t_{22}X_O$) ومركبة إشارة الدخل ($t_{21}X_S$) كلاهما متساوٍ في المطال ومتعاكسين في الطور . نواجه عادةً هذه الحالة في الفصل القادم عند مناقشة مرحلة مكبّر العمليات العاكس . لذلك سوف نرى بأنه حين يكون : $A_V \to \infty$ فإنّ: $V_i \to 0$ وبالتالي يتوازن التيّار الناتج عن منبع الإشارة V_S/R_1 مع إشارة التغذية الخلفية V_O/R_2 .

6-9-2) طريقة التحليل :

The Analysis Procedure :

في دارة معيّنة ، تحدّد المعاملات (t) من الافتراض الأوّل أنّ المنبع المحكوم في الدارة المكافئة للوسيلة الفعّالة هو منبع مستقلّ ، لذلك يجب أوّلاً التحقّق من ($\hat{X}_i$) وبعد ذلك تطبيق المعادلات (6-24) . تمّ شرح وتبيان هذه العملية في المسألتين القادمتين . سننتقي بإمعان دارتين تمّ تحليلهما سابقاً بحيث يمكننا التركيز بشكلٍ أكثر

على الطرق التحليلية المستخدمة للحصول على المعاملات (t) ومقارنة النتائج مع نتائج التحليل الذي أجري في الطرق السابقة .

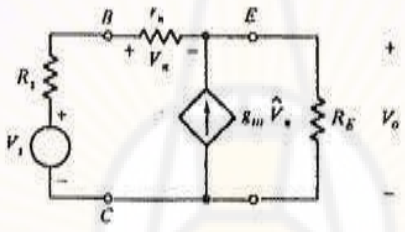
مسألة (3-6) محلولة :

في دارة التابع الباعثي المبيّنة بالشكل (6-21a) .

a) احسب المعاملات (t) للدارة .

b) استخدم هذه النتائج للحصول على : A_F , T , A_D , K .

الحـــــــلّ :



الشكل (6-24)

a) يبيّن الشكل (6-24) الدارة المكافئة للتابع الباعثي حيث يتمّ التحقّق من المعاملات التالية :

$$X_S = V_S \ , \ X_I = V_\pi \ , \ X_O = V_O \ , \ \hat{X}_i = \hat{V}_\pi$$

نلاحظ أنّ $\hat{V}_\pi$ مساهم في المنبع المحكوم ، لذلك وضع $g_m V_\pi$ يجعله يسلك كمنبع تيّار مستقلّ .

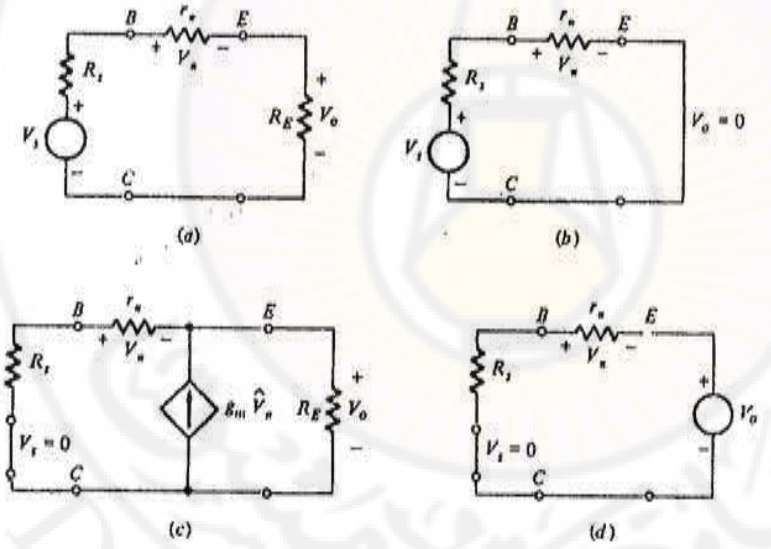
نتحديد (t_{11}) باستخدام المعادلة (6-17) ؛ نحذف $\hat{X}_i = \hat{V}_\pi$ وبذا يؤول الشكل (6-24) إلى الدارة المبيّنة بالشكل (6-25a) . نستخدم في الشكل (6-25a) علاقة مجزّئ

الجهد ونكتب :

$$t_{11} = \frac{V_O}{V_S}\Big|_{\hat{V}_\pi=0} = \frac{R_E}{R_S + r_\pi + R_E}$$

وضع : $V_O = 0$ كما هو مبيّن بالشكل (6-25b) يُعطي :

$$t_{21} = \frac{V_\pi}{V_S}\Big|_{V_O=0} = \frac{r_\pi}{R_S + r_\pi}$$



الشكل (6-25)

في الشكل (6-25c) يكون : $V_S = 0$ وبالتالي تكون المقاومة المكافئة بين العقدة (E) و (C) هي : $R_E // (R_S + r_\pi)$ ، ومنه :

$$t_{12} = \frac{V_O}{\hat{V}_\pi}\Big|_{V_S=0} = g_m \frac{R_E(R_S + r_\pi)}{R_S + r_\pi + R_E}$$

لحساب (t_{22}) نستخدم الدارة المبيّنة بالشكل (6-25d) . لنتذكّر أنّ (t_{22}) تعني النقل من الخرج إلى دارة المقارنة خلال شبكة التغذية الخلفية . نتيجة لذلك ، يعالج (V_O) كمنبع مستقلّ والذي يهمّنا هنا هو مقدار الكسر من V_O الذي يساهم في (V_π) أكثر من اهتمامنا بكيفية حصولنا على (V_O) (تشير المعاملات t_{11} و t_{12} إلى هذا أيضاً) . باستخدام طريقة مجزّئ الجهد في الشكل (6-25c) نجد :

$$t_{22} = \frac{-r_\pi}{R_S + r_\pi}$$

b) من المعادلات (6-26,27,31,25) على التوالي نجد :

$$A_D = t_{11} = \frac{R_E}{R_S + r_\pi + R_E}$$

$$T = -t_{11}t_{22} = -\frac{g_m R_E(R_S + r_\pi)}{R_S + r_\pi + R_E} \cdot \frac{-r_\pi}{R_S + r_\pi}$$

وبتذكّر أنّ : $g_m r_\pi = \beta_O$ نجد :

$$T = \frac{\beta_O R_E}{R_S + r_\pi + R_E}$$

$$K = -\frac{t_{21}}{t_{22}} = -\frac{r_\pi /(R_S + r_\pi)}{-r_\pi /(R_S + r_\pi)} = 1$$

$$A_F = \frac{V_O}{V_S} = \frac{A_D}{1+T} = \frac{[R_E /(R_S + r_\pi + R_E)] + (1)[\beta_O R_E /(R_S + r_\pi + R_E)]}{1 + [\beta_O R_E /(R_S + r_\pi + R_E)]}$$

بترتيب المعادلة وتبسيطها نجد :

$$A_F = \frac{(\beta_O + 1)R_E}{R_S + r_\pi + (\beta_O + 1)R_E}$$

وهي النتيجة المعروفة من الفصل الأوّل .

يمكننا ، بشكلٍ موازٍ ، حساب (T) مباشرة باستخدام الدارة المبيّنة بالشكل (6-17c) . باستخدام مفرّع التيّار ، نحصل على :

$$I_b = -g_m \hat{V}_\pi \frac{R_E}{R_E + R_S + r_\pi}$$

بما أنّ : $V_\pi = I_b r_\pi$ ، فبتركيب هذه العلاقات واستخدام المعادلة (6-27) نجد :

$$T = \frac{V_\pi}{\hat{V}_\pi}\Big|_{V_S=0} = \frac{\beta_O R_E}{R_E + R_S + r_\pi}$$

وهي نفس النتيجة التي رأيناها آنفاً .

نلاحظ أنّ (t_{12}) هي المعامل الوحيد الذي يعتمد على معامل المنبع المحكوم (g_m) أو (β_O) . بينما تعتمد المعاملات (t) الأخرى على العناصر المادّية في الدارة .

مسألة (6-4) محلولة :

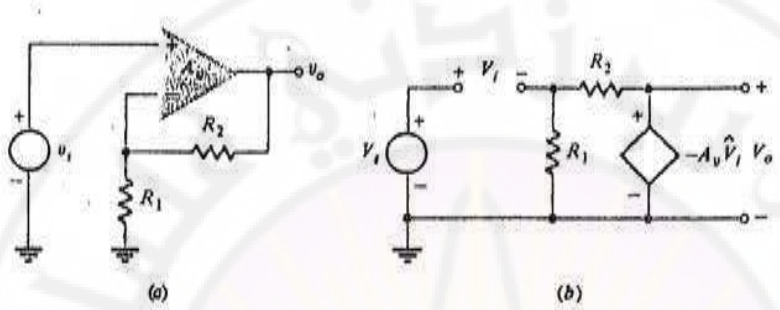
حدّد كسب الجهد (V_O/V_S) لمرحلة مكبّر العمليات غير العاكس المبيّن بالشكل (6-26a) عن طريق حساب كلاً من : A_D, A_{OL}, T, K .

الحـــــــلّ :

يبيّن الشكل (6-26b) الدارة المكافئة لمرحلة مكبّر العمليات غير العاكس ، وذلك بافتراض : $R_o = 0$ و $R_i \to \infty$. نلاحظ من الدارة المكافئة أنّ : $X_S = V_S$, $X_i = V_i$, $X_O = V_O$. سنجعل المنبع المحكوم مستقلاً بوضع قيمته مساوية إلى : $A_v \hat{V}_i$ كما هو مبيّن بالشكل .

نلاحظ من الشكل (6-26b) ، أنّ : $V_O = -A_v \hat{V}_i$ ، بوضع : $\hat{V}_i = 0$ فإنّ هذا يجعل : $V_O = 0$ وبذلك يكون : $t_{11} = A_D = 0$. بالإضافة إلى ذلك فإنّ حذف (V_S) يعطي :

$$t_{12} = \frac{V_O}{\hat{V}_i}\Big|_{V_S=0} = -A_V$$



الشكل (6-26)

بحالة : $V_S = 0$ نجد من علاقة مجزّئ الجهد :

$$V_i = -A_V\hat{V}_i \frac{R_1}{R_1 + R_2}$$

لذلك من المعادلة (6-27) نجد :

$$T = -\frac{V_i}{\hat{V}_i}\Big|_{V_S=0} = \frac{A_V R_1}{R_1 + R_2}$$

$$t_{22} = -\frac{T}{t_{12}} = \frac{R_1}{R_1 + R_2}$$

عندما يكون : $V_O = 0$ ، فلن يتواجد هبوط جهد عبر (R_1) ، وبذلك : $V_i = -V_S$ لذلك يكون : $t_{21} = -1$.

من المعادلة (6-28) نجد :

$$A_{OL} = A_D + t_{12}t_{21} = 0 + (-A_V)(-1) = A_V$$

$$K = -\frac{t_{21}}{t_{22}} = -\frac{-1}{R_1/(R_1+R_2)} = \frac{R_1+R_2}{R_1} = 1 + \frac{R_2}{R_1}$$

أخيراً باستخدام المعادلة (6-29) نجد كسب الحلقة المغلقة (A_F) :

$$A_F = \frac{A_{OL}}{1+T} = \frac{A_V}{1+A_V R_1/(R_1+R_2)} = \frac{A_V(R_1+R_2)}{R_1(1+A_V)+R_2}$$

بحالة القيم الكبيرة لـــ(A_V) ، يكون :

$$A_F \approx K = 1 + \frac{R_2}{R_1}$$

نلاحظ في كلّ مثال محلول أنّ (A_F) يصبح مستقلاً عن معاملات وسيلة التكبير ($\beta_O, A_V, \ldots$) وذلك في حالة القيم الكبيرة لـــ(T) . نتيجة لذلك يكون : $A_F \approx K$ وهو عندما يعتمد فقط على العناصر المادّية الخارجية لوسيلة التكبير ، ويقترب عندها سلوك مكبّر التغذية الخلفية من المكبّرات المثالية التي درست في الفقرة (2-6) . بشكلٍ مماثل ، وجدنا من الفقرة (4-6) أنّ القيم الكبيرة لـــ(T) ضرورية لتحسين مواصفات المكبّر مثل ، إنقاص التشويه ، إنقاص الحساسيّة ، ....الخ . لذلك عند تصميم مكبّرات التغذية يتمّ اختيار قيم عناصر الدارة الخارجية لتحقّق متطلّبات الكسب الإجمالي (A_F) ، ويتم اختيار كسب المكبّر الداخلي للحفاظ على القيمة اللازمة لنسبة العودة (T) .

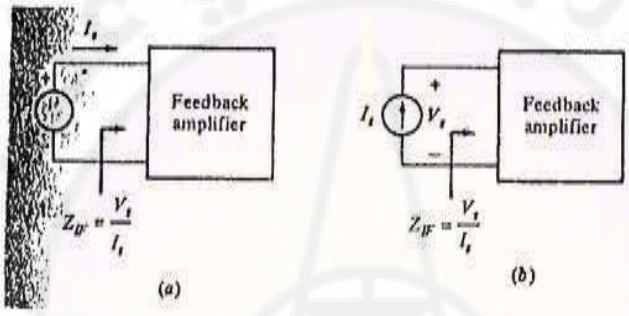
افترضنا أثناء تحليل المثالين السابقين أنّ وسائل التكبير تعمل عند التردّدات المتوسطة . كان هذا الافتراض ملائماً لتسهيل شرح طريقة التحليل . إلاّ أنّ هذا التحليل صحيحاً وقابلاً للتطبيق في كلّ التردّدات ، بشرط استخدام نموذج الدارة المكافئة الملائمة . لذلك تكون المعاملات (t) في هذه الحالة تابعة للتردّد ، واستخدامها يعطي قيماً بالشكل :

$$A_F(S) , T(S) , A_{OL}(S) , A_D(S) , K(S)$$

6-10) مراجعة ممانعات مكبّرات التغذية الخلفية :

Impedance In Feedback Amplifiers Revisited :

تمّ مناقشة تأثير التغذية الخلفية على ممانعات الدخل والخرج في الفقرة السابقة (6-6) ، وأُدخلت صيغة ممانعة بلاكمان (6-21) في الحساب . سوف نستخدم الآن التحليل العام الذي اتّبعناه في الفقرة السابقة لاشتقاق هذه الصيغة .



الشكل (6-27)

لنفترض أننا نريد تحديد ممانعة الدخل لمكبّر تغذية خلفية . في هذه الحالة نستطيع أن نطبّق جهداً (V_S) ونقيس التيّار (I_S) ، كما هو مبيّن بالشكل (6-27a) . إذاً تكون ممانعة الدخل : $Z_{IF} = \frac{V_S}{I_S}$. بشكلٍ موازٍ ، يمكننا أن نطبّق تيّاراً (I_S) ونقيس الجهد (V_S) ، كما هو مبيّن بالشكل (6-27b) حيث نجد فيه : $Z_{IF} = \frac{V_S}{I_S}$. تعطي كلا الطريقتين نفس النتيجة طالما كانت ممانعة الدخل مستقلّة عن الطريقة المستخدمة في حسابها . لنحسب الآن (Z_{IF}) بالنسبة لكلّ دارة مبيّنة في الشكل (6-27) .

تكون الدارة المبيّنة بالشكل (6-27a) مكبّر تغذية خلفية ، نتحقّق فيه :

$X_S = V_S$, $X_O = I_S$ ومن ذلك نستطيع أن نكتب زوج المعادلات المماثلة للمعادلات (6-22) و (6-23) ، كما يلي :

$$\left.\begin{aligned} I_S &= t_{11}V_S + t_{12}\hat{X}_i \\ X_i &= t_{21}V_S + t_{22}I_S \end{aligned}\right\} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}33)$$

نلاحظ أنّ المعادلة (6-33) هي مستقلّة عن كلا نوعيّ المنبع المحكوم المستخدم سواء كانت الإشارة (X_i) جهد أو تيّار . يمكننا نتيجة لذلك أن نكتب تابع التحويل لهذا النظام بنفس الشكل الذي كتبت فيه المعادلة (6-25) :

$$\frac{I_S}{V_S} = \frac{1}{Z_{IF}} = \frac{t_{11} + t_{12}t_{21}}{1 - t_{12}t_{22}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}34)$$

ومنه نجد :

$$Z_{IF} = \frac{1}{t_{11}} \frac{1 - t_{12}t_{22}}{1 + t_{12}t_{21}/t_{11}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}35)$$

إنّ الحدّ ($-t_{12}t_{22}$) في المعادلة (6-34) هو عملياً نسبة العودة (T) . لنتذكّر أنّ (T) يقاس مع منبع مطبّق محذوف ($X_S = 0$) . لذلك تقاس نسبة العودة بنهايات دخل مقصورة ($V_S = 0$) يعني قياس (T_{SC}) . الحدّ الآخر (t_{11}) في المعادلة (6-34) هو (I_S/V_S) عندما يجعل كسب المكبّر الداخلي مساوياً للصفر ($\hat{X}_i = 0$) . لذلك يعتبر ($\frac{1}{t_{11}}$) ممانعة الدخل للنظام الميّت والذي نرمز له بالرمز (Z_{ID}) ونكتب :

$$Z_{IF} = Z_{ID} \frac{1 + T_{SC}}{1 + t_{12}t_{21}/t_{11}} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}36)$$

لنحسب الآن (Z_{IF}) بالنسبة للدارة (6-27b) . في مكبّر التغذية الخلفية هذا يكون : $X_S = I_S$ و $X_O = V_S$ بحيث أنّ :

$$V_S = t'_{11}I_S + t'_{12}\hat{X}_i \qquad X_i = t'_{21}I_S + t'_{22}V_S \quad \ldots\ldots : (6\text{-}37)$$

يحسب تابع التحويل للنظام الموصوف بالمعادلة (6-37) كما يلي :

$$\frac{V_S}{I_S} = Z_{IF} = \frac{t'_{11} + t'_{12}t'_{21}}{1 - t'_{12}t'_{22}} = t'_{11}\,\frac{1 + t'_{12}t'_{21}/t'_{11}}{1 - t'_{12}t'_{22}} \quad \ldots\ldots\ldots\ldots (6\text{-}38)$$

بجعل $\hat{X}_i = 0$ يؤدّي بالدارة إلى النظام الميّت ، لذلك يكون $t'_{11} = Z_{ID}$.

تُحسب نسبة العودة بوضع : $I_S = 0$ ، أيّ حالة الدارة المفتوحة ، بحيث أنّ : $T_{OC} = -t'_{12}t'_{22}$ أيّ :

$$Z_{IF} = Z_{ID}\,\frac{1 + t'_{12}t'_{21}/t'_{11}}{1 + T_{OC}} \quad \ldots\ldots\ldots\ldots (6\text{-}39)$$

بمساواة المعادلتين (6-22,23) نحصل على :

$$Z_{IF} = Z_{ID}\,\frac{1 + T_{SC}}{1 + T_{OC}} \quad \ldots\ldots\ldots\ldots (6\text{-}40)$$

والتي هي صيغة ممانعة بلاكمان .

مسألة (6-5) محلولة :

a) حدّد مقاومة الدخل (R_{IF}) لمرحلة مكبّر عمليات عاكس ، مع إدخال مقاومة دخل مكبّر العمليات (R_i) في الدارة المكافئة له .

b) حدّد المقاومة (R_{IF}) عندما : $R_i \to \infty$

الحـــــــلّ :

a) يبيّن الشكل (6-28) الدارة المكافئة لمرحلة المكبّر المذكور . نحصل على مقاومة دخل النظام الميّت (R_{ID}) بوضع : $\hat{V}_i = 0$ ، وينتج :

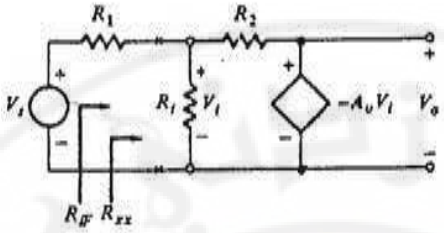
$$R_{ID} = R_1 + R_i \,//\, R_2$$

بفتح دارة لهايات الدخل ، لن يمرّ تيّار في (R_1) ، وبالتالي :

$$T_{OC} = \frac{-V_i}{\hat{V}_i} = \frac{R_i A_V}{R_i + R_2}$$

عندما تُقصر لهايات الدخل تُصبح المقاومات (R_1,R_i) على التوازي ، أيّ :

$$T_{SC} = \frac{R_1 // R_i}{(R_1 // R_i) + R_2} A_V$$



الشكل (6-28)

نلاحظ أنه لا (T_{OC}) ولا (T_{SC}) مساوية للصفر في هذا المكبّر . بتعويض هذه القيم في المعادلة (6-40) نجد :

$$R_{IF} = [R_1 + R_i // R_2] \frac{1 + (R_i // R_1) A_V / [(R_1 // R_i) + R_2]}{1 + [R_i A_V / (R_i + R_2)]}$$

$$= R_1 + \frac{R_2 R_i}{R_i (1 + A_V) + R_2}$$

في الشكل (6-28) من الواضح أنّ :

$$R_{IF} = R_1 + R_{XX}$$

لذلك نجد :

$$R_{XX} = \frac{R_2 R_i}{R_i (1 + A_V) + R_2} = \frac{R_i [R_2 / (1 + A_V)]}{R_i + [R_2 / (1 + A_V)]}$$

أيّ بإمكاننا أن نكتب :

$$R_{XX} = R_i // R_2 / (1 + A_V)$$

في الواقع فإنّ : $R_2/(1+A_V)$ هي بالضبط المقاومة المعكوسة عبر النهايات (X-X) باستخدام نظرية ميلّر التي مرّت معنا في الفصل الثالث .

b) من الفقرة السابقة (a) ومن معادلة R_{IF} نجد أنه عندما : $R_i \to \infty$ يُعطي :

$$R_{IF} = R_1 + \frac{R_2}{1 + A_V} = R_1 + R_{XX}$$

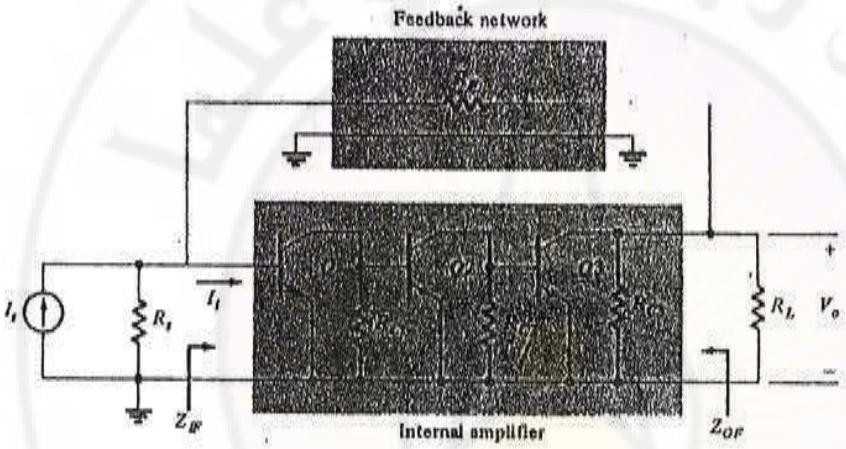
نلاحظ بالإضافة إلى ذلك أنه عندما : $A_V \to \infty$ ، أيّ القيم الكبيرة لـــ(Av) ، فإنّ مقاومة الدخل هي بكل بساطة (R_1) حيث أنّ : $R_{XX} \to 0$. على كلّ ، فإنّ هذه النتيجة متوقّعة ، حيث أنه لأجل $A_V \to \infty$ ، تكون النهاية العاكسة نقطة أرض تخيلية Virtual Ground كما سوف نرى في الفصل السابع .

6-11) دارة تغذية خلفية تفرّعية من ثلاث مراحل :

The Shunt-Feedback Triple :

عندما تكون التشكيلة هي : Shunt-Shunt يرمز لها عادةً فقط بـــ : Shunt . في مكبّرات التغذية الخلفية التي درسناها سابقاً كانت تحتوي كلاً منها على عنصر فعّال واحد . بشكلٍ عام ، تملك المكبّرات العملية مرحلتين أو أكثر بحيث يمكن فيهما تحقيق كسب حلقة مغلقة عالٍ ونسب عودة كبيرة بنفس الوقت . سوف ندرس في هذه الفقرة والفقرات الثلاثة التالية أربعة مكبّرات تغذية خلفية متعدّدة المراحل . كلّ مكبّر يستخدم ترانزيستورات حقيقية "Real-Word" ويقترب من أحد تشكيلات التغذية الخلفية وحيدة الحلقة . مثلاً ، المراحل الترانزيستورية تملك تغذية خلفية داخلية ملازمة لها بسبب المكثّفة الطفيلية $C\mu$ (C_{gd}) ، لذلك ، هي ليست مكبّرات وحيدة الحلقة حقيقية عند التردّدات العالية . بالإضافة لذلك ، عندما تستخدم مراحل الباعث المشترك (أو المنبع المشترك) المحتوية على R_E (R_S) كإحدى المراحل في المكبّر الأساسي، فإنها تكون مكبّرات تغذية خلفية حتى في التردّدات المنخفضة . يدعى نوع التغذية الخلفية الموصوف في الحالتين آنفاً بالتغذية الخلفية المحلّية Local Feedback بسبب أنّ حلقة التغذية الخلفية تحصل حول مرحلة واحدة فقط . في الدارات متعدّدة المراحل ، فإننا نهتمّ بالتغذية الخلفية الإجمالية Global Feedback ، أيّ التغذية الخلفية حول عدد من المراحل مربوطة على التتالي In Cascade .

يبيّن الشكل (6-29) مكبّر ثلاثي المراحل ذي تغذية خلفية تفرّعية Shunt-Shunt والذي هو مماثل للتشكيلة المبيّنة بالشكل (6-17) ، ويدعى غالباً A Shunt-Triple . يمكن للمكبّر ثلاثي المراحل أن يُكافأ بمكبّر وحيد كما هو مبيّن بالشكل (6-30) .

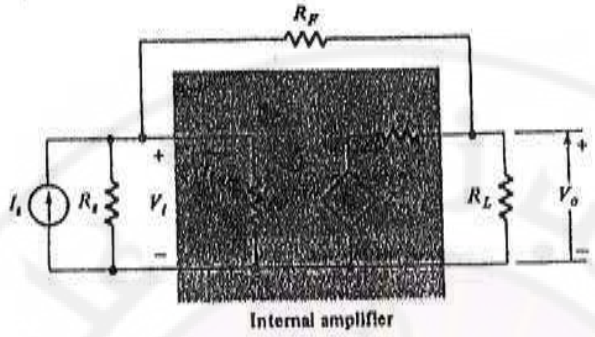


الشكل (6-29)

يشكّل المنبع المحكوم ($Z_m I_i$) والمقاومة التسلسلية (r_O) دارة ثيفنن المكافئة لصندوق المكبّر المبيّن بالشكل (6-29) . نسمّي (r_i) مقاومة الدخل للمكبّر ذي الثلاثة مراحل . يمكن البرهان أنّ :

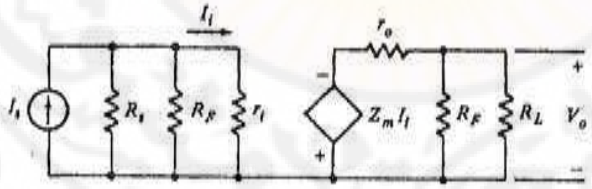
$$r_i = r_{b1} + r_{\pi 1} \qquad r_O = R_{C3} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}41)$$

$$Z_m = \beta_{O1} R_{C1} A_{V2} A_{V3} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}42)$$



الشكل (6-30)

حيث : A_{V2}, A_{V3} كسب الجهد للمرحلتين الثانية والثالثة على التوالي . يبيّن الشكل (6-31) المكبّر بدون تغذية خلفية ، حيث يتمّ إنجاز هذه التغذية الخلفية بواسطة المقاومة (R_F) . نلاحظ تأثير (R_F) في تحميل دارات الدخل والخرج .



الشكل (6-31)

تقوم شبكة التغذية الخلفية في التشكيلة تفرّعي ـ تفرّعي بنقل تيّار (I_F) من الدخل والذي يكون متناسباً مع جهد الخرج (V_O) . لذلك ، عندما يكون :$V_O = 0$، فلن يوجد تيّاراً مغذّى خلفياً إلى الدخل وتوصيل (R_F) بين الدخل والأرض ، وذلك كما هو واضح في الشكل (6-31) . بشكلٍ مماثل ، عندما تحذف (I_S) ، فإنّ إلغاء التغذية الخلفية يجعل $V_i = 0$ طالما لا يوجد تيّار في (r_i) . نتيجة لذلك ، توصل (R_F) بين الخرج والأرض ليدلّ على تحميل الخرج بواسطة (R_F) .

يمكننا ، بالنسبة للشكل (6-31) ، حساب : A_{OL} حسب ما ذكرنا سابقاً ونكتب :

$$A_{OL} = \frac{V_O}{I_S} = \frac{-Z_m R'_S}{R'_S + r_i} \frac{R'_L}{R'_L + r_O} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots (6\text{-}43)$$

حيث :

$$R'_S = R_F \,//\, R_S \qquad\qquad R'_L = R_F \,//\, R_L$$

يمكن الحصول على قيمة : $K = -\frac{1}{\beta}$ مباشرة بجعل إشارة المقارنة $X_i = 0$ وحلّ الدارة بالنسبة لـــ X_O/X_S . في الدارة شكل (6-30) ، فإنّ جعل : $I_i = 0$ يتضمّن أنّ: $V_i = 0$ ، فباستخدام قانون كيرشوف للتيّار (KVL) عند عقدة الدخل يعطينا :

$$V_O / R_F = -I_S \qquad \text{And} \qquad K = -R_F \qquad \text{Or} \qquad \beta = \frac{1}{R_F}$$

تصبح نسبة العودة (T) عندما نفترض أنّ (A_D) مهملة كما يلي :

$$T = \frac{A_{OL}}{K} = -\beta A_{OL} = -\frac{A_{OL}}{R_F} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots (6\text{-}44)$$

عندها يمكننا حساب (T) باستخدام المعادلة (6-44) وذلك بعد تعويض القيمة التقريبية لـــ(A_{OL}) .

بالنسبة لتوصيلة المكبّر الثلاثي التفرّعي Shunt Triple ، بتعويض المعادلة (6-43) بالمعادلة (6-44) نحصل على :

$$T = \frac{Z_m}{R_F + R_L}\,\frac{R_L}{R'_L + r_O}\,\frac{R_S}{R'_S + r_i}\,\frac{R_F}{R_F + R_S} \quad \ldots\ldots\ldots\ldots \text{(6-45)}$$

6-11-1) ممانعات الدخل والخرج :

The Input And Output Impedances :

في مكبّر التغذية الخلفية التفرّعي ، يكون : $T_{SC} = 0$ كما رأينا ذلك في الفقرة (6-6) و (6-7) . لذلك تنقص كلا ممانعة الدخل (Z_{IF}) وممانعة الخرج (Z_{OF}) بمقدار ($1+T_{OC}$) التابعة لها . بالنسبة لـ Z_{IF} ، نحصل على (T_{OC}) من (T) بعد جعل ($R_S \to \infty$) في المعادلة (6-45) . بشكلٍ مماثل ، جعل ($R_L \to \infty$) يعطينا قيمة (T_{OC}) اللازمة لحساب (Z_{OF}) . بتطبيق صيغة بلاكمان نجد :

$$Z_{IF} = \frac{r_i \,//\, R_F}{1 + T\big|_{R_S \to \infty}} \quad \ldots\ldots\ldots\ldots \text{(6-46)}$$

$$Z_{OF} = \frac{R_O \,//\, R_F}{1 + T\big|_{R_L \to \infty}} \quad \ldots\ldots\ldots\ldots \text{(6-47)}$$

حيث يمكن الحصول على : (Z_{ID},Z_{OD}) من الشكل (6-31) . في الواقع ، من الشكل (6-30) نجد أنّ :

$$Z_{ID} = r_i \,//\, (R_F + R_L \,//\, r_O)$$

حيث إذا كان $R_F >> R_L$ كما سوف نجد في المثال (6-6) القادم ، فإنّ : Z_{ID} تؤول إلى المعادلة (6-46) . بشكلٍ مماثل ، إذا كان $R_F >> R_S$ فإنّ حساب Z_{OD} من الشكل (6-30) يؤول إلى المعادلة (6-47) .

مسألة (6-6) محلولة :

صمّم المكبّر التفرّعي ثلاثي المراحل المبيّن بالشكل (6-29) لتزويد حمل ذو مقاومة (600Ω) ومغذى من منبع (600Ω) . تمّ جدولة قيم مكوّنات الدارة

b) لتحديد (Z_{IF}) و (Z_{OF}) نستخدم المعادلتين (6-46,47) ، وذلك بعد أن نحسب (T_{OC}) :

$$Z_{ID} = R_F // r_i = 20 // 25 = 11.1k\Omega$$

نحصل على نسبة العودة للدارة المفتوحة (T_{OC}) من (T) بعد وضع $R_S \to \infty$.

نتيجة لهذا الشرط فإنّ : $R_s \to R_F$ وباستخدام المعادلة (6-45) نجد :

$$T_{OC} = T\Big|_{R_S \to \infty} = \frac{Z_m . R_L . R_F}{(R_F + R_L)(R'_L + r_O)(R_F + r_i)}$$

$$= \frac{3.6\times10^5 \times 0.6 \times 20}{(20+0.6)(0.582+0.6)(20+25)} = 3.94\times10^3$$

ومنه نجد :

$$Z_{IF} = \frac{r_i // R_F}{1+T_{OC}} = \frac{25//20}{1+3.94\times10^3} = 2.82\Omega$$

ممانعة خرج النظام المثبت Z_{OD} تساوي :

$$Z_{OD} = r_O // R_F = 0.6 // 20 = 0.582k\Omega$$

نحصل على نسبة العودة للدارة المفتوحة بالنسبة لممانعة الخرج وذلك بوضع :

$R_L \to \infty$ ، وبالتالي : $R'_L \to R_F$ و : $\frac{R_L}{R_L + R_F} \to 1$.

لذلك من المعادلة (6-45) نجد ضمن الشروط السابقة :

$$T_{OC} = T\Big|_{R_L \to \infty} = \frac{Z_m R_S R_F}{(R_F + R_O)(R'_S + r_i)(R_F + R_S)}$$

$$= \frac{(3.6\times10^5)(0.6)(20)}{(20+0.6)(0.582+25)(20+0.6)} = 398$$

ومنه نجد :

$$Z_{OF} = \frac{r_O // R_F}{1+T_{OC}} = \frac{0.6//20}{1+398} = 1.46\Omega$$

تُشير النتائج التي حصلنا عليها بوضوح أنّ : $Z_{IF} << R_S$ و $Z_{OF} << R_L$.

لذلك يقترب المكبّر من الحالة المثالية لمكبّر مقاومة تحويلية أو مبدّل من تيّار إلى جهد مثالي .

6-11-2) اختيارات التصميم :

Design Choices :

تمّ إعطاء الخواص الملازمة للمكبّر الثلاثي المراحل التفرّعي من خلال المعادلات (6-43,45,46,47) . لنحاول الآن أن نوصّف بشكلٍ نوعي بعض خيارات التصميم التي يجب أن نقوم بها . نركّز أوّلاً على موضوع التردّدات المتوسطة Midband ومسألة الاستجابة الترددية واستقرار المكبّر .

من البدهي أنّنا نحتاج أيضاً إلى كسب معيّن للمكبّر (A_F) الذي يحقّق مجال تغيّرات الإشارة بالخرج إلى مجال تغيرها في الدخل . يجب أيضاً معرفة بشكلٍ مسبق مقاومة منبع الإشارة (R_S) ومقاومة الحمل (R_L) التي سيغذيها المكبّر . حتى نقرّب المكبّر من السلوك المثالي ، خلال حدود معيّنة ، فإنّ (R_S) المعلومة سوف تؤثّر على تحديد قيمة (Z_{IF}) و (R_L) المعلومة سوف تؤثّر بدورها على تحديد قيمة (Z_{OF}) . بالإضافة إلى ذلك ، قد تكون هنالك متطلّبات أخرى مثل مقدار التغير المقبول بالكسب (نقص الحساسيّة Desensitivity) والتشويه اللاخطي لإشارة الخرج .

لأجل $|T| >> 1$ يكون كسب المكبّر المبيّن بالشكل (6-29) : $A_F \approx K = -R_F$. لذلك تحدّد متطلّبات الكسب مقاومة شبكة التغذية الخلفية (R_F) . تعتمد كلاً من مواصفات التصميم الأخرى (والمبينة في الفقرة السابقة) على قيمة خاصّة لنسبة العودة (T) (الفقرات 6-3,4,5) . يجب على مصمم الدارات Circuit Designer أن يختار أكبر قيمة لـــ(T) تحسب لتؤمّن مواصفة ممانعة الدخل ....الخ . نلاحظ أنّ زيادة (T) يعمل على إنقاص (Z_{IF},Z_{OF}) ، وكمية التشويه اللاخطي والحساسية . لذلك ، فإنّ اختيار القيمة الأكبر لـــ(T) يؤمّن كلّ متطلّبات التصميم الأخرى . بالإضافة لذلك

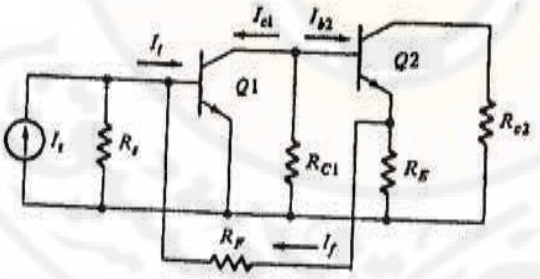
تعتمد (T) على نسبة النقل للمكبّر الداخلي (Z_m) و (R_F) ، لذلك يجب توصيف قيمة (Z_m).

أخيراً ، يجب على المهندس أن يكون واعياً بشكلٍ كبير لعملية التصميم المعقّدة إلى حدّ ما ، والتي بالرغم من أنها قابلة للتطبيق على كلّ التشكيلات ، إلاّ أنّ المسألة ليست بالبساطة التي تمّ ذكرها آنفاً . فمثلاً ، نحن لم نرد على ذكر الاستجابة الترددّية واختيارات التصميم المتعلّقة بإنجاز الدارة المستمرّة (استقرار الانحياز) ، وذلك من بين المواضيع الأخرى اللازم الانتباه إليها . بشكلٍ عام ، يمكننا أن نقول بأنّ عملية التصميم Design Process هي عملية متفاعلة Interactive ، أيّ أنّ خياراتنا في إيجاد خواص معالجة إشارة جيّدة تؤثّر على الانحياز المستمرّ (dc) والعكس بالعكس .

6-12) زوج مراحل تفرّعي ـ تسلسلي :

The Shunt-Series Pair :

يبيّن الشكل (6-32) مكبّراً بمرحلتين يُدعى بزوج تفرّعي ـ تسلسلي

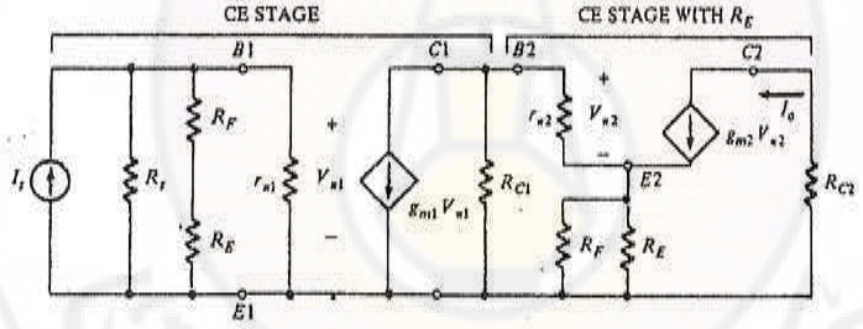


الشكل (6-32)

من الواضح أنّه يوجد مقارنة تيّار في الدخل . نلاحظ أيضاً أننا نأخذ عينة من

الخرج كتيار ، كما أنّ إشارة التغذية الخلفية هي تيّار (I_F) متناسب مع تيّار الخرج (I_O) . بفرض أنّ : $\beta_O >> 1$ ، يكون تيّار الباعث للترانزيستور (Q_2) هو (I_O) يشكّل المسار خلال المقاومات (R_E,R_F) مجزّئ تيّار ، لذلك نجد أنّ تيّار التغذية الخلفية (I_F) يتناسب مع (I_O) . بالإضافة إلى ذلك ، فإنّ وضع $I_O = 0$ يسبّب للتيّار (I_F) أن يؤول إلى الصفر .

تقترب الدارة المبيّنة بالشكل (6-32) من المكبّر التفرّعي ــ التسلسلي المبيّن بالشكل (6-19) بسبب أنّ التغذية الخلفية المحلّية في (Q_2) مزوّدة بواسطة المقاومة(R_E). يبيّن الشكل (6-33) دارة المكبّر بعد فصل التغذية الخلفية مع إبقاء التحميل الناتج عن شبكة التغذية الخلفية هذه .



الشكل (6-33)

تستخدم الدارة المكافئة شكل (6-33) لتحديد القيمة التقريبية لكسب الحلقة المفتوحة : $A_{OL} = I_O/I_S$. نحصل على تأثير التحميل على شبكة التغذّية الخلفية باستخدام القواعد المذكورة في الفقرة (6-8) . نلاحظ أيضاً أنّ حلقة التغذية الخلفية

الإجمالية هي التي فصلت فقط ، بينما بقيت التغذية الخلفية المحلّية الناتجة عن مقاومة الباعث لـ(Q_2) كجزء من (A_{OL}) . بتحليل هذه الدارة حسب ما شرح سابقاً يعطينا النتائج التالية :

$$A_{OL} \approx \frac{-\beta_O R_{C1}}{R_E} \; ; \; T \approx \frac{\beta_O R_{C1}}{R_F} \; ; \; K = -\frac{1}{\beta} = -\frac{R_F}{R_E} \quad \ldots\ldots (6\text{-}48)$$

حيث فرضنا أنّ : $\beta_O >> 1$ و $\beta_O R_E$ أكبر بكثير من كلا ($r_{\pi 2}$) و (R_{C1}) و $R_S >> r_{\pi 1}$ و R_F أكبر بكثير من كلا (R_E) و ($r_{\pi 1}$) .

تنقص ممانعة الدخل (Z_{IF}) في هذه التشكيلة بسبب من التوصيل التفرّعي في الدخل . بشكلٍ مماثل لما تمّ مناقشته في الفقرة السابقة ، نحصل على :

$$Z_{IF} = \frac{r_{\pi 1}}{1+T\big|_{R_S \to \infty}} \quad \ldots\ldots (6\text{-}49)$$

حيث فرضنا أنّ : $R_F >> r_{\pi 1}$

لو انتهت $r_{O2} \to \infty$ تصبح ممانعة النظام الميّت أيضاً مساوية اللانهاية . لو أخذنا (r_{O2}) بعين الاعتبار في الدارة المكافئة وبفرض أنّ $R_F >> R_E$ نجد :

$$Z_{OD} \approx r_{O2}\left(1+\frac{\beta_{O2} R_E}{R_E + r_{\pi 2} + R_{C1}}\right) \quad \ldots\ldots (6\text{-}50)$$

نلاحظ أنّ (R_{C1}) هي مقاومة المنبع الفعّالة لمرحلة الخرج هذه . تُشير المعادلة (6-50) إلى أنّ التغذية الخلفية التسلسلية المحلّية المقدّمة بواسطة المقاومة (R_E) تزيد من مقاومة الخرج .

بالنسبة للتوصيل التسلسلي ، تكون : $T_{OC} = 0$ وتحسب : T_{SC} بوضع $R_{C2} =$ 0 في علاقة (T) . بالمقارنة مع نفس التقريبات المستخدمة في اشتقاق المعادلة (6-48) ، تكون : $T_{SC} \approx T$ ، ومنه نجد :

$$Z_{OF} = r_{O2}\left(1+\frac{\beta_O R_E}{R_E + r_{\pi 2} + R_{C1}}\right)\left(1+\frac{\beta_O R_{C1}}{R_F}\right) \quad \ldots\ldots (6\text{-}51)$$

مسألة (6-7) محلولة :

مكبّر تغذية خلفية تفرّعية _ تسلسلية مصمّم عند قيم المعاملات التالية :

$$R_S = 10k\Omega, R_E = 0.50k\Omega, R_F = 10k\Omega, R_{C1} = R_{C2} = 2.0k\Omega$$
$$r_{\pi 1} = 0.5k\Omega, \beta_{O1} = \beta_{O2} = 100, r_{\pi 2} = 0.5k\Omega$$

حدّد القيم التقريبية لـ : A_{OL} , T , A_F .

الحـــــــــلّ :

سوف نفترض أنّ (r_{O1},r_{O2}) مهملة . نفترض أيضاً كما قلنا سابقاً أنّ :

$R_F >> r_{\pi 1}$ و $R_F >> R_E$ و $\beta_O R_E >> R_{C1}$ ، وأنّ التيّار المارّ في (R_S) هو مهمل . لذلك نجد باستخدام المعادلة (6-48) :

$$A_{OL} \approx \frac{-\beta_O R_{C1}}{R_E} = \frac{-100 \times 2}{0.5} = -400$$

$$K \approx -\frac{1}{\beta} = -\frac{R_F}{R_E} = -\frac{10}{0.5} = -20$$

$$T \approx \frac{\beta_O R_{C1}}{R_F} = \frac{(100)(2)}{10} = 20 = \frac{A_{OL}}{K} = \frac{-400}{-20}$$

ومنه :

$$A_F \approx \frac{A_{OL}}{1+T} = \frac{-400}{1+20} = -19$$

إذا حاولنا في الواقع أن نحسب الكميّات السابقة بدون اللجوء إلى الافتراضات المذكورة نجد :

$$A_{OL} = -358 \ , \ T = 17.1 \ , \ K = \frac{-(R_S + R_E)}{R_E} = \frac{-10.5}{0.5} - 21$$

أيّ :

$$A_F = \frac{-358}{1+17.1} = -19.7$$

نلاحظ أنّ القيم التقريبية القائمة على الافتراضات المذكورة قريبة بشكلٍ معقول

من القيم الأكثر دقّة .

6-13) زوج مراحل تسلسلي ـ تفرّعي :

The Series-Shunt Pair :

يبيّن الشكل (6-34a) تحقيق هذه الدارة باستخدام ترانزيستورات (BJT) . نلاحظ أنّ إشارة المقارنة التسلسلية في الدخل هي الجهد : $V_F = V_{\pi 1}$ وتساوي تقريباً الفرق بين (V_S) والجهد عبر (R_E) .

يبيّن الشكل (6-34b) الدارة المكافئة للمكبّر المبيّن بالشكل (6-34a) مع حذف التغذية الخلفية طبقاً للقواعد التي ذكرت في الفقرة (6-8) . يتألف المكبّر من مرحلتين الأولى مكبّر باعث مشترك بمقاومة باعث ، والثانية مرحلة مكبّر باعث مشترك بسيط. لذلك ، وبنفس التفكير السابق فإنّ حلقة التغذية الخلفية المحلّية الموجودة في المرحلة الأولى ستكون موجودة ضمنياً في حساب كسب الحلقة المفتوحة (A_{OL}) . إنّ الكسب (A_{OL}) هو عبارة عن جداء كسب الجهد لكلّ مرحلة ، وبالتالي نجد :

$$A_{OL} = \frac{-\beta_{O1} R_{C1}}{R_S + r_{\pi 1} + (\beta_{O1} + 1) R'_E} \cdot \frac{-\beta_{O2} R_{L2}}{R_{C1} + r_{\pi 2}} \quad \ldots\ldots\ldots\ldots (6\text{-}32)$$

حيث :

$$R'_E = R_E // R_F \quad , \quad R_{L2} = R_{C2} // (R_F + R_E)$$

تحدّد (β) طبقاً لما ورد في الفقرة (6-8) . من الشكل (6-34b) ، يعطي مجزّئ الجهد في الخرج قيمة (V_F) كما يلي :

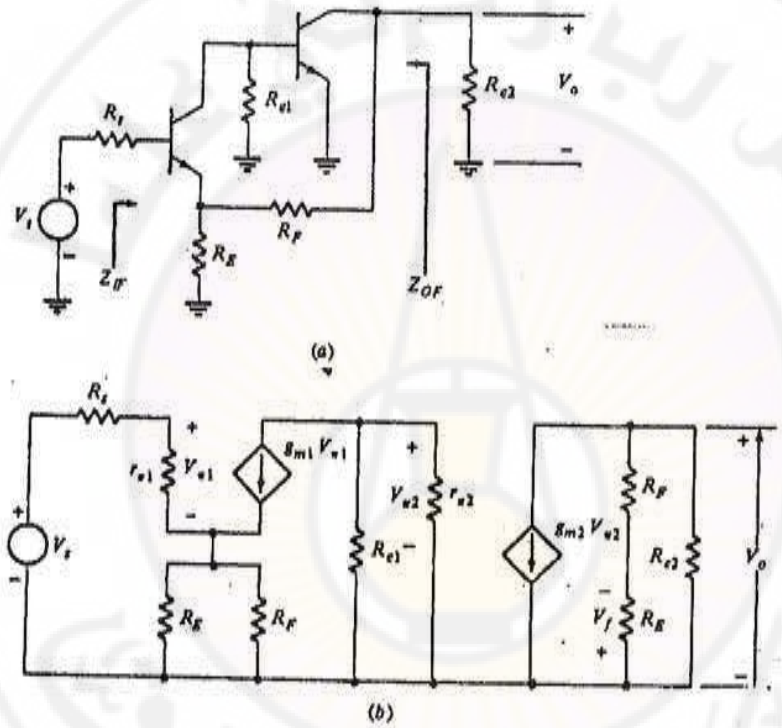
$$V_F = -\frac{V_O R_E}{R_E + R_F}$$

ومنه نجد :

$$\beta = \frac{V_F}{V_O} = -\frac{R_E}{R_E + R_F} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (6\text{-}53)$$

بفرض أنّ : $\beta_{O1} R'_E >> R_S + r_{\pi 1}$ و $\beta_{O1} >> 1$ فإنّ قيمة (T) التقريبية هي :

$$T \approx \left(\frac{\beta_{O2} R_{C1} R_{L2}}{R_{C1} + r_{\pi 2}}\right) \frac{1}{R_F} \qquad \text{..... (6-54)}$$



الشكل (6-34)

بالنسبة لممانعة الدخل لهذه التشكيلة فإننا نتوقّع أن تزداد ، بينما ممانعة الخرج سوف تنقص . بفرض أنّ : $R_F >> R_E // (R_S + r_{\pi 1}) / (1 + \beta_{O1})$ فإننا نجد :

$$Z_{OF} \approx \frac{R_F}{1+T\big|_{R_{C1}\to\infty}} \quad \text{..... (6-55)}$$

$$Z_{IF} = [r_{\pi 1} + R_E(1+\beta_{O1})](1+T\big|_{R_S=0}) \quad \text{..... (6-56)}$$

مسألة (6-8) محلولة :

يصمّم المكبّر التسلسلي ـ التفرّعي المبيّن بالشكل (6-34a) باستخدام ترانزيستورات لها المعاملات التالية :

$$Q_1 : \ r_{\pi 1} = 5k\Omega \ , \ \beta_{O1} = 125$$
$$Q_2 : \ r_{\pi 2} = 2.5k\Omega \ , \ \beta_{O2} = 125$$

بفرض أنّ عناصر الدارة المستخدمة هي كما يلي :

$$R_{C1} = 9k \ , R_{C2} = 3k \ , R_E = 0.2k \ , R_F = 6k \ , R_S = 2.5k$$

حدّد كلاً من : $A_{OL} \ , T \ , A_F$.

الحـــــــلّ :

سوف نستخدم هنا نتائج التحليل التقريبي (معادلة 6-52) لتحديد قيمة (A_{OL}) كما يلي :

$$A_{OL} = A_{V1}.A_{V2}$$

$$A_{OL} = \frac{-\beta_{O1}R_{C1}}{R_S + r_{\pi 1} + (1+\beta_{O1})R'_E} \cdot \frac{-\beta_{O2}R_{L2}}{R_{C1} + r_{\pi 2}}$$

$$= \frac{-125\times 9}{2.5+5+(1+125)(0.194)} \cdot \frac{-125\times 2.02}{9+2.5}$$

$$= 773$$

حيث :

$$R'_E = R_E // R_F = 0.2//6 \approx 0.194k\Omega$$
$$R_{L2} = R_{C2} // (R_F + R_E) = 3//(6+0.2) = 2.02k\Omega$$

باستخدام المعادلة (6-53) نجد :

$$\beta = \frac{V_F}{V_O} = -\frac{R_E}{R_E + R_F} = -\frac{0.2}{0.2 + 6} = -\frac{1}{31}$$

وباستخدام المعادلة (6-54) نجد :

$$T \approx \left(\frac{\beta_{O2} R_{C1} R_{L2}}{R_{C1} + r_{\pi 2}}\right) \frac{1}{R_F}$$

أو بطريقة أخرى :

$$T \approx -A_{OL} \cdot \beta = \frac{773}{31} = 24.9$$

أخيراً نجد كسب الحلقة المغلقة A_F :

$$A_F = \frac{A_{OL}}{1 + T} = \frac{773}{1 + 24.9} = 29.8$$

يقودنا فحص النتائج في هذا المثال إلى الملاحظتين التاليتين :

1) إنّ الكسب الناتج $A_F = 29.8$ هو قيمة نموذجية لما يمكن أن ينجز باستخدام مرحلة مكبّر باعث مشترك وحيدة .

2) يمكن أيضاً الحصول على نقصان الحساسيّة المقدّمة بواسطة $T = 24.9$ بواسطة مرحلة مكبّر باعث مشترك بسيط يستخدم تغذية خلفية محلّية عن طريق المقاومة (R_E) . إلاّ أنّ مرحلة (CE) التي تحتوي على مقاومة الباعث (R_E) لا يمكنها تحقيق كلا النتيجتين الكسب ونقص الحساسيّة معاً .

لذلك ونتيجة للمقارنة الأخيرة ، تعتبر التغذية الخلفية الإجمالية أكثر فعالية من استخدام التغذية الخلفية المحلّية . لذلك تفضل التغذية الخلفية الإجمالية كثيراً في تصميم الدارات لتحسين أدائها .

$$= \frac{\mu_1\mu_2 g_{m2} R_{D1} R_{L2} R_S}{[R_{D1} + r_{d1} + (1+\mu_1)R_S][R_{D3} + r_{d3} + (1+\mu_3)R_F]} \quad \ldots\ldots (6\text{-}58)$$

تساوي مقاومة الدخل لهذا المكبّر اللانهاية عند الترددات المتوسطة . من المعروف أنّ مقاومة البوّابة_منبع للترانزيستور MOSFET أكثر من ($10^{12}\Omega$) ، لذلك تضرب هذه القيمة بـ(1+T_{SC}) للحصول على مقاومة الدخل بحالة التغذية الخلفية التسلسلية . نتيجة لذلك يمكن اعتبار (Z_{IF}) في هذه الدارة وكأنها دارة مفتوحة . في المراحل الترانزيستورية المفردة Discrete ، تكون ممانعة الدخل بشكلٍ بسيط مساوية للمقاومة المكافئة لشبكة انحياز البوّابة .

تكون ممانعة خرج النظام المُيّت (Z_{OD}) هي مقاومة خرج مرحلة منبع مشترك تحتوي على مقاومة منبع وهي درست في الفصل الثاني في إحدى المسائل . بفرض أنّ : $R_F >> R_S$ نجد أنّ مقاومة الخرج تساوي :

$$Z_{OF} = [r_{d3} + (1+\mu_3)R_F](1+T\big|_{R_{D3}=0}) \quad \ldots\ldots (6\text{-}59)$$

حيث يمكن الحصول على (T_{SC}) من (T) بوضع : $R_{D3} = 0$.

مسألة (6-9) محلولة :

يبيّن الجدول (6-6) معاملات الـ(FET) ومقاومات المصرف المستخدمة في المكبّر الثلاثي التسلسلي المبيّن في الشكل (6-35) . مقاومة التغذية الخلفية ($R_F = 10k\Omega$) ومقاومة المنبع للترانزيستور ($R_S = 0.5k\Omega$) .

أوجد كلاً من : A_{OL} , T , A_F .

الحـــــــلّ :

سوف نستخدم نتائج التحليل التقريبي المتوفرة في المعادلتين (6-57,58) ، لتقدير (A_{OL},T) . نلاحظ أنّ التقريب : $R_F >> R_S$ معقول وهو لن يدخل في الحساب إلاّ خطأ بسيط . في المعادلة (6-57) فإنّ قيمة R_{L2} تساوي إلى :

$$R_{L2} = R_{D2} // r_{d2} = 50//100 = 33.3k\Omega$$

Transistor	Parameter			
	g_m, mU	r_d, kΩ	μ	R_D, kΩ
Q1	3.0	50	150	50
Q2	1.5	100	150	50
Q3	1.0	130	130	10

جدول (6-6)

ومنه :

$$A_{OL} = \frac{-150\times 50}{50+50+151(0.5)}(-1.5\times 33.3)\frac{130}{10+130+(131)(10)} = 191.6ms$$

بما أنّ :

$$\beta = -R_s = -0.5k\Omega$$

فإنّنا نكتب :

$$T = -A_{OL}\beta = (-191.6)(-0.5) = 95.8$$

يحسب كسب الحلقة المغلقة من القانون كما يلي :

$$A_F = \frac{A_{OL}}{1+T} = \frac{191.6}{1+95.8} = 1.98ms$$

وهي قريبة جدّاً من قيمة :

$$\frac{1}{\beta} = \frac{1}{0.5k\Omega} = 2ms$$

وذلك بسبب أنّ :T>>1. إذا أخذنا (R_F,R_S) بعين الاعتبار أيّ أخذنا في الحسابات: $R_F//R_S$و R_F+R_S ، فإنّه باستخدام المعادلة (6-57) نجد : $A_{OL}=187.2ms$.

6-15) التحليل العام لمكبّرات التغذية الخلفية متعدّدة المراحل :

General Analysis Of Multistage Feedback Amplifiers :

يمكن تحليل مكبّرات التغذية الخلفية متعدّدة المراحل ليشمل النقل الحاصل من دخل إلى خرج شبكة التغذية الخلفية . تعتمد الطريقة المستخدمة على تحليل المرحلة الوحيدة المذكورة في الفقرة (6-9) . يقسم الإجراء المستخدم إلى ما يلي :

١- رسم الدارة المكافئة للمكبّر .

٢- تعيين $\hat{X}_i$. من الملائم جدّاً تعيين ($\hat{X}_i$) لمرحلة باعث مشترك (أو منبع مشترك) حيث يقاس (V_π) (أو V_{gs}) بالنسبة للأرض .

٣- تطبيق العلاقات (6-24) لحساب المعاملات (t) وبالتالي استخدامها لحساب (A_{OL}, T, A_F) .

سوف نشرح هذا الإجراء من خلال المثال التالي :

مسألة (6-10) محلولة :

a) حدّد المعاملات (t) للمكبّر التسلسلي ـ تفرّعي المبيّن بالشكل (6-34a) .

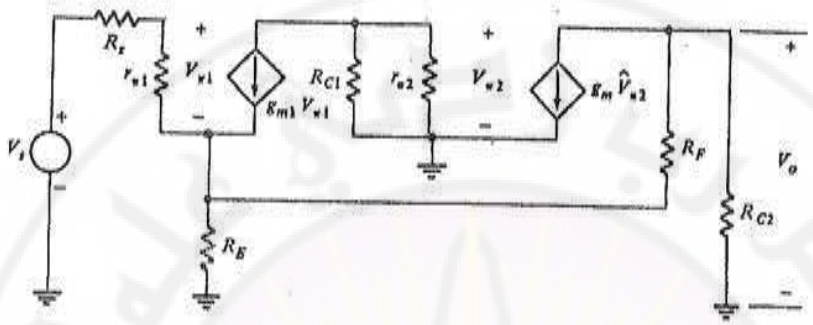
b) استخدم قيم العناصر المحدّدة في المسألة (6-8) ومن ثمّ احسب كلاً من : A_D , A_{OL} , T , A_F .

الحـــــــلّ :

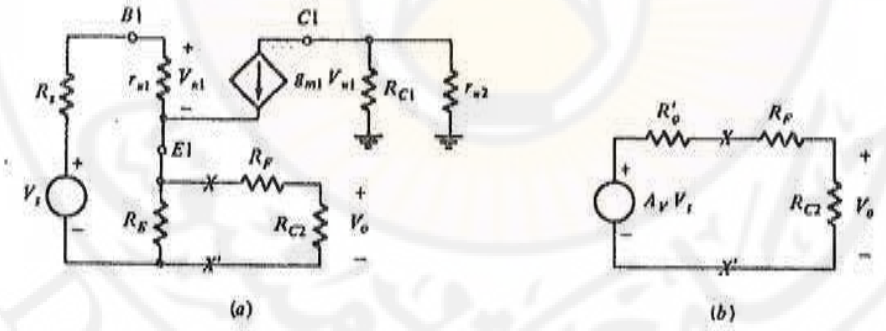
يبيّن الشكل (6-36) الدارة المكافئة حيث يكون فيها : $\hat{X}_i = \hat{V}_{\pi 2}$ لمرحلة الباعث المشترك . لحساب (t_{11}) نلجأ إلى الشكل (6-37a) . عند النظر من النهايات (X, X') ، عندها تكون المرحلة الأولى عبارة عن تابع باعثي ، فباستخدام نظرية ثيفنن عند (X, X') تنتج الدارة المبيّنة بالشكل (6-37b) بالنسبة لدارة التابع الباعثي نجد :

$$A_V = \frac{(\beta_O + 1)R_E}{R_S + r_{\pi 1} + (\beta_O + 1)R_E}$$

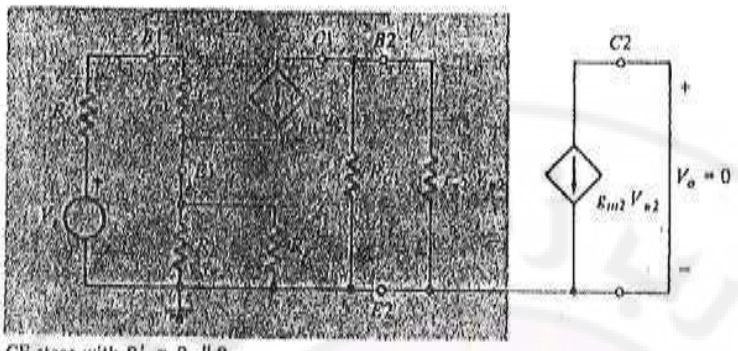
$$R'_O = R_E // \frac{R_S + r_{\pi 1}}{1+\beta_{O1}} = R_E // R_O$$



الشكل (6-36)

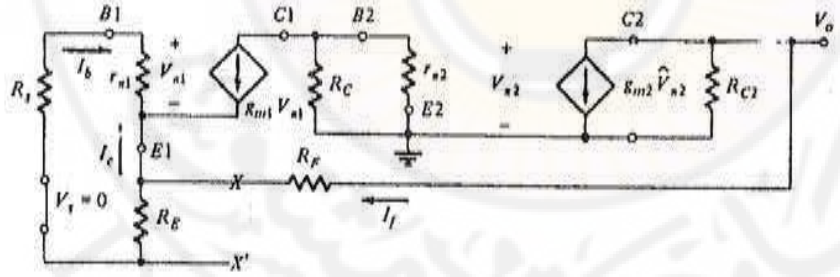


الشكل (6-37a,b)



CE stage with $R'_E = R_E \| R_F$

الشكل (6-37c)



الشكل (6-37d)

في الشكل (6-37b) ، نجد من مجزّئ الجهد أنّ :

$$t_{11} = A_D = \frac{V_O}{V_S} = \frac{R_{C2}}{R'_O + R_F + R_{C2}} A_V$$

لحساب (t_{21}) ، نجعل :$V_O = 0$ وبالتالي نستخدم الدارة المبيّنة بالشكل (6-37c). يكون الجزء من الدارة ضمن الصندوق المبيّن عبارة عن مرحلة (CE) بوجود مقاومة باعث تساوي : $R'_E = R_E // R_F$. بالتحقّق من : $R_{L1} = r_{\pi 2} // R_{C1}$ يمكننا أن نكتب بالنسبة لهذه المرحلة أنّ :

$$t_{21} = \frac{V_{\pi 2}}{V_S} = \frac{-\beta_{O1} R_{L1}}{R_S + r_{\pi 1} + (\beta_{O1} + 1) R'_E}$$

يتمّ حساب (t_{12}) ونسبة العودة (T) باستخدام الشكل (6-37d) . يكون الحمل الفعّال لمرحلة الباعث المشترك يساوي :

$$R_{L2} = R_{C2} // (R_F + R'_O)$$

ومنه :

$$V_O = -g_{m2} R_{L2} \hat{V}_{\pi 2}$$

أيّ أنّ :

$$t_{12} = \frac{V_O}{\hat{V}_{\pi 2}} = -g_{m2} R_{L2}$$

إنّ التيّار (I_F) يساوي :

$$I_F = \frac{V_O}{(R_F + R'_O)} = -g_{m2} R_{L2} \hat{V}_{\pi 2} / (R_F + R'_O)$$

وهو ينقسم بين (R_E,R_O) للتابع الباعثي . باستخدام علاقة مجزّئ التيّار نجد :

$$I_o = \frac{I_F R_E}{R_E + R_O}$$

بما أنّ :

$$I_o = -(\beta_{O1} + 1) I_b$$

و :

تضعف مكبّرات الحلقة الوحيدة عندما يكون هنالك قصور كبير في أحد عناصر التكبير . فلو أصبح كسب المكبّر الداخلي مثلاً مساوياً للصفر ، عندها يقترب أيضاً الكسب بوجود التغذية الخلفية من الصفر (يصبح A_D) . لذلك يكون من المهمّ العمل على حماية النظام ضد القصور الخطير وذلك في العديد من التطبيقات مثل الأجهزة الطبية (أجهزة مراقبة الحالة القلبية) ، الطيران الفضائي المأهول ، واتصالات الكوابل الفضائية Satellite ، وكابلات ما تحت البحار (حيث تكون الصيانة مكلفة جدّاً ، والوقت اللازم للصيانة غير متوفّر بشكلٍ كافٍ) .

نتيجة لما سبق تستخدم مكبّرات التغذية الخلفية متعدّدة الحلقات للتغلّب على هذه المشاكل . في هذه الفقرة سوف نرى أنّ مكبّر تغذية خلفية متعدّد الحلقات هو دارة متعدّدة المراحل تحتوي على حلقتي تغذية خلفية إجمالية أو أكثر . سنقوم بهذه الدراسة بشكلٍ مختصر قدر الإمكان .

6-16-1) مكبّر تغذية خلفية موجبة _ سالبة :

Positive-Negative-Feedback Amplifier :

يبيّن الشكل (6-38) مكبّر ثلاثي المراحل يحتوي على حلقتي تغذية خلفية . تتشكّل الحلقة الداخلية من (A_2,A_3,F_2) لتقدّم تغذية خلفية موجبة ، عندما تقدّم الإشارة المطبّقة من (A_1) والتي هي بنفس الطور مع الإشارة المغذّاة خلفياً . التغذية الخلفية المقدّمة بواسطة (F_1) حول المراحل الثلاثة تكون سالبة ، حيث تكون إشارة التغذية الخلفية منـــزاحة بالطور (180^o) (عند التردّدات المتوسطة) مع إشارة الدخل (X_S) .سوف نفترض ، للتبسيط ، أنّ كلّ مسارات التغذية الأمامية ذات تأثير مهمل .

يصمّم هذا المكبّر لجعل إشارة الخرج غير متغيّرة بالنسبة لتغيّرات الكسب(A_1). يمكننا أن نعبّر عن نسبة النقل كما يلي :

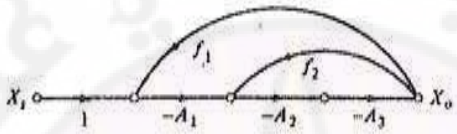
$$\frac{X_O}{X_S} = A_F = \frac{-A_1[A_2A_3/(1-A_2A_3F_2)]}{1+[A_1A_2A_3F_1/(1-A_2A_3F_2)]}$$

$$= \frac{-A_1 A_2 A_3}{1 - A_2 A_3 F_2 + A_1 A_2 A_3 F_1} \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}60)$$

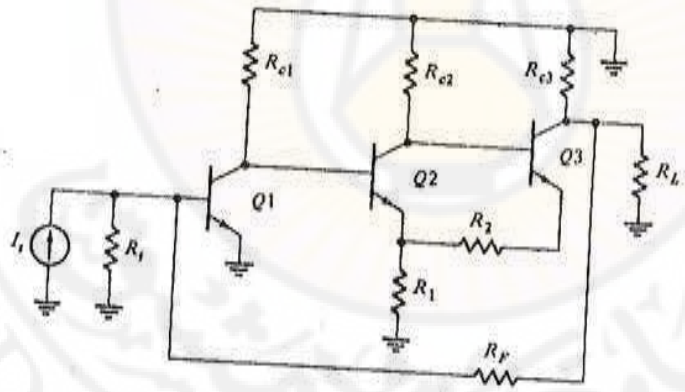
نلاحظ من المعادلة (6-60) أنه لو كان :

$$A_2 A_3 F_2 = 0 \rightarrow A_F = \frac{1}{F_1}$$

وبالتالي يصبح المكبّر مستقلاً عن (A_1) .



الشكل (6-38)



الشكل (6-39)

نظرة أخرى مختلفة لهذا المكبّر ، هو أنه بفرض أنّ (F_1) تعبّر عن التغذية الخلفية

الإجمالية لمكبّر يشتمل على (A_1) هو على التتالي مع مكبّر تغذية خلفية آخر ذي كسب :

$$A_2A_3/(1-A_2A_3F_2)$$

فلأجل : $A_2A_3F_2 = 1$ فإنّ مكبّر التغذية الخلفية الداخلي هذا سوف يملك كسباً لا نهائياً . نتيجة لذلك ، تصبح : (A_{OL},T) لا نهائيّتين ويكون : $T \to \infty$ تصبح حساسيّة النظام صفراً .

يبيّن الشكل (6-39) مثل هذا المكبّر يستخدم ترانزيستورات (BJT) . تشتمل حلقة التغذية الخلفية الموجبة الداخلية على توصيلة تسلسلي ــ تسلسلي لتقدّم تغذية خلفية بواسطة (R_1,R_2) حول (Q_2,Q_3) . تقدّم توصيلة التغذية الخلفية التفرّعية من (Q_3) إلى (Q_1) خلال المقاومة (R_F) ، تغذية خلفية سالبة إجمالية .

العائقين الكبيرين لهذه الدارة هما أوّلاً : حساسيّة الدارة لمركباتها ضمن حلقة التغذية الخلفية الموجبة ، حيث لأجل العمل الصحيح يجب أن يكون : $A_2A_3F_2 = 1$ ، وأيّ انزياح عن هذه القيمة يؤدّي إلى عدم استقلالية (A_F) و (A_1) . ثانياً : هو استقرار المكبّر ، حيث من المعروف أنّ استخدام التغذية الخلفية الموجبة قد تؤدّي إلى اهتزاز النظام .

6-16-2) بنية ماك ميلان :

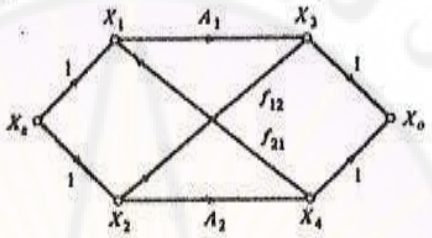
The McMillan Structure :

تمّ ، في البداية ، اقتراح المكبّر المبيّن بالشكل (6-40) من قبل ماك ميلان McMillan لأجل نقل موثوق عبر كابل معدّ للاستخدام تحت الماء يستخدم مسارات تغذية خلفية وتغذية أمامية .

تكون المكبّرات (A_1,A_2) في الربط المتصالب بتشكيلة القنال المتوازية ، عادةً كمكبّرات تغذية خلفية وحيدة الحلقة . تستخدم هذه التشكيلة لحماية النظام من الفشل الخطير في إحدى القنوات بدون أن يعطّل ذلك نقل الإشارة من الدخل إلى

الخرج . سنحاول الآن برهان ذلك . يمكن حل دارة هذا المكبّر وإيجاد تابع التحويل لـ (A_F) والذي يساوي :

$$A_F = \frac{X_o}{X_s} = \frac{A_1(1 - A_2F_{21}) + A_2(1 - A_1F_{12})}{1 - A_1A_2F_{12}F_{21}} \quad \ldots\ldots\ldots\ldots (6\text{-}61)$$



A two-channel McMillan feedback-feedforward amplifier. Only one channel must operate normally to provide the desired output.

الشكل (6-40)

اسمياً ، تصمّم القنالان لتكون متماثلة عند : $A_1 = A_2 = A$ و : $F_{12} = F_{21} = F$.

ضمن هذه الشروط نجد :

$$A_F = \frac{2A(1 - AF)}{1 - A^2F^2} = \frac{2A(1 - AF)}{(1 + AF)(1 - AF)} = \frac{2A}{1 + AF} \quad \ldots\ldots\ldots\ldots (6\text{-}62)$$

لو كانت : $AF = 1$ يصبح : $A_F = A$.

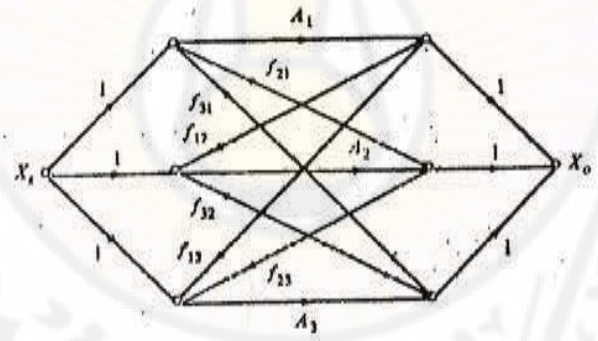
لنفرض أنّ : $A_1 = 0$ ، سيعبّر هذا عن الفشل الخطير الذي سيحدث في إحدى القنوات . باستخدام المعادلة (6-61) فإنّنا نرى أنّ : $A_F = A_2 = A$ وسيتواجد نفس النقل بين دخل وخرج النظام . لنتذكّر أنّ (A_2) هو مكبّر تغذية خلفية سالبة ، بحيث أنه ولو كان : $A_1 = 0$ فإنّ إنجاز الدارة يظهر فوائد المكبّر وحيد الحلقة .

إنّ بنية المكبّر المبيّن بالشكل (6-40) تكون أيضاً غير حساسة لأيّ من التغيّرات التي تحدث في قناة ما . لذلك ، إذا تغيّر (A) بحيث أصبح : $A_1F_{12} \neq 1$ بينما : $A_2F_{21} = 1$ ، فمن المعادلة (6-61) نجد :

$$A_F = \frac{A_2(1 - A_1F)}{1 - A_1F} = A_2 = A$$

نستنتج أنّ هذا المكبّر هو ثابت مع تغيّرات كلا العناصر الفعّالة وغير الفعّالة . مرّة ثانية ، إحدى العوائق لهذا النظام هو أنّه يجب على (A_F) أن يكون مساوياً تماماً (A.F) ، وأي انزياح عن هذه القيمة (في كلا القنالين) سيؤدّي إلى تغيّر في (A_F) .

يمكن للتشكيلة المبيّنة في الشكل (6-40) أن تمتدّ لتشمل أكثر من حلقتين كما هو مبيّن بالدارة ذات الثلاث قنوات شكل (6-41) .



A three-channel Mc-Millan feedback feed-forward amplifier.

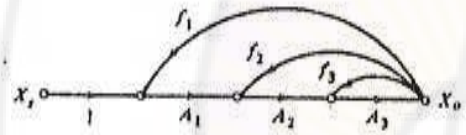
الشكل (6-41)

يمكن في هذه الدارة التسامح مع فشلين كبيرين Catastrophic Failure بدون تعطيل إنجاز النظام . في هذا النظام فإنّ وفرة القنوات التفرّعية يسمح بنقل دائم للإشارة طالما كانت هنالك قناة واحدة عاملة .

6-16-3) التغذية الخلفية القائدة لنفسها :

Follow-The-Leader Feedback :

يبيّن الشكل (6-42) مخطط تدفّق الإشارة لمكبّر تغذية خلفية قائدة لنفسها Follow-the-Leader (FLF) . تدعى هذه التشكيلة أحياناً بالمكبّر المتداخل Nested-Amplifier ، حيث تكون كلّ حلقة تغذية خلفية أصلية وتنشأ من نفس العقدة (عقدة الخرج) . تكون حدود نهاية أيّ حلقة في دخل أيّ مكبّر . تستخدم هذه البنية غالباً في المرشحات الفعّالة Active Filters بسبب أنّ كلّ حدّ في خواص التحويل يمكن أن يوضع بحلقة تغذية خلفية واحدة .



The signal-flow graph of a nested-loop (follow-the-leader) multiloop feedback amplifier.

الشكل (6-42)

يمكن برهان خواص التحويل لهذا النوع من الأنظمة في المعادلة (6-63) التي يمكن اشتقاقها من الشكل (6-42) :

$$A_F = \frac{A_1 A_2 A_3}{1 - A_2 F_3 - A_3 A_2 F_2 - A_3 A_2 A_1 F_1} \quad \ldots\ldots\ldots\ldots\ldots (6\text{-}63)$$

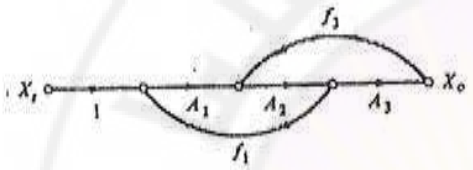
6-16-4) التغذية الخلفية ذات العروة المفاجئة :

Leap-Frog Feedback :

يبيّن الشكل (6-43) مثل هذه التشكيلة والتي تستخدم أيضاً في إنجاز المرشحات الفعّالة .

كما هو مبيّن بالشكل تنتج حلقات التغذية الخلفية المتراكبة Overlapping استقلالاً لإشارة الدخل المطبّقة على كلّ مكبّر عن إشارة الخرج لكلّ مكبّر . يتمّ استخدام هذا النوع من التغذية الخلفية في المرشحات الفعّالة لجعل كلّ حدّ في تابع التحويل (المعادلة 64-6) يعتمد على كسب الحلقة إحدى حلقات التغذية الخلفية .

$$A_F = \frac{A_1 A_2 A_3}{1 - A_2 A_1 F_1 - A_2 A_3 F_3} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (6\text{-}64)$$



The signal-flow graph of the leap-frog multiloop feedback amplifier.

الشكل (6-43)

يمكن لكلا التشكيلتين السابقتين (ذات العروة المفاجئة – والقائدة لنفسها) أن تمتدّ لتحتوي حلقات تغذية خلفية أكثر من ذلك الذي أشير إليه في الأشكال (6-42,43) .

6-17) الاستقرار والاستجابة الترددية لمكبّرات التغذية الخلفية :

Stability And Response Of Feedback Amplifier :

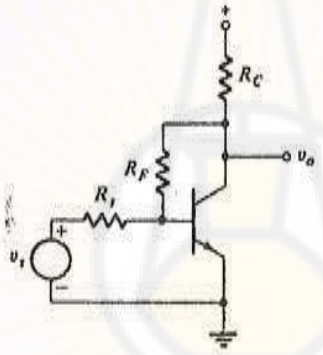
حتى تكون الصورة متكاملة وتصميم مكبّرات التغذية الخلفية في أفضل حال ، يجب أن نقوم بدراسة موسعة لتأثير التغذية الخلفية هذه على استقرار Stability المكبّر وعرض المجال الترددي Bandwidth له . أيّ دراسة الطرق المتعددة التي من خلالها نقوم باختيار ومعرفة فيما إذا كانت استجابة الحلقة المغلقة مستقرّة . بالإضافة إلى ذلك دراسة الطرق المختلفة المعروفة بعمليات التعويض Compensation التي تجري على

المكبّرات لتأكيد عمل مكبّر التغذية الخلفية بأنه مستقرّ ويقدّم الاستجابة الترددية المطلوبة منه .

مسائل غير محلولة :

مسألة (6-11) :

بالنسبة للدارة المبيّنة بالشكل (6-44) حدّد كلاً من : A_{OL}, T, β, A_F . استخدم التحليل التقريبي . ما هي تشكيلة التغذية الخلفية المستخدمة ؟ .



الشكل (6-44)

مسألة (6-12) :

في دارة المكبّر المغذّى خلفياً المبيّن بالشكل (6-45) :

a) ما هي التشكيلة المستخدمة ؟ .

b) ارسم مخطط الدارة للمكبّر بدون تغذية خلفية .

c) بفرض لدينا المعطيات التالية :

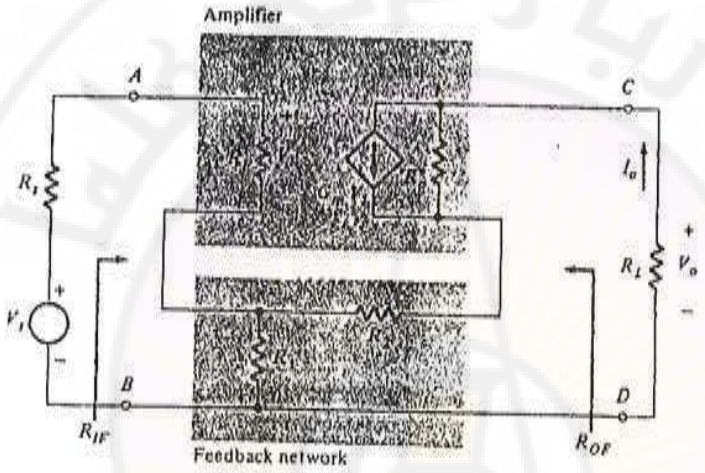
$$R_i = 500\Omega \ , \ R_o = 20k\Omega \ , \ R_2 = 50k\Omega \ , \ R_1 = 1k\Omega$$

$G_m = 100\mho$, $R_s = 600\Omega$, $R_L = 2k\Omega$

أوجد : A_{OL} , T , A_F .

d) حدّد كلاً من : R_{IF} , R_{OF} .

e) بفرض أنّ : $G_m \to \infty$ ، أوجد A_F .



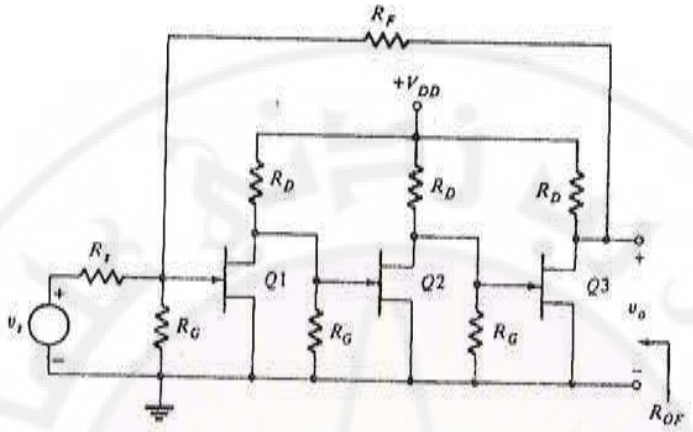
الشكل (6-45)

مسألة (6-13) :

بفرض أنّ الترانزيستورات (FET) في الدارة المبيّنة بالشكل (6-46) متماثلة وتملك : $g_m = 2m\mho$ ، $r_d = 20k\Omega$ ، وبفرض أنّ عناصر الدارة هي كما يلي :

$R_D = 12k\Omega$, $R_G = 500k\Omega$, $R_S = 50\Omega$, $R_F = 5k\Omega$

حدّد : A_F و R_{OF} .



الشكل (6-46)

مسألة (6-14) :

في الدارة شكل (6-47) :

a) ما هي التشكيلة المستخدمة في المكبّر .

b) بفرض أنّ : $T >> 1$ ، برهن أنّ : $A_F = \frac{I_O}{V_S} \approx \frac{R_F}{R_1 R_2}$ بفرض أنّ :

$R_F >> (R_1+R_2)$.

c) بفرض أنّ نقطة العمل للترانزيستورات الثلاثة هي :

$I_{CQ1} = 0.25mA$, $I_{CQ2} = 1mA$, $I_{CQ3} = 0.5mA$

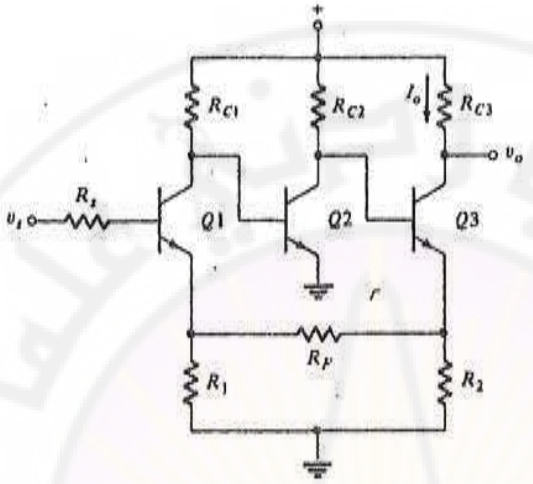
وبفرض أنّ عناصر الدارة هي :

$R_{C1} = 5k\Omega$, $R_{C2} = 7.5k\Omega$, $R_{C3} = 10k\Omega$, $R_1 = 0.2k\Omega$

$R_S = 0.6k\Omega$, $R_F = 20k\Omega$

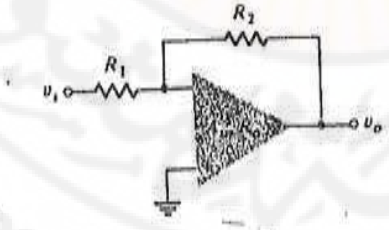
احسب : T و A_F .

d) أوجد كسب الجهد V_O / V_S .



الشكل (6-47)

مسألة (6-15) :



الشكل (6-48)

يمثّل مكبّر العمليات المبيّن بالشكل (6-48) بـ : Av و Ro :

a) استخدم المعاملات (t) للحصول على : $A_D, A_{OL}T, A_F$.

b) استخدم صيغة ممانعة بلاكمان للحصول على : R_{IF} , R_{OF} .

مسألة (6-16) :

بالنسبة للدارة متعدّدة الحلقات المأخوذة في الشكل السابق (6-42) ، بفرض أنّ:

$$A_1 = \frac{a_1}{1+\tau_1 S} \quad , \quad A_2 = \frac{a_2}{1+\tau_2 S}$$

$$A_3 = \frac{a_3}{1+\tau_3 S}$$

وأنّ قيم نقل التغذية الخلفية Feedback Transmissions هي : (F_1, F_2, F_3) ذات قيم حقيقية ثابتة Real Constant :

a) استنتج تابع التحويل $A_F(S)$.

b) تحقّق من أنّ كلّ عامل Coefficient في التابع $A_F(S)$ يمكن أن يعيّن بواسطة تعديل كسب الحلقة (A_F) لحلقة واحدة فقط .

وقل رب زدني علما
جامعة دمشق
Damascus University

الفصل السابع
مكبّرات العمليات المثالية
IDEAL OPERATIONAL AMPLIFIERS

7-1) مقدمة :

يمكن للدارات المتكاملة أن تكون تمثيلية Analog أو رقمية Digital تبعاً للعلاقة بين شكل موجة الخرج والدخل .تصمم الدارات المتكاملة الخطية (LICs) لتحل محل الدارات التقليدية الترانزستورية وبالتالي تستخدم لإنشاء أنظمة أكثر تعقيداً يعتبر مكبّر العمليات (op – mp) واحداً من أهم الدارات المتكاملة التمثيلية مثالياً. يملك هذا المكبّر كسباً لا نهائياً ، مقاومة دخل لا نهائية ، ومقاومة خرج صفرية تمتلك مكبّرات العمليات العملية خصائصاً تقترب إلى حد كبير من مكبّرات العمليات المثالية.

سنقوم في هذا الفصل بدراسة مكبّر العمليات المثالي واستخدامه في التصميم .

سنقوم بدراسة المكبّر العاكس وغير العاكس ، ومن ثم اقتراح طريقة تسمح بتصميم عام لمكبّر ذي مداخل متعددة. بعد ذلك سندرس مجموعة من التطبيقات المفيدة لهذا المكبّر ، تشتمل على : الدارات ذات المقاومة السالبة ، مكاملات ، حواسب تمثيلية ومكبّرات الأدوات .

7-2) مكبّر العمليات المثالي :

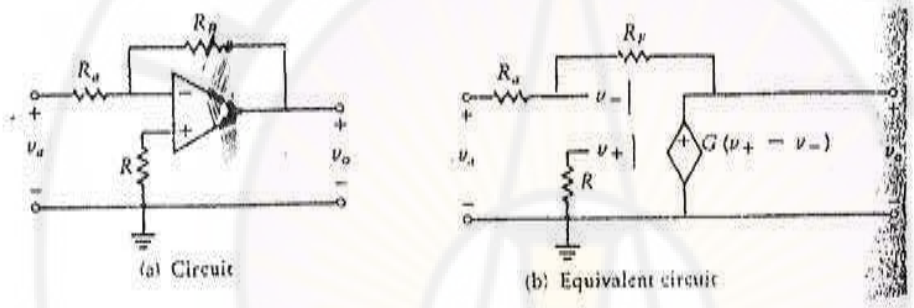
Ideal Op-Amps :

سوف نعتبر في دراستنا المكبّر كصندوق معلق block بنهايات دخل وخرج ، ولن نهتم حالياً بالوسائل الإلكترونية الداخلية التي تشكّل تركيبه .

الحلقة المغلقة، حيث يتم طرح من الدخل جزء من الخرج . بنفس الوقت يتم إنقاص حساسية الكسب (G) للمكبّر .

بوجود التغذية الخلفية يعتمد كسب الحلقة المغلقة أكثر على عناصر دارة التغذية الخلفية وبشكلٍ أقل على كسب الجهد لمكبّر العمليات الأساسي (G) .

لذلك يكون كسب الحلقة المغلقة مستقل بشكلٍ كبير عن قيمة (G) ويعتمد فقط على قيم عناصر الدارة الخارجية .



(a) Circuit

(b) Equivalent circuit

الشكل (3-7)

يبيّن الشكل (3-7) دارة مكبّر عمليات بتغذية خلفية سالبة . نلاحظ أن المقاومة(R_F) تستخدم لوصل جهد الخرج (V0) إلى الدخل العاكس (V.).تم توصيل مقاومة أخرى من الدخل العاكس (V.) إلى جهد الدخل .

سوف نستخدم خاصتين مهمتين لمكبّر العمليات المثالي بغاية تحليل دارته :

١-الجهد بين (V_+) و (V.) يساوي الصفر ، أو : $V_+ = V_-$

٢- التيّار الداخل إلى كلا النهايتين (V.) و (V_+) يساوي الصفر :

يمكن فيما يلي ذكر الإجراء المتبع نتيجة للخاصتين السابقتين لتحليل أي دارة

مكبّر عمليات مثالي :

١- كتابة معادلة العقدة لكيرشوف عند النهاية غير العاكسة (V_+).

٢- كتابة معادلة العقدة لكيرشوف عند النهاية العاكسة (V_-) .

٣- وضع : $V_- = V_+$ وحل الدارة لكسب حلقة مغلقة مطلوب .

7-3) المكبّر العاكس :

The Inverting Amplifier :

يبيّن الشكل (7–3a) مكبّر عاكس بتغذية خلفية ، حيث تظهر في الشكل (7-3b)الدارة المكافئة لدارة مكبّر العمليات العاكس المثالي هذا .

يعتبر ($G V_d$) المنبع المحكوم في الدارة المكافئة . لنحاول أن نوجد كسب الجهد $\frac{V_O}{V_a}$ وذلك حسب الإجراء السابق .

١- بتطبيق معادلة عقدة كيرشوف عند (V_+) نجد :

$$\frac{V_+}{R} = 0$$

٢- بتطبيق معادلة عقدة كيرشوف عند (V_-) نجد :

$$\frac{V_a - V_-}{R_a} + \frac{V_O - V_-}{R_F} = 0$$

٣- بوضع $V_+ = V_-$ نجد :

$$V_+ = V_- = 0$$

بحلّ المعادلات الثلاثة السابقة لحساب كسب الحلقة المغلقة نجد :

$$\frac{V_O}{V_a} \equiv \frac{R_F}{R_a}$$

نلاحظ أن كسب الحلقة المغلقة (V_0/V_a) سالباً (معكوس) ويعتمد على نسبة المقاومتين (R_F/R_a) ، وهو مستقل عن كسب الحلقة المفتوحة (G) . نتجت

هذه النتيجة المرغوبة بسبب استخدام تغذية خلفية لجزء من جهد الخرج ليطرح من جهد الدخل . تخدم التغذية الخلفية من الخرج إلى الدخل خلال (R_F) لسوق الجهد التفاضلي $V_d = V_+ - V_-$ إلى الصفر . في هذا المثال ، بما أن جهد الدخل غير العاكس (V_+) مساوياً للصفر ، يكون للتغذية الخلفية تأثير سوق (V_-) إلى الصفر. لذلك عند دخل مكبّر العمليات يكون :

$$V_+ = V_- = 0$$

ويوجد نتيجة لذلك نقطة أرض تخيلية virtual ground عند (V_-) . يعني الحد الاصطلاحي Virtual أن الجهد (V_-) هو صفراً (من كمون الأرض) لكن لا يوجد تيّار فعلي يتدفق إلى وصلة الأرض الظاهرة هذه (حيث لا يمكن أن يتدفق تيّار لا إلى النهاية العاكسة ولا إلى النهاية غير العاكسة لمكبّر العمليات) .

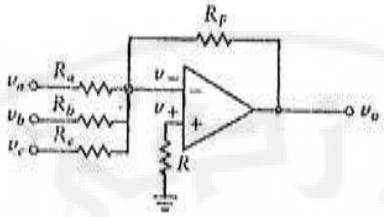
لنوسع الآن النتيجة السابقة لتشمل مداخل متعددة لمكبّر العمليات . يبيّن الشكل(4-7) مكبّراً يولّد خرجاً ناتجاً عن الجمع السالب لجهود دخل متعددة . معادلة العقدة عند (V_+) تعطي ($V_+ = 0$) . بينما نجد بتطبيق معادلة العقدة عند المدخل العاكس ما يلي :

$$\frac{V_- - V_a}{R_a} + \frac{V_- - V_b}{R_b} + \frac{V_- - V_c}{R_c} + \frac{V_- - V_o}{R_F} = 0$$

بما أن : $V_+ = V_-$ إذاً فإن: $V_+ = O = V_-$ ومنه نجد :

$$V_O = -R_F\left(\frac{V_a}{R_a} + \frac{V_b}{R_b} + \frac{V_c}{R_c}\right) = -R_F \sum_{J=a}^{C} \frac{V_J}{R_J} \quad \ldots\ldots\ldots\ldots\ldots (7\text{-}2)$$

يمكن بالطبع أن توسع المداخل إلى (n) مدخل .

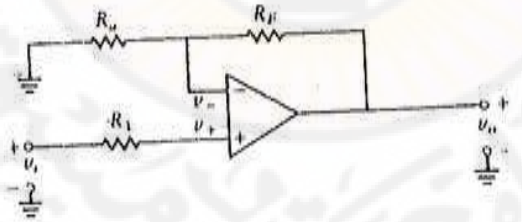


الشكل (7-4)

7-4) المكبّر غير العاكس :

The Noninverting Amplifier :

سوف نحلّل الآن دارة المكبّر غير العاكس بنفس طريقة التحليل السابقة ، حيث يبيّن الشكل (7-5) مثل هذا المكبّر غير العاكس . باتباع نفس الأجراء السابق نجد :



الشكل (7-5)

١ - بكتابة معادلة العقدة عند العقدة (V_+) نجد :

٢- بكتابة معادلة العقدة عند العقدة (V.) نجد :

$$\frac{V_-}{R_a}+\frac{V_- - V_O}{R_F}=0$$

٣- بوضع $V_+ = V_-$ والتعويض بقيمة V_i نجد :

$$V_+ = V_i = V_-$$

إذاً بالتعويض بمعادلة الإجراء (٢) نجد :

$$\frac{V_i}{R_a}+\frac{V_i - V_O}{R_F}=0$$

وبالتالي بحل هذه المعادلة لايجاد الكسب نجد :

$$\frac{V_O}{V_i}=1+\frac{R_F}{R_a} \quad \text{.....} \quad (7\text{-}3)$$

في الواقع من المهم أخذ تأثيرات التحميل على مكبّر العمليات بعين الاعتبار وذلك حتى يبقى تصميمنا لدارة مكبّر العمليات ضمن المواصفات الفنية المطلوبة .

يوضّح المثالان التاليان هذه الفكرة .

مسألة (1-7) محلولة :

أوجد (V_0, i_0) للدارة المبيّنة بالشكل (6-7) .

الحـــــــلّ :

لنكتب معادلات العقدة حسب الإجراء السابق كما يلي :

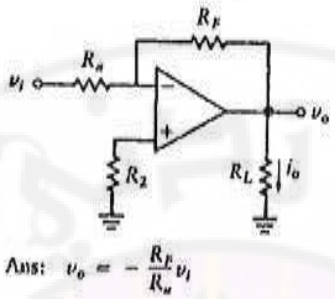
$$V_+ = 0$$

$$\frac{V_- - V_i}{R_a}+\frac{V_- - V_O}{R_F}=0$$

$$V_+ = V_-$$

بحل المعادلات الثلاثة معاً نحصل على :

$$V_0 = -\frac{R_F}{R_a} V_i$$



الشكل (7-6)

لنوجد الآن (i_o) . المسألة بسيطة وذلك عن طريق تطبيق قانون أوم على مقاومة الحمل (R_L) .

$$i_o = \frac{V_o}{R_L} = -\frac{R_F}{R_a R_L} V_i \quad \text{.....(7-4)}$$

بالرغم من أن (R_L) لا تدخل في علاقة الكسب ، إلا أنه يجب الانتباه إلى قيمتها بحيث لا تكون ذات قيمة صغيرة جداً بحيث تتجاوز المواصفات الفنية لمكبّر العمليات .

مسألة (2-7) محلولة :

أوجد (V_o,i_o) للدارة المبيّنة بالشكل (7-7) . افترض أن جهد الدخل هو جيبي كما هو مبيّن على مدخل الدارة .

الحـــــــلّ :

نبدأ بكتابة معادلات كيرشوف للتيّار (KCL) عند كلا النهايتين (-,+) لمكبر العمليات . بالنسبة للنهاية السالبة لمكبّر العمليات نجد :

$$V_- = \frac{R_a V_0}{R_a + R_F}$$

بمساواة : $V_+ = V_-$ نجد :

$$V_0 = (R_1 // R_2)(\frac{V_1}{R_1} + \frac{V_2}{R_2})(1 + \frac{R_F}{R_a}) \quad \ldots\ldots\ldots\ldots\ldots\ldots \quad (7\text{-}5)$$

7-5) مقاومة الدخل لدارات مكبّر العمليات :

Input Resistance Of op-amp Circuits :

تكون مقاومة الدخل لمكبّر عمليات مثالي لا نهائية لكن مقاومة الدخل للدارة التي تحتوي على مكبّر عمليات مثالي موصولة مع عناصر خارجية هي ليست لا نهائية. في الواقع ، تعتمد هذه المقاومة على شكل دارة مكبّر العمليات . لنحاول في هذه الفقرة أولاً حساب مقاومة الدخل لدارة مكبّر عمليات عاكس المبيّنة بالشكل(7-9a).

يبيّن الشكل (7-9b) نفس الدارة مع إعادة ترتيبها بشكلٍ يسهل التحليل.

بما أن الدارة تحتوي على منبع جهد غير مستقل dependent ، فبإمكاننا أن نوجد مقاومة الدخل بافتراض جهد (V) على الدخل ومن ثم إيجاد نسبة هذا الجهد إلى التيّار الناتج (i) . بكتابة معادلة الحلقة نجد :

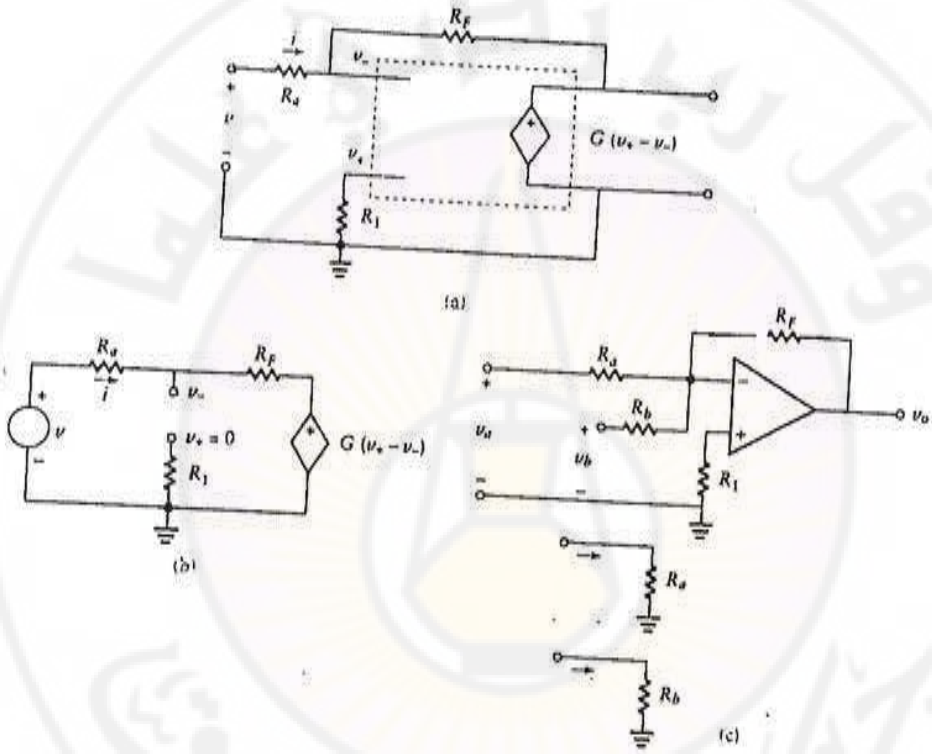
$$(R_a + R_F) i = V - G\, V_d$$

لكن بما أنّ :

$$V_d = -(V - iR_a)$$

نجد :

$$(R_a + R_F) i = (1+G)V - G.i.R_a$$

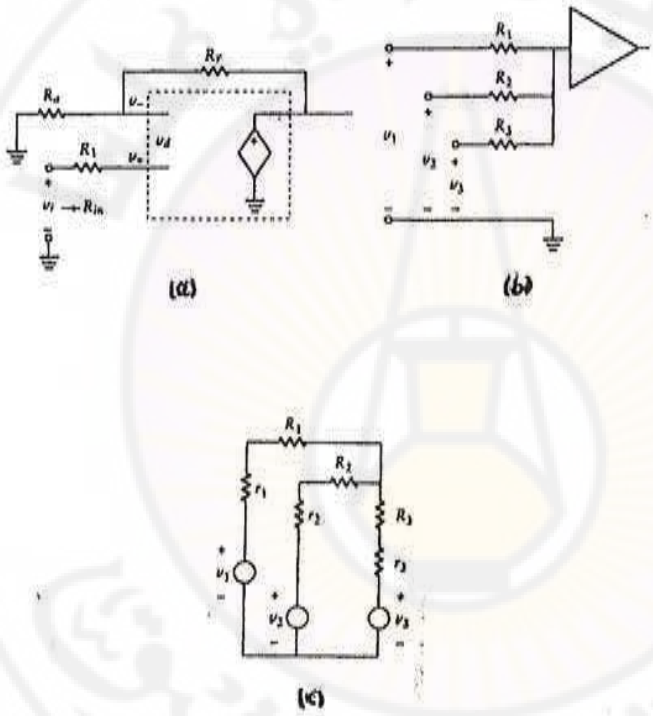


الشكل (7-9)

ومنه نجد مقاومة الدخل المكافئة كما يلي :

$$R_{in} = \frac{V}{i} = \frac{R_a + R_F}{1+G} + \frac{GR_a}{1+G} \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (7\text{-}6)$$

بما أن كسب الحلقة المفتوحة (G) تقترب من اللانهاية ، يقترب الحد الأول من المعادلة (7-6) من الصفر ، وبما أن : G>>1 ، عندها نجد أن مقاومة الدخل تقترب بشكلٍ كبير من القيمة (R_a) . أي أن مقاومة الدخل المنظورة من قبل المنبع تساوي إلى قيمة المقاومة الخارجية (R_a) .



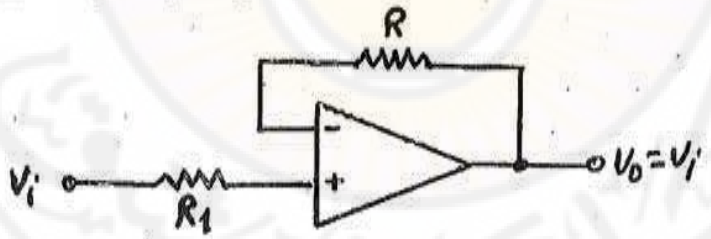
(الشكل 10-7)

يبيّن الشكل (7-9c) مكبّراً عاكساً بدخلين مطبق عليهما إشارتين عن طريق مقاومة لكل منهما . هذه الدارة هي حالة خاصة من الدارة المبيّنة بالشكل (7-4) بما

أن الجهد عند الدخل العاكس لمكبّر العمليات يساوي الصفر (نقطة أرض تخيلية) فإن مقاومة الدخـــل المنـــظورة من قبل (V_a) هي (R_a) وتلك المنـــظورة من قبل (V_b) هي (R_b) . يخدم المدخل العاكس المؤرض أيضاً لعزل المدخلين عن بعضهما البعض أي أن تغيراً ما يحصل لـــ (V_a) سوف لن يؤثر على الدخل (V_b) وبالعكس .

يمكن تحديد مقاومة الدخل للمكبّر غير العاكس بسهولة بالرجوع إلى تشكيلة الدارة (5-7) . يبيّن الشكل (7-10a) الدارة المكافئة لهذه الدارة . لا يوجد تيّار يمرّ خـــلال (R_1) حيث أن المدخل غير العاكس لمكبّر العمليات له مقاومة لا نهائية . نتيجة لذلك تكون مقاومة الدخل (R_{in}) للنهاية غير العاكسة مساوية للانهاية . في الواقع يتغير هذا الوضع في حالة وجود مداخل متعددة متوفرة على المدخل غير العاكس ، وذلك كما هو مبيّن بالشكل (7-10b) مع دارته المكافئة المبيّنة بالشكل (7-10c)،حيث افترضنا للسهولة أن مقاومات المتبع (r_1,r_2,r_3) مساوية كلها للصفر. واضح من الدارة المكافئة أن مقاومة الدخل المنظورة من قبل المنابع (V) هي :

$$R_{in1} = R_1 + R_2 // R_3$$
$$R_{in2} = R_2 + R_1 // R_3$$
$$R_{in3} = R_3 + R_1 // R_2$$



الشكل (7-11)

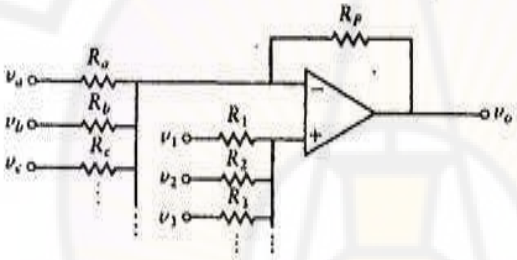
يمكن أن تمتد هذه الفكرة لتشمل (n) مدخل . واضح من المناقشة الآنفة الذكر أنه إذا أردنا في تصميمنا لمقاومة دخل عالية ، يجب استخـــدام مكبّر عمليات غـــير عاكس

ذي دخل وحيد . تدعى مثل هذه التشكيلة بالعازل غير العاكس noninverting buffer وهو الذي تبيّنه الدارة المبيّنة بالشكل (11-7) .

7-6) مداخل مركبة عاكسة وغير عاكسة :

Combind Inverting And Noninverting Inputs :

الحالة الأكثر انتشاراً هي تركيبة من الحالتين العاكسة وغير العاكسة ، أي نسمح بتطبيق إشارات على كلا المدخلين العاكس وغير العاكس . يبيّن الشكل (12-7) هذه التشكيلة العامة .



الشكل (12-7)

تُعتبر الدارات السابقة حالات خاصة من هذه المسألة العامة . يوجد الخرج لهذه التشكيلة بتطبيق نظرية التراكم كما يلي : تشتق المعادلة (٧-٧) التالية وذلك بتركيب المعادلة (2-7) مع المعادلة (5-7) :

$$V_0 = \left[1 + \frac{R_F}{R_a // R_b // R_c // \ldots}\right](R_1 // R_2 // R_3 // \ldots)\left[\frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3} + \ldots\right]$$
$$- \left[\frac{R_F}{R_a} Va + \frac{R_F}{R_b} V_b + \frac{R_F}{R_c} V_c + \ldots\right] \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (7\text{-}7)$$

تمثّل المعادلة (7-7) نتيجة عامة تبرهن على فائدة تحليل مقدار كبير من الدارات

بنفس الوقت وبشكلٍ سهل .

7-7)تصميم دارات مكبّر العمليات :

Design Of op-amp Circuits:

عندما تعطى تشكيلة نظام مكبّر عمليات ، فاننا نحلل هذا النظام لتحديد الخرج بدلالة المداخل ، مستخدمين الإجراء المتبع في بداية هذا الفصل .

لو أردنا تصميم دارة تتركب من مداخل عاكسة وغير عاكسة ، تصبح المسألة أكثر تعقيداً . سوف نبين في هذه الفقرة طريقة تصميم عملية . تسمح لنا هذه الطريقة بتصميم دارة جمع بدون اللجوء إلى حل مجموعة معادلات آنية .

نقوم أولاً بإعادةً تنظيم معادلات الدارة لوضعها بشكلٍ وتنسيق مختلف. سنطبّق طريقة التصميم على عدّة أمثلة .

في مسألة تصميم معينة ، تعطى معادلة خطية على أساسها يجب تصميم دارة مكبّر العمليات . يمكن التعبير عن الخرج المطلوب لدارة جامع مكبّر عمليات كتركيبة خطية للمداخل كما يلي :

$$V_0 = X_1V_1 + \dots X_nV_n - Y_aV_a - \dots Y_mV_m \quad \dots\dots\dots\dots (7\text{-}8)$$

حيث :

$x_1, x_2, \dots x_n$ الكسب المطلوب للمداخل غير العاكسة .

$y_a, y_b, \dots y_m$ الكسب المطلوب للمداخل العاكسة .

تمّ التعبير عن المعادلة (7-8) بالدارة المبيّنة بالشكل (7-13) .

تبيّن المعادلة (7-7) أنّ قيم المقاومات ($R_a, R_b, \dots R_m$) و ($R_1, R_2, \dots R_n$) متناسبة عكساً مع الكسب المطلوب والمساهم مـــع جهد الدخل الموافقة .بكلمات أخرى ،لو كـــان المطلوب الحصول على كسب كبير من لهاية دخل معينة ، ستكون المقاومة عند تلك النهاية صغيرة .

أو :

$$\frac{1}{R_x}+\sum_{i=1}^{n}\frac{1}{R_i}=\frac{1}{R_F}+\frac{1}{R_Y}+\sum_{j=a}^{m}\frac{1}{R_j} \quad \ldots\ldots\ldots\ldots\ldots\ldots (7-18)$$

بتعويض المعادلتين (7-15,16) في المعادلة (7-18) نحصل على :

$$\frac{1}{R_x}+\sum_{i=1}^{n}\frac{X_i}{R_F}=\frac{1}{R_F}+\frac{1}{R_Y}+\sum_{j=a}^{m}\frac{Y_i}{R_F}$$

$$\frac{1}{R_x}+\frac{1}{R_F}\sum_{i=1}^{n}X_i=\frac{1}{R_F}+\frac{1}{R_Y}+\frac{1}{R_F}\sum_{j=a}^{m}Y_i \quad \ldots\ldots\ldots\ldots (7-19)$$

لنتذكر أن هدفنا هو الحل لإيجاد المقاومات بدلالة (X_i,Y_i) :

لنفترض أن :

$$X=\sum_{i=1}^{n}X_i \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (7-20)$$

$$Y=\sum_{j=a}^{m}Yi$$

يمكننا بذلك إعادة كتابة المعادلة (7-19) كما يلي :

$$\frac{1}{R_x}+\frac{1}{R_F}X=\frac{1}{R_F}+\frac{1}{R_Y}+\frac{1}{R_F}Y \quad \ldots\ldots\ldots\ldots\ldots (7-21)$$

تعتبر هذه المعادلة نقطة البداية للإجراء التصميمي الذي نقوم به .

لنتذكر بأن (R_x,R_y) هما المقاومات الموجودة بين الأرض والمداخل الغير عاكسة والعاكسة للمكبّر . تمت تسمية مقاومة التغذية الخلفية بـــ (R_F) .

بإمكاننا إزالة إحـــدى المقـــاومات(R_x,R_y)أوكلاهما من الدارة المبيّنة بالشكل (7-13).أي يمكن لإحدى هاتين المقـــاومتين أو كلاهما أن توضـــع مساوية للانهاية (أي دارة مفتوحة) . يقدم ذلك ثلاثة إمكانيات للتصميم نسميها في الجدول التالي (جدول 7-1)الحالة (I) ، الحالة (II)، أو الحالة (III). اعتماداً على عوامل الضرب المطلوبة التي تربط الخرج مع الدخل ، نحصل من هذه الحالات على التصميم الملائم لنا. نبين الآن في الجدول التالي (7-1) مختصراً لتصميم المكبّر الجامع .

Summary of Summing Amplifier Design

Case	Z	R_y	R_x	R_i	R_j
I	>0	$\frac{R_F}{Z}$	∞	$\frac{R_F}{X_i}$	$\frac{R_F}{Y_j}$
II	<0	∞	$\frac{R_F}{-Z}$		
III	0	∞	∞		

لندرس الحالات الثلاثة :

الحالة CASE I :

إذا كان $R_x \to \infty$ بقيم المعادلة (7-21) كما يلي :

$$\frac{X}{R_F} = \frac{1}{R_F} + \frac{1}{R_y} + \frac{Y}{R_F}$$

باختيارنا لقيمة (R_f) يبقى المجهول الوحيد لدينا في هذه المعادلة هو (Ry) .

بحل المسألة على هذا الأساس نحصل على :

$$\frac{1}{R_y} = \frac{X}{R_F} - \frac{Y}{R_F} - \frac{1}{R_F}$$

$$= \frac{X - Y - 1}{R_F} \qquad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots (7\text{-}23)$$

بفرض أن : $Z = X - Y - 1$

تصبح عندها المعادلة (7-23) :

$$\frac{1}{R_y} = \frac{Z}{R_F}$$

حيث يجب أن تكون (Z) موجبة بالنسبة لـ(Ry) ليمكن تحقيقها فيزيائياً. لو كانت (Z) سالبة عندها لا يمكننا تطبيق الحالة (I) .

من المعادلة (7-15,16) نجد :

$$Ri = \frac{R_F}{X_i} \quad , \quad R_j = \frac{R_F}{Y_j} \qquad \text{..... (7-24)}$$

الحالة CASE II :

إذا كانت $R_y \to \infty$ تصبح المعادلة (7-21) :

$$\frac{1}{R_x} + \frac{X}{R_F} = \frac{1}{R_F} + \frac{Y}{R_F} \qquad \text{..... (7-25)}$$

وأيضاً :

$$\frac{1}{R_X} = -\frac{X - Y - 1}{R_F} = \frac{-Z}{R_F} \qquad \text{..... (7-26)}$$

إذاً يجب أن تكون (Z) سالبة .

الحالة CASE III :

إذا كانت $R_x \to \infty$ و $R_y \to \infty$ تصبح عندها المعادلة (7-21) كما يلي :

$$\frac{X}{R_F} = \frac{1}{R_F} + \frac{Y}{R_F} \qquad \text{.....(7-27)}$$

و :

$$O = \frac{X - Y - 1}{R_F} = \frac{Z}{R_F} \qquad \text{..... (7-28)}$$

لذلك : $Z = 0$ و $R_x = R_y \to \infty$

هذه النتائج للحالات الثلاثة مبيّنة كلها بالجدول (7-1) نلاحظ أن :

$$Z = X - Y - 1$$

حيث :

$$Y = \sum_{j=1}^{m} Y_j \qquad X = \sum_{i=1}^{n} X_i$$

مسألة (3-7) محلولة (تصميم) :

صمم دارة مكبّر عمليات جامع للحصول على العلاقة التالية :

$$V_0 = 10V_1 + 6V_2 + 4V_3 - 5V_a - 2V_b$$

الحـــــــــلّ :

نحسب أولاً كلاً من (x,y,z) كما يلي :

$$X = \sum_{i=1}^{3} X_i = 10 + 6 + 4 = 20$$

$$Y = \sum_{j=a}^{b} Y_j = 5 + 2 = 7$$

$$Z = X - Y - 1 = 20 - 7 - 1 = 12$$

نلاحظ في هذا المثال أن (Z) هي أكبر من الصفر لذلك سنعالج مسألتنا حسب الحالة (I) حيث (Rx) هي دارة مفتوحة . يجب الآن أن نختار قيمة معقولة لـــ(R_F).عندما تحدد المقاومة (R_F) فإن كل قيم المقاومات الأخرى توجد بسهولة . بما أنه يوجد متغير مجهول واحد أكثر من عدد المعادلات ، لذلك يجب اختيّار قيمة (R_F) لنحل هذه المشكلة وحسب القيمة التي نرغب بها. بالطبع يجب اختيّار قيمة بحيث تحقق التصميم النهائي . لنقدم إحدى الطرق في اختيّار قيمة (R_F) . لنفرض أننا نرغب بمقاومة دنيا (R_{min}) في أي من المداخل لتكون ($10k\Omega$) .إذاً يجب على عامل الضرب (K) أن يكون القيمة الأكبر من أي قيمة لـــ (X_i , Y_i, Z) .لذلك ستكون K=12 (القيمة الأكبر) ومنه:

$$R_F = 10K\Omega \times 12 = 120K\Omega$$

يجب بالطبع أن لا نختار قيمة صغيرة جداً وإلا سيحمل ذلك الدارة السابقة .

يجب أن لا نختار أيضاً قيمة كبيرة جداً لـــ (R_F) لأن ذلك سوف يزيد الضجيج المتولد في الدارة .

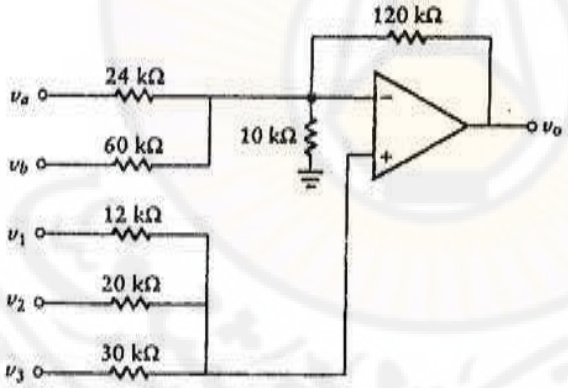
يجب بشكلٍ عام أن تكون كل المقاومات المستخدمة في دارة مكبّر العمليات بين ($1K\Omega - 1M\Omega$) . بما أننا الآن حددنا قيمة (R_F) لذلك بالرجوع إلى المعادلة (7-24) يمكننا حساب بقية المقاومات كما يلي :

$$R_1 = \frac{R_F}{X_1} = \frac{120K}{10} = 12K\Omega$$

$$R_2 = \frac{R_F}{X_2} = \frac{120K}{6} = 20K\Omega$$

$$R_3 = \frac{R_F}{X_3} = \frac{120K}{4} = 30K\Omega$$

$$Ra = \frac{R_F}{Y_a} = \frac{120K}{5} = 24K\Omega$$



الشكل (7-14)

$$R_b = \frac{R_F}{Y_b} = \frac{120K}{2} = 60K\Omega$$

$$R_Y = \frac{R_F}{z} = \frac{120K}{12} = 10K\Omega$$

يبيّن الشكل (14-7) المكبّر الناتج بعد انتهاء عملية التصميم .

مسألة (4-7) محلولة(تصميم)

صمم دارة مكبّر عمليات لتحقيق المعادلة التالية :

$$V_0 = 4V_1 + V_2 - 8V_a - 6V_b$$

الحـــــــلّ :

لنحسب أولاً قيم (x,y,z) :

$$X = 4+1=5$$
$$Y = 8+6 =14$$
$$Z =5-14-1= -10$$

بما أن (Z) أقلّ من الصفر فسوف نعالج المسألة حسب الحالة (II) .

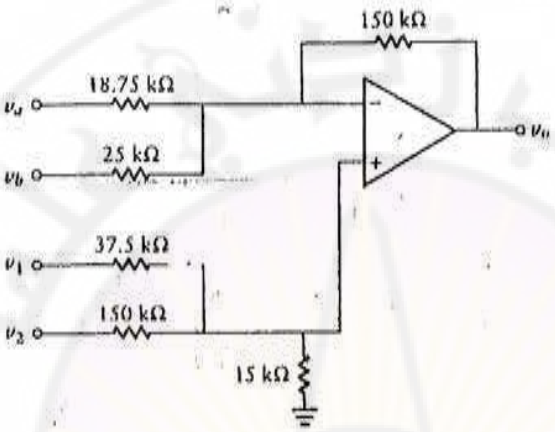
لنفرض أننا نريد مقاومة مكافئة عند النهايات (+) و (−) مساوية (10k) .إذاً يجب أن يكون عامل الضرب الأكبر بين (X) أو (Y+1) . إن هذا يجعل :K=15 وبالتالي :

$$R_F = 15 \times 10K\Omega = 150K\Omega$$

ومنه نجد :

$$R_x = \frac{R_F}{-Z} = \frac{150K}{10} = 15K\Omega$$
$$R_a = \frac{R_F}{Y_a} = \frac{150K}{8} = 18.75K\Omega$$
$$R_b = \frac{R_F}{Y_b} = \frac{150K}{6} = 25K\Omega$$
$$R_1 = \frac{R_F}{x_1} = \frac{150K}{4} = 37.5K\Omega$$

$$R_2 = \frac{R_F}{X_2} = \frac{150K}{1} = 150K\Omega$$



الشكل (15-7)

يبيّن الشكل (15-7) الدارة الكاملة بعد اجراء الحسابات الآنفة ذكرها .

إذا أردنا التحقق من المقاومة المنظورة من كل نهاية دخل لمكبّر العمليات نكتب:

$$37.5K//150K//15K\Omega = 25K//1875K//150K = 10K\Omega$$

في الواقع لا يكون الاختيار الابتدائي لـ(R_F) حرجاً ، حيث إذا لم نكن راضين عن قيمة المقاومة الناتجة ، عندها يمكن أن نضرب كل المقاومات بنفس الثابت بدون أن تتغير علاقات الجهود .

7-8) تطبيقات أخرى لمكبّر العمليات :

Other op- amp Applications :

سوف نرى في هذه الفقرة عدّة تطبيقات هامة إضافية لهذه الدارة المتكاملة الخطية واسعة الإنتشار

7-8-1) دارة الممانعة السالبة :

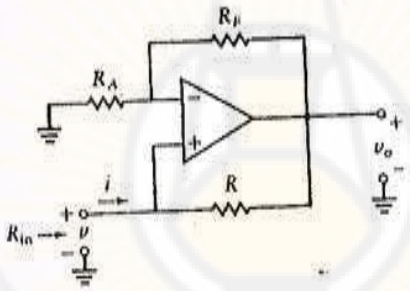
Negative -Impedance Circuit :

يبيّن الشكل (7-16) دارة تولد مقاومة دخل سالبة (ممانعة بشكلٍ عام) . يمكن أن تستخدم هذه الدارة لحذف مقاومة موجبة غير مرغوبة .

يوجد العديد من المهتزات oscillators تعتمد على دارة مكبّر العمليات ذي المقاومة السالبة . تحدد مقاومة الدخل (R_{in}) كما يلي :

$$R_{in} = \frac{V}{i}$$

يكون جهد دخل مكبّر العمليات (V_+) مساوياً إلى : $V_+ = V$



الشكل (7-16)

كما رأينا من قبل ، نستخدم علاقة مجزئ الجهد لاشتقاقه علاقة للجهد (V_-) :

$$V_- = \frac{R_A V_0}{R_A + R_F}$$

بما أن : $V_- = V_+$ فإننا نجد :

$$V = \frac{R_A . V_0}{R_A + R_F} \qquad \rightarrow V_0 = V(1 + \frac{R_F}{R_A})$$

بما أن مقاومة الدخل لنهاية مكبّر العمليات (V_+) لا نهائية لذلك يساوي التيّار المار في (R) إلى (i) والذي يمكن أن يوجد كما يلي :

$$i = \frac{V - V_0}{R} = \frac{V - V(1 + R_F / R_A)}{R} = \frac{-R_F . V}{R_A . R}$$

ومنه نجد مقاومة الدخل (R_{IN}) كما يلي :

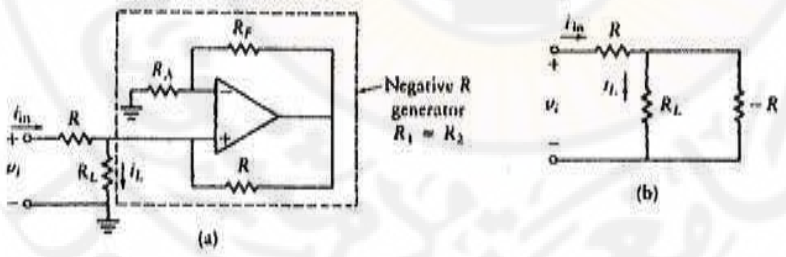
$$R_{in} = \frac{V}{i} = \frac{-R_A R}{R_F} \qquad \text{.....(7-29)}$$

لو وضعنا ممانعة (Z) بدلاً من المقاومة (R) في الشكل السابق (7-16) فسوف نحصل على ممانعة ، مكافئة سالبة .

7-8-2) مولّد تيّار غير مستقل :

Dependent-Curint Generator :

يولّد مولّد التيّار المعتمد (أو غير المستقل) تيّار حمل يكون متناسباً مع الجهد



الشكل (7-17)

المطـــبق (Vi) ومستقل بنفس الوقت عن مقاومة الحمل . يمكن أن يصمم هذا المولّد بتعديل بسيط لدارة الممانعة السالبة . يبيّن الشكل (7-17) مثل هذه الدارة .

لنفرض أن : $R_F = R_A$. تشير المعادلة (7-29) عند ذلك أن مقاومة الدخل لمكبّر العمليات (ضمن المربع المغلق) تساوي (-R) . يمكن تبسيط دارة الدخل كما هو مبيّن بالشكل (7-17b) . لنحاول أن نحسب التيّار (i_L) المار في مقاومة الحمل (R_L) . بالرغم من وجود المقاومة السالبة فلا زال بالإمكان تطبيق قوانين كيرشوف بشكلٍ طبيعي . نوجد الآن تيّار الدخل (i_{in}) كما يلي :

$$i_{in} = \frac{V_i}{R_{in}} = \frac{V_i}{R - R.R_L/(R_L - R)} = \frac{V_i(R_L - R)}{-R^2}$$

نطبق الآن مجزئ التيّار للحصول على (i_L) كما يلي :

$$i_L = \frac{i_{in}.R}{R_L - R} = \frac{-Vi(R_L - R)}{R^2}\frac{-R}{R_L - R} = \frac{V_i}{R} \quad \ldots\ldots\ldots\ldots (7\text{-}30)$$

نلاحظ من هذه العلاقة أننا حصلنا على تيّار حمل يتعلق فقط بجهد الدخل(Vi) ولا يعتمد على مقاومة الحمل (R_L) . في الواقع فإن دارة مكبّر العمليات ألغت مقاومة الحمل . بما أن تيّار الحمل هو مستقل عن الحمل ويعتمد فقط على جهد الدخل لذلك تدعى الدارة بمولّد تيّار (أو مبدل من جهد إلى تيّار) .

7-8-3) مبدل من تيّار إلى جهد :

Curint-To-Voltage Converter :

تولّد الدارة المبيّنة بالشكل (7-18) جهد خرج يتناسب مع تيّار الدخل .

بتحليل هذه الدارة باستخدام خواص مكبّرات العمليات التالية نجد :

$V_+ = 0$

$V_- = V0 + i_i R$

$V_+ = V_- = V0 + i_i R = 0$

نلاحظ من المعادلة (7-34) أن $(-\frac{di}{dt})$ هو مشكل من جمع ثلاثة حدود ، والتي يمكن تمثيلها كهربائياً بالشكل (7-23) والموجودة في دخل المكامل الأول كما يلي :

$$\frac{-V(t)}{L}+\frac{1}{LC}\int_0^t idt$$

١- يشكل تابع السوق Driving Function $(\frac{-V(t)}{L})$ بتمرير V(t) خلال جامع عاكس بكسب $(\frac{1}{L})$.

٢- يشكل الحد $\frac{R_l}{L}$ بأخذ خرج المكامل الأول وإضافته إلى دخله .

٣- يكون الحد $-\frac{1}{LC}\int_0^t i(\tau)d\tau$ هو خرج المكامل الثاني .بما أنه يجب تغيير الإشارة ، لذلك نجمعه بجامع عاكس ذو كسب واحدي .

إن خرج المكامل الأول هو(i+)الذي نرغب به والمبيّن من المعادلة (7-35) .

تحدد الثوابت في المعادلة التفاضلية باختيار ملائم للمقاومات والمكثفات في الحاسوب التمثيلي . يتم تحديد الشروط الابتدائية الصفرية بواسطة قواطع عبر المكثفات ، وذلك كما هو مبيّن بالشكل (7-21b) .

7-8-7) مكامل ميلر غير العاكس :

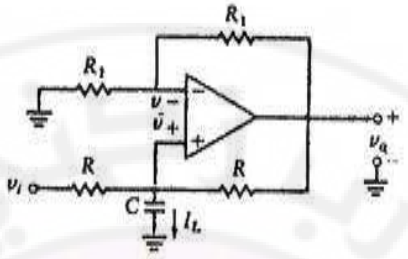
سنستخدم تعديلاً لمولّد التيّار غير المستقل المذكور في الفقرة السابقة لتشكيل مكامل غير عاكس كالمبيّن في الشكل (7-24) .

مماثل هذه الدارة الشكل المبيّن بالشكل (7-20)مع تبديل مقاومة الحمل بمكثفة.

يوجد التيّار (I_L) بكتابة قانون العقدة عند المدخل (V_+) كما يلي :

$$\frac{V_+ - V_i}{R}+\frac{V_+ - V_0}{R}+I_L=0$$

Noninverting integrator.



الشكل (7-24)

يوجد الجهد العاكس (V-) من تقسيم الجهد بين (V0 , V-) كما يلي :

$$V_- = \frac{V_0 \; R_1}{R_1 + R_1} = \frac{V_0}{2}$$

بما أن : $V_+ = V_-$ وبالحل نجد ان :

$$I_L = \frac{V_i}{R}$$

نلاحظ أن :

$$V_+ = \frac{I_L}{SC} = \frac{V_i}{SRC} = V_- = \frac{V_0}{2}$$

ومنه نجد :

$$\frac{V_0}{Vi} = \frac{2}{RC} \quad \frac{1}{S}$$

بالتحويل إلى المستوى الزمني نحصل على :

$$V_0(t) = \frac{2}{RC}\int_0^t V_i(\tau)\,d(\tau) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (7\text{-}36)$$

إذاً فالدارة هي مكامل غير عاكس .

7-8-8) استخدام الثنائيات في مكبّرات العمليات :

Op-Amps And Diodes :

يوجد العديد من التطبيقات التي يستخدم فيها مكبّر العمليات بالمشاركة مع الثنائيات . سنقدم في هذه الفقرة بعضاً من الأمثلة عليها .

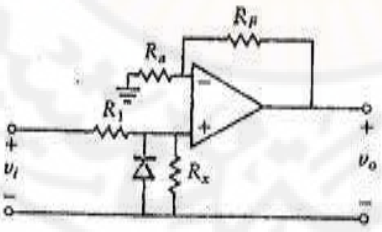
ليكن لدينا الشكل (7-25) باستخدام مكبّر العمليات مثالي مع جهد دخل جيبي يساوي : $V_i = V.\sin(\omega t)$.

من دراسة الدارة نجد أن الثنائي يوصل عندما يصبح (V_+) سالباً ويصبح غير موصل عندما يكون (V_+) موجباً . في هذه الدارة سنأخذ جهد العتبة للثنائي : $V_\gamma = 0$ بدلاً من : 0.7V . عندما يكون الثنائي بحالة on بحالة كون V_+ سالباً يصبح الثنائي بحالة قصر ويكون

$$V_+ = 0$$

نتيجة لذلك نجد أن

$$V_- = \frac{V_0 R_a}{R_a + R_F} = V_+ = 0$$



الشكل (7-25)

بحالة كون الثنائي OFF وهي حالة كون V_+ موجباً يصبح الثنائي بحالة دارة

مفتوحة ، ونحصل نتيجة لمقسم الجهد عند (V_+) على :

$$V_+ = \frac{V_i R_x}{R_1 + R_x}$$

لكن الجهد عند المدخل العاكس يساوي :

$$V_- = \frac{V_0 R_a}{R_a + R_F}$$

بمساواة (V_+, V_-) نحصل على :

$$V_0 = \frac{(1 + R_F / R_a) R_X V_i}{R_1 + R_X} = \frac{1 + R_F / R_a}{1 + R_1 / R_X} V_i = AV_i \ldots\ldots (7\text{-}37)$$

حيث :

$$A = \frac{1 + R_F / R_a}{1 + R_1 / R_X}$$

فإذا كان $V_i = V \sin wt$ عندها نجد شكل موجة الخرج مبيّنة بالشكل(26-7) الذي يدل على عمل مقوم نصف موجة .

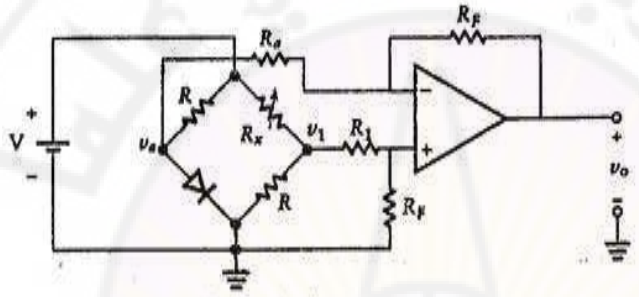
Output of half-wave rectifier.

الشكل (26-7)

لندرس مثال آخر على استخدام الثنائيات مع مكبّر العمليات ، وهو دارة مقياس الحرارة الإلكتروني Electronic Thermometer المبيّنة بالشكل (27-7) .

لنتذكر من بحث الثنائيات والترانزيستورات (BJT) أن الجهد الهابط عبر ثنائي يتغير مع درجة الحرارة طبقاً للعلاقة التالية :

$$\Delta V_\gamma = -2(T_2 - T_1)mv$$



Electronic thermometer.

الشكل (27-7)

عند درجة حرارة الغرفة ($T_1=25c^0$) يكون الجهد الهابط الأسمي على طرفي الثنائي يساوي (0.7V) . نلاحظ من العلاقة أن جهد الثنائي يتناقص مع تزايد درجة الحرارة . مثلاً عند الدرجة : $T_2=125C^0$ يكون التناقص في جهد الثنائي مساوياً :

$$\Delta V_\gamma = -2(125 - 25) = -200mv$$

كنتيجة يصبح هبوط الجهد عبر الثنائي مساوياً (0.5v) . يمكن على هذا الأساس ، استخدام تغير جهد الثنائي كأساس لصناعة مقياس حرارة رخيص الثمن . نحن نختار عادةً المقاومة (R) ليكون الثنائي بحالة توصيل ، وبالتالي يكون جهد الثنائي الذي هو (V_a) جهد دخل مكبّر العمليات .

$$V_a = V_\gamma = 700mv - 2(T_2 - 25C^0)mv$$
$$= (750 - 2T_2)mv \quad \text{..... (7-38)}$$

بفرض أخذنا : V=10v وكانت : $R_1 >> R, R_X$ عندها يكون جهد الإنحياز الذي هو (V1) جهد دخل مكبّر العمليات غير العاكس :

$$V_1 = 10^4 \frac{R}{R + R_X} mv \quad \text{..... (7-39)}$$

بعد معرفة (V_a, V_1) نحصل على جهد الخرج (V_0) كما يلي :

$$V_0 = -\frac{R_F}{R_a} V_a + \left[\frac{R_F}{R_1 + R_F} \quad \frac{R_F}{R_a // R_F}\right] V_1 \quad \text{.....(7-40)}$$

لو جعلنا : $R_a = R_1$ وعوضنا المعادلتين (7-38-39) في المعادلة (7-40) نحصل على :

$$V_0 = -\frac{R_F}{R_1}(750 - 2T_2) + \frac{R_F}{R_1} 10^4 \frac{R}{R + R_X}$$
$$= \frac{R_F}{R_1}\left[10^4 \frac{R}{R + R_X} - 750 + 2T_2\right] mv$$

لحذف المركبات المستمرة (dc) في المعادلة نضع :

$$750 = 10^4 \frac{R}{R + R_X} \quad \text{..... (7-41)}$$

ومن نحصل على :

$$V_0 = \frac{2R_F \ T_2}{R_1} mv \quad \text{..... (7-42)}$$

باختيّار ملائم للمقاومات في المعادلة (7-42) نحصل على جهد الخرج المطلوب.

مسألة (7-5) محلولة :

استخدم برنامج spice لإيجاد كسب الجهد للحلقة المغلقة ، مقاومة الدخل

$$r_{in} = \frac{V_{in}}{I_{in}} = \frac{1V}{0.641mA} = 1560\Omega$$

لحساب مقاومة الخرج للمكبّر يجب أن نحسب التيّار المتدفق خلال الدارة القصيرة الموصولة مع الخرج ، حيث أننا نعلم من السابق أن :

$$r_O = \frac{V_L(open\ circuit)}{I_L(Short\ circuit)}$$

لذلك يجب تبديل دارة الشكل(29-7) والبرنامج (spice) التابع له وذلك بوضع منبع جهد وهمي ذي قيمة صفرية (VDUM) موصول بين العقدتين (4,0) .عند ذلك يكون التيّار المار في المنبع الوهمي VDUM هو تيّار خرج الدارة القصيرة .

إذا قمنا بهذا التعديل فسيعطينا برنامج SPICE التيّار : I(VDUM) = 24.7A لذلك نجد :

$$r_O = \frac{V(4)(open\text{-}circuit)}{I(VDUM)(Short\ circuit)} = \frac{96.11V}{24.7A} = 3.89\Omega$$

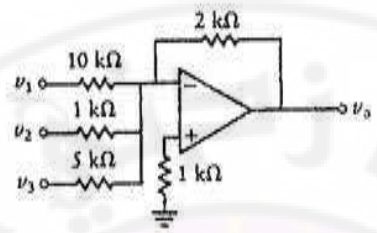
مسائل غير محلولة :

مسألة (7-6) :

صمم دارة مكبّر عمليات لتوليد مقاومة سالبة مقدارها $(-10K\Omega)$.

مسألة (7-7) :

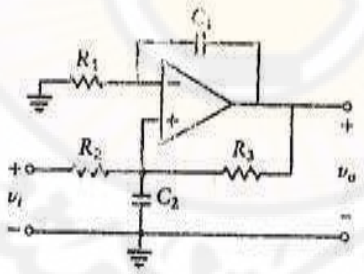
في الدارة شكل (30-7) أوجد جهد الخرج (V0) بدلالة جهود الدخل .



الشكل (7-30)

مسألة (7-8) :

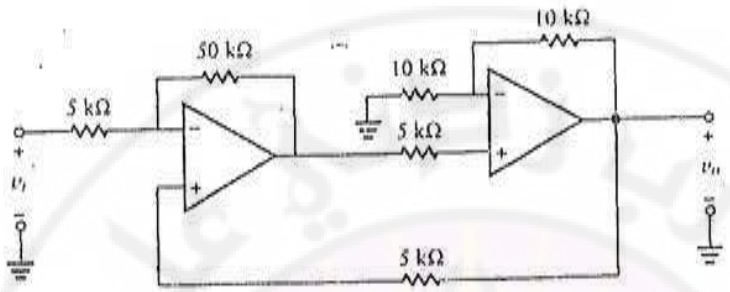
حدد تابع التحويل (V0/Vi) للدارة المبيّنة بالشكل (7-31) .



الشكل (7-31)

مسألة (7-9) :

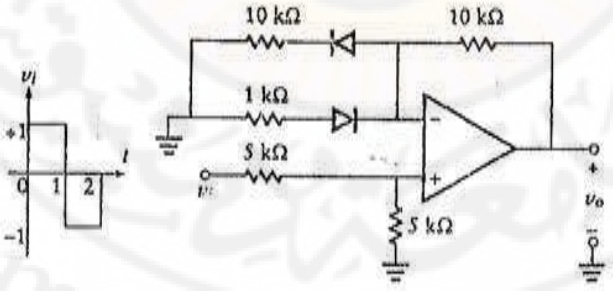
أوجد الكسب (V0/Vi) للدارة المبيّنة بالشكل (7-32) .



الشكل (7-32)

مسألة (7-10):

حدد شكل موجة الخرج للدارة المبيّنة بالشكل (7-33)بفرض أن $V_\gamma=R_F=0$ للثنائيات.



الشكل (7-33)

الفصل الثامن
مكبرات العمليات العملية
PRACTICAL OPERATONAL AMPLIFERS

8-1) مقدمة:

في هذا الفصل سنحاول في البداية الدخول إلى البنية الداخلية لمكبرات العمليات. نحاول أن نطور نموذج دارة مكافئة أكثر تعقيداً يأخذ بعين الإعتبار مجموعة من أكثر الوجوه أهمية لمكبر العمليات العملي . أثناء الدراسة سنقوم بدراسة بعض التطبيقات العملية لمكبر العمليات المتعدد Multiple OP-AMP حيث تظهر أهمية عرض المجال الترددي ، الكسب لكل مرحلة ومقاومة الدخل ، وموازنة الدخل أو الخرج **bolanced**.

8-2) بنى مكبر العمليات :-

-:Operational - Amplifier Architerctures

لنحاول أن نلخص أولاً إنجاز مكبرات العمليات المثالية والعملية وذلك كما هو مبين في الجدول :(8-1) .

بما أن مراحل مكبر العمليات الأساسي هي مكبرات تغذية خلفية ، لذلك من المرغوب جداً أن يكون كسب الحلقة المفتوحة عالياً وبالتالي نسبة العودة عالية وذلك لتأمين اعتماد كسب الحلقة المغلقة على مقاومات التغذية الخلفية فقط. بشكل مماثل ، تصمم معظم مكبرات العمليات ليكون لها تابع تحويل يحتوي على قطب مسيطر . ضمن هذه الشروط يكون جداء كسب الحلقة المفتوحة والمغلقة بعرض المجال متساو.لذلك بالنسبة لكسب حلقة مغلقة معين يكون عرض المجال الترددي للحلقة المغلقة محدد سلفاً .

نحتاج في هذه المكبر أيضاً أن تكون نسبة الرفض بالنمط المشترك (CMRR) عالية لتأمين أن تكون إشارة الخرج متناسبة مع الفرق بين جهدي الدخل .بوجود قيم

(CMRR) عالية، يكون لإشارات النمط المشترك ، التي تحتوي غالباً على مركبات مستمرة (dc)، تأثير ضعيف على خرج المكبر. لتقريب خواص مكبر جهد مثالي، يجب على مكبر العمليات أن يكون له مقاومة دخل عالية ومقاومة خرج منخفضة. يكون التيار المار في كل من دخلي المكبر مثالياً يساوي الصفر . تعتبر هذه التيارات المستمرة جزء من تيارات الإنحياز لمرحلة الدخل ، وبسبب أن الدارات المتكاملة (ICs) تكون ذات ترابط مباشر ، لذلك على هذه التيارات أن تكون صغيرة لمنع التداخل غير الملائم مع منبع الإشارة .

Characteristics of Op-Amps

Property	*Ideal*	*Practical (Typical)*
Open-loop gain	Infinite	Very high ($\geq 10^4$)
Open-loop bandwidth	Infinite	Dominant pole ($\approx$10 Hz)
Common-mode rejection ratio	Infinite	High ($\geq$70 dB)
Input resistance	Infinite	High ($\geq$10 MΩ)
Output resistance	Zero	Low ($<$500 Ω)
Input currents	Zero	Low ($<$0.5 μA)
Offset voltages and currents	Zero	Low ($<$10 mV, $<$0.2 nA)

الجدول (1-8)

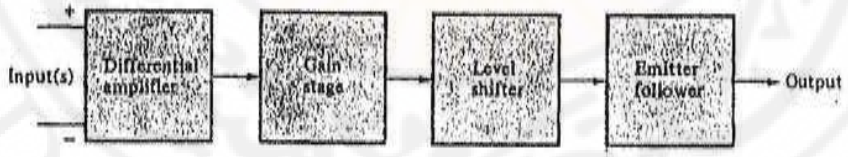
عادة في الدارات المتكاملة المثالية يمكننا الحصول على توافق تام بين الترانزستورات وقيم المركبات المختلفة. إلا أنه وبغض النظر عن الطرق المختلفة لتكنولوجيا الدارات المتكاملة ، فإنه من المستحيل الحصول على هذا التوافق التام exact-matching في الدارات العملية . لذلك يعتبر عادة جهد وتيار الإنزياح offset

مقياساً حقيقياً لدرجة عدم التوافق (mismatch) في هذه الدارات ، وبالتالي يجب أن يكون صغيراً بشكـــل كبـــير في الدارات المتكاملة الجيدة .

8-2-1) البنية ذات المرحلتين :

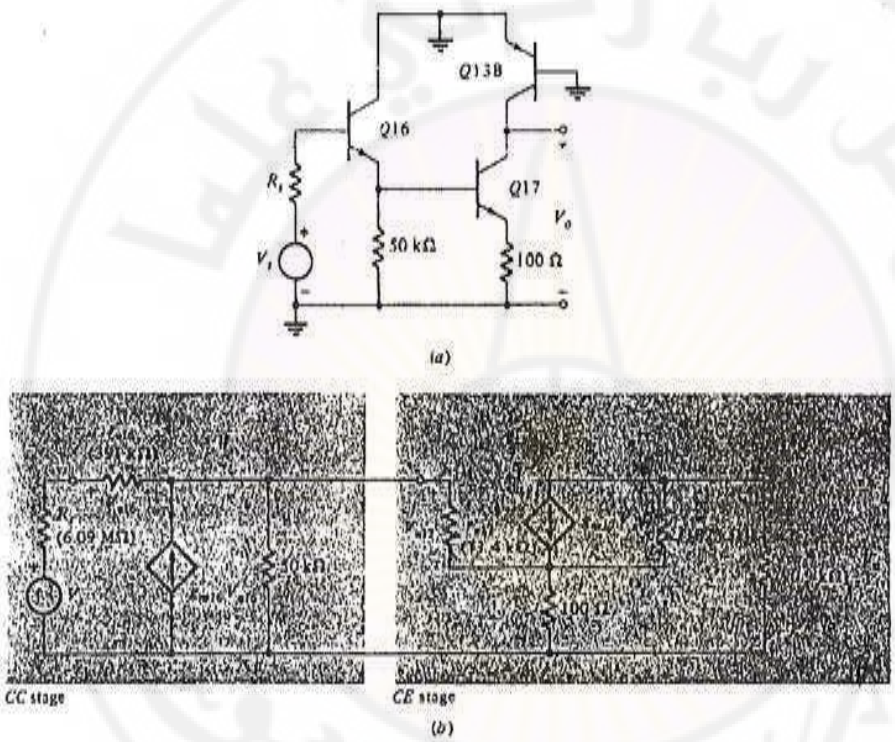
-: The Two - Stage Architecture

تستخدم معظم مكبرات العمليات التجارية البنية الداخلية المبينة بالشكل (8-1).غالباً ما تدعى هذه التشكيلة المتتالية بمكبر العمليات ذي المرحلتين two-stage op.amp بسبب أن كسب الجهد الإجمالي للمكبر يتم تحقيقه بواسطة مرحلتين ، مرحلة مكبر تفاضلي ومرحلة مكبر آخر ذي كسب عالٍ يؤمن مع المكبر التفاضلي الكسب الكلي. يستخدم المكبر التفاضلي كمرحلة دخل لمكبر العمليات لتأمين دخلين عاكس وغير عاكس ومقاومة دخل عالية وكسب جهد مناسب .يتم تأمين مقاومة الخرج المنخفضة لمكبر العمليات بواسطة مرحلة خرج ذي تابع باعثي (بشكل عام) . يعمل مزيح المستوى level shifter على تعديل الجهود المستمرة بحيث يصبح جهد الخرج مساوياً للصفر في الحالة الستاتيكية .يلزم تعديل المستويات المستمرة بسبب أن مراحل الكسب الداخلية مترابطة بشكل مباشر dirict-coupled نتيجة لعدم إمكانية صنع مكثفات ربط كبيرة القيمة على الشريحة السليكونية .



الشكل (8-1)

بما أننا في فصل سابق شرحنا موضوع المكبر التفاضلي ومزيح المستوى لنحاول



شكل (8-3)

$$r_{on} = \frac{V_A}{I_{C17}} = \frac{100}{0.55} = 181.8K\Omega$$

لنحسب الآن كسب الجهد لمرحلة الباعث المشترك (CE) بوجود مقاومة

باعث كما يلي :

$$A_{V2} = \frac{-\beta_0 R_L}{R_S + r_\pi + R_E(1+\beta_0 \frac{R_L}{R_C})}$$

$$= \frac{-\beta_0 (R_C // r_{on})}{R_0 + r_{\pi 17} + R_E(1+\beta_0 \frac{r_{on}}{r_{on}+R_C})}$$

حيث : $r_c = r_{op}$ إذاً بالتعويض :

$$A_{V2} = \frac{-250(90.9//181.8)}{17+11.4+0.1(1+250\frac{181.8}{181.8+90.9})} = -344$$

ومنه نجد الكسب الإجمالي لمكبر الكسب الإضافي :

$$A_2 = A_{v1} A_{V2} = (0.659)(-334) = -220$$

مقاومة الخرج للدارة المتتالية (CC-CE) هي مقاومة الخرج لمرحلة الباعث المشترك (CE) ، ومنه نكتب :

$$R'_{O2} = r_o\left[1+\frac{\beta_0 R_E}{R_S + r_{\pi 17} + R_\pi}\right] // R_C$$

$$= 181.8\left[1+\frac{(250)(0.1)}{17+11.4+0.1}\right] // 90.9 = 71.8K\Omega$$

مقاومة الدخل (R_{i2}) هي المقاومة المنظورة إلى مرحلة مكبر الجمع المشترك . تساوي مقاومة الباعث الفعالة لهذه المرحلة ($50K\Omega$) على التوازي مع مقاومة الدخل (R_X) لمرحلة الباعث المشترك . لذلك نجد من الفصل الأول أن :

$$R_X = V_{\pi 17} + (\beta_0 + 1)R_E = 11.4 + (250+1)0.1 = 36.5K\Omega$$

$$R_E = 50 // 36.5 = 21.1K\Omega$$

$$R_{i2} = r_{\pi 16} + (\beta_0 + 1)R_E = 391 + (250+1)21.1 = 5.69M\Omega$$

حدود عمل منابع التيار (pnp) _ limitations of (pnp)current sources

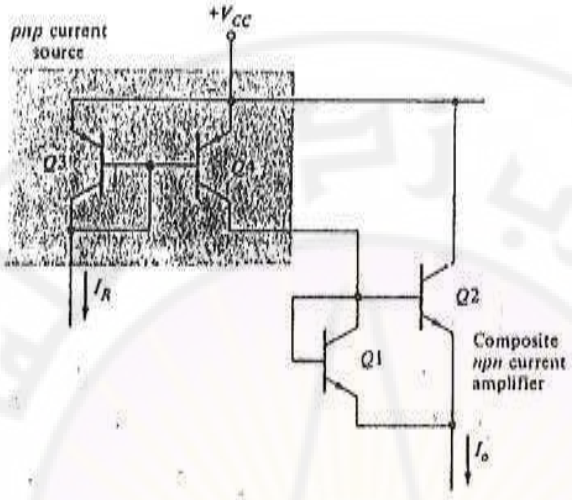
تملك الترانزستورات (pnp) قيماً أخفض لـ (β_F)، وقيماً أصغر للتيار المار وجهود ايرلي (V_A) أيضاً أخفض مما تملكه الترانزستورات (npn) . نتيجة لذلك فإن إنجاز عواكس التيار current-mirrors تستخدم ترانزستورات (pnp) يكون أدنى من منابع التيار التي تستخدم الترانزستورات (npn) . تؤدي القيم المنخفضة لـ (V_A) انخفاضاً في مقاومة الخرج . يمكن التغلب على هذه المشكلة باستخدام منابع تيار ويدلار، ويلسون أو منبع التيار الكاسكودي ، حيث تكون مقاومة الخرج لكل منها أعلى من تلك التي تملكها المنابع البسيطة للتيار .

تستخدم طرق تصميمية خاصة للتعويض عن المشكلة الأخرى مشكلة التيار الضعيف نسبياً .إحدى هذه الطرق هي المبينة بالشكل (4-8) التي تستخدم منبع تيار مركب من ترانزستورات (pnp-npn) .

يشكل عاكس التيار الأساسي بواسطة الترانزستورات (pnp) (Q_3,Q_4) ، وتعمل الترانزستورات (npn) (Q_1,Q_2) كمكبر تيار . لو أن (A_2/A_1) كانت نسبة مساحات الباعث لـ (Q_1,Q_2) فبإمكاننا أن نكتب ما يلي :

$$I_0 \approx I_R(1+\frac{A_2}{A_1}) \quad \text{.....(8-1)}$$

بشرط أن يكون للترانزستورات (npn) : $\beta_F >> A_2 / A_1$. تعني المعادلة (8-1) أنه يمكن لتيار الخرج أن يزداد لكن الذي يحمل التيار الكبير هما الترانزستورات (Q_1,Q_2) .مثلاً بفرض أن $I_R \approx 100\mu A$ وهي حدود عمل الترانزستورات (pnp) الجانبية lateral وبفرض أن : $A_2 / A_1 = 4$ عندها يكون : $I_0 = 500\mu A$. بالإضافة إلى ذلك فإن الترانزستور (Q_2) الذي يملك المساحة الأكبر يمرر معظم هذا التيار ($\approx 400\mu A$) .



شكل (4-8)

التقدم الحديث في التكنولوجيا جعلت من الممكن بناء ترانزستورات (npn)و (pnp) ذات خصائص متكاملة complementray . تكون صناعة مثل هذه الوسائل مكلفة بسبب الحاجة الى خطوات معالجة إضافية متعددة . تستخدم شركة Analog devices هذه الطريقة في التصنيع في بعض مكبرات عملياتها ودارتها المتكاملة التمثيلية الأخرى .

8-2-2) دارات BIFET , BIMOS

-:BIFET AND BIMOS Circuits

تسمح الطريقة التكنولوجية المعروفة باسم زرع الشوارد Ion implementation بصناعة متوافقة و ملائمة لترانزستورات JFET (MOSFET) وترانزستورات (BJT) على نفس الشريحة السيليكونية ، والناتج هو ما يسمى بتكنولوجيا

(BIFET) أو (BIMOS) لصناعة الدارات المتكاملة بهذه الطريقة .

يستخدم مكبر العمليات من النوع BIFET (BIMOS) الترانزستورات (FET) كمراحل دخل ، بينما تكون بقية المراحل مبنية من الترانزستورات (BJT). تم إدخال مكبرات العمليات (BIFET) تجارياً في السبعينات بينما أدخلت المكبرات (BIMOS) في منتصف الثمانينات . تمتاز المراحل التفاضلية باستخدام الترانزستورات (FET) بعدّة مزايا مقارنة مع مراحل دخل باستخدام الـ(BJT) وهي مقاومة دخل النمط التفاضلي الأعلى ، تيار الدخل الأخفض وبالتالي انقاص أكثر لتيارات انزياح الدخل Offset-currents ، وأخيراً معدلات التباطؤ الأعلى higher slew rates .بالنسبة لقضية معدل التباطؤ نذكر ما يلي :

في حال تيار معرف معين (I_D) فإن قيمة (g_m) لترانزستور (FET) هي أصغر من مثيلتها في الترانزستور (BJT) المنحاز عند نفس التيار أي عند : $I_C = I_D$. لذلك من تعريف قانون معدل التباطؤ الذي سنراه فيما بعد وهو :

$$Slew\ rate = \frac{8\pi I_C}{g_m} F_G \qquad \ldots\ldots\ldots\ldots (8\text{-}2)$$

حيث (F_G) هو التردد العالي الذي عنده يصبح : $\left|\frac{V_o}{V_d}\right| = 1$ فإن إنقاص (g_m) لقيمة معينة لـ (F_G) يولد تزايداً في معدل التباطؤ . إن القيمة الأخفض لـ (g_m) تنتج عادة بسبب كسب النمط التفاضلي (A_{DM}) الأخفض لمراحل الـ (FET) مقارنة مع قيم (A_{DM}) الناتجة في دارات الـ (BJT) . للتغلب على هذه الصعوبة ، تستخدم مكبرات العمليات (BIFET) و (BIMOS) غالباً البنية الداخلية ذات الثلاث مراحل التي سوف نشرحها في الفقرة اللاحقة .

يوجد في الواقع ميزة إضافية لمراحل دخل مشكلة من ترانزستورات (FET) هو الضجيج noise الأخفض والذي يكون ناتجاً عن الحالة الداخلية الملازمة لهذه

الترانزستورات مقارنة مع ترانزستورات الـــ (BJT) .

8-2-3) مكبرات العمليات ذات الثلاثة مراحل –

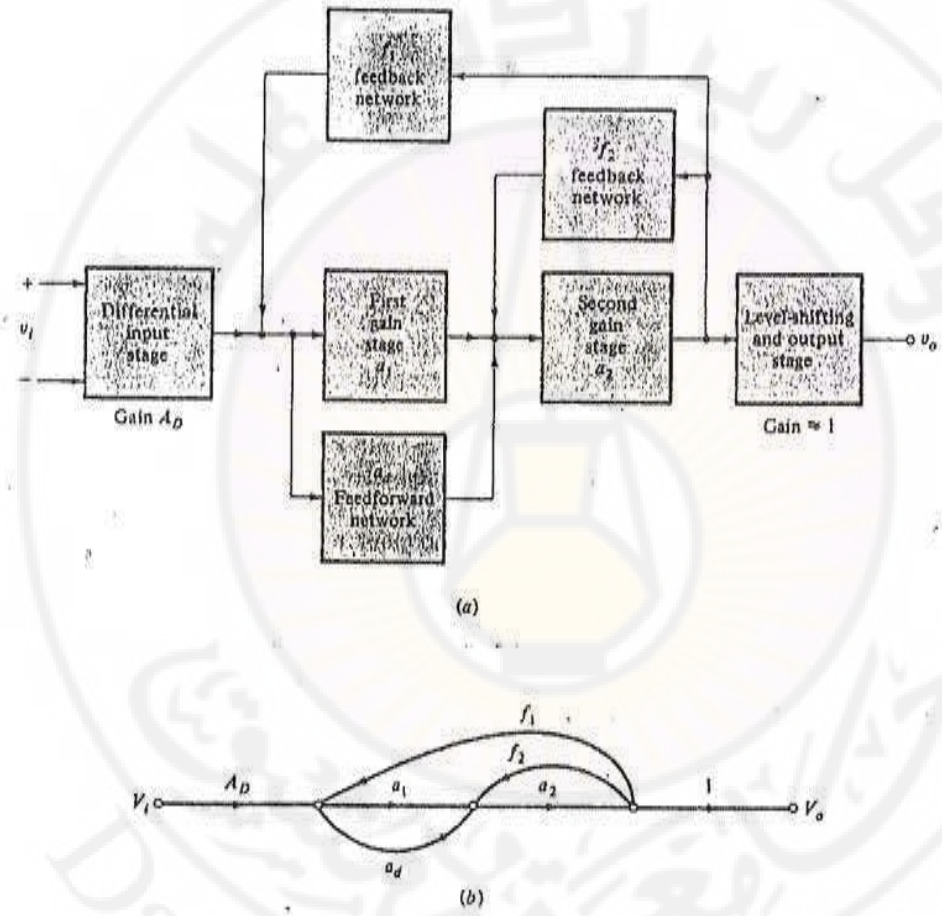
-:Three-stage operational Amplifiers

تستخدم معظم مكبرات العمليات العاملة عند الترددات العالية أو تلك المشكلة بطريقة الـــ (BIFET) أو (BIMOS) ، من ثلاث مراحل كسب (مرحلة دخل مكبر تفاضلي ومرحلتي كسب إضافي) بالإضافة طبعاً إلى مرحلة مزيح مستوى ومرحلة خرج تابع باعثي .

يبين الشكل (8-5a)البنية النموذجية ، بينما يظهر الشكل (8-5b) مخطط تدفق الإشارة لهذا المكبر . نلاحظ أن بنية هذا المكبر هي مماثلة لبنـــية المكبر متعدد الحلقات (FLF) المتداخلة والذي مر معنا في بحث التغذية الخلفية شكل (6-42) . في حالة المراحل الثلاثة التي تقدم كسب الحلقة المفتوحة ، يمكن لـــ (g_m) للمكبر التفاضلي أن تنقص قيمتها لتحسين معدل التباطؤ . يمكن أيضاً تصميم بنية مكبر تغذية خلفية متعدد الحلقات ذي ثلاث مراحل ليمتلك قيماً أعلى للتردد (F_G) مما يمكن الحصول عليها في مكبرات العمليات ذات المرحلتين . لذلك نجد أن كلا معدل التباطؤ وجداء عرض المجال بالكسب يزداد .

بما أن كل مرحلة تساهم بقطب مسيطر في مكبر الحلقة المفتوحة ، فإنه من الصعوبة أكثر تحقيق الإستقرار والتعويض الترددي لهذا النوع من المكبرات . كلا شبكات التغذية الخلفية والأمامية (F_1,F_2,a_d) تحتاج لتعويض المكبر . نموذجياً ، تكون كُلاً من هذه الدارات عبارة عن شبكة (RC) بدلاً من المكثفة الوحيدة المستخدمة في تعويض المكبر ذي المرحلتين . تستخدم حلقة التغذية الخلفية الإجمالية (F_1) حول مراحل التكبير للحصول على قطب مسيطر في تابع التحويل للحلقة المفتوحة.تصمم حلقة التغذية الخلفية(F_2) لجعل قطب مرحلة الكسب الثانية قطباً غير مسيطراً للمكبر . يتم إدخال الصفر a zero في تابع التحويل للمكبر بواسطة شبكة

التغذية الأمامية.يقدم انزياح الطور الموجب لهذا الصفر هامش طور معين phase margin ويساعد على استقرار المكبر . بالإضافة لذلك ،يميل انزياح الطور الموجب إلى



شكل (5-8)

زيادة التردد (F_G) والمسمى بتردد الكسب التقاطعي The gain crossover freqeuncy . تُعتبر الدارة (LM118) لشركة National Semiconductor مكبر عمليات ذي ثلاث مراحل له جداء عرض بحال بالكسب مساوياً لـ(15MHz) مع معدل تباطؤ بحدود ($50V/\mu sec$) . يبين الجدول (2-8) قائمة بالمعطيات النموذجية لبعض مكبرات العمليات .

8-2-4) أنواع أخرى من مكبرات العمليات –

-:other types of operational Amplifiers

سندرس هنا أنواع أخرى من مكبرات العمليات مثل : البنية ذات المرحلة الوحيدة ومكبر العمليات ذي الناقلية التحويلية (OTA) .

Table 8-2

TABLE 8-2 Typical Performance of Selected Op-Amp Types

	Type 741 (two-stage architecture)	*LM 118 (three-stage architecture)*	*LM 108 (super-beta)*	*AD 611 (BIFET)*	*AD 507 K (wide-band)*
Input offset voltage (mV)	≤5	≤4	≤2	≤0.5	≤5
Bias current (nA)	≤500	≤250	≤2	≤0.025	≤15
Offset current (nA)	≤200	≤50	≤0.4	≤0.010	≤15
Open-loop gain (dB)	106	100	95	98	100
Common-mode rejection ratio (dB)	80	90	95	80	100
Input resistance (MΩ)	2	5	100	10^6	300
Slew rate (V/μs)	0.5	≥50	0.2	13	35
Unity-gain bandwidth (MHz)	1	15	1	2	35
Full-power bandwidth (kHz)	10	1000	4	200	600
Settling time (μs)	1.5	4	1	3	0.9

8-2-4-1) البنية ذات المرحلة الوحيدة –

-: single-stage Architecture

يمكن لمكبرات العمليات ذات السرعة العالية والتي تملك معدلات تباطؤ $50V/\mu S$ وجداء كسب بعرض مجال مساوٍ 15MHZ ، أن تبنى باستخدام مرحلة وحيدة . للحصول على هذا الإنجاز يتم استخدام تشكيلات دارة بسيطة نسبياً ، لكن يتطلب عمليات تصنيع بالغة التعقيد . بالمقابل ، ترتبط تشكيلة الدارة المعقدة للبنية ذات الثلاث مراحل بعمليات التصنيع القياسية المعتادة للدارات المتكاملة . يشمل مكبر العمليات ذي المرحلة الوحيدة على مرحلة مكبر دخل تفاضلي مع مزيح مستوى ومرحلة خرج ، وذلك كما هو مبين بالشكل (6-8) .

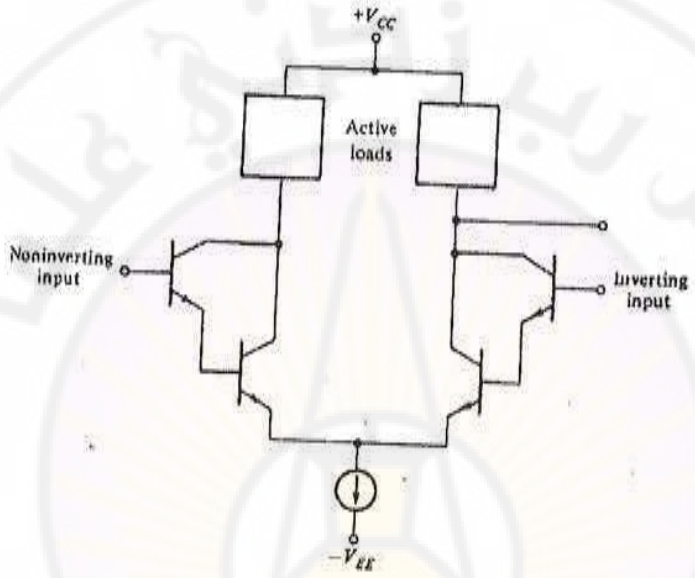
يبين الشكل (7-8) بنية المكبر التفاضلي الذي يعتمد بالعنصر الفعال فيه على زوج دارلينفتون مؤلف من ترانزستورات (npn) .

Block diagram of one-stage Op-Amp architecture.

شكل (6-8)

يشتمل الحمل عادة على تركيبة ترانزستورات (pnp) مزيحة مستوى موصولة كدارة كاسكود تسوق أو تغذي حملاً (npn) موصولاً أيضاً كدارة كاسكود . من المعروف من فصل سابق أن تشكيلة الكاسكود تقدم مجال ترددي أعرض من مرحلة باعث مشترك بالنسبة لنفس الكسب ، لذلك نحصل على إنجاز ترددي عالٍ ممتاز .إن سيئة مكبرات العمليات ذات المرحلة الوحيدة هو أن كسب الحلقة المفتوحة عند الترددات المنخفضة يكون عادة أصغر بحوالي عشرة مرّات من ذلك الذي يمكن

الحصول عليه من الدارات ذات المرحلتين أو الثلاث مراحل (نموذجياً بحدود 80dB مقارنة مع 100dB) كما هو مبين بالجدول (2-8) .



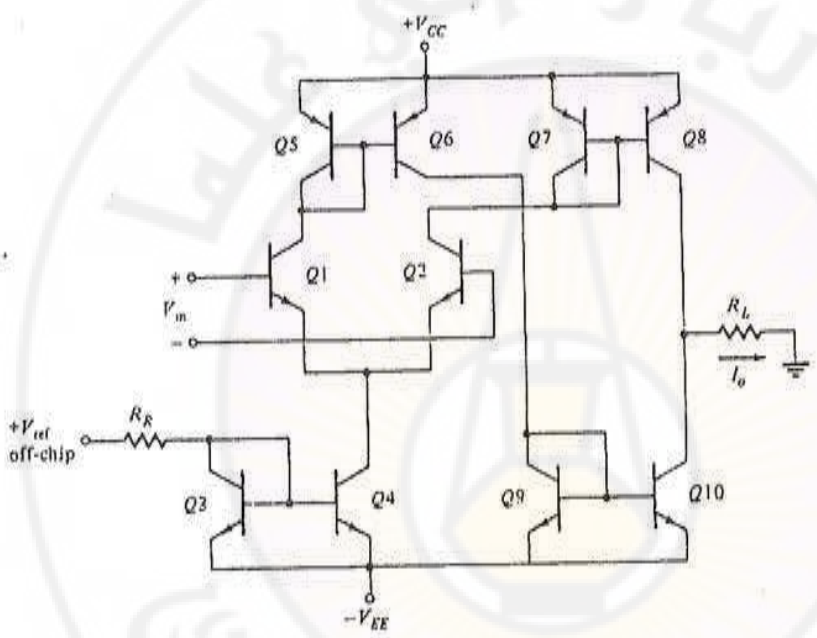
شكل (7-8)

8-2-4-2) مكبر العمليات ذي الناقلية التحويلية (OTA) –

-:The operational Transconductance Amplifier

يعتبر مكبر الناقلية التحويلية عبارة عن مبدّل من جهد إلى تيار كما رأينا في بحث سابق أي هو مكبر يولد تيار خرج متناسباً مع جهد الدخل . يدعى ثابت التناسب الناقلية التحويلية للمكبر transconductance . إن المكبر (OTA) هو مكبر ذي شريحة سيليكونية وحيدة single-chip حيث تتحكّم بناقليته التحويلية (gm)

مقاومة خارجية توصل معه .



الشكل (8-7)

يبين الشكل (8-7) دارة (OTA) بسيطة يشكل الترانزستورات (Q_1,Q_2) فيها زوج تفاضلي . تكون تيارات المجمّع في (Q_1,Q_2) تيارات مرجعية لمنابع التيار المتمّمة (Q_7-Q_8,Q_9-Q_{10})التي تسوق الحمل .تكون الناقلية التحويلية لهذا المكبر محكومة بواسطة مقاومة خارجية (R_R) وجهد التغذية (V_{ref}) . تحدّد تعديل هذه القيم التيار المرجعي (I_R) لمنبع التيار (Q_3,Q_4) . بما أن : $I_{C4} = I_R$ فإنّ :

$$I_{C1} = I_{C2} = \frac{I_R}{2}$$

ونجد :

$$g_{m1} = g_{m2} = g_m = \frac{I_R}{2V_T}$$

نلاحظ أيضاً أن :

$$I_{C1} = g_m \frac{V_{in}}{2} \qquad I_{C2} = -g_m \frac{V_{in}}{2}$$

التيارات المرجعية هذه تجعل :

$$I_{C10} = I_{C8} = g_m \frac{V_{in}}{2}$$

وبالتالي :

$$I_0 = g_m V_{in} = \frac{I_R V_{in}}{2V_T}$$

نلاحظ بوضوح ، بواسطة تغيير إما (أو الإثنين معاً) (R_R) أو (V_{ref}) ، يمكننا أن نغير من كسب المرحلة . بالإضـــافة لذلك ، بفرض أن (R_L) أصغر بكثير من مقاومة خرج المكبر (حيث الخرج هو خرج منبع تيار) فإننا نجد :

$$A_V = \frac{V_0}{V_{in}} = \frac{I_0 R_L}{V_{in}} = \frac{I_R R_L}{2V_T} \qquad \text{.....(8-3)}$$

مما يعني أن كسب الجهد هو محكوم بواسطة تيار الإنحياز (I_R).

8-2-5) مكبرات عمليات MOS-

-:MOS operational Amplifiers

تستخدم مكبرات العمليات (MOS) في تطبيقات (LSI ,VLSI) حيث تبنى فيها وظائف دارات تمثيلية ورقمية على نفس الشريحة السيليكونية. من الدارات التي تستخدم مكبرات عمليات (MOS) هي المبدلات (A/D) و (D/A) والمرشحات الفعالة التي توظف لمعالجة الإشارة الرقمية . في الوقت الحاضر لا نجد مكبرات عمليات (MOS) معبأة كدارات متكاملة بسبب إنجازها المنخفض الجودة مقارنة مع الدارات

ثنائية القطبية (BJT) . لكن بالطبع انخفاض الجودة في هذا المجال لا يمنع أن تستخدم بشكل واسع في كثير من التطبيقات الأخرى التي تتطلب كثافة تعبئة عالية والمشهورة فيها تكنولوجيا MOS .

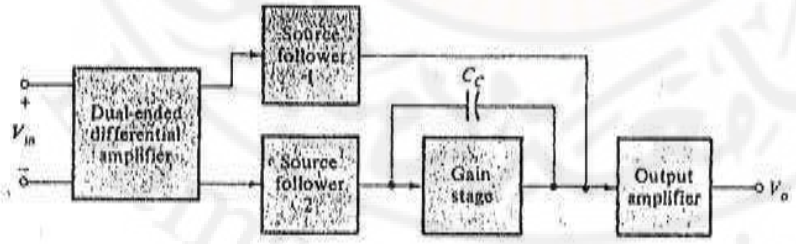
8-2-5-1) دارات NMOS-

-:NMOS Circuits

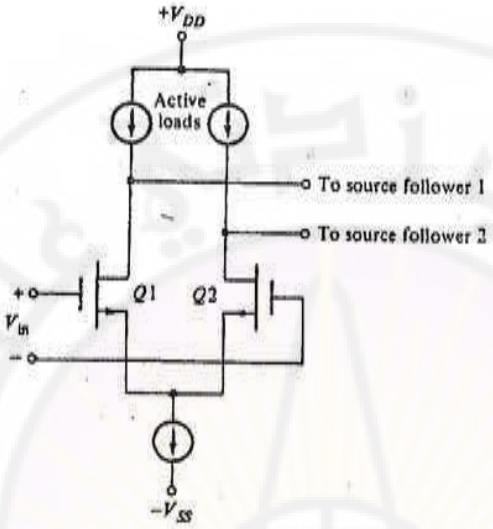
يبين الشكل (8-8) البنية الأساسية لمكبر عمليات (NMOS) وهو مصنوع حسب مبدأ البنية ذات المرحلتين التي شرحناها في الفقرة (8-2-1) . بشكل جزئي ، نلاحظ تعديلاً في تشكيلة الدارة ناتج عن حقيقة عدم توفر الوسائل المتمّمة complementary. لذلك تماثل هذه الدارات مرحلة خرج التابع الباعثي المتمم مع عدم إمكانية استخدام الأحمال الفعالة (pnp) في مكبرات العمليات ثنائية القطبية .

تستخدم مرحلة الدخل التفاضلية المبينة بالشكل (8-9) منابع تيار (NMOS) كأحمال فعالة . كما نرى من الشكلين (8-8,9) تزود المرحلة التفاضلية مخرجين حيث يقود كل منها تابع منبعي .

يتم إنجاز انزياح المستوى بواسطة التوابع المنبعية ، حيث تشكل مخارج هذه المراحل إشارات دخل لكلا مرحلتي الكسب الإضافي والخرج .



شكل (8-8)



شكل (8-9)

إن كسب الجهد الذي يمكن أن ينجـــز بواســـطة مرحلتي المكبر التفاضلي و والكسب الإضافي ، يكون منخفضاً بسبب القيمة المنخفضة لـــ (g_m) في ترانزستورات الـــ NMOS (مقارنة مع ذلك الذي تعطيه ترانزستورات *BJT* لنفس التيار الساكن). نتيجة لذلك ، تزود مرحلة الخرج ببعض كسب الجهد بحيث يصبح كسب الحلقة المفتوحة لمكبر العمليات معقولاً (نموذجياً من1000 إلى 10.000).نرى بشكل واضح أنّ هذه القيم هي أقل بحوالي عشرة مرات من ذلك الذي نحصل عليه من دارات الـــ *BJT* .

يتمّ تزويد الدارة بالتعويض الترددي بواسطة مكثفة تقسيم القطب (Cc) pole-

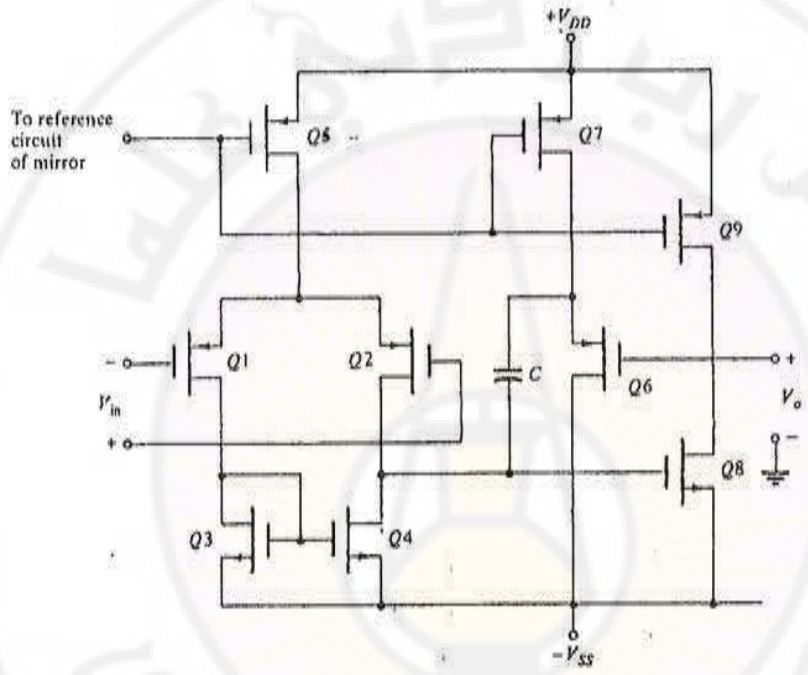
splitting (تأثير ميلّر) ، الموصولة بين خرج ودخل مرحلة الكسب . يساعد مسار التغذية الأمامية خلال التابع المنبعي (2) على استقرار المكبر وزيادة هامش الطور (phase margin) بنفس الطريقة التي تمّ التصميم بها بالنسبة لمكبر العمليات ثلاثي المراحل (الفقرة 3-2-8) . تحتاج التغذية الأمامية لإنقاص تأثيرات انزياح الطور الناتج عن مرحلة الكسب عند : $S \approx g_m / c_c$. بسبب من القيمة المنخفضة لـ (g_m) يكون موقع الصفر بجوار تردد الكسب التقاطعي ، لذلك لا يمكن إهمال إنزياح الطور الناتج عنها . (لأجل gm=0.5ms و Cc=20pf ، يكون تردد الصفر مساوياً تقريباً $4MH_2$) . لو أن جداء الكسب عرض مجال الواحدي unity gain bandwidth كان من ($1 \rightarrow 5MHZ$) ، فمن الواضح أنه يجب عندها أخذ انزياح الطور للصفر بعين الإعتبار .

8-2-5-2) مكبرات عمليات CMOS-

-:CMOS OP-AMPS

أنّ سيئة عدم إمكانية وجود وسائل متممة بتكنولوجيا NMOS تمّ التغلّب عليها بواسطة استخدام دارات MOSFET المتمّمة CMOS . يبين الشكل (10-8) شكل مبسّط لمكبر العمليات CMOS نموذجي . كما نرى من الشكل تمّ استخدام بنية بسيطة ذات مرحلتين تشتمل على مرحلة دخل تفاضلية ومرحلة كسب . في هذه البنية فإن مرحلة الكسب تخدم أيضاً كمرحلة خرج لمكبر العمليات .

تعتبر منابع التيار (I_1,I_2,I_3) عواكس تيار (PMOS). تكون الترانزستورات PMOS (Q_1,Q_2) الوسائل الفعالة للمرحلة التفاضلية.يخدم منبع التيار (NMOS) المتكون من (Q_3,Q_4) كحمل فعال للمرحلة . تشتمل مرحلة الكسب على الترانزستور (Q_5) وحمله الفعال المزود بواسطة منبع التيار (I_3) . إنّ المكبر هو معوّض بواسطة مكثفة تقسيم الطور (C). تمّ توصيل هذه المكثفة إلى الخرج بواسطة التابع المنبعي (Q_6) وحمله الفعال I_2 . بما أنّ كسب التابع المنبعي هو قريب من الواحد ،

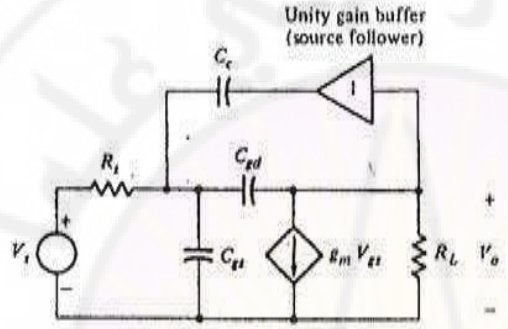


شكل (8-10)

فإن (C) فعلياً تعتبر موصولة بين خرج ودخل مرحلة الكسب.إذاً ، عند خرج المرحلة التفاضلية فإن تأثير المكثفة (C) هو عبارة عن مكثفة دخل ميلّر لمرحلة الكسب . على كل حال ، يعتبر تأثير التابع المنبعي هو عزل (C) عن الخرج كما هو مبين بالشكل (11-8) .

بسبب من الطبيعة أحادية الإتجاه Unilateral للتابع المنبعي (عازل ذي كسب

واحدي) ، يحدث الصفر في تابع التحويل عند : $-\frac{gm}{C_{gd}}$ بدلاً من $\frac{g_m}{C_{gs}+C}$ ..بما أن $C>C_{gd}$ ، يكـــون تـــردد الصفر ما بعد beyond تردد الكسب التقاطعي وبالتالي إنقاص إلى الحدّ الأدنى تأثير انزياح الطور الناتج عن الصفر .



شكل (11-8)

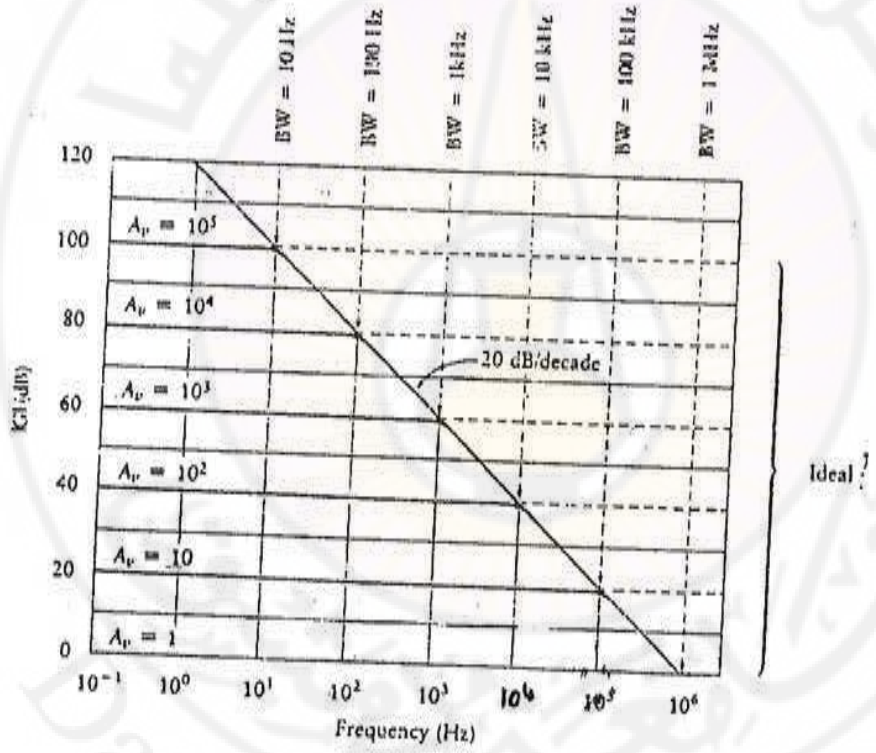
يعتبر إنجاز مكبر العمليات حسب تقنية CMOS مماثلاً لإنجاز مكبر العمليات حسب تقنية NMOS . إلى أنّ معظم مكبرات عمليات CMOS تملك نسب رفض بالنمط المشترك (CMRR) أخفض ومعدلات تباطؤ أعلى من دارات NMOS .إلا أن كلا النوعين MOS يبقيان من حيث الإنجاز الجيد أقلّ مستوى من تلك المكبرات المصنوعة بتكنولوجيات Bipolar والمتوفرة تجارياً .

إنّ مقاومة الخرج لكلا النوعين من مكبرات العمليات CMOS و NMOS تكون أعلى من تلك المكبرات *BJT* . يكون هذا ناتج بشكل رئيسي عن حقيقة أن خرج مكبرات عمليات MOS يكون هو خرج مرحلة منبع مشترك مقارنة مع خرج التابع الباعثي في مكبرات عمليات الـ *BJT* . بما أن الإستخدام الرئيسي لمكبرات

عمليات MOS هو حالة سوق دارات MOS أخرى ذات مقاومة دخل عالية جداً ، لذلك فإن مقاومة الخرج المتوسطة لها لا تشكل إلّا تأثيراً بسيطاً في إنجازها العام .

8-3) الإستجابة الترددية لمكبر العمليات –

-:OP-AMP Frequency Response



شكل (8-12)

لنطبق هنا الآن أفكار مخطط بود على التحليل الترددي لدارات مكبر العمليات.

يبين الشكل (12-8) خواص الإستجابة الترددية لمكبر عمليات بحلقة مفتوحة ، حيث يبين مجموعة من المنحنيات يطابق كلاً منها لكسب حلقة مغلقة (A_V) .

الأرقام المبينة على الشكل تخص مكبر عمليات ذي أغراض عامة مثل الدارة (741) . يشتمل مكبر العمليات (741) على تعويض ترددي ثابت داخلي والذي هو تكنيك خاص يستخدم لتعديل خواص الإستجابة الترددية للحلقة المفتوحة بغرض تحسين إنحاز المكبر . يستخدم التعويض compensation في العديد من أنظمة التغذية الخلفية . واحداً من أبسط أشكال التعويض الترددي يقوم بإدخال شبكة (RC) على دارة المكبر كم هو مبين بالشكل (13-8) .

نكتب تابع التحويل لهذه الشبكة كما يلي :

$$\frac{V_0(J\omega)}{V_I(J\omega)} = \frac{1}{J\omega RC + 1} = \frac{1}{J\omega\tau + 1}$$

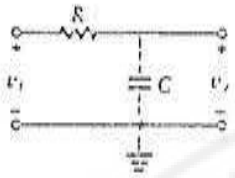
حيث الثابت الزمني للدارة هو : $\tau = RC$. تملك هذه الشبكة قطب عند التردد :

$\omega = \frac{1}{\tau}$. عندما تدخل الشبكة (RC) إلى مكبر عمليات يتناقص الكسب بميل مقداره 20dB/decade− بالنسبة للترددات التي هي أعلى من تردد الزاوية $\omega_0 = \frac{1}{\tau}$.

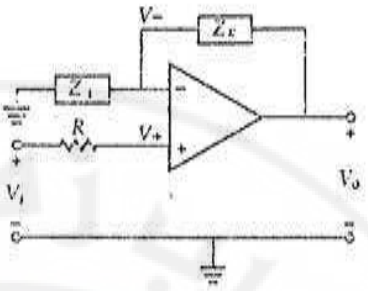
تسبب شبكة التعويض الترددي الداخلي لإستجابة مكبر العمليات (741) أن يتبع الإستجابة الترددية مع المطال المبينة بالشكل (12-8) . يمكننا أن نقرّب مجموعة المنحنيات بالعلاقة التالية :

$$G(S) = \frac{G_0}{1 + S/\omega_0} \quad \text{.....(8-4)}$$

حيث الثابت (G_0) هو كسب الحلقة المفتوحة المستمرة (dc)، و (ω_0) هو تردد الزاوية لمكبر العمليات . نتج هذه الخواص الترددية من التعويض الداخلي في مكبر العمليات . يبين المنحنى تعويض داخلي بقطب وحيد Single-pole .



شكل (8-13)



شكل (8-14)

إذا فحصنا المنحني التابع للكسب $A_v = 10^5$ في الشكل (8-12) نجد أن الكسب يساوي (100dB) عند التردد المنخفض .لذلك ، بدءاً من التردد F = 10Hz ، يهبط الكسب بميل مقداره -20dB/decade ، واصلاً إلى (odB) عند التردد 1MHz.

يدعى الجداء عرض مجال الكسب gain bandwidth product ← (GBP)، يكون ثابتاً ويساوي لهذا المكبر (1MHz) .

يمكن التحقق بالطبع من ثبات الجداء (GBP) بالرجوع إلى الشكل (8-12) . تم وضع جدول (جدول 3-8) لقيم الكسب وعرض المجال (BW) وجداء الكسب بعرض المجال (GBP). نلاحظ بالنسبة لهذه الشبكة التعويضية من الدرجة الأولى ثبات جداء الكسب بعرض المجال والذي يساوي 10^6 .

يبين الشكل (8-14) تشكيلة مكبر غير عاكس نموذجي . نوجد بداية كسب الحلقة المغلقة لهذا المكبر غير العاكس ، وذلك كما رأينا في الفصل السابع بكتابة قـــوانين العقدة عند (V_+, V_-)كما يلي :

Table 8-3

A_v	EW	GBP
10^5	10^1	10^6
10^4	10^2	10^6
10^3	10^3	10^6
10^2	10^4	10^6
10^1	10^5	10^6
10^0	10^6	10^6

$$V_+ = V_i$$
$$\frac{V_-}{Z_A} = \frac{V_0 - V_-}{Z_F}$$

بحلّ المعادلة من أجل جهد دخل للنهاية العاكسة نحصل على :

$$V_- = V_0 \frac{Z_A}{Z_A + Z_F}$$

نستخدم الآن علاقة كسب الحلقة المفتوحة لإيجاد جهد الخرج كما يلي:

$$V_0 = G(V_+ - V_-) = G(V_i - V_0 \frac{Z_A}{Z_A + Z_F})$$

$$= \frac{GV_i}{1 + G\,Z_A/(Z_A + Z_F)}$$

بفرض أنّ :

$$\gamma = \frac{Z_A}{Z_A + Z_F}$$

عندها نجد أن كسب الجهد يؤول إلى :

$$A_V = \frac{V_0}{V_i} = \frac{G}{1+G\gamma} \quad \text{..... (8-5)}$$

إذا كان كسب الحلقة المفتوحة لمكبر العمليات (G) كبيراً بشكل كافٍ ، عند ذلك يصل كسب الحلقة المغلقة للمكبر إلى :

$$A_V = \frac{V_0}{V_i} = \frac{1}{\gamma}$$

في الواقع فإن $(\frac{1}{\gamma})$ هي كسب الحلقة المغلقة للمكبر العاكس عند الترددات المنخفضة. لنعوضّ من (G)، والذي هو تابع للتردد والمعطى بالعلاقة (8-4) في المعادلة (8-5) لنحصل على :

$$A_V = \frac{G_0}{1+G_0\gamma + S/\omega_0}$$

لو أن الكسب المستمر dc gain كان كبيراً ، عندها نستطيع الإفتراض أنّ : $\gamma\ G_0 >> 1$ ، وبذا تؤول المعادلة (Av) إلى :

$$A_V = \frac{1}{\gamma}.\frac{1}{1+S/(\gamma\, G_0\omega_0)} \quad \text{.....(8-6)}$$

لو كانت الممانعات في الدارة مادّية بحتة أي : $Z_F = R_F \ , \ Z_A = R_A$

أي أنّ :

$$\frac{1}{\gamma} = 1 + \frac{R_F}{R_A}$$

عندها يصبح كسب الحلقة المغلقة كما يلي :

$$A_V = \frac{1}{1/(1+R_F/R_A)+S/G_0\omega_0}$$

تحتوي معادلة الكسب هذه على قطب وحيد . لذلك ، يبدأ مخطط بود Bode عند : $20\log(1+R_F/R_A)$ ويكون له تردد زاوية corner frequency يساوي :

$$\omega_c = \frac{G_0\omega_0}{1+R_F/R_A}$$

نلاحظ لو أننا عرّفنا الجداء (A_{v0}) (وهو كسب الحلقة المغلقة للدارة غير العاكسة عند الترددات المنخفضة) مع عرض المجال (تردد الزاوية ω_o) ، عندها نكتب أن جداء الكسب بعرض المجال يساوي :

$$Av_0\omega_c = (1+\frac{R_F}{R_A})\frac{G_0\omega_0}{1+R_F/R_A} = G_0\omega_0$$

نلاحظ مرة ثانية ، أنه لأجل تعويض قطب وحيد single-pole ، يكون جداء الكسب بعرض المجال ثابتاً بالنسبة للتشكيلة العاكسة . كما سوف نرى فيما بعد في هذا الفصل ، يكون عرض المجال متماثلاً في التشكيلتين العاكسة وغير العاكسة .

طالما حاولنا زيادة كسب الحلقة المغلقة ، فإنّ تردد الزاوية (أي عرض المجال) يتناقص بحيث يبقى جداءهما ثابتاً ، وهذا واضح تماماً في الجدول (3-8) .

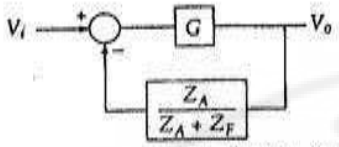
8-3-1) استجابة الحلقة المفتوحة والحلقة المغلقة لمكبر العمليات-

-:open-loop and closed-loop op-Amp Response

لتحديد استقرار نظام الحلقة المغلقة باستخدام طريقة الإستجابة الترددية ، فنحن بحاجة لمعرفة تابع الحلقة المفتوحة (GH)، حيث نحن نعلم عادة تابع الحلقة المغلقة . سنحاول هنا أن نعتبر طريقة عامة لتقدير الإستجابة الترددية للحلقة المفتوحة من تابع الحلقة المغلقة لنظام مكبر العمليات . سنبدأ بنظام الدارة غير العاكسة المبينة بالشكل (8-14) . توجد استجابة الحلقة المغلقة كما بالسابق بكتابة معادلات العقدة لـــ : (V_+, V_-) . لنعيد كتابة المعادلة (8-5) كما يلي :

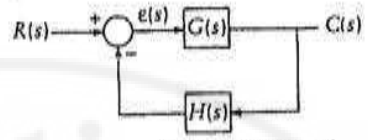
$$\frac{V_0}{V_i} = \frac{G}{1+G\ Z_A/(Z_A+Z_F)}$$

يمثل الشكل (8-15) المعادلة (8-5) .



Block diagram for noninverting op-amp.

شكل (8-15)



Block diagram of feedback system.

شكل (8-16)

يمكن التحقق من ذلك بإيجاد إستجابة الحلقة المغلقة للمخطط الصندوقي العام لنظام تغذية خلفية كما هو مبين بالشكل (8-16). نلاحظ أن R(S) هي إشارة الدخل ، و C(S) هي إشارة الخرج ، و G(S) النقل الأمامي forward transmittance ،و H(S) هي النقل العكسي feed back transmittance . E(S) هو الخطأ الناتج وهو الفرق :

$$E(S) = R(S) - H(S)(CS)$$

إن تابع الحلقة المغلقة في هذا المخطط هو $C(S)/(R(S))$ ، ونحصل عليه من:

$$C(S) = E(S)\,G(S) = [R(S) - H(S)C(S)]G(S)$$

ومنه نكتب :

$$\frac{C(S)}{R(S)} = \frac{G(S)}{1 + G(S)\,H(S)}$$

إذا عوضنا القيم من الشكل (8-15) أي أنّ :

$$G(S) = G \ , \qquad H(S) = \frac{Z_A}{Z_A + Z_F} \ , \ C(S) = V_0 \ , \ R(S) = V_i$$

نحصل على :

$$\frac{V_0}{V_i} = \frac{G}{1 + G\dfrac{Z_A}{Z_A + Z_F}}$$

والتي هي مماثلة للمعادلة (8-5). تساوي استجابة الحلقة المفتوحة G(S)H(S) إلى جداء كل توابع النقل حول الحلقة .

لإيجاد استجابة الحلقة المفتوحة للمعادلة (8-5) ، نقارنها مع المعادلة العامة ونحصل على :

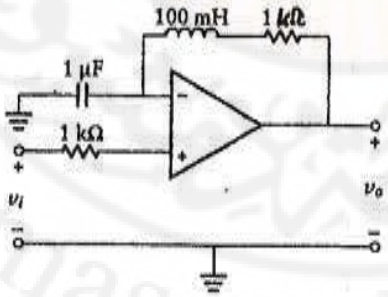
$$G(S)H(S) = G\frac{Z_A}{Z_A + Z_F} \quad \text{.....(8-7)}$$

يفيد مخطط بود لتحديد استقرار الأنظمة الإلكترونية . بالنسبة لهذا التطبيق نبني مخطط بود لإستجابة الحلقة المفتوحة وليس لإستجابة الحلقة المغلقة . تفيد المعادلة (8-7) لتحديد الإستقرار. من المهم الملاحظة أن استجابة الحلقة المفتوحة للمكبر العاكس تعطى أيضاً بواسطة المعادلة (8-7) .

مسألة (8-2) محلولة :-

أوجد تابع الحلقة المفتوحة لنظام مكبر العمليات المبين بالشكل (8-17) وذلك بفرض: $L = 100mH$, $C = 1\mu F$, $R = 1K\Omega$. أفرض أنّ كسب مكبر العمليات هو :

$$G(S) = \frac{G_0}{0.001S + 1}$$



شكل (8-17)

في هذا النظام لدينا :

$$Z_A = \frac{1}{SC} \qquad , \qquad Z_F = SL + R$$

من المعادلة (7-8) نجد تابع الحلقة المفتوحة كما يلي:

$$\frac{GZ_A}{Z_A + Z_F} = \frac{G(1/LC)}{S^2 + (R/L)S + (1/LC)}$$

بتعويض قيم R , L , C نجد :

$$\frac{G\,Z_A}{Z_A + Z_F} = \frac{G}{[S/(1.13\times10^3)+1][S/(8.9\times10^3)+1]}$$

بالتعويض بالنسبة لـــ (G) نجد تابع الحلقة المفتوحة :

$$G(S)H(S) = \frac{GZ_A}{Z_A + Z_F}$$

$$= \frac{G_0}{[S/10^3+1][S/(1.13\times10^3)+1][S/(8.9\times10^3)+1]}$$

يستخدم تابع الحلقة المفتوحة هذا لبناء مخطط بود وتحديد استقرار النظام .

8-4) مكبرات العمليات العملية –

-: practical op Amps

هدفنا هنا تطوير نموذج تفصيلي لمكبر العمليات العملية الذي يأخذ بعين الإعتبار أكثر الخواص أهمية للوسيلة غير المثالية . سوف نبدأ بتعريف المعاملات المستخدمة بوصف مكبرات العمليات العملية ، والتي تكون معينة في النشرات الفنية data sheets المقدّمة من صانعي مكبرات العمليات .

8-4-1) كسب الحلقة المفتوحة (G) –

-:Open-loop voltage gain (G)

يعرف كسب الحلقة المفتوحة لمكبر عمليات بأنه نسبة التغير في جهد الخرج إلى

التغير في جهد الدخل بدون تغذية خلفية خارجية . يستخدم الرمز (G) للإشارة إلى كسب جهد الحلقة المفتوحة . تملك مكبرات العمليات كسب جهد عالٍ عند الترددات المنخفضة . يعتمد كسب جهد الدارة المفتوحة على التردد حيث يتناقص مع تزايد التردد عند تردد قطع معين .

8-4-2) نموذج مكبر العمليات المعدل-

-:Modified op-Amp Model

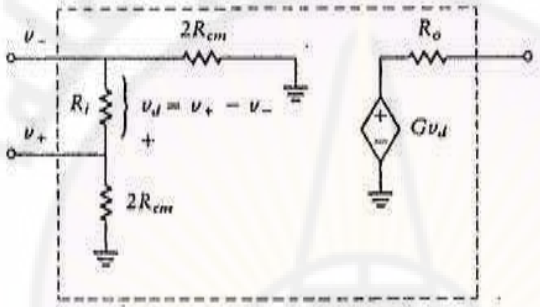


Figure 8-18 Modified op-amp model.

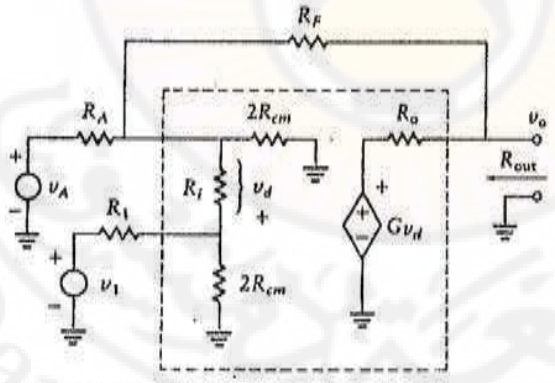


Figure 8-19 Op-amp circuit.

شكل (8-18,19)

يبين الشكل (8-18) نسخة معدلة لنموذج مكبر العمليات المثالي . تمّ تغيير النموذج بإضافة مقاومة دخل (R_I) ، مقاومة خرج (R_0) ، ومقاومة نمط مشترك (R_{cm}) .فيما يلي قيم نموذجية لهذه المعاملات (لمكبر عمليات 741) :

$$R_I = 2M\Omega \qquad 2R_{Cm} = 400M\Omega$$

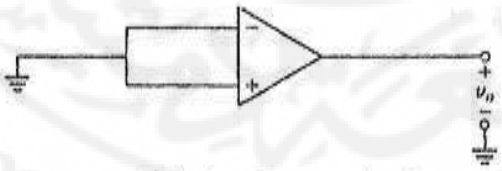
$$R_0 = 75\Omega \qquad G_0 = 10^5$$

لنفحص الآن إنحاز مكبر العمليات من الدارة المبينة بالشكل (8-19) . تساق نهايات الدخل العاكس وغير العاكس من منابع ذات مقاومة تسلسلية .تمّ وضع مقاومة تغذية خلفية (R_F) من الخرج إلى الدخل . تمّ تسمية منابع الدخل (V_A) , (V_I) والمقاومات التسلسلية المساهمة معهما هما (R_A) , (R_I) . إذا كانت دارة الدخل أكثر تعقيداً عندها تعتبر هذه المقاومات على أنها مقاومات ثفنن المكافئة لدارة الدخل.

8-4-3) جهد انزياح الدخل (V_{I0}) –

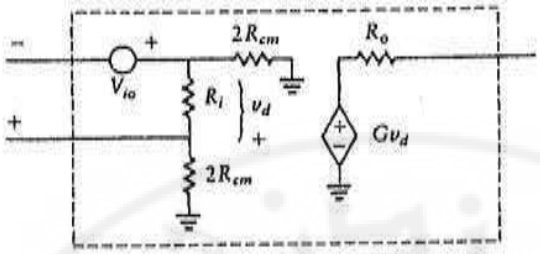
-:Input offset voltage(V_{I0})

يعـــرّف جهـــد انزياح الدخل (V_{i0}) بأنه جهد الدخل التفاضلي لجعل جهد الخرج مســـاوياً للصفر ، والذي يكون مساوياً للصفر في حالة مكبر العمليات المثالي . قيمة نموذجية لـــ (V_{i0}) بالنسبة للمـــكبر (741) هي بحدود (2mv) . سبب الإهتمام



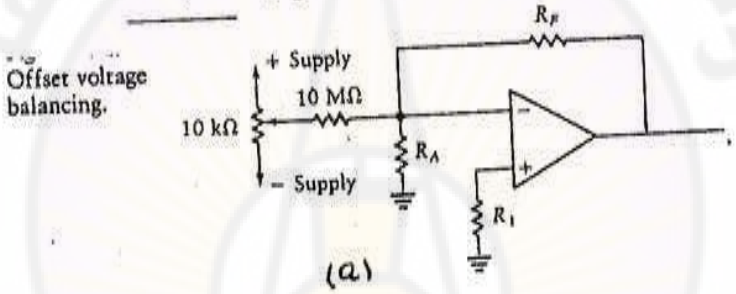
Technique for measuring V_{io}.

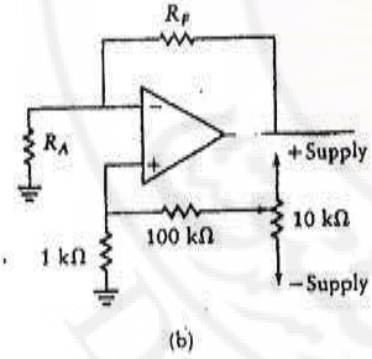
شكل (8-20)



Input offset voltage model.

شكل (8-21)





شكل (8-22)

هـــذا المعـــامل هو أن مكبر العمليات يكبّر أي جهد دخل مسبباً خطأً كبيراً في جهد الخرج المستمر . يمكن قياس جهد الإنزياح (V_{io}) بطريـــقة سهلة بواسطة الـــدارة المبينة بالشكل (8-20)، حيث يوضع دخل المكبر على الصفر ويقاس جهد الخرج

الـــذي يعتـــبر جهد انزياح الخرج . بتقسيم جهد انزياح الخرج على كسب الحلقة المفتوحة لمكبر العمليات نحصل على (V_{io})جهد انزياح الدخل .

يمكـــن إدخال تأثير جهد انزياح الدخل إلى نموذج الدارة المكافئة لمكبر العمليات كما هو مبين بالشكل (21-8) .

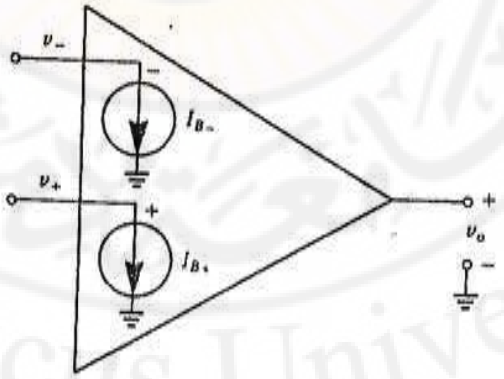
يبين الشكل (22a-8) تشكيلة خارجية يمكن استخدامها لإلغاء تأثير جهد الإنزياح .يتمّ تطبيق جهد متغير على النهاية العاكسة ، وباختيار ملائم لهذا الجهد المتغير يتمّ حذف انزياح الدخل . يشرح الشكل (22b-8)بشكل مماثل هذه الدارة الموازنة balancing circuit مطبقة على النهاية غير العاكسة .

8-4-4) تيار انحياز الدخل (I_{Bias}) –

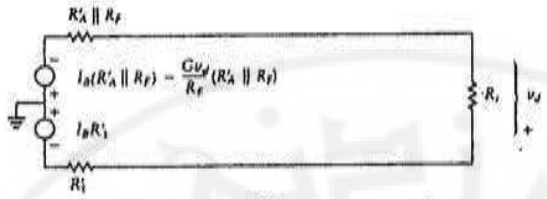
-: Input Bias current (I_{bias})

نحن نعلم أن مكبر العمليات المثالي لا يستجر أي تيار في الدخل، لكن مكبر العمليات الحقيقي يسمح ببعض تيار انحياز ليدخل إلى كل نهاية في الدخل . يسمى التيار الداخل إلى الترانزستور في الدخل (I_{Bias})وقيمته النموذجية بحدود ($2\mu A$). عندما تكون ممانعة منبع الإشارة منخفضة ، يكون للتيار (I_{Bias}) تأثير ضعيف ويؤدي إلى تغير بسيط نسبياً في جهد الدخل . إلا أنه ، عندما تكون ممانعة منبع الإشارة عالية،

Input bias current.



شكل (23-8)



(c)

شكل (8-25)

تمّ إدخال تيارات انحياز الدخل إلى نموذج مكبر العمليات والمبين بالشكل (8-24) ، حيث افترضنا أن تيار انزياح الدخل مهمل ، أي أن :

$$I_{B+} = I_{B-} = I_B$$

لنحاول أن نحلل هذا النموذج لإيجاد جهد الخرج الناتج عن تيارات انحياز الدخل .

يبين الشكل (8-25a)دارة مكبر عمليات حيث تمّ وصل نهايات الدخل العاكسة وغير العاكسة إلى الأرض عن طريق مقاومات . تمّ استبدال الدارة بدارتها المكافئة المبينة بالشكل (8-25b) ، حيث أهمل (V_{io}) .تمّ في الشكل (8-25c) إجراء تبسيطات أكثر وذلك بإهمال المقاومات (R_0 , R_L) . أي أننا فرضنا : $R_L>>R_0$, $R_F>>R_0$، وهي مقبولة إلى حد كبير في التطبيقات العملية .

تمّ تبسيط الدارة أكثر في الشكل (8-25d)حيث تمّ استبدال التركيبة التسلسلية لمنبع الجهد غير المستقل والمقاومة بتركيبة تفرّعية لمنبع تيار غير مستقل ومقاومة .

أخيراً تمّ تركيب المقاومات وإعادة منابع التيار ثانية إلى منابع جهد للحصول على الدارة المكافئة المبينة بالشكل (8-25e) . في هذه الدارة وباستخدام معادلة الحلقة

نحصل على جهد الخرج كما يلي :

$$V_0 = GV_d$$

$$= \frac{GR_1'(R_A' // R_F - R_1')I_B(R_A' + R_F)}{(R_A' + R_F)(R_1' + R_A') // (R_F + R_1') + GR_1R_A'} \quad \text{.....(8-10)}$$

حيث :

$$R_A' = R_A // 2R_{cm}$$

$$R_1' = R_1 // 2R_{cm}$$

$$R_F >> R_0$$

$$R_L >> R_0$$

بما أنّ مقاومة النمط المشترك ($2R_{cm}$) هي بمجال عدة مئات من الميغا أوم لمعظم مكبرات العمليات ، لذلك يكون : $R_1' \approx R_1$ and $R_A' \approx R_A$

وإذا افترضنا ، بالإضافة إلى ذلك ، أن (G) كبيراً ، تصبح المعادلة (8-10) كما يلي :

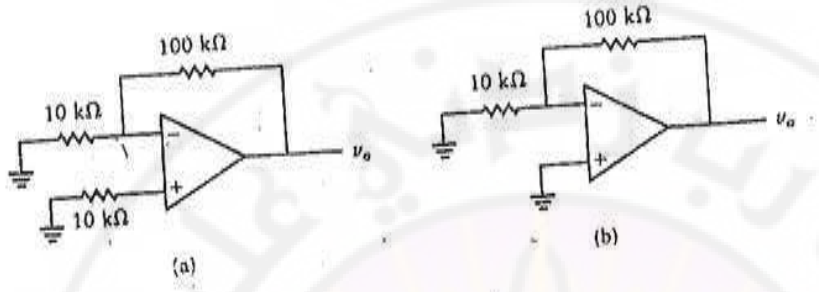
$$V_0 = (1 + \frac{R_F}{R_A})I_B(R_A // R_F - R_1) \quad \text{..... (8-11)}$$

نلاحظ أننا لو اخترنا قيمة لـــ : (R_1) مساوية لـــ ($R_A//R_F$)، عندها يكون جهد الخرج مساوياً للصفر . نستنتج من هذا التحليل أن المقاومة (dc) المستمرة من (V_+) إلى الأرض يجب أن تساوي المقاومة (dc) المستمرة من (V_-) إلى الأرض . من المهم جداً أن يكون لكلا النهايتين العاكسة وغير العاكسة ممرّ (dc) إلى الأرض لإنقاص تأثيرات تيار انحياز الدخل .

مسألة (8-3) محلولة :

أوجد جهد الخرج للتشكيلتين في الشكل (8-26) حيث :

$$I_B = 80nA$$



شكل (8-26)

الحـــــل:

a) لنستخدم الشكل المبسط للمعادلة (11-8) لإيجاد جهد الخرج للدارة في الشكل (8-26a) :

$$V_0 = (1+\frac{10^5}{10^4})(8\times10^{-8})(9100-10^4) = -0.79mv$$

b) بالنسبة للدارة في الشكل (8-26b) ، نجد :

$$V_0 = (1+\frac{10^5}{10^4})(8\times10^{-8})(9100) = 8mv$$

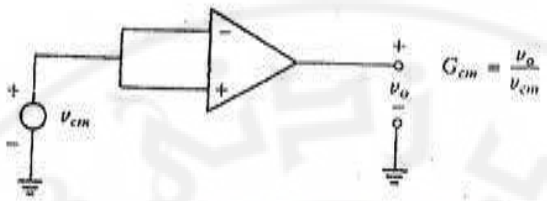
أي أن وضع مقاومة (R_1) على المدخل غير العاكس أنقص جهد الخرج الناتج عن (I_B) بمقدار عشرة أضعاف .

8-4-5) رفض النمط المشترك

-:common-Mode Rejection

يستخدم مكبر العمليات بشكل طبيعي ليكبر الفرق بين جهدي الدخل . لذلك فهو يعمل في النمط التفاضلي differential mode . إن إضافة جهد ثابت لكل من

هذين الدخلين يجب أن لا يؤثر على الفرق وبالتالي يجب أن لا ينتقل إلى الخرج . في حالة المكبرات العملية ، هذا الجهد الثابت أو الوسطي للدخلين ، يؤثر فعلياً على جهد الخرج .



شكل (27-8)

لنفرض أن نهايتي الدخل لمكبر عمليات حقيقي تمّ وصلهما معاً إلى جهد منبع مشترك ، وهو مبين بالشكل (27-8) . يجب في الحالة المثالية أن يساوي جهد الخرج الصفر ، لكن في الحالة العملية لا يساوي الصفر . كما رأينا في فصل سابق (المكبرات ذات المراحل المتعدّدة) ، فإن نسبة جهد الخرج غير الصفري إلى جهد الدخل المطبق هو ما يسمى بكسب جهد النمط المشترك (G_{cm}) . على هذا الأساس ، تعرف نسبة الرفض بالنمط المشترك (CMRR) على انها نسبة كسب الحلقة المفتوحة (G_0) المستمر إلى كسب النمط المشترك (G_{Cm})، أي :

$$CMRR = \frac{|G_0|}{|G_{cm}|} \quad \text{.....(8-12a)}$$

وبالديسبل نجد :

$$CMRR = 20\log_{10}\left(\frac{|G_0|}{|G_{cm}|}\right) \quad \text{.....(8-12b)}$$

تقع القيم النموذجية لـ(CMRR) في المجال بين (8-100dB) ، حيث منّ المرغوب فيه أن تكون الـ (CMRR) عالية قدر الإمكان .

8-4-6)الزياح الطور –

-: Phase shift

لو كانت إشارة جيبية تشكل الدخل العاكس لمكبر عمليات مثالي ، سيكون الخرج منـــزاحاً بالطور (180^0) مع الدخل . إلا أنه ، في مكبر عمليات عملي فإنّ هذه الزاوية تتناقص مع تزايد تردد اشارة الدخل . في الترددات العالية ، يمكن أن يصل فرق الطور إلى الصفر ، وسوف يغذى خلفياً جزء من إشارة الخرج متفقاً بالطور مع الدخل . هذا يغير التغذية الخلفية من السالبة إلى الموجبة ، ويمكن عندها للمكبر أن يقدّم خواص سلوك مهتز **Oscillator** .

يمنع غالباً صانعي مكبرات العمليات هذا الوضع بإدخال مرشح داخلي أثناء تصميم المكبرات . ينجز ذلك بطريقة بحيث يملك مكبر العمليات كسباً أقلّ من الواحد عند الترددات التي يقترب فيها فرق الطور بين الخرج والدخل من الصفر ، حيث من المعروف أن الإهتزاز Osciallation سوف لن يحدث بالرغم من وجود تغذية خلفية موجبة طالما كان الكسب أقل من الواحد ، يدعى هذا التعديل لمكبر العمليات بالتعويض الترددي الداخلي internal frequency compensation ، حيث تضاف مكثفة لتحقيق هذه النتيجة .

8-4-7)معدّل التباطؤ (SR)

-:Slew rate (SR)

بسبب أنّ مكبر العمليات له استجابة تعتمد على التردد ، لايكون الخرج الناتج عن دخل خطوي step input ، خرج خطوي بالكامل . تسبب هذه الخواص لمكبر العمليات ، والتي تدعى بحدود عمل المكبر الناتج عن معدّل التباطؤ ، تشويهاً لإشارة الخرج . سوف نحلل حدود معدل التباطؤ بالرجوع إلى المعادلة (6-10) التي تبين كسب الحلقة المغلقة (Av) لنظام مكبر عمليات غير عاكس (الشكل 8-28a).لنعيد كتابة هذه المعادلة هنا :

$$A_V = \frac{1}{\gamma}\frac{1}{1+S/\gamma G_0\omega_0}$$

تحتوي الدارة على المقاومات (R_A , R_F) ، بحيث أن كسب الترددات المنخفضة ($1/\gamma$) يساوي : $1+\frac{R_F}{R_A}$. يساوي جداء الربح بعرض المجال $G_0\omega_0$ والذي يساوي في المكبر (741) 1MHZ تقريباً .

لنطبق التابع الخطوي المبين بالشكل (8-28b) عند دخل نظام مكبر العمليات المبين بالشكل (8-28a) . باستخدام طرق تحويل لابلاس Laplace transform نجد الخرج التالي :

$$V_0(S) = \frac{V}{S}\left(\frac{1}{\gamma}\frac{1}{1+S/\gamma G_0\omega_0}\right)$$

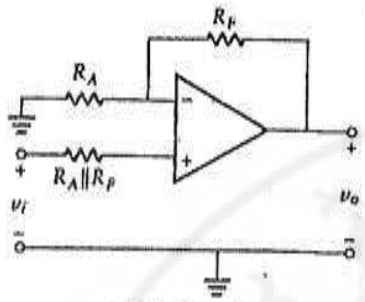
حيث يساوي تحويل لابلاس للدخل الخطوي : V / S . توجد الإستجابة الزمنية للخرج باستخدام علاقات الكسور الجزيئية ، لنحصل على :

$$V_0(t) = \frac{V}{\gamma}\left[1 - e^{-t\gamma G_0\omega_0}\right]$$

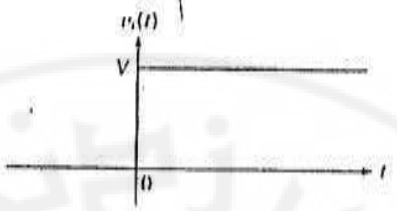
تمّ رسم في الشكل (8-28C) شكل موجة الخرج الزمنية هذه . نلاحظ أن الميل الإبتدائي لشكل الموجة يساوي :

$$\frac{dv_0}{dt} = \frac{V\gamma G_0\omega_0}{\gamma}e^{-t\gamma G_0\omega_0}\Big|_{t=0} = VG_0\omega_0$$

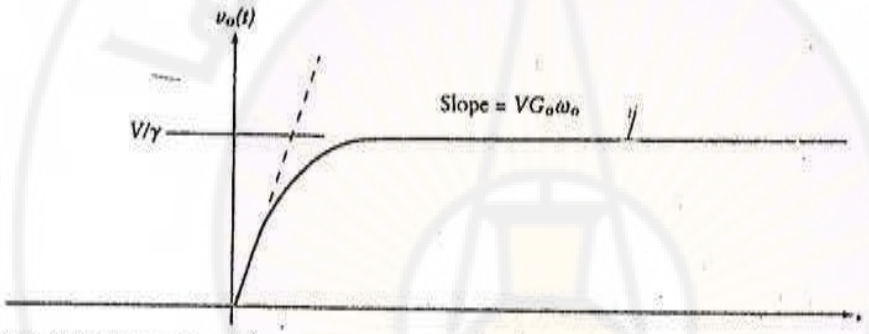
تمّ تحليل النتائج بالنسبة للعمل الخطي للمكبر ، والذي يعني وجوب أن تبقى (V) صغيرة بشكل كافٍ حتى لايتشبع مكبر العمليات . بالنسبة للقيم الكبيرة لـ (V) ، يتشبع المكبر ، وستشبه استجابة الخرج عندها ما هو مبين في الشكل (8-28d) نلاحظ أن الميل الإبتدائي لمنحني استجابة الخرج أخفض من ذلك المتوقع في الحالة الخطية . إن عدم مقدرة خرج مكبر العمليات أن يرتفع سريعاً كما هو متوقّع في العمل الخطي هو ما يسمّى تحديد معدّل التباطؤ . يقال لمكبر العمليات في هذه الحالة



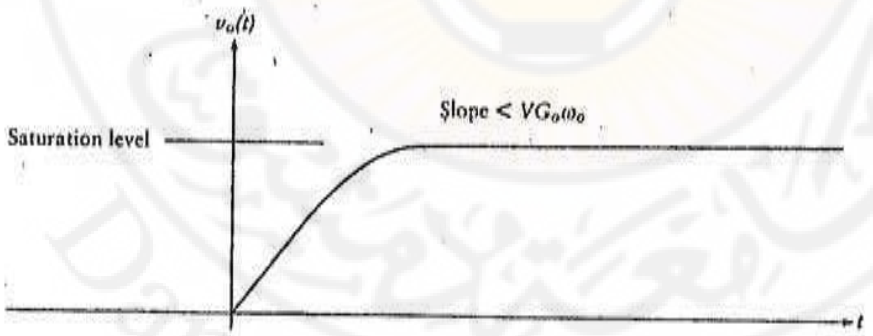
(a) Noninverting op-amp system



(b) $v_i(t) = V u(t)$ as input step function



(c) $v_o(t)$ for small value of V



(d) $v_o(t)$ for large value of V

شكل (8-28)

أنه متباطئ ، ويعرّف الميل الإبتدائي لإستجابة الخرج على أنه معدل التباطؤ والذي يساوي :

$$Slew\ rate = SR = \max imum \frac{dV_0}{dt} \quad \ldots\ldots\ldots\ldots\ldots\ldots (8\text{-}13)$$

يبدأ مكبر العمليات بالتباطؤ slewing عندما يكون الميل الإبتدائي لإستجابة الخرج $V_0(t)$ أقلّ من $V G_0 \omega_0$.

تعيّن قيمة معدل التباطؤ (SR) في النشرات الفنية بالواحدة ($V/\mu S$) عند الكسب الواحدي . يمكن تطبيق المعادلات المشتقة للشكل (8-28) على العازل ذي الكسب الواحدي Unity-gain buffer بوضع : $R_A \to \infty$ حيث يجعل ذلك : $1/\gamma = 1$.

يرتبط معدّل التباطؤ بعرض مجال الإستطاعة power bandwidth (F_p) الذي يعرف على أنه التردد الذي عنده تبدأ موجة الخرج الجيبية ، عند معدّل خرج معيّن، بالتشويه. مثلاً ، بفرض أنّ إشارة الخرج كانت : $V_0 = V \sin 2\pi\ F_p t$

فإن معدّل التغيّر لهذا المنحني يساوي :

$$\frac{d\,v_0}{d\,t} = V 2\pi F_p \cos 2\pi F_p t$$

والقيمة العظمى لهذا الميل تحدث عند : $t = 0$ والتي تساوي :

$$\frac{d\,V}{d\,t}\Big|_{max} = 2\pi F_p V$$

بفرض الآن أنّ : $2\pi F_p V > SR$ ، عندها تتشوه استجابة الخرج . يمكن إيجاد عرض مجال الإستطاعة من معدّل التباطؤ عند النقطة التي يبدأ عندها التشويه، أي أنه يساوي:

$$F_p = \frac{SR}{2\pi V_r}$$

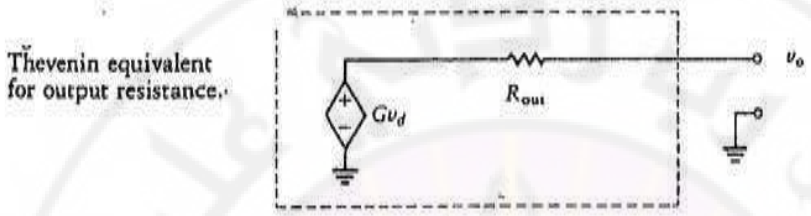
حيث : V_r هو معدّل جهد الخرج الأعظمي لمكبر العمليات .

نلاحظ أنه لو كان جهد الخرج أقل من (V_r) ، عند ذلك يبدأ تشويه معدّل

التباطؤ عند تردد أعلى من (F_P) .

8-4-8)مقاومة الخرج –

-: Output resistance



شكل (8-29)

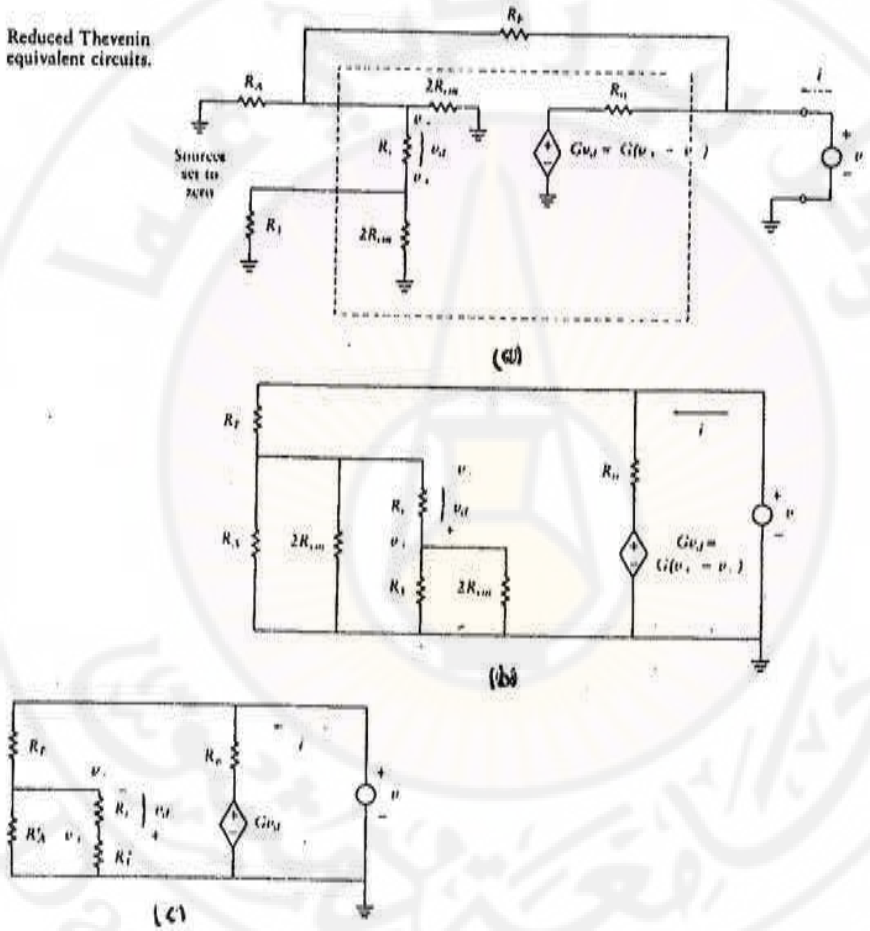
الخطوة الأولى في تحديد مقاومة الخرج (R_{out}) بأن نجد مكافئ ثفنن لجزء من ارة مكبر العمليات المبين بالصندوق المغلق في الشكل (8-29). في هذا التحليل سنهمل تيار وجهد الإنزياح . بما أن الدارة لا تحتوي على منابع مستقلة ، فإن جهد ثفنن المكافئ يساوي الصفر ، بحيث تكافئ الدارة مقاومة وحيدة . لا يمكن إيجاد قيمة المقاومة باستخدام تركيبات المقاومة . لإيجاد المقاومة المكافئة ، نفترض أن منبع الجهد (V) مطبق على نهايات الخرج . بعدها نحسب التيار الناتج (i) ، وبالتالي أخذ النسبة (V/i) ، أي مقاومة ثفنن المكافئة .

يبين الشكل (8-30a) منبع الجهد المطبق . تبسط الدارة كما بالشكل (8-30b) ، ومن ثم تبسط أكثر لتصبح كما بالشكل (8-30c)، حيث نعرف فيها مقاومتين جديدتين :

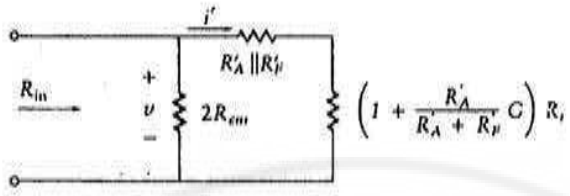
$$R'_A = R_A // 2R_{cm}$$

$$R'_1 = R_1 // 2R_{cm}$$

Reduced Thevenin equivalent circuits.



Damascus University



(c)

شكل (8-32)

يبين الشكل (8-31a)المكبر العاكس ، ويبين الشكل (8-31b) دارته المكافئة.

يطبق جهد الدخل على النهاية غير العاكسة من خلال المقاومة $R_I = R_A // R_F$.

8-5-1) مقاومات الدخل والخرج –

-: Input and output Resistances

توجد مقاومة الدخل لهذا المكبر بتحديد مكافئ ثفنن لدارة الدخل . عادة تكون مقاومة الحمل بحيث : $R_L >> R_0$. لو أن ذلك كان غير صحيحاً ، فسوف ينقص الكسب الفعال وستكون القيمة الفعالة لـــ (R_0) عبارة عن التركيبة التفرعية للمقاومتين ($R_0 // R_L$).لنعيد تعريف: $R'_A = R_A // 2R_{cm}$ و $R'_F = R_F + R_0$. سوف نهمل (R_I) ، بسبب أنها أقل بكثير من (R_{in}). الآن بما أن $R_L >> R_0$ عندها يمكننا تبسيط الشكل (8-31a) إلى الشكل (8-32a). نوجد مكافئ ثفنن للدارة المحاطة بالدائرة المنقطة ، لنصل إلى الشكل (8-32b). في الشكل (8-32c) ، تعطى المقاومة التي على يمين ($2R_{cm}$)بواسطة : (V / i') . لحساب هذه المقاومة ، نكتب معادلة الحلقة لنحصل على : $(R_I + R'_A // R'_F) i' = V - \frac{R'_A R_I i' G}{R'_A + R'_F}$

ومنه نجد :

$$\frac{V}{i'} = R'_A // R'_F + (1 + \frac{R'_A G}{R'_A + R'_F})R_i$$

إن مقاومة الدخل هي عبارة عن التركيبة التفرّعية لهذا المقدار مع ($2R_{cm}$) ومنه نجد :

$$R_{in} = 2R_{cm} // \left[R'_A // R'_F + (1 + \frac{R'_A G}{R'_A + R'_F})R_i \right] \quad \text{.....(8-16)}$$

حسب التقريبات السابقة المذكورة أعلاه ، وإذا احتفظنا فقط بالحدود الأكثر أهمية و لم نعتبر Rcm كبيرة ، عند ذلك تؤول المعادلة (8-16) إلى :

$$R_{in} = 2R_{cm} // \left[\frac{G_0 Ri}{1 + R'_F / R'_A} \right] \quad \text{.....(8-17)}$$

حيث استخدمنا من جديد كسب جهد التردد الصفري (G_0) .

يمكن استخدام المعادلة (8-17) لإيجاد مقاومة دخل مكبر العمليات (741). فلو بدلنا قيم معاملات هذه الدارة المتكاملة المبينة بالجدول (8-2) السابق في المعادلة المذكورة نجد : $Rin \approx 400M\Omega$.

توجد مقاومة الخرج من المعادلة (8-15) . نستخدم من جديد الإفتراضات السابقة والتي تقول : Rcm is large , $R'_A \approx R_A$, $R'_F \approx R_F$.

ومنه نجد مقاومة الخرج :

$$R_{out} = \frac{75(1 + R_F / R_A)}{10^5} \quad \text{.....(8-18)}$$

8-5-2) كسب الجهد-

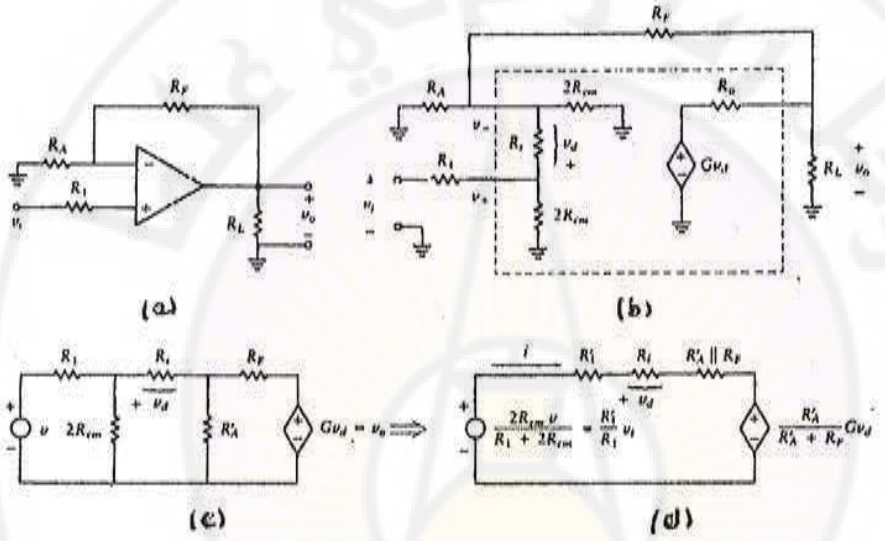
-: Volltage gain

لنحدد كسب الجهد (A_+) للمكبر غير العاكس المبين بالشكل (8-33a).

$$A_+ = \frac{V_0}{V_i} = \frac{V}{V_+}$$

يبين الشكل (8-33b)الدارة المكافئة . إذا فرضنا أنّ : R_F ، $R_L >> R_0$

و $R'_A = R_A \,//\, 2R_{cm}$ ، عند ذلك تصبح الدارة المكافئة كما هو مبين بالشكل (8-33C) . لو أكثر من ذلك فرضنا : $R'_1 = R_1 \,//\, 2R_{cm}$ ، عندها تنتج لدينا الدارة المكافئة في الشكل (8-33d) .



شكل (8-33)

في الواقع فإن الشروط التي فرضناها مرغوبة لكي نمنع نقصان الكسب الفعال . إن عملية أخذ مكافئين ثفنن تعدّل منبع الجهد المحكوم ومنبع الجهد الذي يسوق الدارة وذلك كما هو مبين بالشكل (8-33d). نلاحظ أنّ :

$$\frac{R'_1}{R_1} \approx \frac{2R_{cm}}{R_1 + 2R_{cm}}$$

يعطى جهد الخرج كما يلي :

$$V_0 = G.V_d = R_1 iG$$

يمكننا إيجاد معادلة (i) بتطبيق قانون كيرشوف (KVL)على الدارة المبينة بالشكل (8-33d)كما يلي :

$$(R_1' + R_1 + R_A' // R_F)i = \frac{R_1' V_1}{R_1} - \frac{R_A' G V_d}{R_A' + R_F}$$

حيث :

$$V_d = R_1 i$$

بحل المعادلة بالنسبة لـــ (i) نجد :

$$i = \frac{R_1' V_1 / R_1}{(R_A' // R_F) + R_1' + \left[1 + R_A' G/(R_A' + R_F)\right] R_1}$$

ومنه نجد كسب الجهد من النسبة التالية :

$$A_+ = \frac{V_0}{V_1} = \frac{R_1' G R_1 / R_1}{R_A' // R_F + R_1' + \left[1 + R_A' G/(R_A' + R_F)\right] R_1} \quad \ldots.(8\text{-}19)$$

لنقم باختبار على هذه النتيجة ، حيث يمكننا أن نختصر النموذج ليصبح مماثلاً لما هو عليه في مكبر العمليات المثالي . نستخدم كسب التردد الصفري (G_0) بدلاً من (G) في المعادلة (8-19) ، ونعتبر الفرضيات التالية :

$$R_1 G_0 >> R_L, R_1, \quad R_A' = R_A, \quad R_1' = R_1, \quad R_1 G_0 >> R_F$$

فعندما ننهي $G_0 \to \infty$ تصبح عندها المعادلة (8-19) كما يلي :

$$A_+ = \frac{R_A + R_F}{R_A}$$

وهي نفس النتيجة التي حصلنا عليها بالنسبة لنموذج مكبر العمليات المثالي في الفصل السابع .

8-5-3)عرض المجال الترددي –

-: Bandwidth

سوف نستخدم هنا تابع الكسب للمكبر غير العاكس المعطى بالمعادلة (8-19)

لتحديد عرض المجال الترددي لمكبر العمليات . بفرض أنّ :

$$R_A' = R_A \qquad R_1' = R_1$$

$$A_+ = \frac{R_1 G R_1 / R_1}{R_A // R_F + R_1 + [1 + R_A G/(R_A + R_F)]R_1}$$

بتبديل التابع التالي في المعادلة :

$$G = \frac{G_0}{1 + S/\omega_0}$$

نحصل على :

$$A_+ = \frac{G_0 R_1}{(R_A // R_F + R_1 + R_1)(1 + S/\omega_0) + R_1 G_0 /(1 + R_F / R_A)}$$

إذا أخذنا في هذه المعادلة : $R_1 >> R_A$ $R_1 >> R_1$ نجد :

$$A_+ = (1 + \frac{R_F}{R_A}) \frac{1}{S(1 + R_F / R_A)/(G_0 \omega_0) + 1} \quad \text{.....(8-20)}$$

تكون هذه المعادلة لقطب وحيد بتردد زاوية (ω_c) و الذي يساوي :

$$\omega_C = Bw = \frac{G_0 \omega_0}{1 + R_F / R_A} = \frac{GBP}{1 + R_F / R_A} \quad \text{.....(8-21)}$$

حيث:

$G_0 \omega_0$: هو جداء الكسب بعرض المجال للدارة المفتوحة (GBP) لمكبر العمليات الأساسي المعوّض بقطب وحيد .

$1 + \frac{R_F}{R_A}$: عامل الكسب .

القيمة النموذجية لـــ : ($GB P$) لمكبر العمليات (741) هي 1MHz

باستخدام هذه القيمة في المعادلة (8-21)، يصبح عرض المجال كما يلي :

$$B W = \frac{10^6}{1 + R_F / R_A} H_Z \quad \text{.....(8-22)}$$

يبين الجدول (8-4) المتغيرات لمكبر عمليات غير مثالي وللمكبر (741) ، وذلك

للدارة غير العاكسة والعاكسة أيضاً التي سندرسها في فقرة لاحقة .

Table 8-4

Summary of Equations for Nonideal Op-Amp.

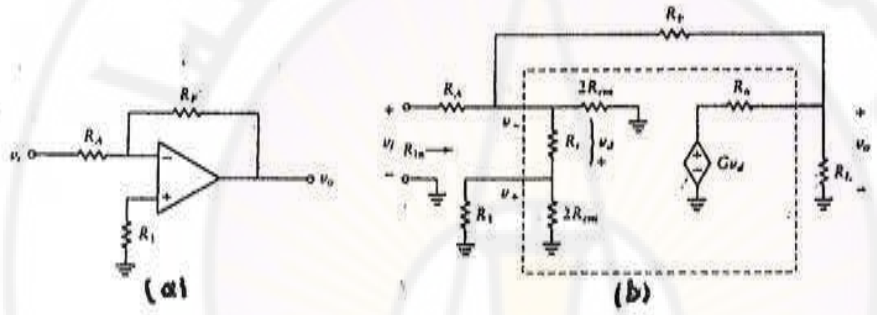
	Noninverting Op-Amp		Inverting Op-Amp	
Variable	*Nonideal*	*741*	*Nonideal*	*741*
R_{in}	$2R_{cm}\left\|\frac{GR_i}{1+R_F/R_A}\right.$	$(4\times10^8)\left\|\frac{2\times10^{11}}{1+R_F/R_A}\right.$	R_A	R_A
R_{out}	$\frac{R_o}{1+\frac{R_AG}{R_F+R_A}}$	$75\left(1+\frac{R_F}{R_A}\right)10^{-3}$	$\frac{R_o}{1+\frac{R_AG}{R_F+R_A}}$	$75\left(1+\frac{R_F}{R_A}\right)10^{-3}$
BW	$\frac{GBP}{1+R_F/R_A}$	$\frac{10^6}{1+R_F/R_A}$	$\frac{GBP}{1+R_F/R_A}$	$\frac{10^6}{1+R_F/R_A}$
Voltage gain	$A_+=\left(1+\frac{R_F}{R_A}\right)$		$A_-=-\frac{R_F}{R_A}$	

8-6)المكبر العاكس :

-: Inverting Amplifier

يبين الشكل (8-34a) مكبر عمليات عاكس . يبين الشكل (8-34b) الدارة

المكافئة لهذا المكبر باستخدام النموذج الذي تمت دراسته في الفقرات السابقة .

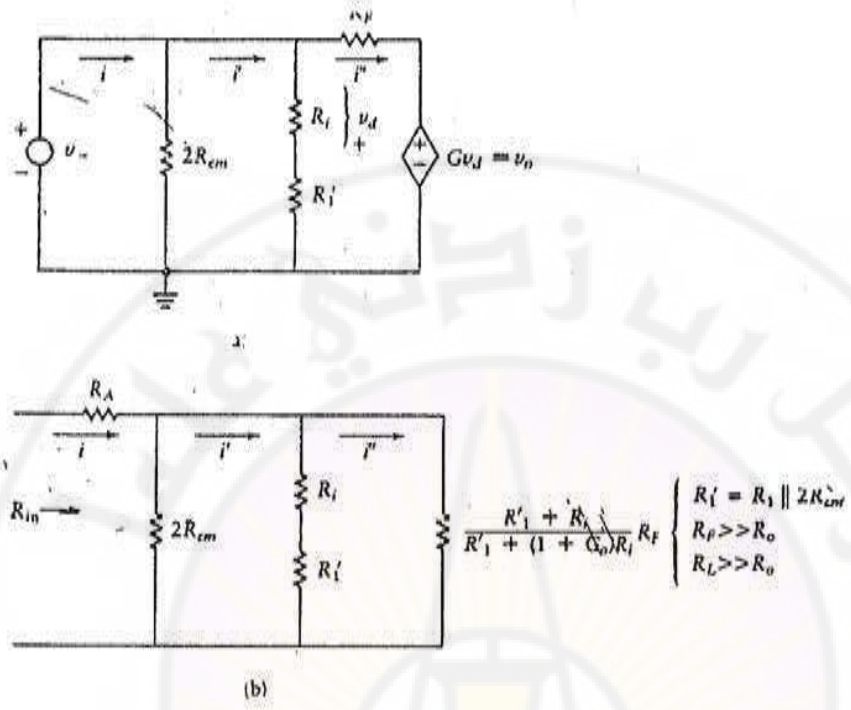


شكل (8-34)

8-6-1)مقاومة الدخل والخرج –

-: Input and output Resistance

يبين الشكل (8-35a) دارة مختصرة للشكل (8-34a)حيث فرضنا فيها : $R_L>>R_0$ و R_F و $R_1' = R_1 // 2R_{cm}$ من المرغوب فيه أخذ هذه الإفتراضات بعين الإعتبار ، لأنه لو لم يكون ذلك صحيحاً معنى ذلك أن الخرج سوف يحمّل الدخل وسوف ينقص الكسب :



شكل (8-35)

من علاقة مجزي الجهد يمكننا أن نكتب :

$$V_d = \frac{-R_i V_-}{R_i + R_1'}$$

ومن معادلة الحلقة نجد :

$$R_F\, i'' = V_- - GV_d = 1 + \frac{R_i G}{R_i + R_1'} V_- = \frac{R_1' + (1+G)R_i}{R_i + R_1'} V_- \quad \ldots(8\text{-}23)$$

يتم الحصول على (R_{in}) من الشكل (8-35b) ، حيث تم تبديل المنبع المحكوم بمقاومة مكافئة قيمتها (V_- / i'') ، والتي توجد من المعادلة (8-23) .

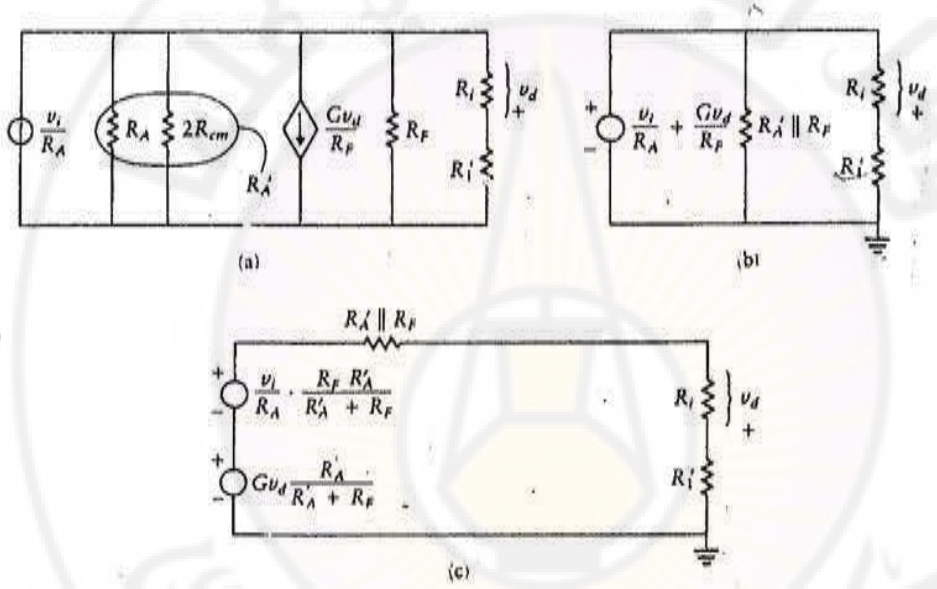
في حالة القيم الكبيرة لـ (G) أي ($G \to G_0$) ، فإن المقاومة اليمينية في الشكل (8-35b) تساوي تقريباً الصفر ، وبالتالي : $R_{in} \approx R_A$. بالنسبة لمقاومة

الخرج لهذا المكبر تكون نفسها بالنسبة للمكبر غير العاكس أي :

$$R_{ovf} = \frac{R_0(1+R_F/R_A)}{G_0} \quad \text{.....(8-24)}$$

8-6-2) كسب الجهد –

-: voltage gain



شكل (8-36)

سوف نستخدم الدارات المكافئة للشكل (8-34b) والشكل (8-35a) لتحديد كسب الجهد . يساوي كسب الدخل العاكس : $A_- = V_0/V_i$ ونحصل عليه من الدارة في الشكل (8-35a) بأخذ الإفتراضات السابقة بالنسبة لإيجاد مقاومة الخرج . تؤدي هذه الإفتراضات بالدارة لتصبح كما بالشكل (8-36a) ، حيث غيرنا منبع الجهد الموجود على التسلسل مع مقاومة إلى منبع تيار على التوازي مع مقاومة .

يمكن تركيب المقاومات للحصول على الدارة شكل (8-36b) أخيراً يقلب منبع التيار ثانية إلى منبع جهد لنحصل على الدارة المبسطة بالشكل (8-36c) . من معادلة الحلقة لهذه الدارة نجد :

$$V_d = \frac{-R_i}{R_i + R_1' + R_A' // R_F}\left[(R_A' // R_F)\frac{V_i}{R_A} + \frac{R_A' G}{R_A' + R_F} V_d\right] \quad ..(8\text{-}25)$$

بما أن : $V_0 = GV_d$ نجد أن كسب الجهد العاكس يساوي :

$$A_- = \frac{V_0}{V_i} = -\frac{GR_A' R_i R_F / R_A}{(R_i + R_1')(R_A' + R_F) + R_A' R_F + R_i R_A' G} \quad .....(8\text{-}26)$$

يمكننا التحقق من هذه النتيجة بالنسبة لكسب مكبر العمليات المثالي بأخذ الإفتراضات : $R_A << 2R_{cm}$ $G >> 1$ أي :

$$R_A' = R_A // 2R_{cm} = R_A$$

ومنه :

$$A_- = -\frac{R_F}{R_A}$$

وهي نفس النتيجة التي حصلنا عليها بالنسبة لمكبر العمليات المثالي .

يوضح الجدول (8-4) المتغيرات لمكبر العمليات العاكس .

8-6-3) عرض المجال الترددي –

-: Bandwidth

نوجد عرض المجال بأخذ التبسيط الذي تم في المعادلة (8-26) وهي :

$R_A' = R_A$ $R_i >> R_1'$ $R_i >> R_F$

بفرض أنّ :

$$G = \frac{G_0}{1 + S/\omega_0}$$

نجد :

يبين الشكل (8-37a) استجابة ترددية نموذجية لمكبر غير معوّض . يكون التعويض حرجاً critical بشكل خاص عندما يراد للمكبر أن يعمل بكسب حلقة مغلقة صغير ، حيث أن عرض المجال يكون في هذه الحالة كبيراً جداً ويكون معدّل الإنحدار roll-off للمكبر (12) أو (18db/octave) ، وهي معدّلات قد تعرّض الاستقرار للخطر . يبين الشكل (8-37a)أيضاً مثالاً على استجابة تمّ تعويضها لتصبح ذات معدّل انحدار (6db/octave) بالنسبة لقيمة معينة (A_{CL})لكسب الحلقة المغلقة. نلاحظ أن معدل الإنحدار يكون بمقدار (12db/octave) لو أن المكبر استخدم عند قيمة كسب الحلقة المغلقة المذكور .من الواضح أن التعويض ينقص من عرض المجال الترددي للمكبر .إلا أن التعويض من قبل المستخدم يقدّم عرض مجال أكبر من ذلك الذي يمكن أن ينتج في حالة التعويض الداخلي .يبين الشكل(8-37b)شبكة (RC) نموذجية تستخدم في التعويض الخارجي.نلاحظ أن هذه الشبكة توصل عادة إلى مرحلة داخلية للمكبر عن طريق نهاية خارجية للدارة المتكاملة والتي تسمّى عادة : "*roll – off*" أو "phase" أو "frequency compensation " .

يُدعى التعويض الترددي الخارجي المبين بالشكل (8-37b)بتعويض الطور المتأخر lag phase . يبين الشكل (8-37c) مثالاً للتعويض المتقدّم lead مستخدم لحذف تأثيرات المكثفة الشاردة stray في الدخل . يتمّ اختيار مكثفة التغـــذية الخلفية (C_F) بحيث يساوي تردد الزاوية الناتج عن التركيبة التفرّعية لـــ (R_F) و المكثفة التفرعية للدخل ، إلى تردد الزاوية الناتج عن (R_F , C_F) ، أي :

$$\frac{1}{2\pi R_1 C_{stray}} = \frac{1}{2\pi R_F C_F}$$

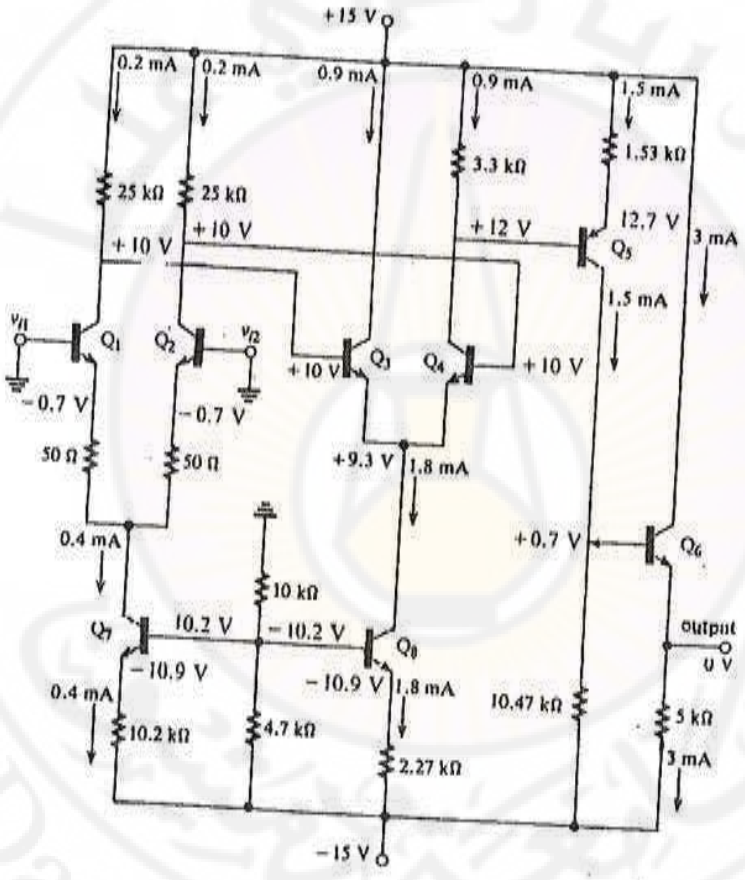
ومنه :

$$C_F = \frac{R_1 C_{stray}}{R_F} \quad \text{.....(8-29)}$$

8-8) تحليل دارة مكبر العمليات :

-: circuit Analysis of An op-AMP

يبين الشكل (8-38) مكبر عمليات بسيط يمكن أن نستخدمه كمثال لتحديد وتحليل العناصر الوظيفية المهمة التي درسناها سابقاً .



شكل (8-38)

يشكل الترانزستورات (Q_1, Q_2) مرحلة دخل تفاضلية ، حيث نرى أن

مداخل الإشارة مؤرضان بسبب أننا سندرس هنا التحليل المستمرّ على كامل المكبر ، ونرغب بالتحقق بأن الخرج صفري (OV) تحت هذه الشروط . تخدم المقاومات (50Ω) في بواعث (Q_1,Q_2) لزيادة ممانعة دخل المكبر ولجعل المرحلة أقل حساسية لتغيرات (hib) كما رأينا سابقاً . يشكل الترانزستورات (Q_3,Q_4) مرحلة تفاضلية غير متوازنة unbalanced تقدم كسب الجهد الإضافي المطلوب . نلاحظ أن مداخلها مساقة من مخارج المرحلة التفاضلية الأولى ولها خرج وحيد . ينجز الترانزستور (Q_5)وظيفة إزاحة المستوى . الترانزستور (Q_1)هو مرحلة تابع باعثي يكون مخرجه هو مخرج مكبر العمليات . تشكل الترانزستورات (Q_7,Q_8) منابع تيار ثابتة تقوم بوظيفة انحياز للمرحلتين التفاضليتين . تتشارك هذه المنابع بمجزئ جهد مشترك عبر القواعد .

تمّ توضيح الجهود المستمرة (dc) (بالنسبة للأرض) والتيارات المستمرة (dc) في المكبر على الشكل (38-8). سنبدأ بالتحليل المستمر بتحديد تيار الإنحياز المقدم من قبل (Q_7) إلى مرحلة الدخل التفاضلية . يضع مجزئ الجهد عبر قاعدة (Q_7) القاعدة على الجهد :

$$V_{B7} = \left[\frac{10K\Omega}{(10K\Omega)+(1.7K\Omega)}\right](-15V) = -10.2V$$

لذلك ، جهد باعث (Q_7) هو :

$$V_{E7} = -10.2 - 0.7 = -10.9V$$

ومنه نجد تيار هذا الباعث :

$$I_{E7} = \frac{|V_{EE}| - |V_{E7}|}{R_{E7}} = \frac{(15-10.9)V}{10.2K} = 0.4mA$$

بفرض وجود شروط التوافق matching ، ينقسم هذا التيار بالتساوي بين (Q_1,Q_2) ، وبما أن :

$$I_{C1} = I_{C2} \approx I_{E1} = I_{E2} = \frac{0.4mA}{2} = 0.2mA$$

تكون جهود المجمعات للترانزستورات (Q_1,Q_2) هي :

$$V_{C1} = V_{C2} = V_{CC} - I_C R_C = 15 - (0.2mA)(25K) = 10V$$

بما أن قاعدتي (Q_1,Q_2) مؤرضتان ، تكون جهود الباعث لهما تساوي تقريباً : 0-0.7=-0.7v ، وبالتالي يكون هبوط الجهد البسيط عبر كل مقاومة (50Ω) يساوي :

$$(50\Omega)(0.2mA) = 0.01V$$

والذي يضع جهد المجمع لـــ (Q_7)عند حوالي نفس الجهد أي (-0.71V).

نستطيع الآن أن نحلل انحياز المرحلة التفاضلية الثانية . بما أنّ :

$$V_{B8} = V_{B7} = -10.2V$$

فإن جهد الباعث لـــ (Q_8) يساوي :

$$V_{E8} = V_{B8} - 0.7 = -10.2 - 0.7 = -10.9V$$

أي أنّ :

$$I_{E8} = \frac{|V_{EE}| - |V_{E8}|}{R_{E8}} = \frac{(15 - 10.9)V}{2.27K} = 1.8mA$$

ينقسم هذا التيار بشكل متساوٍ بين (Q_3,Q_4)، بحيث يكون جهد المجمع لـــ (Q_4)

$$V_{C4} = V_{CL} - I_C R_C = 15 - (0.9mA)(3.3K\Omega) = 12V$$

بما أن قواعد (Q_3,Q_4)مترابطة مباشرة مع مجمعات (Q_1,Q_2)، تكون جهود القواعد : $V_{B3} = V_{B4} = 10V$. تكون جهود البواعث نتيجة لذلك :

$$V_{E3} = V_{E4} = 10 - 0.7 = 9.3V$$

إن قاعدة الترانزستور (pnp) لمزيح المستوى (Q_5)مترابطة مباشرة مع (Q_4) ، بحيث أن : $V_{B5} = 12V$. لذلك يملك جهد الباعث لـــ (Q_5) القيمة :

$$V_{E5} = V_{B5} + 0.7 = 12 + 0.7 = 12.7V$$

(لنـــتذكر أن باعث الترانزستور PNP هو أكثر إيجابية more positive من قاعدته بمقدار 0.7v) . يساوي تيار الباعث الآن لـــ (Q5) :

$$I_{B5} = \frac{V_{CC} - V_{B5}}{R_{B5}} = \frac{(15 - 12.7)V}{1.53K} = 1.5mA$$

بما أن : $I_{C5} \approx I_{B5}$ ، يكون جهد المجمّع لـــ (Q_5) :

$$V_{C5} = (I_{C5})(10.47K\Omega) - V_{EE}$$

$$= (1.5mA)(10.47K\Omega) - 15 = +0.7V$$

نلاحظ أن (Q_5) يقوم بانجاز إزاحة المستوى بسبب أن مجمعّه يمكنه أن يذهب بالإتجاه الموجب والسالب . (تبقى وصلة المجمع وقاعدة لـــ Q_5 منحازة عكسياً عندما يكون المجمع سالباً وأيضاً عندما يصل حتى 12+). من ناحية أخرى ، يجب على مجمع (Q_4) أن يبقى دائماً أكثر إيجابية من جهد قاعدته (10V+).

بما أن قاعدة ترانزستور الخرج (Q_6) عند جهد (0.7V) ، فإن جهد باعثه يساوي (0V)، وبالتالي نرى أن خرج المكبر المستمر (0V). يساوي تيار الإنحياز لـــ (Q_6) :

$$I_{B6} = \frac{0 - V_{EE}}{5K\Omega} = \frac{15V}{5K} = 3mA$$

بذلك نكون قد انهينا تحليلنا المستمر لهذا المكبر .

في مكبر العمليات العملي فإن بعض الوظائف التي تمّ شرحها تنجز بطريقة أفضل وأكثر دقة . فمثلاً ، منابع انحياز التيار الثابت تنجز عادة باستخدام عواكس تيار مع منابع ويدلار Widlar ، وتستخدم أحمال فعالة بدلاً من مقاومات المجمع . مع ذلك تبقى الطريقة التي قمنا بها بتحليل مكبر عملياتنا هذا ، تبقى نفس الطريقة المتبعة بتحليل الدارات الأكثر دقة وانجازاً . سنقوم في المثال التالي بإنجاز تحليل الإشارة الصغيرة للمكبر الذي نحن بصدد دراسته .

مثال على الفقرة (8-8)–

لنفرض أن الترانزستورات في الشكل (38-8) كانت متوافقة وتملك كلها

$(\beta = 100)$ ، بإهمال مقاومة خرج المجمع لكل ترانزستور ، أوجد :

١- كسب الجهد $\frac{V_0}{V_{i1} - V_{i2}}$

٢- مقاومة الدخل التفاضلية للمكبر .

٣- مقاومة الخرج للمكبر .

الحـــــــل :

١- يكون الحمل المساق من قبل مرحلة الدخل التفاضلية هو مقاومة الدخل التفاضلية (r_{id34}) للمرحلة الثانية . بما أنّ :

$$I_{E3} = I_{B4} = 0.9mA$$

إذاً :

$$r_{e3} = r_{e4} \approx \frac{26mV}{0.9mA} = 28.9\Omega \quad (r_e \equiv hib)$$

لذلك نجد :

$$rid34 = \beta(r_{e3} + r_{e4}) = 100(28.9 + 28.9) = 5.78K$$.

يبين الشكل (8-39) الدارة المكافئة للمرحلة الأولى . يعطى كسب الجهد ذي النهاية المزدوجة كما يلي :

$$\frac{V_{01} - V_{02}}{V_{i1} - V_{i2}} = \frac{-(R_{C1} + R_{C2}) // rid34}{2R_B + r_{e1} + r_{e2}} \quad \text{.....(8-30)}$$

بما أن :

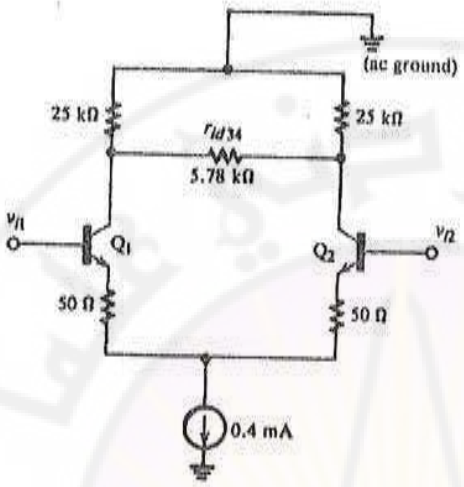
$$I_{E1} = I_{E2} = 0.2mA$$

إذاً :

$$r_{e1} = r_{e2} \approx \frac{26mv}{0.2mA} = 130\Omega$$

ومنه :

$$\frac{V_{01}}{V_{i1} - V_{i2}} = \frac{-[(25K) + (25K)] // (5.78K)}{2(50\Omega) + (130\Omega) + (130\Omega)} = -14.4$$



شكل (8-39)

تكون مقاومة الحمل (ac) المساقة من قبل المرحلة الثانية عبارة عن مقاومة الدخل المنظورة إلى قاعدة (Q_5) أي :

$$r_{i5} = \beta(r_{e5} + R_{E5})$$

بما أن : $I_{E5} = 1.5mA$ و $r_{e5} \approx 26mV/1.5mA = 17.3\Omega$

لذلك نجد :

$$r_{i5} = 100[(17.3\Omega) + (1.53k\Omega)] = 154.73k$$

تعمل المرحلة الثانية كدارة ذات نهاية خرج مفردة لذلك نجد أن الكسب لها يساوي :

$$\frac{V_{04}}{V_{i3} - V_{i4}} = \frac{R_{C4} // r_{i5}}{r_{e3} + r_{e4}} = \frac{(3.3k) // (154.73k)}{(28.9\Omega) + (28.9\Omega)} = 55.9$$

تكون المقاومة في دارة تجمع مرحلة إزاحة المستوى (Q_5)هي :

$$(10.47k)//r_{i6}$$

حيث : ri_6 هي مقاومة الدخل المنظورة إلى قاعدة (Q_6).

بما أنّ :

$$I_{E6}=3mA \qquad \text{و} \qquad r_{e6}\approx\frac{26mv}{3mA}=8.7\Omega$$

$$r_{i6}=\beta(r_{e6}+R_{E6})=100[(8.7\Omega)+(5K\Omega)]\approx 500K$$

لذلك نجد أن كسب الترانزيستور (Q_5) يساوي :

$$\frac{V_{06}}{V_{05}}=\frac{-(10.47K)//r_{i6}}{R_{E5}+r_{e5}}=\frac{-(10.47K)//(500K)}{(1.53K)+(17.3\Omega)}=-6.6$$

أخيراً ، يكون كسب مرحلة الخرج ذات التابع الباعثي :

$$\frac{V_{06}}{V_{05}}=\frac{r_{L6}}{r_{L6}+r_{e6}}=\frac{5K}{5K+(8.7\Omega)}\approx 1$$

ومنه يكون الكسب الإجمالي للمكبر هو جداء كسب المراحل المحسوبة :

$$\frac{V_0}{V_{i1}-V_{i2}}=(-14.4)(55.9)(-6.6)(1)=5312$$

(هذه القيمة للكسب لا تعتبر عالية جداً مقارنة مع مكبرات العمليات الحديثة)

٢- تكون المقاومة التفاضلية المنظورة إلى المرحلة الأولى هي :

$$r_{id12}\approx\beta(r_{e1}+r_{e2}+2R_E)=100(130+130+100)=36K\Omega$$

٣- نحن نعلم أن مقاومة خرج مرحلة تابع باعثي هي :

$$r_0(stage)=R_E//(r_e+\frac{R_B//R_S}{\beta+1})$$

في حال مكبرنا يكون :

$$R_B//r_s=(10.47k)//r_0(QS)=10.47K$$

لذلك نجد :

$$r_o = (5K) // \left[(8.7\Omega + \frac{10.47K}{101} \right] = 112\Omega$$

Damascus University

١ـ معجم المصطلحات الهندسية

٢ـ أسماء المراجع .

٣ـ ملحقات .

وقل رب زدني علما
جامعة دمشق
Damascus University

معجم المصطلحات الهندسية
عربي - إنكليزي

Damascus University

وقل رب زدني علما
جامعة دمشق
Damascus University

معجم المصطلحات الهندسيّة الإلكترونيّة

إنكليزي	عربي
A	
Abnormal	شاذ ، غير طبيعي
Active Region	منطقة فعّالة
Admittance	سماحية
Aging	قِدم
Amplifier	مكبّر
Analog	تمثيلي
Analysis	تحليل
Angle	زاوية
Application	تطبيق
Approach	طريقة
Approximation	تقريب
Arbitrarily	بشكلٍ اعتباطي
Architecture	بنية
Aspect Ratio	نسبة الشكل (نسبة الأبعاد)
Asymptote	مقارب
Atmosphere	الجو المحيط
Attenuation	تخميد
Audio	سمعي (صوتي)

إنكليزي	عربي
Available Gain	الكسب المتوفر
B	
Balance	توازن
Bandwidth	عرض المجال الترددي
Base	قاعدة
Bias	انحياز
Bifet Amp.	دارة بترانزيستور FET و BJT
Bilateral	ثنائي الجانب
Bipolar	ثنائي القطبية
Black Box	صندوق أسود (علبة مغلقة)
Bode Plots	مخططات بود
Bootstrap	رفع مقاومة الدخل
Bracket	قوس كبير
Branch	فرع
Break Frequency	تردّد الإنكسار (تردّد الزاوية)
Buffer	عازل
Bulk	جسم العنصر
Bypass Capacitor	مكثف تمرير
C	
Capacitive	سعوي
Carrier	حامل شحنة

إنكليزي	عربي
Cascade	متتال (على التسلسل)
Cascode Amp.	مكبّر باعث مشترك مع قاعدة مشتركة
Catastrophic	خطير
CD	المصرف المشترك
Character	محرف
Characteristics	خصائص
Charge	شحنة
Choice	اختيار
Circuit	دارة كهربائية
Clamping	إضافة مركبة مستمرّة
Clipping	تحديد (قصّ)
CMRR	نسبة الرفض بالنمط المشترك
Coefficient	عامل
Collector	مجمّع
Commands	أوامر تحكّم
Common	مشترك
Common-Mode	نمط مشترك
Comparator	مقارن
Complementary	متمّم

إنكليزي	عربي
Complex	مركب
Component	مركّب (عنصر)
Compound	مركب
Concept	فكرة
Confidence	مصداقية
Constraint	قيد
Continuously	باستمرار
Controlled	محكوم
Converter	مبدّل
Corner Frequency	تردّد الزاوية
Correction	تصحيح
Coupling	ربط ، ترابط
Crossover	تقاطعي
CS	منبع مشترك
Current Mirror	عاكس التيّار (مرآة التيّار)
Curve	منحني
Cut-in	بداية التوصيل
Cutoff	قطع
D	
Data File	ملف معطيات
Data-Sheets	النشرات الفنية

إنكليزي	عربي
Dead System	النظام الميت (الخامل)
Decade	عشري
Decibel	الديسيبل (واحدة كهربائية غير فيزيائية)
Default Value	قيمة عرضية (محددة مسبقاً)
Delay Time	زمن التأخير
Density	كثافة
Dependent	غير مستقل(معتمد)
Depletion	ناضب ، فقير
Describing	توصيف
Desensitivity	نقص الحساسية
Design	تصميم
Designer	مصمّم
Device	وسيلة (عنصر) إلكترونية
Diagram	مخطط
Differential	تفاضلي
Differential-Mode	نمط تفاضلي
Differentiator	مفاضل
Digital	رقمي
Dimensionless	بدون أبعاد

إنكليزي	عربي
Direct	مباشر
Direct Coupled	ترابط مباشر
Discharge	تفريغ
Discrete	مفرد (غير متكامل)
Dissipation	تبديد ، مصروف
Distortion	تشويه
Distortionless	عديم التشويه
Distributed	موزّع
Division	تقسيم (تجزيء)
Dominant	مسيطر
Double Zero	صفر مضاعف
Double-Ended	نهاية مزدوجة
Drain	مصرف
Driving	سوق – قيادة – تغذية
Dummy Source	منبع وهمي
E	
Ebers-Moll EQ.	معادلات ايبر–مول
Edge	حافة ، طرف
Effective	فعّال
Emitter	باعث
Emphasis	تأكيد

إنكليزي	عربي
Enhancement	إغناء
Equation	معادلة
Equivalent	مكافئ
Estimate	تقدير
F	
Failure	فشل
Fall Time	زمن الهبوط
Falling	نازل (هابط)
Feedforword	تغذية أمامي
Feedback	تغذية خلفية
FET	الترانزيستور ذي الأثر الحقلي
Figure Of Merit	عامل الجودة
Flat	مسطح
Flow	تدفّق
Follow-The-Leader	قائدة لنفسها
Forced	مجبرة (مقهورة)
Format	صيغة كتابة
Formula	صيغة (معادلة)
Fractional	كسري
Frequency	تردّد
Function	تابع – وظيفة

إنكليزي	عربي
Fundamental	أساسي
G	
Gate	بوابة
General-Purpose	أغراض عامة
Generator	مولّد
Graph	منحني
H	
Harmonics	توافقيات
Heavy	ثقيل
High-Fidelity	عالية الإخلاص (وثوقية)
High-Pass	تمرير عالي
Hybrid	هجين (مختلط)
I	
Identical	متماثل ، مشابه
Identifying	تحديد ، تعريف
Imaginary	تخيلي
Immune	حصانة
Impedance	ممانعة
Inequalities	متراجحات
Initial Value	قيمة ابتدائية
Input	دخل (مدخل)

إنكليزي	عربي
Insensitive	غير حساس
Instantaneous	آني ، لحظي
Integer	عدد كامل
Interactive	متفاعل
Integrator	مكامل
Intermodulation	تعديلي
Intrinsic	السيليكون النقي
Inversion	عكس
Inverter	عاكس
Inverting	عاكس
Ion Implementation	زرع الشوارد
J	
JFET	الترانزيستور FET ذي الوصلة
Junction	وصلة
K	
Knee	زاوية ، قرنة
L	
Lag Phase	طور متأخر
Lead Phase	طور متقدّم
Leap-Frog	العروة المفاجئة
Level	مستوى

إنكليزي	عربي
Q	
Q-Point	نقطة عمل
Quadratic	تربيعي
Quantity	كمية
Quiescent Point	نقطة العمل الساكنة
R	
Range	مجال
Ratio	نسبة
Real	حقيقي
Real-World	عالم حقيقي
Recombination	اندماج
Reducing	إنقاص
Reference	مرجع
Regenerative	متراكم
Rejection	رفض
Relations	علاقات
Relative	نسبي
Replacement	تبديل
Resistive	ماذي (مقاومي)
Response	استجابة
Return Ratio	نسبة العودة

إنكليزي	عربي
Rising	صاعد
Roll-Off	انحدار ـ ميل
Round	تقريب إلى فاصلة عشرية معيّنة
S	
Sag	تدلّي
Sampling	أخذ عينة
Saturation	إشباع
Scale Factor	العامل السلّمي
Schottky TR.	ترانزيستور شوتكي
Secondary	ثانوي
Segment	قطعة
Selection	اختيّار
Semilog	نصف لوغاريتمي
Separated	منفصلة
Series	تسلسلي
SF	التابع المنبعي
Shifter	مزيح
Shockley	العالم شوكلي
Short-Circuit	دارة قصيرة
Shunt	تفرّعي
Simens	واحدة الناقلية (سيمنـــز)

إنكليزي	عربي
Simulation	محاكاة
Single Chip	رقاقة سيليكونية وحيدة
Slew Rate	معدّل التباطؤ
Slope	ميل
Small-Signal	إشارة صغيرة
Source	منبع
Speaker	مجهار
Specific	محدّد ، معروف
Speed	سرعة
S-Plane	المستوى اللابلاسي
Splitter	مفرّق (مقسّم)
Spreading	انتشار
Square	مربّعة
Stable	مستقر
Stage	مرحلة
Standard	قياسي
Statements	تعليمات
Step	خطوة
Step Function	تابع خطوي
Step Input	دخل خطوي

إنكليزي	عربي
Step-Down Trans.	محوّلة خفض
Stepped Source	منبع متدرّج في القيم
Straight	مستقيم
Structure	بنية
Sub Circuit	دارة جزئية (فرعية)
Subscript	دليل (لمتغيّر)
Substrate	أساس
Super β	β الفائضة القيمة
Superposition	تراكم
Swing	تأرجح
Switch	قاطع (مفتاح إلكتروني)
Switching	تبديل
Syntax	صيغة كتابة
System	نظام
T	
Theorem	نظرية
Thermometer	مقياس حرارة
Time Constant	ثابت زمني
Time Domain	المستوى الزمني
Title	عنوان (رأس البرنامج)
Tolerance	تسامح في الصناعة

إنكليزي	عربي
Topology	تشكيلة
Total	كلّي
Transconductance	ناقلية تحويلية
Transducer Gain	كسب التحويل
Transfer	تحويل
Transformer	محوّلة
Transient	عابر
Transition Frequency	تردّد العبور
Transmission	نقل ، انتقال
Transresistance	مقاومة تحويلية
Triple	ثلاثي
Turn Ratio	نسبة التحويل (نسبة اللفّات)
Turn-Off	قطع
Turn-On	توصيل
Type	نوع
Typical	نموذجي
U	
Unilateral	أحادي الاتجاه
Unity Gain	الكسب الواحدي
Unstable	غير مستقر
Upper	الأعلى

إنكليزي	عربي
Users Guide	دليل الاستخدام
V	
Version	نسخة
Virtual Ground	نقطة أرض تخيلية
Voltage	جهد
W	
Waveform	شكل الموجة
Winding	لفّات (محوّلة مثلاً)

Damascus University

وقل رب زدني علما
جامعة دمشق
Damascus University

أسماء المراجع

1) Electronic Design , Savant , Carpenter , Roden , 1991 By Benjamin / Cumminas Publishing Company , inc .
2) Microelectronics , Millman , Grabel , 1987 By MC Graw-Hill , Inc .
3) Electronic Devices And Circuits , Bogart , 1990 By Merill Publishing Company .
4) The Analysis And Design Of Linear Circuits , Thomas , Rosa , 1994 By Printice-Hall . inc .
5) Electronic Devices , Floyd , 1996 By Printice-Hall . inc .

Damascus University

وقل رب زدني علما
جامعة دمشق
Damascus University

ملحقـــــــــــات

Appendix

Damascus University

وقل رب زدني علما
جامعة دمشق
Damascus University

ملحـــــــق (I)
برمجة SPICE
SPICE Programming

Damascus University

حواسيب IBM المتوافقة أو حواسيب DPSGO Honeywell .

2) وصف دارة لملف دخل SPICE :

Describing A Circuit For A SPICE Input File :

يشتمل ملف معطيات الدخل على مجموعة من الأسطر المتتالية التي يمكن أن تسمى تعليمات Statements ، حيث تخدم كلاً منها غرضاً معيناً ، مثل تعريف أحد العناصر في الدارة . يمكن للتعليمات أن تكون متتالية بشكلٍ عشوائي بدون أيّ تسلسل محدّد ، باستثناء أوّل وآخر تعليمة .

2-1) عنوان البرنامج :

The Title :

يجب أن تكون أوّل تعليمة في كلّ ملف دخل هي العنوان ، ويمكن أن تكون أيّ شيء نرغب بكتابته ، مثلاً :

Amplifier
Exercise 2.25
A Diode (1N54) Test

2-2) وصف العقد وموكبات الدارة :

Nodes And Component Descriptions :

إنّ أوّل خطوة نقوم بها لتحضير وصف الدارة هو تعريف وترقيم كلّ العقد في الدارة . من المفيد عملياً رسم مخطط كهربائي مع عقد موضحة بدوائر تحتوي على أرقام هذه العقد . يمكن لأرقام العقد أن تكون أيّاً من الأعداد الموجبة الصحيحة Positive Integers ، حيث يجب أن تكون واحدة منها الصفر (0) . (تستخدم عادةً العقدة رقم 0 للأرض أو للنقطة المشتركة للدارة) . يمكن أيضاً لأرقام العقد أن تعيّن بأيّ تتابع كان مثل : 0,1,2,3,..... أو : 0,2,6,5,..... .

بعد الانتهاء من ترقيم العقد ، يجب توصيف أو تعريف كلّ عنصر في الدارة

بتعليمة منفصلة تحدّد نوع العنصر وأرقام العقد الموصول بينها .

يحدّد الحرف الأوّل الذي يظهر في التعليمة نوع العنصر . تعرف المركبات أو العناصر غير الفعالة Passive (مقاومات ، مكثفات ، وملفات) بواسطة الأحرف (R,C,L) . يمكن أن يتبع الحرف الأوّل من التعريف أيّ محرف Character آخر ، لكن يجب أن يكون لكلّ عنصر تعريف خاص به وحيد . يمكن مثلاً ، تعريف المقاومات كما يلي :

R_1 , R_2 , R_B , REQUIV

تظهر أرقام العقد الموصول بينها العنصر مباشرة بعد التعريف ، يفصل بينها فراغ أو أكثر . بعد ذلك مباشرة تظهر قيم المركبات بالأوم أو الفاراد أو الهنري . يجب الانتباه أنّه لا يمكن للمقاومات أن يكون لها قيمة تساوي الصفر . فيما يلي أمثلة على بعض تعليمات توصيف هذه المركبات :

R25	6	0	100
R25	0	6	1E2
CIN	3	5	22E-6
LSHUNT	12	20	0.01

2-3) تعيين القيم العددية :

Specifying Numerical Values :

يمكن إضافة تمثيل القوى المرفوعة إلى (10) مباشرة بعد قيمة العنصر بدون أيّ فراغ بينهما . فيما يلي رموز القوى الملحقة للرقم في برنامج SPICE :

T	(tetra : 10^{12})	U	(micro : 10^{-6})
G	(giga : 10^{9})	N	(nano : 10^{-9})
MEG	(mega : 10^{6})	P	(pico : 10^{-12})
K	(kilo : 10^{3})	F	(femto : 10^{-15})
M	(milli : 10^{-3})		

نورد فيما يلي بعض الأمثلة المتكافئة لتمثيل القيم ، والتي يترجمها SPICE بنفس الطريقة :

0.002 = 2M = 2E-3 = 2000V
5000E-12 = 5000P = 5N = 0.005U = 0.005E-6
0.15MEG = 150K = 150E3 = 150E+3 = 0.15E+6

يمكن لأيّ محرف أن يلي تحديد قيمة ، عندها يتجاهل SPICE هذا المحرف إلاّ إذا كان هذا المحرف رمز رفع القوة إلى (10) . تضاف المحارف غالباً لتعيين الواحدات.

نورد فيما يلي بعض الأمثلة المتكافئة والتوضيحية لهذا الموضوع :

100UF = 100E-6F = 100U = 100U FARADS
56N = 56NSEC = 0.056US = 56E-9SECONDS
2.2K = 22000HMS = 0.0022MEGOHMS = 2.2E3
0.05MV = 50U VOLTS = 50E-6V = 0.05MILLIV

2-4) منابع الجهد المستمرّة :

DC Voltage Sources :

يميّز منبع جهد (dc) أو (ac) بالحرف الأوّل وهو (V) . بعد ذلك يمكن أن يلي أيّة مجموعة محارف بعد الحرف الأوّل بدون التأثير على تفسير SPICE له مثلاً : V_1 , V_{IN} , VSIGNAL . فيما يلي صيغة كتابة تمثيل منبع مستمرّ (dc) .

$V_{xxxxxxxx}$ N+ N- <DC> Value

حيث xxxxxxxx هي محارف اعتباطية Arbitrary ، N+ هو رقم العقدة المربوط إليها القطب الموجب للمنبع . و N- هو رقم العقدة المربوط إليها القطب السالب للمنبع . يعني الرمز < > الذي يحيط بالرمز (DC) أن تعيين DC هو اختيّاري: لو لم يتمّ تعيين المنبع (DC) سيقوم SPICE بافتراضه آلياً على أنه (DC) . تعني Value هي قيمة جهد المنبع بالفولت والتي يمكن أن تكون سالبة مثلاً ، والتي تكافئ إلى عكس أرقام العقدتين (N+,N-) . نورد فيما يلي المثالين التاليين :

VIN 5 0 24 VOLTS
VIN 0 5 DC -24

كلا المثالين المذكورين متكافئان ويعنيان تحديد جهد مستمرّ قيمته (24V) نهايته الموجبة موصولة إلى العقدة رقم (5) ونهايته السالبة إلى العقدة (0) .

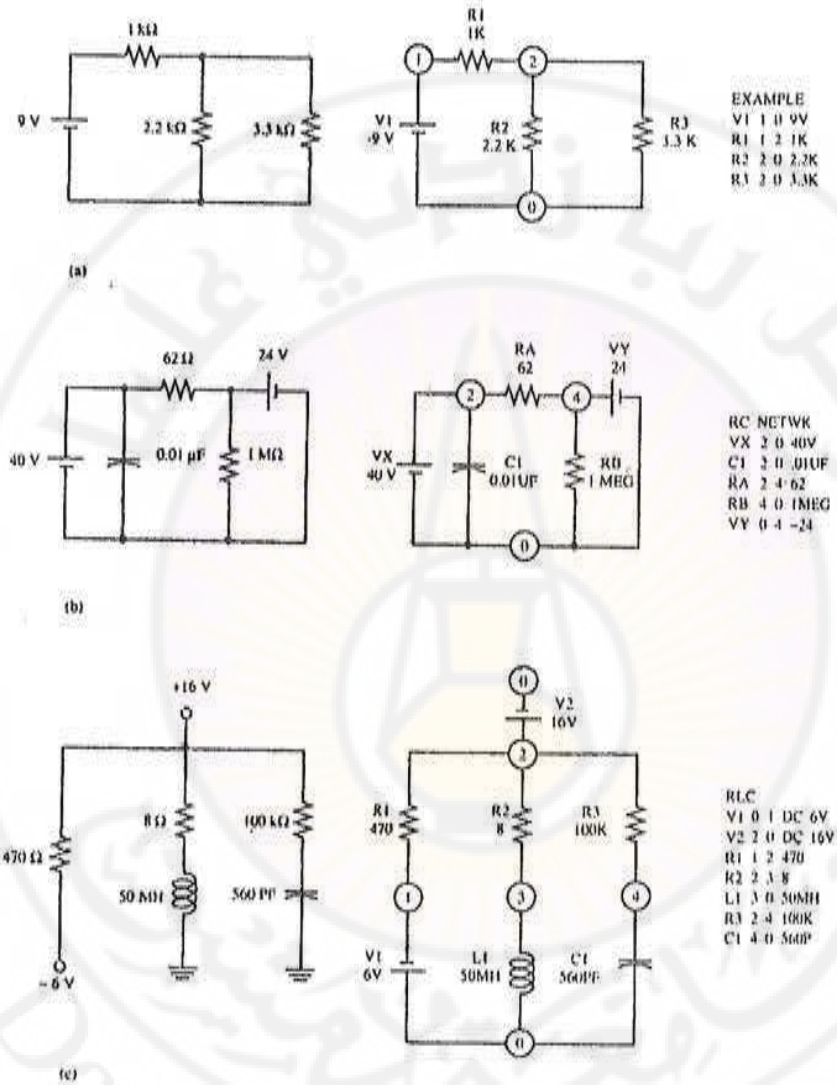


Figure 1-1
Examples of circuit descriptions for a SPICE input data file.

الشكل (I-1)

يبيّن الشكل (I-1) بعض الأمثلة على الدارات والتعليمات التي يجب أن تستخدم لوضعها في ملف دخل SPICE . (ليست هذه الأمثلة ملفات دخل كاملة بسبب أننا لم نناقش بعد تعليمات التحكّم Control المستخدمة لتحديد نوع التحليل الذي نرغب به في الخرج) .

2-5) منابع التيّار المستمرّة :

DC Current Sources :

فيما يلي صيغة Format تعيين منبع التيّار المستمرّ :

$I_{xxxxxxxx}$ N+ N- <DC> Value

حيث : Value هي قيمة المنبع بالأمبير و (DC) هي اختيّارية . يبيّن الشكل (I-2) طريقتين متكافئتين لتحديد منبع تيّار مستمرّ (20mA) :

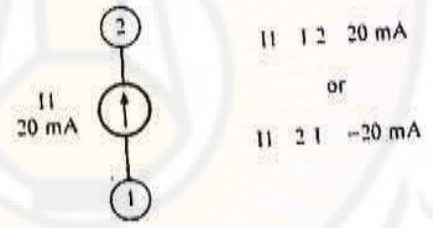


Figure I-2
Equivalent ways of specifying a dc current source. Note that the "negative" terminal is the one to which current is delivered (N− = 2).

الشكل (I-2)

3) تعليمات التحكّم .DC و .PRINT :

The .DC And .PRINT Control Statements :

تُعتبر تعليمة التحكّم Control Statement من يحدّد نوع التحليل المطلوب إنجازه أو نوع الخرج المطلوب . تبدأ كلّ تعليمة تحكّم بنقطة Period (.) يليها مباشرة مجموعة من المحارف التي تحدّد نوع تعليمة التحكّم .

3-1) تعليمة تحكّم .DC :

The .DC Control Statement :

تخبر تعليمة التحكّم (.DC) SPICE بأن التحليل المراد إنجازه هو مستمرّ (dc) . هذا التحليل هو ضروري عندما يرغب المستخدم تحديد الجهود والتيّارات المستمرّة في الدارة . ولو أنّه من الممكن أن يوجد منابع متناوبة (ac) في الدارة ، إلاّ أنّه يجب أن يكون هنالك على الأقلّ منبع مستمرّ (dc) واحد وذلك إذا رغبنا في إنجاز التحليل المستمرّ . فيما يلي صيغة الكتابة لتعليمة التحكّم .DC :

.DC mame1 start stop incr < name2 start2 stop2 incr2 >

حيث :

name1 : هو اسم أحد منابع الجهد أو التيّار المستمرّ في الدارة .

name2 : هو اسم منبع آخر (اختيّاري (Optional) .

يمكن لتعليمة التحكّم (.DC) أن تستخدم وأن تقوم بالتحليل خلال خطوات Step تتابعية ، والتي تكون مفيدة عادةً عندما نرغب برسم منحنيات خواص . لأجل هذا الاستخدام ، تُعتبر (start) القيمة الأولى للجهد أو التيّار خلال تتابع القيم .

(stop) القيمة الأخيرة للجهد أو التيّار خلال تتابع القيم .

(incr) هي قيمة التزايد أو الخطوة في عملية التتابع .

يمكن إجراء تحليل متتابع آخر بنفس الوقت من خلال منبع ثانٍ (name2) . لو رغبنا بإجراء التحليل بقيمة مستمرة وحيدة Single ، عند ذلك نضع كلا (start) و (stop) مساوية إلى الواحد (1) . عند وجود عدّة منابع في الدارة ذات قيم ثابتة ، عندها واحداً منها (أيّاً كان) يجب أن يحدّد في تعليمة (.DC) .

فيما يلي بعض الأمثلة :

```
.DC     V1      24      24      1
.DC     IB      50      V       50V  1
.DC     VCE     0 50    10
```

التحكّم (.DC) حددت قيماً متدرجة للمنبع ، عند ذلك تقوم تعليمة (.PRINT) بطبع كل قيم الخرج الناتجة من كل القيم المتدرجة المطلوبة . إن عدد متغيّرات الخرج التي يمكن لتعليمة (.PRINT) وحيدة أن تقبلها يتغيّر مع نسخة SPICE المستخدمة (مثلاً في بعض النسخ يمكن قبول حتى ثمانية متغيّرات كحدّ أعظمي) . يمكن تكرار تعليمة (.PRINT) كما نشاء في ملف دخل SPICE .

3-4) تعليمة .END :

.END Statemant :

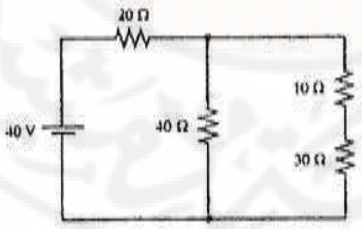
يجب أن تكون تعليمة(.END) آخر تعليمة في كل ملف دخل لبرنامج SPICE.

درسنا حتى الآن تعليمات كافية ضمن الحدّ الأدنى لبناء ملف دخل كامل SPICE والتي ستساعدنا في حلّ المثال التالي بكتابة برنامج SPICE له وتنفيذه .

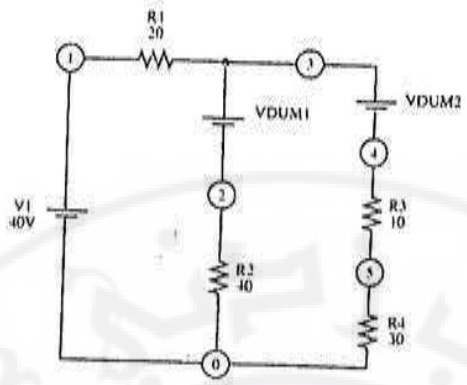
مسألة (I-1) محلولة :

استخدم برنامج SPICE لتحديد هبوطات الجهد والتيّارات المارة خلال كلّ مقاومة في الشكل (I-4a) .

الحـــــــلّ :



الشكل (I-4a)



الشكل (I-4b)

```
EXAMPLE A.1
V1 1 0
VDUM1 3 2
VDUM2 3 4
R1 1 3 20
R2 2 0 40
R3 4 5 10
R4 5 0 30
.DC V1 40 40 1
.PRINT DC I(V1) I(VDUM1) I(VDUM2) V(1,3) V(2) V(4,5) V(5)
.END
```

الشكل (I-4c)

```
**** DC TRANSFER CURVES                    TEMPERATURE =   27.000 DEG C
******************************************************************************
  V1          I(V1)        I(VDUM1)     I(VDUM2)     V(1,3)       V(2)
4.000E+01   -1.000E+00    5.000E-01    5.000E-01    2.000E+01    2.000E+01
```

الشكل (I-4d)

4)تعليمات التحكّم .TRAN و .PLOT :

The .Tran .PLOT Control Statement :

4-1) تعليمة تحكّم .TRAN :

The .TRAN Control Statement :

تُستخدم تعليمة التحكّم .TRAN (وهي مشتقة من كلمة Transient عابر) عندما نريد الحصول على قيم للجهود والتيّارات بعلاقتها مع الزمن (بغضّ النظر فيما إذا كان ذلك مرادفاً للمعنى التقليدي للحالة العابرة أم لا) . يجب أن نحدد فترة الزمن الكلي الذي من خلاله نريد الحصول على القيم المتغيّرة زمنياً والزيادة Increment في الزمن بين كل منها . فيما يلي صيغة الكتابة لهذه التعليمة :

.Tran STEP TSTOP <TSTART>

حيث :

STEP : هي الزيادة أو الخطوة الزمنية .

TSTOP : أكبر قيمة للزمن سيقوم الحاسوب بتحديد القيمة عندها .

TSTART : وهو زمن البدء بالحساب وهي اختيّارية ، بحيث إذا لم نضع قيمة لها يفترضها SPICE صفراً . لو أننا حددنا قيمة لـــTSTART ، فإن الحساب سوف يبدأ أيضاً عند t = 0 ، ولكن النتائج في الخرج ستكون بين الزمنين TSTART و TSTOP . لنكتب مثالاً على هذه الصيغة :

.TRAN 5M 100M

في هذا المثال سوف يقوم SPICE بتوليد قيم للخرج (21) مرّة بدءاً من 0,5ms.10ms,.....,100ms ، في حالة طلب .PRINT من البرنامج .

4-2) تعليمة تحكم .PLOT :

The .PLOT Control Statement :

يمكن استخدام تعليمة تحكّم .PLOT للحصول على عدة أنواع مختلفة من

المنحنيات ، طبقاً لنوع التحليل المطلوب . فيما يلي صيغة الكتابة :

.PLOT type out1 <out2 out3....>

حيث :

Type : نوع التحليل المطلوب .

Out,... : المخارج في الدارة التي نريد رسم منحنياتها .

لو كان نوع التحليل هو (.TRAN) سترسم متغيّرات الخرج مع الزمن ، مع زمن متزايد على طول المحور الشاقولي . لو كان الكلب في البرنامج أكثر من خرج واحد عندها ستقوم تعليمة PLOT. برسمها كلها مستخدمة رموز مختلفة لكل منحنى وعلى نفس المحاور . بالرغم أنّه بالإمكان تعيين عامل التدريج Scale المرغوب به ، إلاّ أنّه من الأسهل على SPICE تحديد التدريج بشكلٍ أوتوماتيكي (مستخدماً القيم الدنيا والعظمى التي يحسبها) . بالإضافة إلى رسم المنحنيات المتعدّدة على نفس المحاور ، يطبع SPICE أيضاً الزيادات الزمنية والقيم المختلفة للنقاط المحدّدة على المنحنيات . لو تمّ طلب رسم أكثر من مخرج واحد ، عندها يتمّ طبع فقط قيم الخرج الأوّل المعيّن بتعليمة PLOT. . يمكن أيضاً استخدام تعليمات PLOT. متعدّدة للحصول على منحنيات منفصلة غير موجودة على نفس المحاور الإحداثية .

4-3) منحنيات DC. :

.DC Plots :

عندما يستخدم نوع التحليل DC. ، فإنّ تعليمة PLOT. تقوم برسم المخارج المعينة في تلك التعليمة بعلاقتها مع قيم المنبع الذي حددت خطوات تزايد قيمته . يتمّ طبع قيم المنبع المتدرج في القيم على طول المحور العمودي . مثال على ذلك البرنامج التالي :

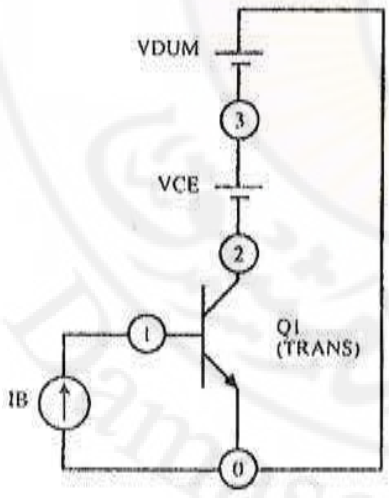
```
Diode   CHAR
V1      1       0
VDUM    2       0
```

```
D1        1          2          Diode
.Model    Diode      D(IS = 1E-14      N = 1)
.DC       V1         0.6        0.7    5MV
.PLOT     DC         I(VDUM)
.END
```

نلاحظ في هذا المثال أنّ تعليمة .PLOT DC I(VDUM) تقوم برسم القيم المحسوبة لـــ$I(V_{DUM})$ مع القيم المتدرجة لـــ(V_1) والموجودة ضمن تعليمة :

```
.DC    V1        0.6       0.7       5MV
```

عندما يكون هنالك منبعين متدرّجين في القيم Stepped Sources ، فإنّ ما يطبع أولاً على طول المحور العمودي هو قيم المنبع المتدرج الذي يظهر أولاً في تعليمة .DC . يتمّ تكرار هذه المجموعة من القيم والرسومات لكل قيمة من المنبع المتدرج الذي يظهر ثانياً في تعليمة .DC . مثال على ذلك البرنامج التالي الشكل (I-5) .




```
Example :
IB   0   1
VDUM 0   3
VCE  2   ?
Q1   2   1   0   TRANS
.Model TRANS NPN
+(BF=100 VAF=200)
.DC VCE 0 50 5 IB 0 40.
+10V
.PLOT DC I(VDUM)
.END
```

الشكل (I-5)

نجد في هذا البرنامج التعليمتين التاليتين :

```
.DC   VCE 0   50   5   IB  0   40v   10v
.PLOT  DC   I (VDUM)
```

اللتين تسبّبان لـــSPICE أن يقوم بما يلي :

1- رسم قيم $I(V_{DUM})$ مع (11) قيمة لـــV_{CE} عندما $I_B = 0$.

2- رسم قيم $I(V_{DUM})$ مع (11) قيمة لـــV_{CE} عندما $I_B = 10\ \mu A$.

5- رسم قيم $I(V_{DUM})$ مع (11) قيمة لـــV_{CE} عندما $I_B = 40\ \mu A$.

4-4) تعليمة تحكم .OPTIONS مع LIMPTS :

LIMPTS And The .OPTIONS Control Statement :

عادةً وبشكلٍ طبيعي لا يرسم SPICE أو يطبع أكثر من (201) قيمة . إلاّ أنه يمكننا تغيير هذا الحدّ بتعيين حدّ مختلف لعدد النقاط (LIMPTS) باستخدام تعليمة تحكّم OPTIONS. . يمكن أن تستخدم تعليمة OPTIONS. أيضاً لتغيير الكثير من خواص العمل الأخرى والحدود المفروضة بواسطة SPICE ، والتي أكثرها يتعلق أو يرتبط بالطرق الرياضية المستخدمة في الحسابات . لنذكر هنا صيغة الكتابة لتغيير الحد المفروض لعدد نقاط الرسم أو الطبع :

```
.OPTIONS    LIMPTS = n
```

حيث : n : عدد النقاط .

...ية والنبضية :

The Sin And Pulse S...

... متغيّراً مع الزمن من خلال تعليمة TRAN. يجب وجود منبع ... منبع جهد أو تيّار متغيّراً مع الزمن . بالنسبة لتحليل ... لتحديد المنابع المتغيّرة مع الزمن . من أكثر المنابع

حرج
...ما في الدارة .
... مختلف

المتغيّرة مع الزمن المستخدمة بشكلٍ واسع هما المنابع الجيبية المتناوبة SIN والنبضية PULSE .

5-1) المنبع الجيبي SIN :

The SIN Source :

فيما يلي صيغة الكتابة لمنبع جهد جيبي :

$V_{xxxxxxxx}$ N+ N- SIN(VO , VP , Freq , TD , θ)

حيث :

Xxxxxxxx : محارف اعتباطية حتى العدد سبعة .

N+ , N- : أرقام العقد للنهايات الموجبة والسالبة للمنبع .

VO : هو مقدار الانزياح Offset (مستوى مستمرّ dc أو انحياز) .

VP : قيمة نقطة القمة للإشارة بالفولت .

Freq : التردّد بالهرتز .

TD, θ : معاملات خاصة تتعلّق بالتأخير الزمني والتخامد ، وكلاهما يوضعان على قيمة الصفر عادة للحصول على موجة جيبية عادية .

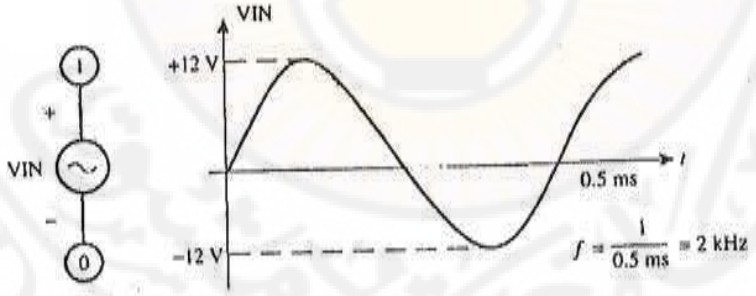


Figure 1 -6
An example of the specification of a sinusoidal voltage source.

الشكل (I-6)

يعرّف منبع تيّار جيبي بنفس الطريقة والصيغة مع استبدال الاسم (V) بـ

كأوّل محرف له . نلاحظ أنّه من غير الممكن تعيين انزياح الطور (باستثناء الـ°180)، وذلك بعكس العقد (N+ , N-) . يبيّن الشكل (I-6) مثالاً على تعريف منبع جيبي .

يمكن إهمال كتابة قيم (TD, θ) الصفرية في تعيين الموجة الجيبية ، عندها سيفترض SPICE أنّ هذه القيم تساوي الصفر بشكلٍ عرضي By Default .

5-2) المنبع النبضي PULSE :

The PULSE Source :

يمكن استخدام المنبع PULSE لمحاكاة to Simulate منبع مستمرّ (dc) الذي يبدّل Switched قيمته في الدارة عند لحظات زمنية معينة (الدخل الخطوي A Step Input) ، أو توليد تتابع لنبضات مربعة ، شبه منحرفة ، أو مثلثية . يبيّن الشكل (I-7a) المعاملات المستخدمة لتحديد شكل موجة جهد نبضي .

حيث :

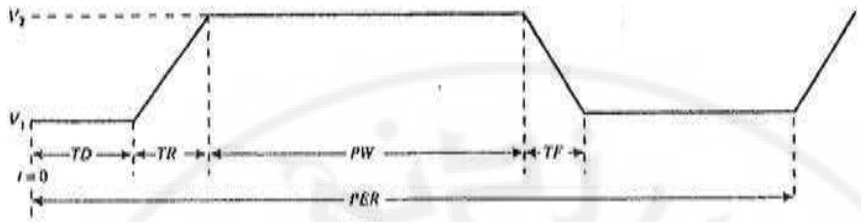
TD : زمن التأخير المنقضي قبل أن يبدأ الجهد بالارتفاع خطياً مع الزمن .

TR : زمن الصعود الذي يمثل الوقت اللازم ليغير الجهد قيمته من V_1 إلى V_2 .

PW : عرض النبضة .

TF : زمن الهبوط الذي يمثل الوقت اللازم ليغير الجهد قيمته من V_2 إلى V_1 .

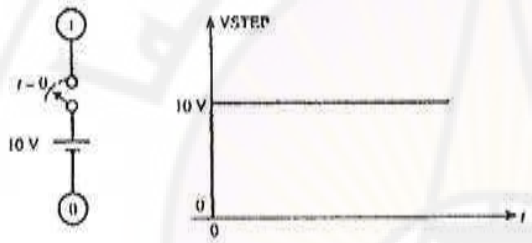
PER : دور الإشارة إذا كانت النبضة متكررة . لو لم يعيّن الدور PER في التعليمة تكون القيمة العرضية Default لها هي قيمة TSTOP في تحليل TRAN. ، معنى ذلك ، يفرض بقاء النبضة عند القيمة V_2 خلال فترة التحليل ، محاكياً دخلاً خطوياً Step Input . تساوي القيمة العرضية لأزمان الصعود والهبوط الزمن Step المحدّد في تحليل TRAN. . يبيّن الشكل صيغة تعريف منبع جهد نبضي . يمكن الحصول على نبضات تيّار باستبدال الحرف الأول (V) بالحرف (I) فقط . يبيّن الشكل (I-7b) مثالاً كيف يمكن استخدام منبع PULSE لمحاكاة دخل خطوي ناتج



V ••••••• N+ N- PULSE(V_1 V_2 < TD TR TF PW PER >)

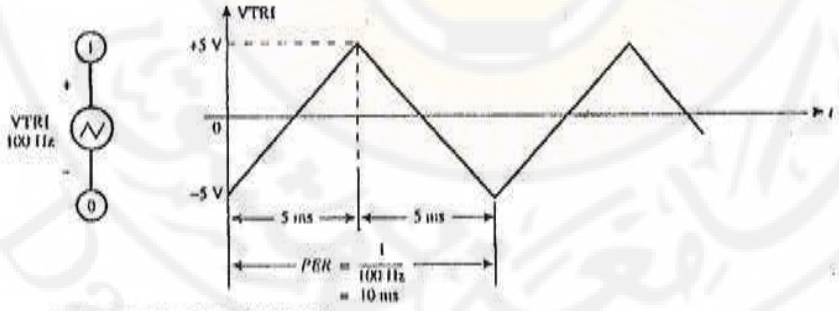
Default values: TD = 0, TR = STEP, TF = STEP, PW = TSTOP, PER = TSTOP.

(a)



VSTEP 1 0 PULSE(0 10 0 0 0)

(b) Using the PULSE source to simulate a 10-V dc source switched into a circuit at $t = 0$. Even though TR and TF are set to 0, SPICE assigns each the default value of STEP specified in a .TRAN statement. PW and PER both default to the value of TSTOP.



VTRI 1 0 PULSE(-5 5 0 5M 5M 1P 10M)

(c) Using the PULSE source to generate a 100-Hz triangular waveform. Note that PW = 1 ps = 0.

الشكل (I-7)

عن تبديل منبع مستمرّ 10v في الدارة عند t = 0 . يبيّن الشكل (I-7c) مثالاً كيف يستخدم منبع PULSE لتعريف موجة مثلثية تتبدل بين (±5v) بتردّد (100Hz) . لا يقبل SPICE عرض نبضة صفري إذا كنا نريد تعريف موجة مثلثية مثالية ، لكن توضع (PW) على قيمة صغيرة جدّاً يمكن إهمالها . في مثالنا ، وضعنا : PW = 1PS = 10^{-12}S التي تجعل الدور أكبر بـ10^{10} مرّة من عرض النبضة .

6) الحلّ العابر الابتدائي :

The InitiaL Transient Solution :

يبيّن المثال التالي استخدام منبع نبضي PULSE لتوليد موجة مربعة ويحتوي على مناقشة هامة لكيفية إنجاز SPICE للتحليل المستمرّ (dc) مع كل تحليل عابر .

يبيّن الشكل (I-8a) الموجة المربعة المطلوب رسمها وهي الموجة المأخوذة من طرفي المكثفة المبيّنة بالشكل (I-8b) ، مع كون الرسم يغطي دورين كاملين للموجة المربعة . في الشكل (I-8b) رسم الدارة مع العقد اللازمة ، وبرنامج SPICE للحصول على رسم الموجة المربعة المأخوذة من طرفي المكثفة .

نلاحظ أنّ دور الإشارة : $T = \frac{1}{2.5Hz} = 0.4S$ بحيث توضع TSTOP في تعليمة TRAN. على 0.8S للحصول على رسم يغطي دورين كاملين للإشارة . تكون أيضاً PW في تعريف (V1) هي (0.2 S) . نفترض أنّ الموجة المربّعة مثالية بحيث أزمان الصعود والهبوط مساوية للصفر ، بحيث أن القيمة الفعلية المعينة من قبل SPICE لـ TR و TF هي قيمة STEP والتي تساوي 0.02S .

يبيّن الشكل (I-9a) شكل الموجة بعد تنفيذ البرنامج . عندما ينجز SPICE برنامج تحليل TRAN. ، يحصل أولاً على الحلّ العابر الابتدائي . يتمّ الحصول على هذا الحلّ من تحليل (dc) مع وضع كلّ المنابع المتغيّرة مع الزمن على قيمة الصفر . لذلك يمثّل الحلّ الابتدائي شروط العمل الساكنة والمستمرّة للدارة ، وهي معلومات مفيدة

V_1 عندما يوضع على الصفر) . بما أنّ المكثفة تشحن إلى (+3VDC) ، فإنّ الرسم المتغيّر مع الزمن يبيّن بدء الجهد عند القيمة (+3v) . نلاحظ عدم ظهور في الخرج الحالة العابرة الحقيقية التي يمكن أن تحدث (عند t = 0) في حالة شحن المكثفة إلى 3v .

V(1) 0.0 V(2) 3.0 V(3) 6.0

Name	Current
V_1	1.364D-04
V_2	−1.364D-04

Total Power Dissipation 8.18D-04 WATTS

الشكل (I-9h)

7) نماذج الثنائي :

Diode Models :

طالما يوجد وسائل نصف ناقلة في دارة مطلوب تحليلها بواسطة SPICE ، يجب عندها أن يحتوي ملف دخل SPICE على نوعين جديدين من التعليمات : الأولى لتعريف الوسيلة بواسطة اسمها ويعطي أرقام العقد في الدارة ، والثانية ، والتي تدعى تعليمة MODEL. ، تعيين قيم معاملات الوسيلة (مثل تيّار الإشباع ....) .

يجب أن يبدأ اسم الثنائيات دائماً بالحرف (D) . فيما يلي صيغة الكتابة لثنائي في دارة :

$D_{xxxxxxx}$ NA NC Mname

حيث :

NA,NC : أرقام العقد لمصعد ومهبط الثنائي الموصول في الدارة .

Mname : اسم النموذج المطلوب ModeL name .

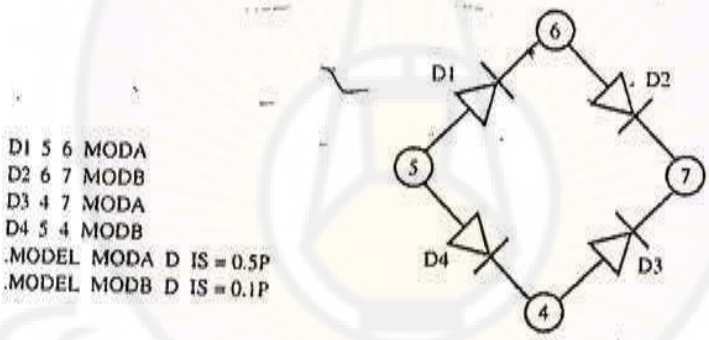
يحدّد اسم النموذج المشارك مع الثنائي بتعليمة خاصة MODEL . التي تعيّن قيم المعاملات للثنائي ، وفيما يلي صيغة هذه التعليمة المشاركة :

.MODEL Mname D<PVal1 = n_1 PVal 2 = n_2 .....>

حيث :

D : تعني ثنائي وهو حرف محجوز .

PVaL1 = n_1..... : تعني قيم المعاملات التي توصف بشكل مختصر . إن وجود عدة ثنائيات تملك أسماء مختلفة ، يمكن لها أن تساهم بنفس تعليمة MODEL. ، ويمكن لثنائيات أخرى أن تساهم بتعليمة MODEL. مختلفة . يبيّن الشكل (I-10) مثالاً لجسر ثنائيات ، حيث نرى فيه أن الثنائيات (D_1,D_3) تم تسميتهم (MODA) والثنائيات (D_2,D_4) تمت تسميتهم (MODB) . تم تخصيص تيّار إشباع (I_S = 0.5PA) للثنائيات MODA ، وتيّار إشباع مختلف (I_S = 0.1PA) للثنائيات (MODB) .



الشكل (I-10)

يبيّن الشكل (I-11) جدولاً لمعاملات الثنائي التي يمكن أن تخصّص قيمة في تعليمة MODEL. والقيم العرضية Default لكل منها . تُعتبر القيم العرضية نموذجية أو متوسطة ، ومقبولة في معظم تحليل الدارات الإلكترونية على مستوى دراستنا . أحياناً، لو أردنا تعريف ثنائي جديد يملك خواص ضجيج منخفض مثلاً ، فيجب أن نعرف معاملاً خاصاً بالضجيج هو : KF و AF بشكلٍ دقيق .

Diode Parameters

Parameter	Identification	Units	Default Value
Saturation current	IS	A	1×10^{-14}
Ohmic resistance	RS	Ω	0
Emission coefficient	N	—	1
Transit time	TT	s	0
Zero-bias junction capacitance	CJO	F	0
Junction potential	VJ	V	1
Grading coefficient	M	—	0.5
Activation energy	EG	eV	1.11
Saturation current temperature exponent	XTI	—	3
Flicker noise coefficient	KF	—	0
Flicker noise exponent	AF	—	0
Coefficient for forward-bias depletion capacitance equation	FC	—	0.5
Reverse breakdown voltage	BV	V	Infinite
Current at breakdown voltage	IBV	A	1×10^{-3}

الشكل (I-11)

8) نماذج الترانزيستورات BJT :

BJT Models :

فيما يلي صيغة الكتابة لتعريف الترانزيستور ثنائي القطبية ذي الوصلة في دارة ما:

Qxxxxxxx NC NB NE Mname

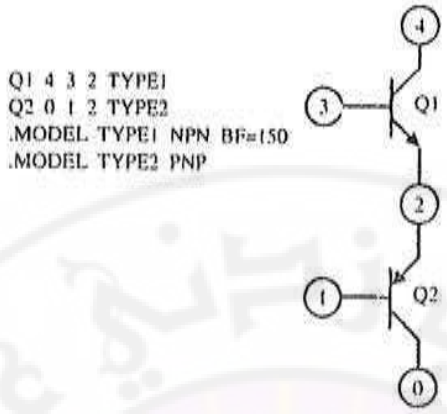
حيث :

NC,NB,NE : أرقام عقد أطراف المجمع والقاعدة والباعث .

Mname : اسم الترانزيستور في الدارة المعين له معاملات معينة . تأتي مع صيغة الكتابة هذه صيغة كتابة MODEL التالية :

.MODEL Mname type<PvaL1 = n_1 PvaL2 = n_2.....

حيث : Type : تكون إما : NPN أو PNP .



الشكل (I-12)

يبيّن الشكل (I-12) مثالاً على كيفية تعريف ترانزيستورين (NPN) و (PNP) في دارة وتعريف نموذجهما Model . في برنامج SPICE لهذه الدارة تم تعريف معامل واحد للترانزيستور NPN وهو قيمة (β) الأمامية العظمى المثالية وتساوي ($\beta F = 150$) ، بينما سمح لمعاملات الترانزيستور PNP أن تأخذ القيم العرضية لها . كما هو مبيّن في الشكل (I-13) يوجد جدولاً يخصّص قيماً لمعاملات مختلفة للترانزيستور BJT تصل حتى (40) معامل . يعتبر النموذج الرياضي المستخدم في SPICE لمحاكاة ترانزيستور (BJT) بالغ التعقيد لكنه دقيق جداً ، بشرط معرفة كل قيم المعاملات بشكلٍ دقيق . باعتبار أنه من الصعب جدّاً لكثير من هذه المعاملات أن تقاس أو تقدر ، فإنّه يكفي بشكلٍ عام السماح لمعظم المعاملات بقيم عرضية مقبولة ، خاصة أنّ هنالك تغيرات كبيرة أحياناً في قيم المعاملات للترانزيستورات حتى إذا كانت من نفس النوع . لذلك ليس من الواقعية بشيء في كثير من التطبيقات أن نقوم بتحليل عالي الدقّة لدارات تحتوي على الترانزيستورات .

BJT Parameters

Parameter	Identification	Units	Default Value
Transport saturation current	IS	A	10^{-16}
Ideal maximum forward beta	BF	—	100
Forward current emission coefficient	NF	—	1
Forward Early voltage	VAF	V	Infinity
Corner for forward beta high-current roll-off	IKF	A	Infinity
Base-emitter leakage saturation current	ISE	A	0
Base-emitter leakage emission coefficient	NE	—	1.5
Ideal maximum reverse beta	BR	—	1
Reverse current emission coefficient	NR	—	1
Reverse Early voltage	VAR	V	Infinity
Corner for reverse beta high-current roll-off	IKR	A	Infinity
Base-collector–leakage saturation current	ISC	A	0
Base-collector–leakage emission coefficient	NC	—	2
Zero-bias base resistance	RB	Ω	0
Current where base resistance falls to half of its minimum value	IRB	A	Infinity
Minimum base resistance at high currents	RBM	Ω	RB
Emitter resistance	RE	Ω	0
Collector resistance	RC	Ω	0
Base-emitter zero-bias depletion capacitance	CJE	F	0
Base-emitter built-in potential	VJE	V	0.75
Base-emitter–junction exponential factor	MJE	—	0.33
Ideal forward transit time	TF	s	0
Coefficient for bias dependence of TF	XTF	—	0
Voltage describing V_{BC}-dependence of TF	VTF	V	Infinity
High-current parameter for effect on TF	ITF	A	0
Excess phase at $f = 1/(2\pi\ TF)$ Hz	PTF	Degrees	0
Base-collector zero-bias depletion capacitance	CJC	F	0
Base-collector built-in potential	VJC	V	0.75
Base-collector–junction exponential factor	MJC	—	0.33
Fraction of base-collector depletion capacitance to internal base node	XCJC	—	1
Ideal reverse transit time	TR	s	0
Zero-bias collector-substrate capacitance	CJS	F	0
Substrate-junction built-in potential	VJS	V	0.75
Substrate-junction exponential factor	MJS	—	0
Forward and reverse beta temperature exponent	XTB	—	0
Energy gap for temperature effect on IS	EG	eV	1.11
Temperature exponent for effect on IS	XTI	—	3
Flicker-noise coefficient	KF	—	0
Flicker-noise exponent	AF	—	1
Coefficient for forward-bias depletion capacitance formula	FC	—	0.5

الشكل (I-13)

9) تعليمة .TEMP :

The .TEMP Statement :

كما ذكرنا سابقاً تُنجز كلّ حسابات SPICE تحت درجة حرارة للدارة مقدارها (27°c) ، إلاّ إذا تمّ ذكر درجة حرارة مختلفة في البرنامج . تُستخدم تعليمة .TEMP إجراء التحليل في درجة حرارة مختلفة أو أكثر :

.TEMP T_1 $<T_2$ T_3.....>

حيث :

T_1 : درجة الحرارة المطلوب تحليل الدارة عندها بالدرجات المئوية .

T_2T_3.... : درجات حرارة اختيّارية إضافية يقوم SPICE بتكرار التحليل عند كلّ قيمة منها .

تُعتبر درجة الحرارة معاملات هاماً بشكلٍ خاص في الدارات التي تحتوي على وسائل نصف ناقلة ، بسبب أنّ خواصها حساسة لدرجة الحرارة . في الواقع فإنّ (βF) المسمّاة بيتا الأمامية العظمى المثالية ، لا تستخدم مباشرة في الحسابات وإنّما تُستخدم (β) التي تعتمد على عوامل أخرى ، تشتمل على جهد إيرلي (VAF) ودرجة الحرارة . إلاّ أنّه ، لن يوجد تأثير لتغيّر درجة الحرارة على (βF) ما لم يخصّص المعامل ($XT\beta$) (وهو المعامل الأسّي الحراري لبيتا الأمامية والعكسية) قيمة أخرى غير الصفر (القيمة العرضية له) .

في حالة المقاومات الحرارية (تيرميستورات) تعرّف هذه المقاومات حسب صيغة الكتابة التالية :

$R_{xxxxxxx}$ N_1 N_2 Value TC = tc_1 , tc_2

بذلك يتمّ حساب القيمة للمقاومة المعدّلة حرارياً كما يلي :

$$R_T = R_{27}[1+tc_1(T-27^o) + 1+tc_2(T-27^o)$$

حيث :

R_T : قيمة المقاومة عند الدرجة T .

R_{27} : قيمة المقاومة عند الدرجة 27^oc .

تُعتبر القيمة العرضية لـــ(tc_1,tc_2) مساوية للصفر .

10) المنابع المتناوبة AC وتعليمة التحكّم AC. :

AC Sources And The .AC Control Statement :

فيما يلي صيغة الكتابة لتعريف منبع جهد متناوب (ac) في دارة :

$V_{xxxxxxx}$ N+ N- AC < mag > < phase >

حيث :

$V_{xxxxxxx}$: تسلسل محارف اعتباطي .

N+,N- : أرقام العقد الموصول بينها المنبع .

mag : مطال الجهد بالفولت .

phase : زاوية الطور للجهد بالدرجات .

يُفترض بأنّ كلّ المنابع جيبية . إذا تمّ إهمال mag في الكتابة فإنّ قيمتها العرضية هي (1v) ، وإذا أهمل ذكر phase ، فإنّ قيمتها العرضية هي (0^o) . يعرف منبع التيّار (ac) بنفس الصيغة للكتابة مع استبدال (V) بـــ(I) فقط . يجب الانتباه إلى أن SPICE يرى mag على أنها القيمة العظمى أو الفعالة (r_{ms}) ولا يشتمل تحليله هنا على القيم الآنية (المتغيّرة مع الزمن) .

10-1) تعليمة تحكّم AC. :

The .AC Control Statement :

تُستخدم تعليمة تحكّم AC. لحساب الجهود والتيّارات (ac) في دارة متغيّرة مع التردّد . يمكن تخصيص في التعليمة تردّد وحيد أو مجال من التردّدات . يجب أن تحتوي

الدارة على الأقلّ منبعاً واحداً (ac) ، وتفرض كلّ المنابع (ac) جيبية تعمل تحت نفس التردّد . صيغة الكتابة لتعليمة التحكّم هذه هي كما يلي :

.AC Vartype N Fstart Fstop

حيث :

Vartype : تحدّد الطريقة التي يتغيّر بها التردّد ضمن المجال من Fstart إلى Fstop

N : عدد يتعلّق بعدد الترددات التي يجب إنجاز التحليل من خلالها .

يمكن لـــ: Vartype أن يكون : DEC (عشري decade) ، OCT (ثنائي octave) ، أو LIN (خطي Linear) . لو رغبنا إجراء التحليل عند تردّد وحيد ، عندها نستخدم أيّ نوع من Vartype ووضع Fstart مساوياً Fstop ووضع N = 1 .

عندما يكون Vartype خطياً (LIN) ، تتغيّر الترددات المراد إنجاز التحليل عندها بشكلٍ خطي من Fstart إلى Fstop . في هذه الحالة يكون (N) عدد الترددات الكلّي المراد إنجاز التحليل عندها (متضمناً ذلك Fstart و Fstop) . لذلك تكون المسافة بين الترددات تساوي إلى :

$$\Delta F = \frac{Fstop - Fstart}{N - 1}$$

مثلاً التعليمة التالية :

.AC LIN 21 100 1k

سوف تخبر SPICE بإنجاز التحليل (ac) عند (21) تردّد من (100Hz) إلى (1KHz) . وتصبح المسافة الترددية :

$$\frac{1000 - 100}{20} = 45Hz$$

بحيث يتمّ إنجاز التحليل عند : 100Hz ، 145Hz ، 190Hz ... 1KHz .

عندما يكون Vartype (DEC) أو (OCT) ينجز التحليل ضمن مسافات ترددية لوغاريتمية وتكون (N) هي عدد الترددات الكلّي لكلّ ديكاد أو أوكتاف .

مثلاً التعليمة التالية :

.AC DEC 10 100 10K

سوف تخبر SPICE بإنجاز التحليل (ac) للدارة عند عشرة تردّدات لكل ديكاد أيّ من : 1KHz—100Hz ، 1KHz-10KHz . سيكون للتردّدات مسافة هي عشر الديكاد ، بحيث تكون كلّ فترة تردّدية مختلفة عن الأخرى . تكون التردّدات عند عشر الديكاد هي :

10^x ، $10^{x+0.1}$ ، $10^{x+0.2}$ ، ..... ، حيث : $x = \log_{10}(Fstart)$.

لا يكون التردّد الأخير في هذا التتابع بالضرورة Fstop ، لكن يقوم SPICE بالحساب عند التردّدات بالتتابع حتى أوّل تردّد يكون مساوياً أو أكبر من Fstop .

تكون التردّدات التي ينجز عندها SPICE تحليل (ac) عندما يكون Vartype هو OCT ، هي : ..... $2^{x+2/N}$, $2^{x+1/N}$, 2^x . حيث :

$$x = \log_2 (Fstart)$$

10-2) خرج AC :

AC Outputs :

تعيّن قيم التيّارات والجهود (ac) المطلوبة من تحليل AC. بنفس الطريقة المستخدمة بالنسبة للقيم المستمرّة ، باستخدام $V(N_1)$ ، $V(N_1,N_2)$ أو I(Vname) في تعليمات : PIOT. أو PRINT. . يتمّ طبع أو رسم قيم المطالات لهذه الجهود والتيّارات . بالإضافة لذلك ، يمكننا أن نطلب قيماً أخرى محدّدة ، كما هو مشار إليه في قائمة خواص الجهد التالية :

VR	real part
VI	imaginary part
VM	magnitude , $\|V\|$
VP	phase , degrees
VDB	$20 \log_{10} \|V\|$

نفس الشيء يذكر بالنسبة للتيّارات باستبدال (V) بـ(I) . مثلاً التعليمة التالية:

.PRINT AC V(1) VLP<2,3> I I<VDUM> IR<VX>

يخبر SPICE بأن يطبع مطال الجهد (ac) بين العقدتين (1,0) ، وزاوية الطور للجهد (ac) VL بين العقدتين (2,3) ، والجزء التخيلي للتيّار المار في المنبع (VDUM)، والجزء الحقيقي للتيّار المار في المنبع (VX) . نلاحظ أنه يجب ذكر (ac) كنوع للتحليل.

10-3) مخططات رسم AC :

AC Plots :

Vartype	Output (Requested)	Frequency (Vertical) Axis	Output (Horizontal) Axis
LIN	Magnitude	Linear	Log
	Phase	Linear	Linear
	Imaginary part	Linear	Linear
	Real part	Linear	Linear
	Decibels	Linear	Linear
DEC or OCT	Magnitude	Log	Log
	Phase	Log	Linear
	Imaginary part	Log	Linear
	Real part	Log	Linear
	Decibels	Log	Linear

الشكل (I-14)

عندما نحدّد جهود أو تيّارات (ac) في تعليمة (.PLOT) ، فإنّنا نحصل على رسم خطي Linear أو نصف لوغاريتمي Semilog أو لوغاريتمي كامل log-log ، طبقاً لنوع خرج الجهد أو التيّار المطلوب والـ Vartype . يبيّن الشكل (I-14) جدولاً يلخّص نماذج المنحنيات المولّدة من قبل SPICE لكلّ تركيبة. يعني الرمز "log" في الجدول أن التدريج المأخوذ في SPICE ذو قيم فراغات لوغاريتمية .

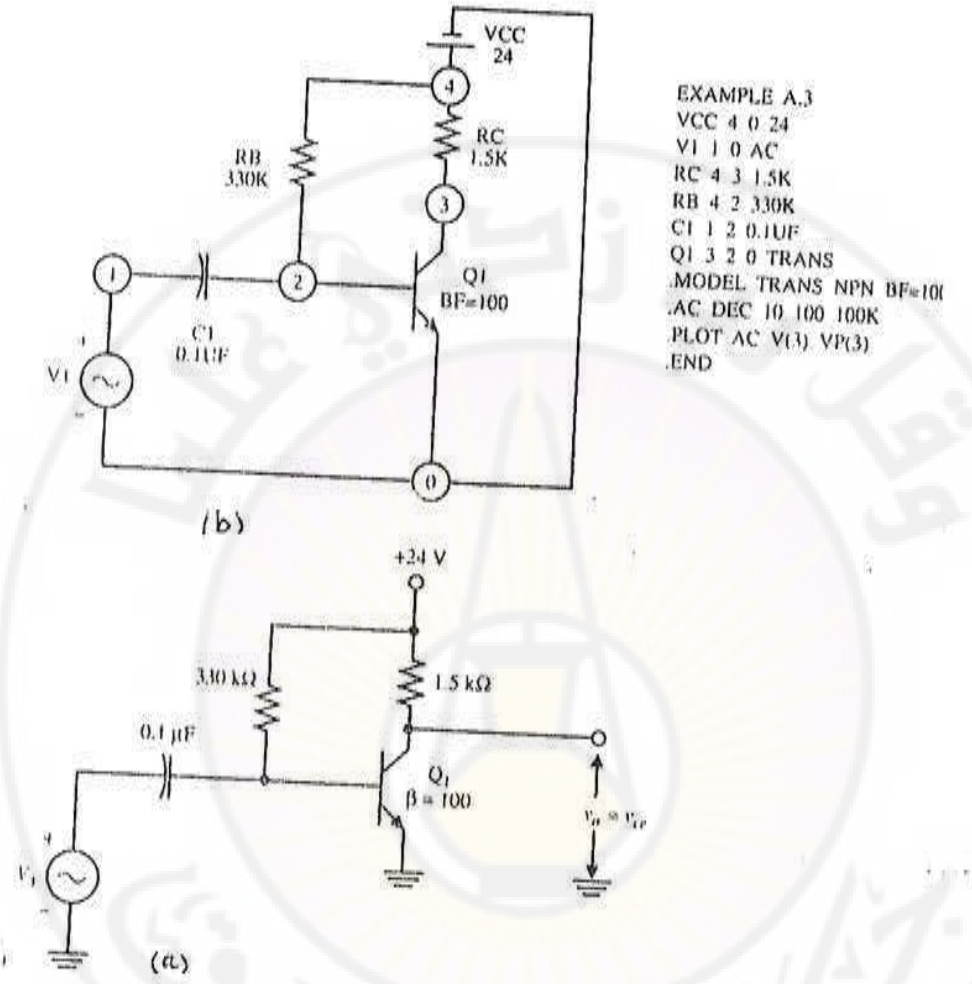
10-4) تحليل الإشارة الصغيرة والتشويه :

Small-Signal Analysis And Distortion :

عندما تحتوي دارة على وسائل فعالة مثل الترانزيستورات ، يفترض SPICE أثناء التحليل AC. بأنه تحليل للإشارة الصغيرة . معنى ذلك افتراض أن تغيرات (ac) تكون صغيرة بشكلٍ كافٍ بحيث لا تتغير قيم معاملات الوسيلة . ففي تحليل TRAN. مثلاً ، ينحز SPICE تحليل (dc) ابتدائي Initial لتحديد الجهود والتيّارات الساكنة بحيث قيم معاملات الوسيلة تتأثر بالمستويات المستمرّة المحسوبة . في التحليل (ac) ، يفترض بمعاملات الوسيلة أنها تبقى ثابتة عند قيمتها الابتدائية بغض النظر عن المطالات الفعلية لتغيّرات الـ(ac) . لذلك ، في تحليل AC. لا يأخذ SPICE بعين الاعتبار أيّ تشويه أو حتى قص Clipping للإشارة يمكن أن يحصل فعلياً لو تم تخصيص إشارات دخل (ac) كبيرة جداً بحيث تؤدّي بالترانزيستور إلى تحميل شديد وإشباع . مثلاً ، إذا كان تأرجح الخرج لدارة ترانزيستور فعلية حدّد بـ(10v) ، فإنّ هذه الحقيقة لا تكون معروفة لـSPICE ، وإذا ما حاولنا زيادة سوق الدارة المدروسة حاسوبياً ، فإننا قد نحصل في الخرج على عدة مئات من الفولت من خلال تحليل AC. .

لمراقبة تأثيرات التشويه ، مثل القص Clipping ، من الضروري عندها إنجاز تحليل TRAN. والحصول على رسم لموجة الخرج مع الزمن . يوجد أيضاً تعليمة تحكم خاصة بالتشويه DISTO. يمكن أن تُستخدم للحصول على معلومات محدّدة للتشويه التوافقي ، لن نشرحها في هذا المجال . يشرح المثال التالي شكل (VI-15) دارة يجري لها SPICE تحليل AC. على مجال معيّن من التردّدات .

نلاحظ في توصيف المنبع (V_1) أنّ له قيم عرضية ($1v,0^o$) . نلاحظ أيضاً بما أنّ القيمة العرضية لـ(βF) هي (100) لذلك لم يكن هنالك حاجة لتعيينها في تعليمة معاملات (Q_1) . يقوم SPICE بالحصول على حلّ انحياز الإشارة الصغيرة لتحديد الجهـود والتيـارات (dc) في الدارة بمنبع (ac) موضوع على الصفر . يمـاثل ذلك ...



الشكل (I-15)

الحلّ العابر الابتدائي الحاصل في تحليل TRAN. . يقوم SPICE بحساب معلومات نقطة العمل انطلاقاً من القيم المستمرّة (dc) الذي حصل عليها من حلِ الانحياز للإشارة الصغيرة . تزوّد هذه المعلومات بشكلٍ قائمة لقيم المعامل المهمّ المعتمد على

الانحياز. يتمّ رسم Plot كلا المخرجين بشكل log-log لمطال الجهد و Semilog لزاوية الطور. نلاحظ لو قمنا بتنفيذ البرنامج فإنّه يعطي جهد خرج أعظمي قدره (406.9v) عند التردّد (100KHz) والذي هو غير مقبول في الدارة الحقيقية .

بما أنّ مطال إشارة الدخل هي (1v) ، لذلك يعبّر مطال الخرج عن كسب الجهد للدارة عند كل تردّد . عند التنفيذ يمكننا ملاحظة ، أنّه في التردّدات العالية ، تقترب زاوية الطور من (-180°) ، مؤكّدة عكس الطور المعروف لمكبّر الباعث المشترك .

11) الترانزيستورات ذات التأثير الحقلي ذات الوصلة :

Junction Field-Effect trasistors (JFETs) :

يجب في SPICE أن يبدأ اسم الترانزيستور (JFET) ذي القنال (n) أو (P) بالحرف (J) ، مثل : JX أو JFET.... . فيما يلي صيغة الكتابة لتعيين وسائل الـ JFET :

$J_{xxxxxxx}$ ND NG NS Mname

حيث : ND , NG , NS أرقام عقد المصرف ، البوابة ، المهبط Mname اسم النموذج المستخدم . يظهر اسم النموذج المستخدم في تعليمة MODEL. للترانزيستور JFET بالصيغة التالية :

.MODEL Mname type <$Pval_1 = n_1$ $Pval_2 = n_2$ ...>

حيث :

Type : تكون NJF لترانزيستور JFET قنال N و

PJF لترانزيستور JFET قنال P .

يبيّن الشكل (I-16) جدولاً لمعاملات JFET التي يمكن أن تعيّن في تعليمة MODEL. مع قيمها العرضية .

يكون المعاملين الرئيسيين المتعلقين بالخصائص المستمرّة للترانزيستور JFET هما:

VTO (جهد الاختناق ، V_P) و BETA (معامل الناقلية التحويلية ، β) .

ترتبط هذه المعاملات في منطقة الإشباع بالعلاقات :

$$\beta = \frac{I_D}{(V_{GS} - V_P)^2} \quad A/V^2$$

حيث : $I_D = I_{DSS}$ عندما $V_{GS} = 0$ ، وبالتالي نجد :

$$\beta = \frac{I_{DSS}}{V_P^{\,2}} \quad A/V^2$$

JFET Parameters

Parameter	Identification	Units	Default Value
Threshold voltage	VTO	V	−2
Transconductance parameter	BETA	A/V²	10^{-4}
Channel-length-modulation parameter	LAMBDA	1/V	0
Drain ohmic resistance	RD	Ω	0
Source ohmic resistance	RS	Ω	0
Zero-bias gate-to-source–junction capacitance	CGS	F	0
Zero-bias gate-to-drain–junction capacitance	CGD	F	0
Gate-junction saturation current	IS	A	10^{-14}
Gate-junction potential	PB	V	1
Flicker-noise coefficient	KF	—	0
Flicker-noise exponent	AF	—	1
Coefficient for forward-bias depletion capacitance formula	FC	—	0.5

الشكل (I-16)

عندما نريد كتابة برنامج SPICE لدارة JFET معلوم له المعاملين (I_{DSS}, V_P) ، عندها يجب أن نحسب (β) باستخدام العلاقة السابقة ، لكي يعيّن كمعامل (BETA) في تعليمة MODEL. يجب الانتباه إلى الملاحظة الهامة التالية : يجب أن تكون قيمة (V_{TO}) المعينة كمعامل في التعليمة سالبة دوماً ، إن كان الترانزيستور JFET ذي قناة (P) أو قناة (n) .

يتحكّم المعامل LAMBDA (λ، عامل تعديل طول القناة) بالامتداد الذي

تظهر خلاله منحنيات الخواص لأجل زيادة قيم V_{DS} في منطقة الاختناق . لو كانت $\lambda = 0$ (وهي القيمة العرضية) ، تكون عندها منحنيات الخواص مسطّحة بشكلٍ كامل . قيمة نموذجية لـــ(λ) هي (10^{-4}) .

12) الترانزيستورات MOSFET :

MOSFET Transistors :

يجب تعريف الوسائل MOSFET إن كانت ذي قنال (N) أو (P) في ملف معطيات SPICE باسم يبدأ بالحرف (M) ، باستخدام الصيغة التالية للكتابة :

$M_{xxxxxxx}$ N_D N_G N_S N_{SS} Mname

حيث: N_D , N_G , N_S , N_{SS} هي أرقام العقد لنهايات المصرف ، البوابة ، المنبع ، الأساس ، على التوالي .

Mname هو اسم النموذج .

يمكن تعيين بشكلٍ اختيّاري قيم المعاملات الهندسية Geometric للترانزيستور ، مثل طول وعرض القنال ، لكننا لن نهتمّ بها الآن ونترك ذلك للقيم العرضية لهذه المعاملات .

إنّ نموذج الترانزيستور MOSFET معقّد جداً . مثل بقية النماذج نصف الناقلة الأخرى في SPICE ، فهو يشتمل على العديد من المعاملات التي يصعب تحديد قيمها، والكثير منها خارج نطاق دراستنا هذه . يوجد حقيقة ثلاثة نماذج منشأة في برنامج SPICE ، تعرف بالمستويات Levels (1,2,3) . يكون Level واحداً من المعاملات التي يمكن تخصيصها في تعليمة .MODEL للترانزيستورات MOSFET ، وهو يصف النموذج الخاص المستخدم . إن المستوى العرضي هو (1) ، والذي سنأخذه في دراستنا ضمن هذا الكتاب . تكون صيغة الكتابة لتعليمة .MODEL للترانزيستورات MOSFET كما يلي :

>MODEL Mname type <Pval$_1$ = n$_1$ Pval$_2$ = n$_2$>

حيث :

type يكون NMOS للترانزيستور MOS ذي القنال N .

و PMOS للترانزيستور MOS ذي القنال P .

يمكن للترانزيستور MOSFET أن يكون من النوع إفقار Depletion أو من النوع إغناء Enhancement .

بغض النظر عن عدد المعاملات الموجودة للترانزيستورات MOS والتي تختلف حسب نسخة SPICE فإننا سنهتم بمعاملين أساسيين حيث يجب تخصيص قيمهما في كل محاكاة للترانزيستور MOSFET ، وهما : β و : V_T . تدعى (β) في SPICE بمعامل الناقلية التحويلية النقية Intrinsic Transconductance الذي يعرف بتعليمة MODEL. بالرمز (KP) . تكون قيمة هذا المعامل موجبة دوماً . يدعى (V_T) بجهد العتبة عند الانحياز الصفري ويعرف بالرمز (V_{TO}) . فيما يلي مثالاً لتعليمة MODEL. لترانزيستور MOSFET ذي قنال (N) له المعاملين :

$$V_T = 2v \quad \text{و} \quad \beta = 0.5\times10^{-3}\ A/V^2$$

.MODEL M1 NMOS(KP = 0.5E-3 V_{TO} = 2)

يكون جهد العتبة (V_{TO}) موجباً أو سالباً حسب الجدول التالي :

Mode	Channel	Sign of VTO
Depletion	N	−
Depletion	P	+
Enhancement	N	+
Enhancement	P	−

الشكل (I-17)

13) المنابع المحكومة (المعتمدة) :

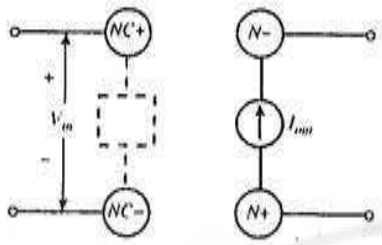
Controlled (Dependent) Sources :

يعرّف منبع الجهد المحكوم بأنه منبع يكون جهد الخرج فيه محكوم (أو معتمد على) بواسطة قيمة جهد أو تيّار في مكان آخر في الدارة . إنّ أبسط وأكثر الأمثلة شيوعاً هو مكبّر الجهد : حيث هو منبع محكوم بواسطة الجهد بسبب أنّ جهد خرجه يعتمد على جهد دخله . يساوي جهد الخرج جهد الدخل مضروباً بالكسب . يخضع منبع الجهد المحكوم بالتيّار للعلاقة $V_o = Ki$ ، حيث يكون (i) تيّار التحكم و (K) ثابت له واحدة المقاومة : $K = V_o/i$ (V/A) أو (Ω) . يدعى عادة (K) بالمقاومة التحويلية .

بشكلٍ مماثل ، يولّد منبع التيّار المحكوم تيّاراً تعتمد قيمته على جهد أو تيّار في مكان آخر في الدارة . يخضع منبع التيّار المحكوم بالجهد للعلاقة : $i_o = kv$ ، حيث (v) هو جهد التحكم و (k) لها واحدة الناقلية : $K = i_o/v$ (A/V) أو (Siemens) . يدعى عادة (k) بالناقلية التحويلية .

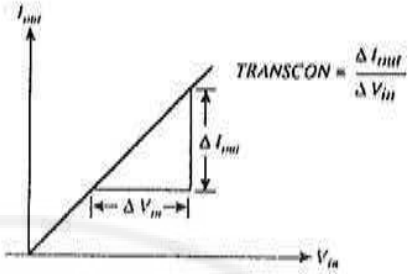
يوجد أربعة أنواع من المنابع المحكومة يمكن إجراء المحاكاة عليها في برنامج SPICE ، وهي : منابع الجهد المحكومة بالجهد ، منابع الجهد محكومة بالتيّار ، منابع التيّار محكومة بالجهد ، ومنابع التيّار محكومة بالتيّار .

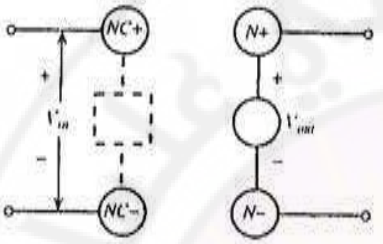
يبيّن الشكل (I-18) صيغة الكتابة المستخدمة لكل نوع من هذه المنابع . نلاحظ أنّ جهد التحكم في المنابع المحكومة بالجهد (الجهد بين +NC و -NC في (a) و (b)) يمكن أن يكون جهداً بين أيّ عقدتين في الدارة . نلاحظ أيضاً أنّ تيّار التحكّم في منابع التيّار المحكومة (الفقرات (c) و (d)) هو دائماً التيّار المارّ في منبع جهد . لذلك، من الضروري إدخال منبع جهد وهمي في الدارة لتعيين تيّار التحكّم في النقطة المطلوبة في الدارة .



G******* N+ N− NC+ NC− TRANSCON

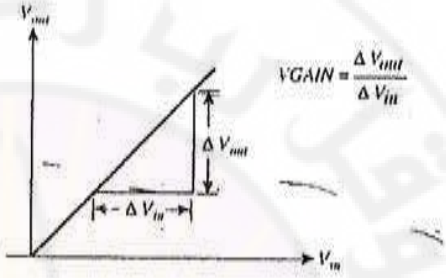
(a) Voltage-controlled current source

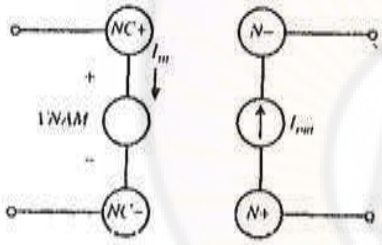




E******* N+ N− NC+ NC− VGAIN

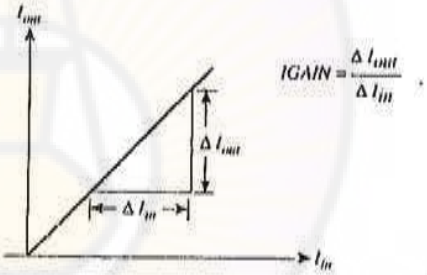
(b) Voltage-controlled voltage source

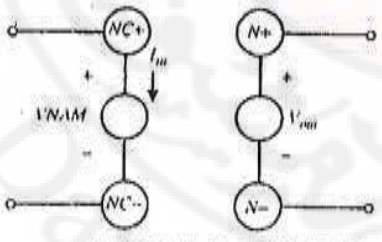




F******* N+ N− VNAM IGAIN

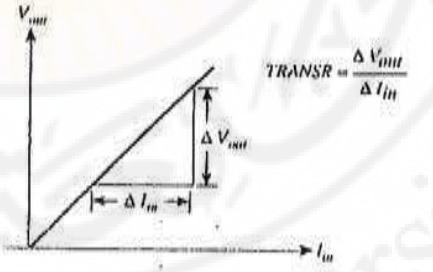
(c) Current-controlled current source





H******* N+ N− VNAM TRANSR

(d) Current-controlled voltage source



Specification of controlled sources in SPICE

الشكل (I-18)

مراحل مكبّر متماثلة ، وأنظمة منطقية رقمية تحتوي على العديد من البوابات المنطقية المتماثلة . عند محاكاة مثل هذه الدارات في برنامج SPICE ، فإنّه من الغباء ومضيعة للوقت كتابة مجموعة كبيرة من التعليمات المتماثلة لوصف دارات متماثلة . بالإضافة لذلك ، يمكن لملف معطيات الدخل لمثل هذا النظام أن يصبح طويلاً بشكلٍ كبير ومزعج بحيث يصبح من الصعوبة بمكان فهمه أو تعديله . لتخفيف هذا النوع من المشاكل ، يسمح SPICE للمستخدم بخلق ما يسمّى بدارة جزئية Subcircuit ، دارة يمكن أن تعرّف مرّة واحدة ، وبعدها ، تدخل إلى نظام كبير (الذي سندعوه بالدارة الرئيسية Maincircuit) بأماكن متعدّدة حسب رغبتنا . إن هذه الفكرة مشابهة لما يحدث في البرنامج الجزئي Subroutine في برامج الحاسوب التقليدية مثل (PASCAL و C^{++}) . من الممكن في SPICE تعريف عدّة دارات جزئية مختلفة في ملفات معطيات واحد ، ويمكن في كلّ دارة جزئية أن تشتمل على دارات جزئية أخرى .

فيما يلي التعليمة الأولى لدارة جزئية :

.SUBCKT NAME N_1 <N_2 N_3 ....>

حيث :

NAME : هو أيّ اسم نختاره لتعريف الدارة الجزئية .

N_1,N_2.... : هي أرقام العقد في الدارة الجزئية التي سوف ترتبط بعقد أخرى في الدارة الرئيسية Main Circuit . لا يمكن لأيّ من هذه الأرقام أن تكون العقدة رقم (0) . تعرف المركبات في دارة جزئية بنفس الطريقة المعتادين عليها في ملف معطيات SPICE ، باستخدام تعليمات متتالية تلي تعليمة .SUBCKT . يمكن للدارة الجزئية أن تحتوي على تعليمات .MODEL ، لكن لا يمكنها أن تحتوي على تعليمات تحكّم ، مثل : .DC ، .PLOT . ليس من الضروري على أرقام العقد في دارة جزئية أن تكون مختلفة عن تلك الأرقام الموجودة في البرنامج الرئيسي . يعالج SPICE الدارة الجزئية بشكلٍ منفصل تماماً (أو بشكلٍ منعزل) ، بحيث تعالج أرقام العقد الموجودة في الدارة

الرئيسية بشكلٍ مختلف عن أرقام العقد الموجودة في الدارة الجزئية . الاستثناء هو العقدة (0) : فلو ظهرت العقدة (0) في دارة جزئية فسوف تعالج على أنها نفس العقدة (0) في الدارة الرئيسية.(في لغة علم الحاسوب ، يقال لعقد الدارات الجزئية بأنها محلية Local ، ما عدا العقد (0) ، التي تكون إجمالية Global) .

يجب أن تكون آخر تعليمة في دارة جزئية :

.ENDS <NAME>

لو أنّ دارة جزئية احتوت على دارات جزئية أخرى ، عندها يجب إعطاء الاسم NAME في تعليمة ENDS. لتحديد أيّاً من الدارات الجزئية انتهت .

لكي ندخل دارة جزئية إلى الدارة الرئيسية يجب كتابة تعليمة استدعاء Call في البرنامج الرئيسي . يتطلّب ذلك تعليمات استدعاء مختلفة لكلّ موقع تمّ إدخال دارة جزئية فيه .

فيما يلي صيغة الكتابة لتعليمة الاستدعاء :

$X_{xxxxxxx}$ N_1 $<N_2$ N_3.....> NAME

حيث :

xxxxxxx : محرف اعتباطية التي يجب أن تكون مختلفة بالنسبة لكلّ استدعاء .

$N_1,N_2,....$: أرقام العقد في الدارة الرئيسية التي موصول إليها أرقام الدارة الجزئية المعينة في تعليمة SUBCKT. .

NAME : اسم الدارة الجزئية المراد إدخالها في الدارة الرئيسية .

يجب أن تكون أرقام العقد في تعليمة الاستدعاء بنفس التسلسل التي تكون عليها أرقام العقد في تعليمة SUBCKT. . معنى ذلك ، يجب أن تكون (N_1) في الدارة الجزئية مرتبطة مع (N_1) في الدارة الرئيسية ، وهكذا . فيما يلي مثال على ذلك :

```
.SUBCKT    OPAMP    1 2 3
—
—
—
.ENDS
X1      8     4     12     OPAMP
X2      1     4     3      OPAMP
—
—
```

في هذا المثال ، تمّ إدخال الدارة الجزئية المسمّاة OPAMP عند موقعين في البرنامج الرئيسي . تقوم تعليمة الاستدعاء الأولى (X_1) بوصل عقد الدارة الجزئية (1,2,3) إلى عقد الدارة الرئيسية (8,4,12) على التوالي . تقوم أيضاً تعليمة الاستدعاء الثانية (X_2) بوصل عقد الدارة الجزئية (1,2,3) إلى عقد الدارة الرئيسية (1,4,3) على التوالي .

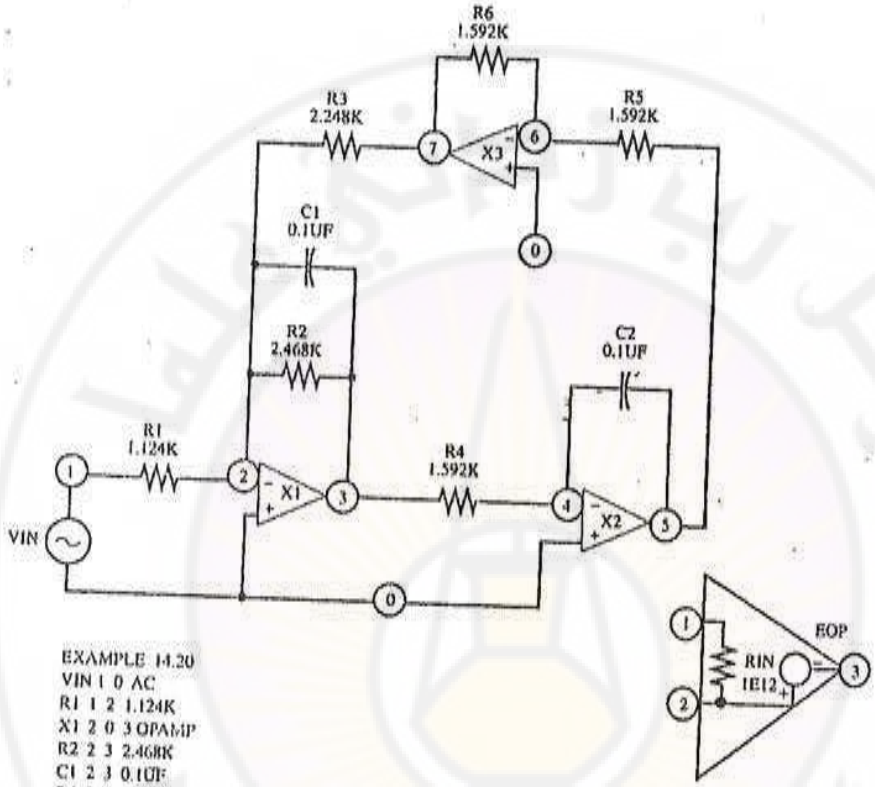
يبيّن الشكل (I-19) مثالاً على استخدام دارة جزئية لمحاكاة مرشح تمرير منخفض Biquad بتردّد قطع (1KHz) . المطلوب من المرشح أن يكون له خواص مرشح شيبشيف Chebyshev بتعرّج (3db) مع كسب يساوي (2) . سنفترض أنّ المكثفات $C = 0.1\mu f$.

فمن المعادلة المعروفة : $K = \frac{10^{-4}}{FC}$ حيث (K) عامل الضرب لتحديد قيم ومركبات أخرى نجد : $K = \frac{10^{-4}}{(1kHz)(0.1\mu f)} = 1$

من الجدول الخاص بالمرشحات نجد :

$$R_1 = \frac{2.248}{G} k\Omega = \frac{2.248}{2} = 1.124k\Omega$$

$$R_2 = 2.468k\Omega \ , \ R_3 = 2.248k\Omega \ , \ R_4 = 1.592k\Omega$$




```
EXAMPLE 14.20
VIN 1 0 AC
R1 1 2 1.124K
X1 2 0 3 OPAMP
R2 2 3 2.468K
C1 2 3 0.1UF
R4 3 4 1.592K
C2 4 5 0.1UF
X2 4 0 5 OPAMP
R5 5 6 1.592K
X3 6 0 7 OPAMP
R6 6 7 1.592K
R3 7 2 2.248K
.SUBCKT OPAMP 1 2 3
RIN 1 2 1E12
EOP 2 3 1 2 1E9
.ENDS OPAMP
.AC DEC 10 10HZ 10KHZ
.PLOT AC V(5)
.END
```

.SUBCKT OPAMP

(a)

الشكل (I-19)

وقل رب زدني علما
جامعة دمشق
Damascus University

ملحـــــــــق (II)
مجموعة من النشرات الفنية
للوسائل الإلكترونية المستخدمة

وقل رب زدني علما
جامعة دمشق
Damascus University

ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = −15 V, T_A = 25°C unless otherwise noted).

Characteristic	Symbol	MC1741			MC1741C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10$ k)	V_{IO}	-	1.0	5.0	-	2.0	6.0	mV
Input Offset Current	I_{IO}	-	20	200	-	20	200	nA
Input Bias Current	I_{IB}	-	80	500	-	80	500	nA
Input Resistance	r_i	0.3	2.0	-	0.3	2.0	-	MΩ
Input Capacitance	C_i	-	1.4	-	-	1.4	-	pF
Offset Voltage Adjustment Range	V_{IOR}	-	±15	-	-	±15	-	mV
Common Mode Input Voltage Range	V_{ICR}	±12	±13		±12	±13		V
Large Signal Voltage Gain (V_O = ±10 V, $R_L \geq 2.0$ k)	A_V	50	200		20	200	-	V/mV
Output Resistance	r_o	-	75	-	-	75	-	Ω
Common Mode Rejection Ratio ($R_S \leq 10$ k)	CMRR	70	90	-	70	90	-	dB
Supply Voltage Rejection Ratio ($R_S \leq 10$ k)	PSRR	-	30	150	-	30	150	μV/V
Output Voltage Swing ($R_L \geq 10$ k) ($R_L \geq 2$ k)	V_O	±12 ±10	±14 ±13		±12 ±10	±14 ±13	-	V
Output Short-Circuit Current	I_{OS}	-	20	-		20	-	mA
Supply Current	I_D	-	1.7	2.8	-	1.7	2.8	mA
Power Consumption	P_C		50	85	-	50	85	mW
Transient Response (Unity Gain — Non-Inverting) (V_I = 20 mV, $R_L \geq 2$ k, $C_L \leq 100$ pF) Rise Time	t_{TLH}	-	0.3	-	-	0.3	-	μs
(V_I = 20 mV, $R_L \geq 2$ k, $C_L \leq 100$ pF) Overshoot	os	-	15	-	-	15	-	%
(V_I = 10 V, $R_L \geq 2$ k, $C_L \leq 100$ pF) Slew Rate	SR	-	0.6	-	-	0.5	-	V/μs

ELECTRICAL CHARACTERISTICS (V_{CC} = +15 V, V_{EE} = −15 V, T_A = T_{low} to T_{high} unless otherwise noted).

Characteristic	Symbol	MC1741			MC1741C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10$ kΩ)	V_{IO}	-	1.0	6.0	-	-	7.5	mV
Input Offset Current (T_A = 125°C) (T_A = −55°C) (T_A = 0°C to +70°C)	I_{IO}	-	7.0 85 -	200 500 -	-	-	- - 300	nA
Input Bias Current (T_A = 125°C) (T_A = −55°C) (T_A = 0°C to +70°C)	I_{IB}	-	30 300 -	500 1500 -	-	-	- - 800	nA
Common Mode Input Voltage Range	V_{ICR}	±12	±13	-	-	-	-	V
Common Mode Rejection Ratio ($R_S \leq 10$ k)	CMRR	70	90	-	-			dB
Supply Voltage Rejection Ratio ($R_S \leq 10$ k)	PSRR		30	150	-		-	μV/V
Output Voltage Swing ($R_L \geq 10$ k) ($R_L \geq 2$ k)	V_O	±12 ±10	±14 ±13		±10	±13		V
Large Signal Voltage Gain (R_L = 2 k, V_{out} = ±10 V)	A_v	25	-	-	15			V/mV
Supply Current (T_A = 125°C) (T_A = −55°C)	I_D		1.5 2.0	2.5 3.3				mA
Power Consumption (T_A = +125°C) * (T_A = −55°C)	P_C		45 60	75 100	-			mW

*T_{high} = 125°C for MC1741 and 70°C for MC1741C
T_{low} = −55°C for MC1741 and 0°C for MC1741C

FIGURE 2 – RMS NOISE versus SOURCE RESISTANCE

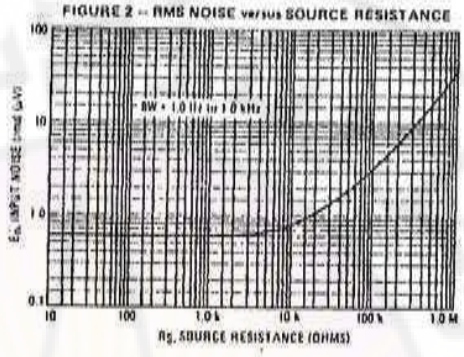


FIGURE 4 – SPECTRAL NOISE DENSITY

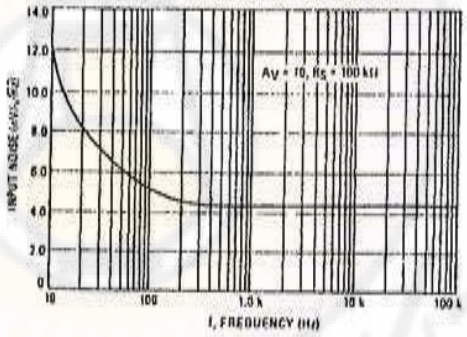
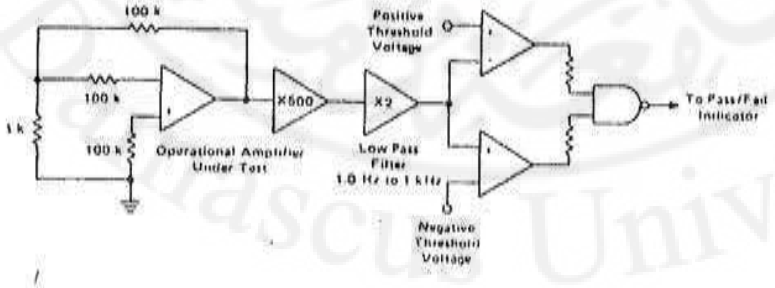


FIGURE 5 – BURST NOISE TEST CIRCUIT



National Semiconductor

Operational Amplifiers/Buffers

LM101A/LM201A/LM301A Operational Amplifiers

General Description

The LM101A series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. Advanced processing techniques make possible an order of magnitude reduction in input currents, and a redesign of the biasing circuitry reduces the temperature drift of input current. Improved specifications include:

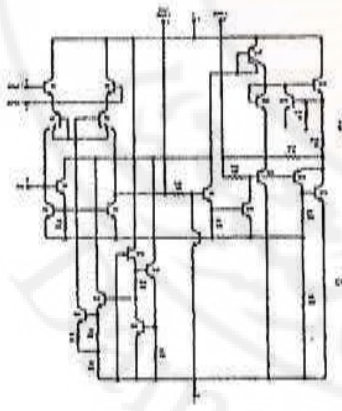
- Offset voltage 3 mV maximum over temperature (LM101A/LM201A)
- Input current 100 nA maximum over temperature (LM101A/LM201A)
- Offset current 20 nA maximum over temperature (LM101A/LM201A)
- Guaranteed drift characteristics
- Offsets guaranteed over entire common mode and supply voltage ranges
- Slew rate of 10V/μs as a summing amplifier

This amplifier offers many features which make its application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, freedom from oscillations and compensation with a single 30 pF capacitor. It has advantages over internally compensated amplifiers in that the frequency compensation can be tailored to the particular application. For example, in low frequency circuits it can be overcompensated for increased stability margin. Or the compensation can be optimized to give more than a factor of ten improvement in high frequency performance for most applications.

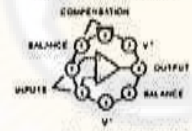
In addition, the device provides better accuracy and lower noise in high impedance circuitry. The low input currents also make it particularly well suited for long interval integrators or timers, sample and hold circuits and low frequency waveform generators. Further, replacing circuits where matched transistor pairs buffer the inputs of conventional IC op amps, it can give lower offset voltage and drift at a lower cost.

The LM101A is guaranteed over a temperature range of −55°C to +125°C, the LM201A from −25°C to +85°C, and the LM301A from 0°C to 70°C.

Schematic** and Connection Diagrams (Top Views)

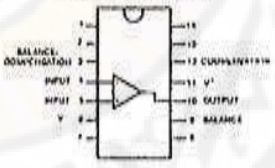


Metal Can Package



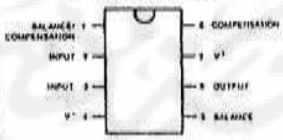
Order Number LM101AH, LM201AH or LM301AH
See NS Package H08C

Dual-In-Line Package



Order Number LM101AJ-14
LM201AJ-14 or LM301AJ-14
See NS Package J14A

Dual-In-Line Package



Order Number
LM101AJ, LM201AJ, LM301AJ
See NS Package J08A

Order Number LM301AN
See NS Package N08A

**Pin connections shown are for metal can.

SPECIFICATIONS FOR LM741 OPERATIONAL AMPLIFIER (Courtesy of National Semiconductor, Inc.) A high-performance monolithic Op-Amp intended for a wide range of analog applications. It is short-circuit protected and requires no external components for frequency compensation. The LM741C is identical to the LM741, except that the performance of the former is guaranteed over a 0 to 70°C temperature range, instead of −55 to 125°C.

TABLE B7-1 Absolute Maximum Ratings

Supply voltage LM741	± 22 V
LM741C	± 18 V
Power dissipation*	500 mW
Differential input voltage	± 30 V
Input voltage†	± 15 V
Output short-circuit duration	Indefinite
Storage temperature range	− 65 to 150°C
Lead temperature (soldering, 10 s)	300°C

*The maximum junction temperature of the LM741 is 150°C, while that of the LM741C is 100°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to case.

†For supply voltages less than ± 15 V, the absolute maximum input voltage is equal to the supply voltage.

TABLE B7-2 Electrical Characteristics*

		LM741			LM741C			
Parameter	*Conditions*	*Min*	*Typ*	*Max*	*Min*	*Typ*	*Max*	*Unit*
Input offset voltage	$T_A = 25°C$, $R_s \leq 10\ k\Omega$		1.0	5.0		1.0	6.0	mV
Input offset current	$T_A = 25°C$		30	200		30	200	nA
Input bias current	$T_A = 25°C$		200	500		200	500	nA
Input resistance	$T_A = 25°C$	0.3	1.0		0.3	1.0		MΩ
Supply current	$T_A = 25°C$, $V_s = \pm 15$ V		1.7	2.8		1.7	2.8	mA
Large-signal voltage gain	$T_A = 25°C$, $V_s = \pm 15$ V $V_{out} = \pm 10$ V, $R_L \geq 2\ k\Omega$	50	160		25	160		V/mV
Input offset voltage	$R_s \leq 10\ k\Omega$			6.0			7.5	mV
Input offset current				500			300	nA
Input bias current				1.5			0.8	μA
Large-signal voltage gain	$V_s = \pm 15$ V, $V_{out} = \pm 10$ V $R_L \geq 2\ k\Omega$	25			15			V/mV
Output voltage swing	$V_s = \pm 15$ V, $R_L = 10\ k\Omega$	± 12	± 14		± 12	± 14		V
	$R_L = 2\ k\Omega$	± 10	± 13		± 10	± 13		V
Input voltage range	$V_s = \pm 15$ V	± 12			± 12			V
Common-mode rejection ratio	$R_s \leq 10\ k\Omega$	60	90		70	90		dB
Supply voltage rejection ratio	$R_s \leq 10\ k\Omega$	77	96		77	96		dB

*These specifications apply for $V_s = \pm 15$ V and $-55°C \leq T_A \leq 125°C$, unless otherwise specified. With the LM741C, however, all specifications are limited to $0°C \leq T_A \leq 70°C$ and $V_s = \pm 15$ V.

DC Characteristics at 25°C

Characteristics	Symbols	Special test conditions	Limits: Type CA3045, Type CA3046			
			Min	Typical	Max	Unit
Collector-to-base breakdown voltage	$V_{(BR)CBO}$	I_C = 10 μA, I_E = 0	20	60		V
Collector-to-emitter breakdown voltage	$V_{(BR)CEO}$	I_C = 1 mA, I_B = 0	15	24		V
Collector-to-substrate breakdown voltage	$V_{(BR)CIO}$	I_C = 10 μA, I_{C_1} = 0	20	60		V
Emitter-to-base breakdown voltage	$V_{(BR)EBO}$	I_E = 10 μA, I_C = 0	5	7		V
Collector-cutoff current	I_{CBO}	V_{CB} = 10 V, I_E = 0		0.002	40	nA
Collector-cutoff current	I_{CEO}	V_{CE} = 10 V, I_B = 0			0.5	μA
Static forward current-transfer ratio (static-beta)	h_{FE}	V_{CE} = 3 V, I_C = 10 mA	40	100		
		V_{CE} = 3 V, I_C = 1 mA	40	100		
		V_{CE} = 3 V, I_C = 10 μA	40	54		
Input offset current for matched pair Q_1 and Q_2		V_{CE} = 3 V, I_C = 1 mA		0.3	2	μA
Base-to-emitter voltage	V_{BE}	V_{CE} = 3 V, I_C = 1 mA		0.715		V
		V_{CE} = 3 V, I_C = 10 mA		0.809		V
Magnitude of input offset voltage for differential pair $\lvert V_{BE_1} - V_{BE_2}\rvert$		V_{CE} = 3 V, I_C = 1 mA		0.45	5	mV
Magnitude of input offset voltage for isolated transistors $\lvert V_{BE_3} - V_{BE_4}\rvert$, $\lvert V_{BE_5} - V_{BE_6}\rvert$, $\lvert V_{BE_4} - V_{BE_5}\rvert$		V_{CE} = 3 V, I_C = 1 mA		0.45	5	mV
Temperature coefficient of base-to-emitter voltage	$\frac{\Delta V_{BE}}{\Delta T}$	V_{CE} = 3 V, I_E = 1 mA		−1.9		mV/°C
Collector-to-emitter saturation voltage	V_{CES}	I_B = 1 mA, I_C = 10 mA		0.23		V
Temperature coefficient, Magnitude of input-offset voltage	$\frac{\lvert\Delta V_{IO}\rvert}{\Delta T}$	V_{CE} = 3 V, I_C = 1 mA		1.1		μV/°C

TABLE 89-3 Small-Signal Characteristics at 25°C

Characteristics	Symbols	Special test conditions	Limits: Type CA3045, Type CA3046			
			Min	Typical	Max	Unit
Low-frequency noise figure	NF*	f = 1 kHz, V_{CE} = 3 V, I_C = 100 μA, Source resistance = 1 kΩ		3.25		dB
Low-frequency small-signal equivalent circuit characteristics:						
Forward current-transistor ratio	h_{fe}			110		
Short-circuit input impedance	h_{ie}	f = 1 kHz, V_{CE} = 3 V, I_C = 1 mA		3.5		kΩ
Open-circuit output impedence	h_{oe}			15.6		μ℧
Open-circuit reverse voltage-transfer ratio	h_{re}			1.8×10^{-4}		
Admittance characteristics:						
Forward transfer admittance	Y_{fe}	f = 1 MHz, V_{CE} = 3 V, I_C = 1 mA		31 − j1.5		
Input admittance	Y_{ie}			0.3 + j0.04		
Output admittance	Y_{oe}			0.0001 + j0.03		
Gain-bandwidth product	f_T	V_{CE} = 3 V, I_C = 3 mA	300	550		MHz
Emitter-to-base capacitance	C_{EB}	V_{EB} = 3 V, I_C = 0		0.6		pF
Collector-to-base capacitance	C_{CB}	V_{CB} = 3 V, I_E = 0		0.58		pF
Collector-to-substrate capacitance	C_{CI}	V_{CI} = 3 V, I_C = 0		2.8		pF

SPECIFICATIONS FOR CA3045, CA3046 GENERAL-PURPOSE TRANSISTOR ARRAYS (Courtesy of RCA) Five general-purpose transistors on a common substrate; two transistors are internally connected to form a differential pair. Intended for a variety of applications from dc to VHF, the transistors may be used as discrete devices. In addition, they provide significant integrated-circuit advantages of close electrical and thermal matching. The CA3046 is electrically identical to the CA3045 but is supplied in a dual-in-line plastic package for applications over a limited temperature range.

TABLE 09-1 Absolute Maximum Ratings at 25°C

	CA3045		*CA3046*		
	Each transistor	*Total package*	*Each transistor*	*Total package*	*Unit*
Power dissipation:					
T_A up to 55°C			300	750	mW
T_A > 55°C			Derate at 6.67		mW/°C
T_A up to 75°C	300	750			mW
T_A > 75°C	Derate at 8				mW/°C
Collector-to-emitter voltage, V_{CEO}	15		15		V
Collector-to-base voltage, V_{CBO}	20		20		V
Collector-to-substrate voltage, V_{CIO}*	20		20		V
Emitter-to-base voltage, V_{EBO}	5		5		V
Temperature range:					
Operating	−55 to +125		−55 to +125		°C
Storage	−65 to +150		−65 to +150		°C
Lead temperature (during soldering):					
At distance 1/16 ± 1/32 in (1.59 ± 0.79 mm) from case for 10 s max	+265		+265		°C

*The collector of each transistor of the CA3045 and CA3046 is isolated from the substrate by an integral diode. The substrate terminal (3) must be connected to the most negative point in the external circuit to maintain isolation between transistors and to provide for normal transistor action.

Damascus University

SPECIFICATIONS FOR 2N5671 *npn* SILICON POWER TRANSISTOR (Courtesy of RCA Solid State Division.) This transistor has high-current- and high-power-handling capability and fast-switching speed. It is especially suitable for switching-control amplifiers, power gates, switching regulators, power-switching circuits, converters, inverters, control circuits, dc-rf amplifiers, and power oscillators.

TABLE Absolute Maximum Ratings

Characteristic	*Symbol*	*Rating*	*Unit*
Collector-base voltage	V_{CBO}	120	V
Collector-emitter sustaining voltage:			
With base open	$V_{CEO(sus)}$	90	V
With external base-emitter resistance (R_{BE}) ≤ 50 Ω	$V_{CER(sus)}$	110	V
With external base-emitter resistance ≤ 50 Ω and V_{BE} = −1.5 V	$V_{CEX(sus)}$	120	V
Emitter-base voltage	V_{EBO}	7	V
Collector current	I_C	30	A
Base current	I_B	10	A
Transistor dissipation at case temperatures up to 25°C and V_{CE} up to 24 V	P_D	140	W
Temperature range	—	≤200	°C

MOTOROLA SEMICONDUCTORS

P.O. BOX 20912 • PHOENIX, ARIZONA 85036

2N3821
2N3822
2N3824

JAN2N3821
JAN2N3822

N-CHANNEL
JUNCTION
FIELD-EFFECT
TRANSISTORS
SYMMETRICAL
(Type A)

FEBRUARY 1971 – DS 5148 R2

SILICON N-CHANNEL JUNCTION FIELD-EFFECT TRANSISTORS

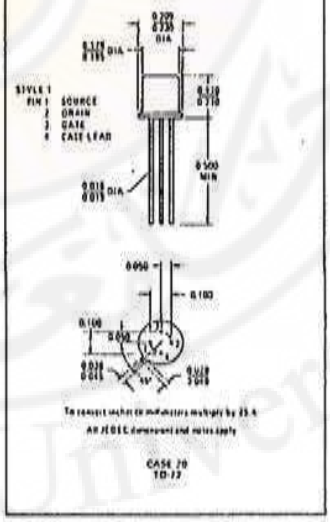
. designed for audio amplifier, chopper and switching applications.

- Drain and Source Interchangeable
- Low Drain-Source Resistance – $r_{ds(on)} \leq 250$ Ohms (Max) – 2N3824
- Low Noise Figure – NF = 5.0 dB (Max) – 2N3821, 2N3822
- High AC Input Impedance – $C_{iss} = 6.0$ pF (Max)
- High DC Input Resistance – $I_{GSS} = 0.1$ nA (Max)
- Low Transfer Capacitance – $C_{rss} = 3.0$ pF (Max)
- JAN2N3821 and JAN2N3822 also Available

*MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	50	Vdc
Drain-Gate Voltage	V_{DG}	50	Vdc
Gate-Source Voltage	V_{GS}	-50	Vdc
Drain Current	I_D	10	mAdc
Total Device Dissipation @ $T_A = 25^oC$ Derate above 25^oC	P_D	300 2.0	mW mW/^oC
Operating Junction Temperature	T_J	175	^oC
Storage Temperature Range	T_{stg}	-65 to +200	^oC

*Indicates JEDEC Registered Data.



*ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic		Symbol	Min	Max	Unit
OFF CHARACTERISTICS					
Gate-Source Breakdown Voltage (I_G = -1.0 μAdc, V_{DS} = 0)		$V_{(BR)GSS}$	-50	–	Vdc
Gate Reverse Current (V_{GS} = -30 Vdc, V_{DS} = 0)		I_{GSS}	–	-0.1	nAdc
(V_{GS} = -30 Vdc, V_{DS} = 0, T_A = 150°C)			–	-100	
Gate-Source Cutoff Voltage (I_D = 0.5 nAdc, V_{DS} = 15 Vdc)	2N3821	$V_{GS(off)}$	–	-4.0	Vdc
	2N3822		–	-8.0	
Gate-Source Voltage (I_D = 50 μAdc, V_{DS} = 15 Vdc)	2N3821	V_{GS}	-0.5	-2.0	Vdc
(I_D = 200 μAdc, V_{DS} = 15 Vdc)	2N3822		-1.0	-4.0	
Drain Cutoff Current (V_{DS} = 15 Vdc, V_{GS} = -8.0 Vdc)	2N3824	$I_{D(off)}$	–	0.1	nAdc
(V_{DS} = 15 Vdc, V_{GS} = -8.0 Vdc, T_A = 150°C)	2N3824		–	100	
ON CHARACTERISTICS					
Zero-Gate-Voltage Drain Current(1) (V_{DS} = 15 Vdc, V_{GS} = 0)	2N3821	I_{DSS}	0.5	2.5	mAdc
	2N3822		2.0	10	
DYNAMIC CHARACTERISTICS					
Forward Transfer Admittance (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 kHz)(1)	2N3821	$\lvert Y_{fs}\rvert$	1500	4500	μmhos
	2N3822		3000	6500	
(V_{DS} = 15 Vdc, V_{GS} = 0, f = 100 MHz)	2N3821		1500	–	
	2N3822		3000	–	
Output Admittance(1) (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 kHz)	2N3821	$\lvert Y_{os}\rvert$	–	10	μmhos
	2N3822		–	20	
Drain-Source Resistance (V_{GS} = 0, I_D = 0, f = 1.0 kHz)	2N3824	$r_{ds(on)}$	–	250	Ohms
Input Capacitance (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 MHz)		C_{iss}	–	6.0	pF
Reverse Transfer Capacitance (V_{DS} = 15 Vdc, V_{GS} = 0, f = 1.0 MHz)	2N3821	C_{rss}	–	3.0	pF
	2N3822		–	3.0	
(V_{GS} = -8.0 Vdc, V_{DS} = 0, f = 1.0 MHz)	2N3824		–	3.0	
Average Noise Figure (V_{DS} = 15 Vdc, V_{GS} = 0, R_S = 1.0 megohm, f = 10 Hz, Noise Bandwidth = 6.0 Hz)	2N3821, 2N3822	NF	–	6.0	dB
Equivalent Input Noise Voltage (V_{DS} = 15 Vdc, V_{GS} = 0, f = 10 Hz, Noise Bandwidth = 6.0 Hz)	2N3821, 2N3822	e_n	–	200	$nv/Hz^{1/2}$

*Indicates JEDEC Registered Data.
(1)Pulse Test: Pulse Width ≤ 100 ms, Duty Cycle ≤ 10%.

MOTOROLA Semiconductor Products Inc.
BOX 20912 • PHOENIX, ARIZONA 85036 • A SUBSIDIARY OF MOTOROLA INC

MOTOROLA Semiconductors

P.O. BOX 20912 • PHOENIX, ARIZONA 85036

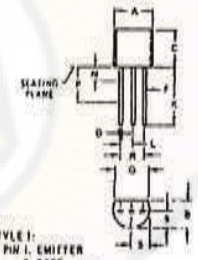
2N3905
2N3906

PNP SILICON ANNULAR* TRANSISTORS

. . . . designed for general purpose switching and amplifier applications and for complementary circuitry with types 2N3903 and 2N3904.

- High Voltage Ratings – BV_{CEO} = 40 Volts (Min)
- Current Gain Specified from 100 µA to 100 mA
- Complete Switching and Amplifier Specifications
- Low Capacitance – C_{ob} = 4.5 pF (Max)

PNP SILICON SWITCHING & AMPLIFIER TRANSISTORS



STYLE 1:
PIN 1. EMITTER
2. BASE
3. COLLECTOR

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	4.70	5.20	0.185	0.205
B	4.70	5.20	0.185	0.205
C	3.70	4.20	0.145	0.165
D	0.40	0.55	0.016	0.021
F	0.40	0.50	0.016	0.019
G	2.54	BSC	0.100	BSC
H	0.49	0.75	0.019	0.029
J	0.22	0.32	0.009	0.013
K	12.70	-	0.500	-
L	6.35	7.62	0.250	0.300
M	-	45°	-	45°
Q	2.40	2.80	0.094	0.110
R	3.43	3.81	0.135	0.150
S	2.40	2.80	0.094	0.110

CASE 29-02
(TO-92)

*MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector-Base Voltage	V_{CB}	40	Vdc
Collector-Emitter Voltage	V_{CEO}	40	Vdc
Emitter-Base Voltage	V_{EB}	5.0	Vdc
Collector Current	I_C	200	mAdc
Total Power Dissipation @ T_A = 60°C	P_D	250	mW
Total Power Dissipation @ T_A = 25°C Derate above 25°C	P_D	350 2.8	mW mW/°C
Total Power Dissipation @ T_C = 25°C Derate above 25°C	P_D	1.0 8.0	Watt mW/°C
Junction Operating Temperature	T_J	+150	°C
Storage Temperature Range	T_{stg}	−55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	357	°C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	125	°C/W

Damascus University

MOTOROLA

SEMICONDUCTORS

P.O. BOX 20912 • PHOENIX, ARIZONA 85036

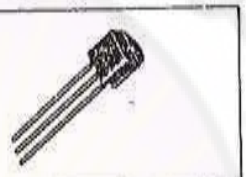
2N3903
2N3904

NPN SILICON ANNULAR TRANSISTORS

. . . designed for general purpose switching and amplifier applications and for complementary circuitry with types 2N3905 and 2N3906.

- High Voltage Ratings — $V_{(BR)CEO}$ = 40 Volts (Min)
- Current Gain Specified from 100 μA to 100 mA
- Complete Switching and Amplifier Specifications
- Low Capacitance — C_{ob} = 4.0 pF (Max)

NPN SILICON SWITCHING & AMPLIFIER TRANSISTORS



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
*Collector-Emitter Voltage	V_{CEO}	40	Vdc
*Collector-Base Voltage	V_{CBO}	60	Vdc
*Emitter-Base Voltage	V_{EBO}	6.0	Vdc
*Collector Current — Continuous	I_C	200	mAdc
**Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D	625 5.0	mW mW/°C
Total Power Dissipation @ T_A = 60°C	P_D	450	mW
**Total Device Dissipation @ T_C = 25°C Derate above 25°C	P_D	1.5 12	Watts mW/°C
**Operating and Storage Junction Temperature Range	T_J, T_{stg}	−55 to 150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W

*Indicates JEDEC Registered Data.
**Motorola guarantees this data in addition to the JEDEC Registered Data.

EQUIVALENT SWITCHING TIME TEST CIRCUITS

FIGURE 1 — TURN-ON TIME

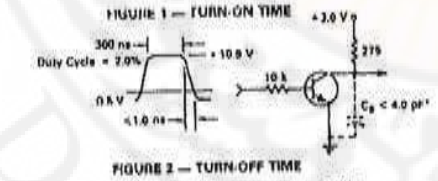
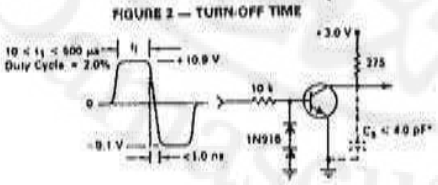
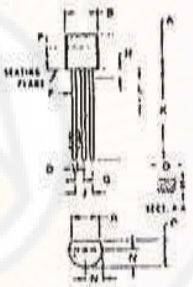


FIGURE 2 — TURN-OFF TIME



*Total shunt capacitance of test jig and connectors



NOTES
1. CONTOUR OF PACKAGE BEYOND ZONE "P" IS UNCONTROLLED.
2. DIMENSION "R" APPLIES BETWEEN "L" DIM "D" & "L" APPLIES BETWEEN "L" & 12.70 mm (.5") FROM SEATING PLANE. LEAD DIM IS UNCONTROLLED IN "L" & BEYOND 12.70 mm (.5") FROM SEATING PLANE.

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	4.57	5.33	0.180	0.210
B	4.57	5.33	0.180	0.210
C	3.18	4.19	0.125	0.165
D	0.41	0.56	0.016	0.022
F	0.41	0.56	0.016	0.022
G	1.14	1.40	0.045	0.055
H	—	1.27	—	0.050
J	0.41	0.51	0.016	0.020
K	12.70	—	0.500	—
L	6.35	6.86	0.250	0.270
N	2.03	2.67	0.080	0.105
P	2.42	—	0.095	—
R	2.42	—	0.095	—
V	0.33	—	0.013	—

All JEDEC dimensions and notes apply

CASE 29-02
(TO-226AA)

*ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic		Symbol	Min	Max	Unit
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage[1] (I_C = 1.0 mAdc, I_B = 0)		$V_{(BR)CEO}$	40	—	Vdc
Collector-Base Breakdown Voltage (I_C = 10 μAdc, I_E = 0)		$V_{(BR)CBO}$	60	—	Vdc
Emitter-Base Breakdown Voltage (I_E = 10 μAdc, I_C = 0)		$V_{(BR)EBO}$	6.0	—	Vdc
Collector Cutoff Current (V_{CE} = 30 Vdc, $V_{EB(off)}$ = 3.0 Vdc)		I_{CEX}	—	50	nAdc
Base Cutoff Current (V_{CE} = 30 Vdc, $V_{EB(off)}$ = 3.0 Vdc)		I_{BL}	—	50	nAdc
ON CHARACTERISTICS[1]					
DC Current Gain		h_{FE}			—
(I_C = 0.1 mAdc, V_{CE} = 1.0 Vdc)	2N3903		20	—	
	2N3904		40	—	
(I_C = 1.0 mAdc, V_{CE} = 1.0 Vdc)	2N3903		35	—	
	2N3904		70	—	
(I_C = 10 mAdc, V_{CE} = 1.0 Vdc)	2N3903		50	150	
	2N3904		100	300	
(I_C = 50 mAdc, V_{CE} = 1.0 Vdc)	2N3903		30	—	
	2N3904		60	—	
(I_C = 100 mAdc, V_{CE} = 1.0 Vdc)	2N3903		15		
	2N3904		30	—	
Collector-Emitter Saturation Voltage		$V_{CE(sat)}$			Vdc
(I_C = 10 mAdc, I_B = 1.0 mAdc)			—	0.2	
(I_C = 50 mAdc, I_B = 5.0 mAdc)			—	0.3	
Base-Emitter Saturation Voltage		$V_{BE(sat)}$			Vdc
(I_C = 10 mAdc, I_B = 1.0 mAdc)			0.65	0.85	
(I_C = 50 mAdc, I_B = 5.0 mAdc)			—	1.0	
SMALL-SIGNAL CHARACTERISTICS					
Current-Gain — Bandwidth Product (I_C = 10 mAdc, V_{CE} = 20 Vdc, f = 100 MHz)	2N3903	f_T	150	—	MHz
	2N3904		200	—	
Output Capacitance (V_{CB} = 5.0 Vdc, I_E = 0, f = 100 kHz)		C_{obo}	—	4.0	pF
Input Capacitance (V_{EB} = 0.5 Vdc, I_C = 0, f = 100 kHz)		C_{ibo}	—	8.0	pF
Input Impedance (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)	2N3903	h_{ie}	0.5	8.0	kΩ
	2N3904		1.0	10	
Voltage Feedback Ratio (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)	2N3903	h_{re}	0.1	5.0	X 10^{-4}
	2N3904		0.5	8.0	
Small-Signal Current Gain (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)	2N3903	h_{fe}	50	200	—
	2N3904		100	400	
Output Admittance (I_C = 1.0 mAdc, V_{CE} = 10 Vdc, f = 1.0 kHz)		h_{oe}	1.0	40	μmhos
Noise Figure (I_C = 100 μAdc, V_{CE} = 5.0 Vdc, R_S = 1.0 kΩ, f = 10 Hz to 15.7 kHz)	2N3903	NF	—	6.0	dB
	2N3904		—	5.0	
SWITCHING CHARACTERISTICS					
Delay Time	(V_{CC} = 3.0 Vdc, $V_{BE(off)}$ = 0.5 Vdc,		t_d	—	35	ns
Rise Time	I_C = 10 mAdc, I_{B1} = 1.0 mAdc)		t_r	—	50	ns
Storage Time	(V_{CC} = 3.0 Vdc, I_C = 10 mAdc,	2N3903	t_s	—	200	ns
		2N3904		—	300	
Fall Time	I_{B1} = I_{B2} = 1.0 mAdc)		t_f	—	50	ns

[1] Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.

اللجنة العلميّة :

الدكتور : محمد سعيد الصّفدي .

الدكتور : جبر الرحيّن .

الدكتور : فريز عبّود .

المدقق اللغوي :

الدكتور : مظهر مكيّة .

Damascus University